

---

# Estudo da topologia, técnicas de modulação em largura de pulsos e controle do conversor boost entrelaçado

---

*Autora:*

Luana Kruger Melgaço Pereira

*Orientador:*

Prof. Dr. Seleme Isaac Seleme Júnior

*Coorientador:*

Prof. Dr. João Lucas da Silva



Belo Horizonte - MG  
Dezembro de 2019

**Universidade Federal de Minas Gerais**

**Escola de Engenharia**

**Programa de Pós-Graduação em Engenharia Elétrica**

**ESTUDO DA TOPOLOGIA, TÉCNICAS DE MODULAÇÃO EM  
LARGURA DE PULSOS E CONTROLE DO CONVERSOR  
BOOST ENTRELAÇADO**

Luana Kruger Melgaço Pereira

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Seleme Isaac Seleme Júnior

Belo Horizonte - MG

Dezembro de 2019

P436e

Pereira, Luana Kruger Melgaço.

Estudo da topologia, técnicas de modulação em largura de pulsos e controle do boost entrelaçado [recurso eletrônico] / Luana Kruger Melgaço Pereira. - 2019.

1 recurso online (xvii, 84 f. : il., color.) : pdf.

Orientador: Seleme Isaac Seleme Júnior.

Dissertação (mestrado) - Universidade Federal de Minas Gerais, Escola de Engenharia.

Anexos: f. 85-92.

Bibliografia: f.80-84.

Exigências do sistema: Adobe Acrobat Reader.

1. Engenharia Elétrica - Teses. 2. Modulação (Eletrônica) - Teses. 3. Conversores de corrente elétrica – Teses. 4. Modulação de pulso (Eletrônica) – Teses. I. Seleme Júnior, Seleme Isaac. II. Universidade Federal de Minas Gerais. Escola de Engenharia. III. Título.

CDU: 621.3(043)

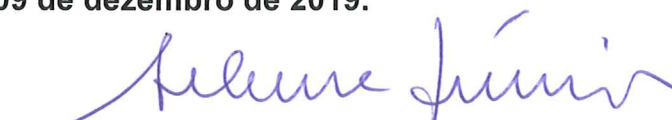
**"Estudo da Topologia, Técnicas de Modulação em Largura de Pulsos e Controle do Conversor Boost Entrelaçado"**

**Luana Kruger Melgaço Pereira**

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica.

Aprovada em 09 de dezembro de 2019.

Por:



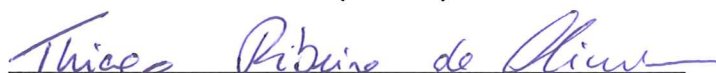
**Prof. Dr. Seleme Isaac Seleme Júnior**  
DELT (UFMG) - Orientador



**Prof. Dr. João Lucas da Silva**  
Engenharia Elétrica (UNIFEI) - Coorientador



**Prof. Dr. Lenin Martins Ferreira Morais**  
DELT (UFMG)



**Prof. Dr. Thiago Ribeiro de Oliveira**  
(UFMG)



UNIVERSIDADE FEDERAL DE MINAS GERAIS  
ESCOLA DE ENGENHARIA  
Programa de Pós-Graduação em Engenharia Elétrica

**ATA DA 1159ª DEFESA DE DISSERTAÇÃO DE MESTRADO  
DO PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

ATA DE DEFESA DE DISSERTAÇÃO DE MESTRADO da aluna **Luana Kruger Melgaço Pereira** - registro de matrícula de número 2017718003. Às 13:30 horas do dia 09 do mês de dezembro de 2019, reuniu-se na Escola de Engenharia da UFMG a Comissão Examinadora da DISSERTAÇÃO DE MESTRADO para julgar, em exame final, o trabalho intitulado "**Estudo da Topologia, Técnicas de Modulação em Largura de Pulsos e Controle de Conversores Entrelaçados**" da Área de Concentração em Engenharia de Potência, Linha de Pesquisa Eletrônica de Potência. O Prof. Seleme Isaac Seleme Júnior, orientador da aluna, abriu a sessão apresentando os membros da Comissão e, dando continuidade aos trabalhos, informou aos presentes que, de acordo com o Regulamento do Programa no seu Art. 8.16, será considerado APROVADO na defesa da Dissertação de Mestrado o candidato que obtiver a aprovação unânime dos membros da Comissão Examinadora. Em seguida deu início à apresentação do trabalho pela Candidata. Ao final da apresentação seguiu-se a arguição da candidata pelos examinadores. Logo após o término da arguição a Comissão Examinadora se reuniu, sem a presença da Candidata e do público, e elegeu o Prof. *Seleme Isaac Seleme Jr.* para presidir a fase de avaliação do trabalho, constituída de deliberação individual de APROVAÇÃO ou de REPROVAÇÃO e expedição do resultado final. As deliberações individuais de cada membro da Comissão Examinadora foram as seguintes:

Membro da Comissão Examinadora	Instituição de Origem	Deliberação	Assinatura
Prof. Dr. Seleme Isaac Seleme Júnior - Orientador	DELT (UFMG)	<i>aprovada</i>	<i>Seleme Júnior</i>
Prof. Dr. João Lucas da Silva - Coorientador	Engenharia Elétrica (UNIFEI)	<i>APROVADO</i>	<i>João Lucas da Silva</i>
Prof. Dr. Lenin Martins Ferreira Morais	DELT (UFMG)	<i>APROVADA</i>	<i>Lenin Martins Ferreira Morais</i>
Prof. Dr. Thiago Ribeiro de Oliveira	(UFMG)	<i>Aprovada</i>	<i>Thiago Ribeiro de Oliveira</i>

Tendo como base as deliberações dos membros da Comissão Examinadora a Dissertação de Mestrado foi *aprovada* O resultado final de *aprovação* foi comunicado publicamente à Candidata pelo Presidente da Comissão, ressaltando que a obtenção do Grau de Mestre em ENGENHARIA ELÉTRICA fica condicionada à entrega do TEXTO FINAL da Dissertação de Mestrado. A Candidata terá um prazo máximo de 30 (trinta) dias, a partir desta data, para fazer as CORREÇÕES DE FORMA e entregar o texto final da Dissertação de Mestrado na secretaria do PPGE/UFMG. As correções de forma exigidas pelos membros da Comissão Examinadora deverão ser registradas em um exemplar do texto da Dissertação de Mestrado, cuja verificação ficará sob a responsabilidade do Presidente da Banca Examinadora. Nada mais havendo a tratar o Presidente encerrou a reunião e lavrou a presente ATA, que será assinada pelo Presidente da Comissão Examinadora. Belo Horizonte, 09 de dezembro de 2019.

*Seleme Júnior*  
ASSINATURA DO PRESIDENTE DA COMISSÃO EXAMINADORA



## Agradecimentos

---

Gratidão é um sentimento que julgo ser importante, não só para carregar consigo. É preciso mostrar reconhecimento devido a imprescindível colaboração de algumas pessoas em diversos aspectos da vida, seja acadêmica ou pessoal.

Primeiramente, agradeço à minha família por todo apoio. Poucas são as pessoas que gozam da satisfação de ter o reconhecimento e a cumplicidade de seus avós, pais, tios, irmãos e primos.

Aos meus orientadores, Professor Seleme Isaac e Professor João Lucas, pelo apoio, paciência e excelente orientação.

A todos os professores do programa de pós-graduação em engenharia elétrica da UFMG que lutam por melhores condições de ensino mesmo diante desse período político letal que negligência não só a educação, mas outros pilares importantes para nosso País.

Aos meus amigos Michele, Lucas, Berguem, Rhonei e Pedro que sempre me apoiaram nessa difícil etapa da minha vida.

E por fim, mas também com sua devida importância, sou grata à agência brasileira CNPq pelo apoio financeiro.

## Resumo

---

Este trabalho é dedicado a análise da topologia de um conversor boost entrelaçado, operando em regime de condução contínua. Uma das vantagens da topologia estudada, para aplicações de alto desempenho dinâmico, é a redução da ondulação da corrente de entrada, o que implica em um aumento na frequência de comutação e no uso de componentes passivos de filtro menores, aprimorando a dinâmica geral do sistema. Neste contexto, é proposta uma modelagem generalizada do conversor com  $N$  células em paralelo usando a técnica de espaço de estados médio. Os modelos de estado estacionário e de pequeno sinal do conversor foram desenvolvidos, incluindo a presença da descontinuidade na razão cíclica. Aqui, também são fornecidas uma análise da dinâmica no domínio da frequência e uma estratégia de controle, bem como a caracterização da ondulação da corrente de entrada e do espectro harmônico da tensão de saída. A formulação considera uma variação no número de células em paralelo, com o objetivo de elucidar as principais contribuições da topologia, ilustrando suas propriedades por meio de resultados de simulação, visando identificar possíveis pontos de contribuição para a melhoria da banda-passante que objetivam aplicações de alta performance.

**Palavras-chaves:** Conversor Boost Entrelaçado, Modulação PWM, Modelo Generalizado, Técnica de espaço de Estados, Ondulação de corrente, Performance dinâmica.

# Abstract

---

This thesis is dedicated to develop an interleaved boost converter topology operating in continuous conduction mode. One of the advantages of the proposed topology, for high performance applications, is the input current ripple reduction, which implies an increase in the switching frequency and the use of smaller passive components for the filter, improving overall system dynamics. In this context, a generalized modeling of the N-cell interleaved boost converter using state-space averaging technique is proposed. The steady-state and small-signal models of the converter have been developed including the presence of the discontinuity in the duty-cycle. Here, a frequency domain analysis and a control strategy are also delivered, as well as the characterization of the input current ripple and the output voltage harmonic spectrum. The formulation considers a variation in the number of cells in parallel, in order to elucidate the main contributions of the topology, illustrating its properties through simulation results, willing to identify possible contributions for bandwidth improvement in high performance applications.

**Keywords:** Interleaved boost converter, PWM, Generalized model, State-space technique, Current ripple, Dynamic performance.

## Lista de Figuras

---

1.1	Conversores CC-CC em paralelo. Adaptado de <a href="#">Braga and Barbi (2000)</a> . . . . .	2
1.2	Estrutura de conversão da topologia de entrelaçamento. . . . .	3
1.3	Formas de onda das correntes médias nos indutores e na entrada de conversor entrelaçado. Adaptado de <a href="#">Sobreira Junior (2011)</a> . . . . .	4
1.4	Transformada de Fourier das correntes nos indutores do conversor entrelaçado. Adaptado de <a href="#">Sobreira Junior (2011)</a> . . . . .	4
2.1	Circuito do <i>chopper step-up</i> básico. . . . .	11
2.2	Circuitos equivalentes do <i>chopper step-up</i> . . . . .	11
2.3	Formas de onda para $i_L$ : (a) MCC; (b) Condução crítica; (c) MCD. . . . .	12
2.4	Formas de onda de tensão ( $d = 1/2$ ) para um <i>chopper step-up</i> : (a) Tensão no indutor; (b) Tensão de Saída. . . . .	13
2.5	Característica estática do conversor Boost. . . . .	14
2.6	Comportamento da corrente no Capacitor, em regime permanente, para $d = 1/2$ . . . . .	17
3.1	Conversor Boost Entrelaçado com 2-células. . . . .	29
3.2	Modulação por largura de pulso. . . . .	31
3.3	Portadoras. . . . .	31
3.4	Tensão nas chaves $Q_1$ e $Q_2$ para $d < 1/2$ . . . . .	35
3.5	Tensão nas chaves $Q_1$ e $Q_2$ para $d > 1/2$ . . . . .	35
3.6	Conversor Boost Entrelaçado de 3-células. . . . .	36
3.7	Tensão nas chaves $Q_1$ , $Q_2$ e $Q_3$ para $d < 1/3$ . . . . .	37

3.8	Circuitos equivalentes para (a) Modo 1, (b) Modo 2, 4 e 6, (c) Modo 3 e (d) Modo 5. . . . .	37
3.9	Tensão nas chaves $Q_1$ , $Q_2$ e $Q_3$ para $d > 1/3$ . . . . .	39
3.10	Circuitos equivalentes para (a) Modo 7, (b) Modo 8, 10 e 12, (c) Modo 9 e (d) Modo 11. . . . .	40
3.11	Corrente no indutor em estado estacionário para intervalos de razões cíclicas menores que $1/3$ . . . . .	42
3.12	Corrente no indutor em estado estacionário para intervalos de razões cíclicas maiores que $1/3$ . . . . .	43
3.13	Topologia para o iBC N-células. . . . .	45
3.14	Correntes nos N indutores do iBC em estado estacionário. . . . .	46
3.15	Circuito do iBC usado para validar a malha de tensão de saída pela tensão de entrada. . . . .	52
3.16	Comparação entre a resposta em frequência gerada a partir do bloco <i>s-domain Transfer Function</i> e a gerada pelo circuito de potência simulado. . . . .	53
3.17	Circuito do iBC usado para validar a malha de corrente pela razão cíclica. . . . .	54
3.18	Comparação entre a resposta em frequência gerada a partir do bloco <i>s-domain Transfer Function</i> e a gerada pelo circuito de potência simulado para malha de corrente. . . . .	54
3.19	Resposta em frequência gerada a partir do bloco <i>s-domain Transfer Function</i> e a gerada pelo circuito de potência simulado, considerando uma perturbação com amplitude de 10% da razão cíclica . . . . .	55
3.20	Resposta em frequência gerada a partir do bloco <i>s-domain Transfer Function</i> e a gerada pelo circuito de potência simulado considerando uma perturbação com amplitude de 20% da razão cíclica. . . . .	55
4.1	Correntes médias no iBC de 2-células (Obtida via simulação PLECS). . . . .	60
4.2	Correntes médias no iBC de 3-células (Obtida via simulação PLECS). . . . .	60
4.3	Variação de ondulação de corrente com o número de células e razão cíclica. Adaptado de <a href="#">da Silva (2017)</a> . . . . .	61

4.4	Corrente nos indutores de um iBC 2-células para diferentes valores de razão cíclica. (a) Considerando uma razão cíclica de 0,45. (b) Considerando uma razão cíclica de 0,50. (c) Considerando uma razão cíclica de 0,55. . . . .	62
4.5	Espectro harmônico da tensão de saída para (a) $N = 1$ , (b) $N = 2$ , (c) $N = 3$ e (d) $N = 4$ . . . . .	63
4.6	Tensões de saída normalizadas para $N = 1$ , $N = 2$ , $N = 3$ e $N = 4$ . . . . .	64
4.7	Respostas ao degrau de $G_{v_o v_{in}}(s)$ . . . . .	65
4.8	Respostas ao degrau de $G_{v_o v_{in}}(s)$ para $N = 4, \dots, 10$ . . . . .	66
4.9	Tempo de acomodação ( $T_s$ ). . . . .	67
4.10	Ultrapassagem Percentual (%UP). . . . .	67
4.11	iBC N-Células operando com PS-PWM e controlado pelo modo de corrente. . . . .	70
4.12	Malha de controle do conversor CC-CC controlado como fonte de corrente. . . . .	70
4.13	Diagramas de Bode em malha aberta do sistema compensado. . . . .	72
4.14	Respostas ao degrau. . . . .	72
4.15	iBC N-Células operando com PS-PWM com controle em cascata. . . . .	73
4.16	Malha de controle de corrente e tensão do conversor. . . . .	73
4.17	Respostas ao degrau. . . . .	75
4.18	Diagramas de Bode em malha aberta do sistema compensado. . . . .	76

## Lista de Tabelas

---

3.1	Modos de operação, estados das chaves e matrizes de estado e de entrada para um iBC 2-células. . . . .	36
3.2	Estados das chaves para cada modo de operação e as matrizes de estado que os descrevem. . . . .	41
3.3	Parâmetros do Conversor Boost Entrelaçado com duas células. . . . .	52
4.1	Fator de amortecimento e frequência natural para um conversor boost clássico e um iBC N-células . . . . .	65
4.2	Tempo de acomodação ( $T_s$ ) e Ultrapassagem Percentual (%UP) considerando a variação do número de células em paralelo . . . . .	66
4.3	Parâmetros do Conversor. . . . .	69

## Lista de Abreviaturas e Siglas

---

**CA** Corrente Alternada.

**CC** Corrente Contínua.

**CHB** Conversor ponte H em cascata (do inglês, *Cascaded H-Bridge Converter*).

**EMI** Interferência Eletromagnética (do inglês, *Electromagnetic Interference*).

**FC** Conversor com capacitor flutuante (do inglês, *Flying Capacitor Converter*).

**iBC** Conversor Boost Entrelaçado (do inglês, *Interleaved Boost Converter*).

**LS-PWM** Modulação por largura de pulso com deslocamento de nível (do inglês, *Level Shifted Pulse Width Modulation*).

**MCC** Modo de Condução Contínua.

**MCD** Modo de Condução Descontínua.

**MMC** Conversor Modular Multinível (do inglês, *Modular Multilevel Converter*).

**MOSFET** Transistor de Efeito de Campo de Óxido de Metal Semicondutor (do inglês, *Metal-Oxide-Semiconductor Field Effect Transistor*).

**NLC** Modulação pelo nível mais próximo (do inglês, *Nearest Level Control*).

**PI** Controlador Proporcional Integral.

**PS-PWM** Modulação por largura de pulso com deslocamento de fase (do inglês, *Phase shifted Pulse Width Modulation*).

**PWM** Modulação por Largura de Pulso (do inglês, *Pulse Width Modulation*).

**RFI** Interferência de Rádio Frequência (do inglês, *Radio-frequency Interference*).

**UPS** Fonte de Alimentação Ininterrupta (do inglês, *Uninterruptible Power Supply*).

# Conteúdo

---

<b>1</b>	<b>Introdução</b>	<b>1</b>
1.1	Modelagem do Conversor Boost Entrelaçado: Estado da Arte . . . . .	6
1.2	Objetivo . . . . .	8
1.3	Estrutura do Manuscrito . . . . .	8
<b>2</b>	<b>Conversor CC-CC Boost (Step-up)</b>	<b>10</b>
2.1	Princípio de Funcionamento . . . . .	10
2.1.1	Formas de Onda e Ganho Estático do Conversor . . . . .	11
2.1.2	Cálculo da Indutância . . . . .	15
2.1.3	Cálculo da Capacitância . . . . .	16
2.2	Modelagem do Conversor Boost: Espaço de Estados . . . . .	17
2.3	Funções de Transferência do Conversor Boost . . . . .	19
2.3.1	Análise em Regime Permanente: Grandes Sinais . . . . .	19
2.3.2	Análise de Pequenos Sinais . . . . .	22
<b>3</b>	<b>Conversor Paralelo Boost Entrelaçado</b>	<b>28</b>
3.1	Topologia do Conversor . . . . .	28
3.2	Princípio de Funcionamento . . . . .	30
3.3	Impacto da Modulação na associação de Conversores . . . . .	30
3.4	Instante de descontinuidade apresentado no desenvolvimento do modelo matemático . . . . .	33
3.5	Modelagem do Conversor Boost Entrelaçado 3-Células . . . . .	36

3.5.1	Representação em Espaço de Estados . . . . .	36
3.5.2	Modelo em Espaço de Estados Médio . . . . .	40
3.5.3	Análise em Regime Permanente e Modelo de Pequenos Sinais . . . . .	43
3.6	Modelagem do Conversor Boost Entrelaçado N-Células . . . . .	45
3.7	Validação do Modelo obtido para o iBC . . . . .	51
<b>4</b>	<b>Análise das vantagens inerentes ao Conversor Boost Entrelaçado</b>	<b>57</b>
4.1	Caracterização da Ondulação da Corrente de Entrada . . . . .	57
4.2	Espectro harmônico da tensão de saída . . . . .	61
4.3	Análise da Dinâmica do Modelo . . . . .	64
4.4	Metodologia para desenvolvimento do controle . . . . .	68
4.4.1	Parâmetros utilizados para avaliação do controle . . . . .	69
4.4.2	Controle de Corrente . . . . .	69
4.4.3	Avaliação da dinâmica do sistema com controle de corrente . . . . .	71
4.4.4	Controle de Corrente e Tensão – Controle em cascata . . . . .	73
4.4.5	Avaliação da dinâmica do sistema com controle em cascata . . . . .	75
<b>5</b>	<b>Conclusões</b>	<b>78</b>
5.1	Propostas de trabalhos futuros . . . . .	79
5.2	Contribuição do Trabalho de Dissertação . . . . .	79
	<b>Bibliografia</b>	<b>80</b>
	<b>Apêndice</b>	<b>85</b>
<b>A</b>	<b>Publicação</b>	<b>86</b>

# Capítulo 1

## Introdução

---

Nas últimas décadas houve um aprimoramento das características de máxima tensão, corrente e frequência dos dispositivos semicondutores, os qualificando para as mais diversas aplicações. Com a tecnologia disponível hoje em dia, os dispositivos semicondutores suportam tensões de  $6,5\text{ kV}$  e correntes de até  $2,5\text{ kA}$ . Para tensões acima desta, é preciso pensar em soluções de conversores em aplicações de alta potência e tensão com tecnologia de média tensão, que é bastante desenvolvida e madura.

Então, quando se deseja que esses dispositivos sejam aplicados a processos que ultrapassem os valores de tensões e correntes suportados por eles, a associação de componentes se apresenta como uma solução. Para grandes tensões recorre-se ao processo de associação em série e para grandes correntes, adota-se a associação em paralelo. Podendo-se ainda explorar a associação de conversores estáticos ou de células de comutação e dessa forma assegurar a operação em níveis elevados de tensão ou corrente, melhorando a confiabilidade da associação dos dispositivos semicondutores (Braga and Barbi, 2000).

Em diversas aplicações, considerando-se uma ampla gama de potência e frequências de comutação, adota-se a associação em série ou paralelo de células de comutação em eletrônica de potência. Objetiva-se, através da interconexão de módulos, distribuir a tensão ou corrente total de um conversor entre um número determinado de conversores menores. Sendo possível também atingir níveis intermediários de tensão ou corrente, possibilitando a síntese de uma forma de onda alternada em degraus, com baixa distorção harmônica, designada pelo termo *multinível*.

Nessa dissertação, o foco será dado a associação de conversores em paralelo, a qual pode ser classificada sobretudo em dois tipos principais: Paralelismo de semicondutores e Paralelismo de módulos ou células. De acordo com Braga and Barbi (2000), conversores CC-CC podem ser associados em paralelo conforme ilustra a Figura 1.1, que

refere-se à associação de células com mesma frequência de chaveamento, porém com sinais de controle defasados, promovendo a repartição da corrente por entre as chaves principais da estrutura. Como mencionado em Rocha (2010), as principais aplicações da associação de conversores em paralelo são: fontes de tensão CC-CC, conversores CA-CC-CA, fonte de alimentação ininterrupta UPS (do inglês *Uninterruptible Power Supply*), acionamento de máquinas elétricas, sistema de geração eólica, filtros ativos de potência e retificadores.

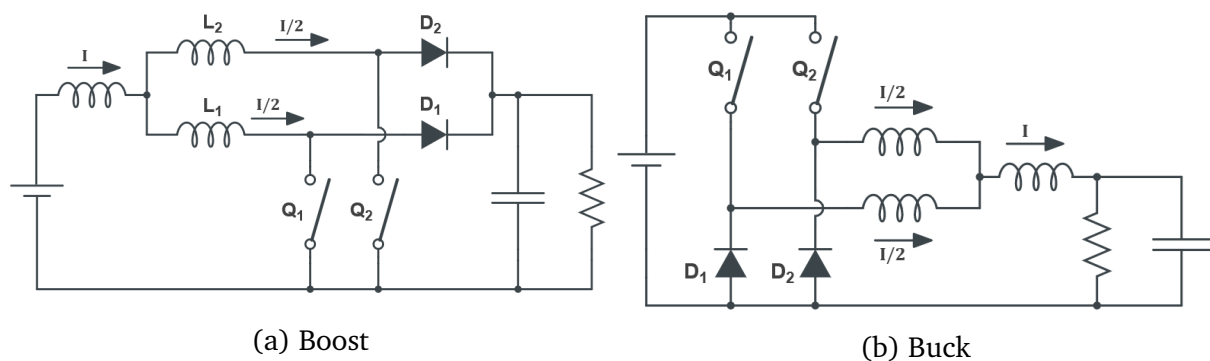


Figura 1.1: Conversores CC-CC em paralelo. Adaptado de Braga and Barbi (2000).

Posto isso, apresenta-se agora os conversores entrelaçados, que representam a associação em paralelo de células de comutação e dizem respeito ao tema principal desse trabalho. Os conversores entrelaçados têm despertado o interesse no estudo de estratégias de controle e modulação para estes, sendo utilizados em aplicações de alta frequência e alta corrente. A estrutura de conversores entrelaçados foi proposta originalmente em Garth et al. (1971) como uma forma de superar as limitações tecnológicas dos componentes, tendo sido denominada conversão *interleaved*. Essas topologias alcançam maiores valores operacionais com componentes de capacidade reduzida, além de apresentarem aumento da frequência de chaveamento aparente e a consequente redução dos componentes passivos dos filtros. Dessa forma, as soluções entrelaçadas têm aumentado o interesse da indústria em áreas de aplicação em alta frequência e alta corrente. Na Figura 1.2 é mostrado o típico diagrama de blocos de um conversor entrelaçado ideal.

A conversão de energia entrelaçada é a interconexão entre múltiplas células de comutação com frequência e ciclo de trabalho exatos, mas diferentes instantes de comutação (da Silva, 2017). Os conversores entrelaçados adotam o processo de modulação por deslocamento da fase da portadora, conhecido por PS-PWM, *Phase Shifted Pulse Width Modulation*, objetivando reduzir ou cancelar a ondulação (*ripple*) por deslocamento de

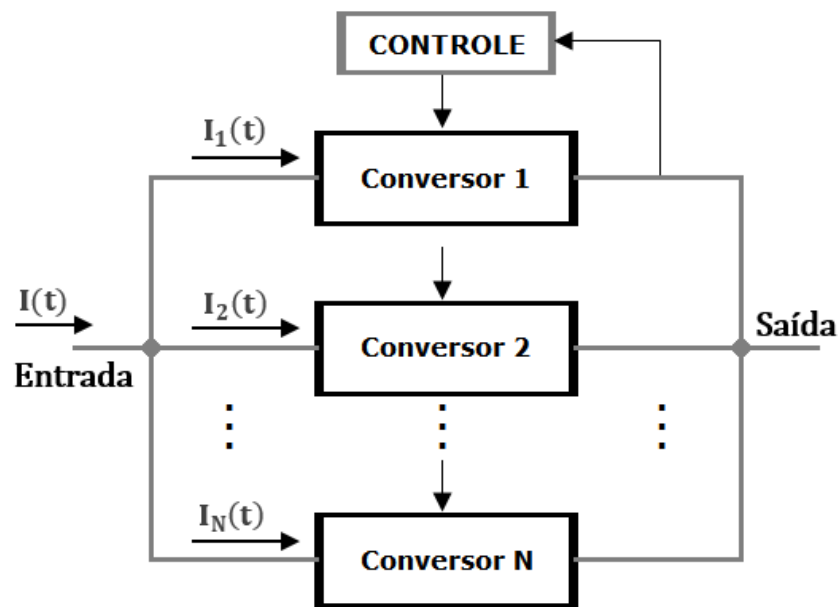


Figura 1.2: Estrutura de conversão da topologia de entrelaçamento.

fase dos pulsos em  $2\pi/N$ , onde  $N$  é o número de células chaveadas. Para exemplificar, essa redução é mostrada graficamente na Figura 1.3, adaptada de [Sobreira Junior \(2011\)](#), a qual ilustra o efeito da operação entrelaçada de dois conversores defasando os sinais de disparo dos interruptores semicondutores em  $180^\circ$ . Nesse caso o conversor opera em modo de condução descontínua, onde as correntes médias nos indutores apresentam valor nulo durante um determinado intervalo de tempo. A corrente média de entrada corresponde à soma das correntes médias nos indutores, o que resulta na redução da amplitude pico a pico e no aumento da frequência da ondulação da corrente no estágio de entrada.

O aumento da frequência de chaveamento aparente é uma característica notável dessa topologia. Através da defasagem a frequência de chaveamento se mostra  $N$  vezes maior que a frequência de cada uma das portadoras ([Contreras, 2010](#)), como consequência, a energia armazenada na impedância do filtro pode ser reduzida e implica na redução dos componentes passivos utilizados no circuito ([Silva et al., 2017](#)). Com componentes passivos de filtro menores, a dinâmica geral do sistema também é aprimorada e um melhor desempenho é alcançado.

Por causa do entrelaçamento dos sinais de controle, várias componentes harmônicas de saída são canceladas, como também mostra [Sobreira Junior \(2011\)](#), por meio da análise do espectro em frequência das formas de onda apresentadas na Figura 1.3. Nesse caso específico da associação dos dois conversores operando em modo de condu-

ção descontínua, tem-se que as componentes harmônicas de ordem ímpar da corrente resultante são canceladas, conforme está mostrado na Figura 1.4.

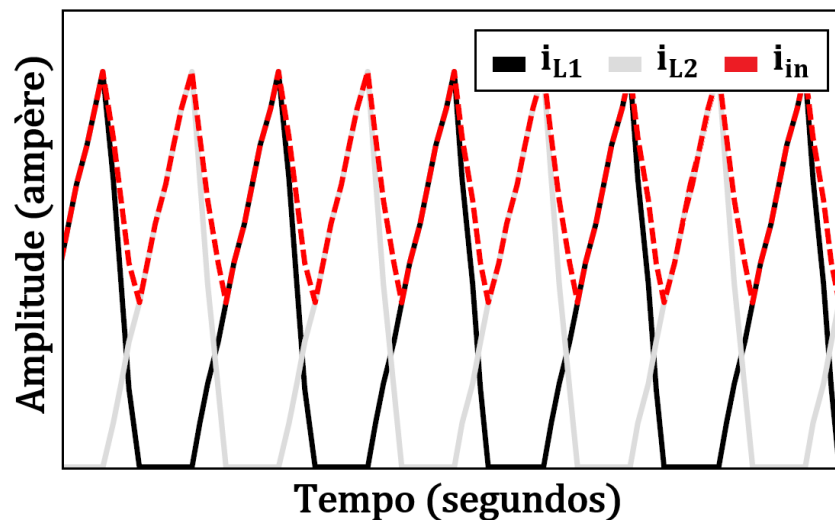


Figura 1.3: Formas de onda das correntes médias nos indutores e na entrada de conversor entrelaçado. Adaptado de [Sobreira Junior \(2011\)](#).

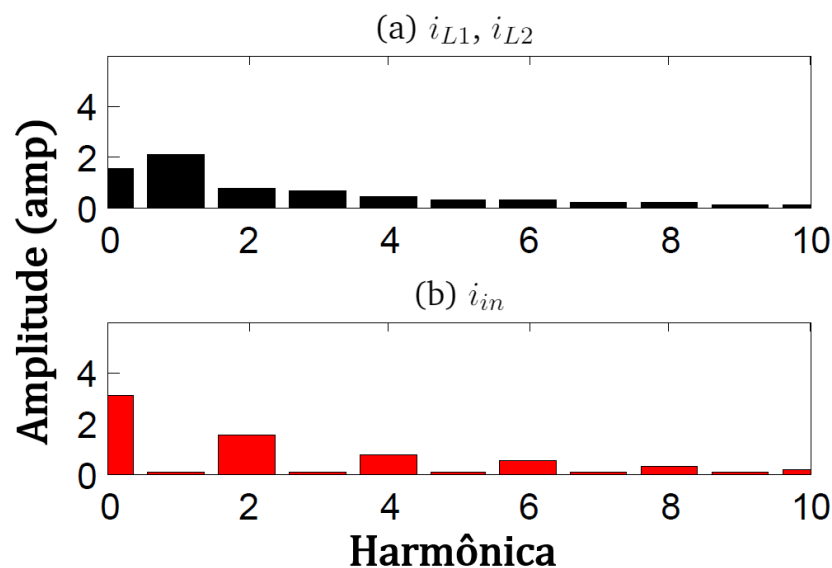


Figura 1.4: Transformada de Fourier das correntes nos indutores do conversor entrelaçado. Adaptado de [Sobreira Junior \(2011\)](#).

Este tipo de conexão apresenta várias vantagens com relação ao paralelismo. Além da redução da ondulação e do cancelamento de componentes harmônicas de saída, já citadas aqui, em [Asiminoaei et al. \(2008\)](#) e em [Matsui et al. \(1993b\)](#) algumas vantagens adicionais são apresentadas e listadas a seguir:

- **Resiliência:** No caso da falha de uma célula o funcionamento do sistema não é interrompido, continuando a trabalhar, porém com uma potência menor;

- **Sistema menos oneroso:** Uma vez que não precisam suportar correntes elevadas o custo com componentes é reduzido. A utilização de componentes idênticos também implica em menor custo de construção;
- **Sistema Expansível Modular:** A inserção de um novo módulo/célula é facilitada neste caso, permitindo a ampliação do sistema;
- **Manutenção:** Devido a modularidade do sistema, a manutenção deste também é facilitada;
- **Altas potências:** O paralelismo permite que o conversor forneça altas potências às aplicações, mesmo considerando as limitações na tecnologia de semicondutores atuais.

Outra característica importante nos sistemas de conversão é ter uma alta largura de banda, uma vez que esta é um alicerce para uma operação segura e estável, principalmente quando o sistema sofre perturbações, o que compromete a qualidade de energia fornecida (da Silva, 2017). Uma alta rejeição de perturbação é adequada em qualquer aplicação na eletrônica de potência e esta característica é melhorada quando o uso de um conversor entrelaçado é feito. Neste caso, os componentes do filtro (responsáveis pela dinâmica dominante do sistema) são reduzidos e aumentados de velocidade.

Neste contexto, esta dissertação propõe o estudo da topologia, técnicas de modulação em largura de pulsos e controle de um conversor entrelaçado, especificamente o conversor boost entrelaçado com N-células em paralelo, em virtude do conversor boost ser muito representativo no mundo da eletrônica de potência sendo apresentado em alguns sistemas de geração de energia como fotovoltaico e eólico que estão em foco nas pesquisas atualmente. Tem-se o objetivo de desenvolver um modelo matemático generalizado que facilite o estudo de aspectos inerentes aos conversores boost entrelaçados tais como o aumento da frequência de chaveamento, a redução dos componentes passivos de filtro e o aumento da performance dinâmica. Será estudado o comportamento do sistema matematicamente afim de elucidar as principais contribuições dessa topologia para uma variação do número de células em paralelo, ilustrando essas propriedades também por meio de resultados de simulação, visando identificar possíveis pontos de contribuição para à melhoria da banda-passante que objetivam aplicações de alta performance.

## 1.1 Modelagem do Conversor Boost Entrelaçado: Estado da Arte

Nos processos de análise e projeto em eletrônica de potência a modelagem dos circuitos é de suma importância, uma vez que esta ajuda a obter um melhor entendimento da operação do circuito. Com esse conhecimento, o projetista pode, para um determinado conjunto de especificações, escolher uma topologia, selecionar tipos e valores de componentes de circuito apropriados, estimar o desempenho do circuito e concluir o projeto garantindo que o desempenho do circuito atenderá às especificações mesmo com as variações previstas nas condições operacionais e nos valores dos componentes do circuito.

Investigações sobre as vantagens da técnica de entrelaçamento na literatura muitas vezes envolvem o uso da topologia de um Conversor Boost Entrelaçado, denominado aqui como iBC (do inglês *Interleaved Boost Converter*). Em estudos anteriores estão presentes a modelagem desse conversor para um número limitado de células, como em [Assunção \(2014\)](#), [Shenoy et al. \(2017\)](#), [Castro et al. \(2018\)](#) e [Muthusamy et al. \(2018\)](#), nos quais, através da técnica de espaço de estados médios, é derivado o modelo médio para um conversor boost com duas células em paralelo. Análises da resposta em frequência e desenvolvimento de estratégias de controle também são apresentadas na literatura, como em [da Silva \(2017\)](#) e [da Silva et al. \(2017\)](#), onde considera-se um iBC com três células em paralelo. À medida que o número de células conversoras é aumentado, a análise e a investigação das características operacionais nos estados estacionário e transitório do conversor tornam-se mais difíceis.

Em [Nazeraj et al. \(2017\)](#) o modelo dinâmico generalizado do iBC é desenvolvido por meio do fator de energia, que relaciona a energia armazenada às características dinâmicas do conversor e permite estudar seu comportamento dinâmico com base em sua eficiência, levando em consideração as perdas de ferro e chaveamento que não são totalmente consideradas no modelo padrão. Em [Shin et al. \(2005a\)](#) e [Shin et al. \(2005b\)](#) são propostas análises de estado estacionário e pequenos sinais da topologia entrelaçada generalizada por meio da transformação de Lunze. Porém estas abordagens são muito complicadas, sendo preferível a modelagem de espaço de estados pela média, como feito em [Jantharamin and Zhang \(2009\)](#), no qual deriva-se um modelo de espaço de estados generalizado para conversores entrelaçados de N-células operando em modo de condução contínua (MCC). Na maioria das aplicações é desejável a operação em MCC, devido à simples relação entre a tensão média de saída e a razão cíclica apresentada

nesse modo de operação. E ainda, em MCC, um melhor uso dos componentes de energia acontece com menores perdas de condução e menor ondulação de entrada (da Silva, 2017).

Embora Jantharamin and Zhang (2009) apresente um modelo generalizado para o iBC, este o faz apenas para um intervalo de razão cíclica. Para obter o modelo médio do conversor deve-se considerar a descontinuidade apresentada para o valor de razão cíclica escolhido, uma vez que há dois modelos médios diferentes para razões cíclicas menores que  $1/N$  e para maiores que  $1/N$ , sendo  $N$  o número de células em paralelo. Dessa forma, o objetivo deste trabalho é determinar os modelos de estado estacionário (CC) e dinâmico (CA) para um conversor Boost Entrelaçado de  $N$ -células operando em MCC, por meio da técnica de espaço de estados médios, incluindo a descontinuidade apresentada na razão cíclica. Os modelos médios são adequados para a previsão de respostas estáticas e dinâmicas do conversor. Simulações de modelos de circuitos médios podem ser realizadas para testar as perdas (além daquelas devidas à comutação) e a eficiência. Como as transições de comutação e as ondulações são removidas pela média, as simulações em intervalos de tempo longos e em muitos conjuntos de valores de parâmetros podem ser concluídas de forma eficiente.

Com o modelo matemático obtido para qualquer número de células de comutação, pode-se projetar o conversor para atender as especificações de desempenho para qualquer intervalo de razão cíclica, ausentando a necessidade de se obter os modos de operação para cada um dos intervalos. Através do equacionamento do modelo para  $N$ -células pode-se comprovar as vantagens apresentadas para a topologia entrelaçada, como componentes passivo dos filtros menores, uma vez que a energia armazenada no indutor é inversamente proporcional ao quadrado do número de células em paralelo, e a diminuição do *ripple* da corrente, já que a frequência de chaveamento é aumentada  $N$  vezes. Pode-se comprovar ainda, via modelagem matemática, a influência do número de células na performance dinâmica do conversor, através da análise do fator de amortecimento e da frequência natural, sendo também averiguada pela resposta ao degrau obtida em simulação. De posse da função de transferência de pequenos sinais para  $N$ -células, pode-se elaborar uma estratégia de controle que melhore ainda mais a performance dinâmica do conversor.

## 1.2 Objetivo

O objetivo da dissertação é desenvolver uma metodologia para obtenção de uma modelagem matemática generalizada para qualquer número de células, incluindo a descontinuidade apresentada na razão cíclica, sem a necessidade de obter as equações de estado matriciais do modelo chaveado, facilitando a análise no domínio da frequência, o desenvolvimento de uma estratégia de controle, o estudo da caracterização do *ripple* da corrente de entrada entre outros aspectos inerentes a topologia boost entrelaçada, que é uma topologia de conversor bastante atual e que nos últimos anos vêm se apresentando como um amplo campo de estudos. Dessa forma, o modelo geral do iBC e a caracterização das principais contribuições decorrentes do paralelismo das células e do entrelaçamento dos sinais de controle compõe o propósito desse trabalho.

Em resumo, objetiva-se principalmente:

- Propor uma metodologia generalizada de modelagem para a topologia boost entrelaçada com um número  $N$  qualquer de células de *interleaving*, tanto para razões cíclicas menores que  $1/N$ , quanto para maiores que  $1/N$ , onde a descontinuidade é apresentada, afim de concatenar os dois modelos médios diferentes em cada intervalo de razão cíclica em um único modelo que descreva a operação do conversor estudado;
- Validar essa metodologia por meio de simulações numéricas dos conversores;
- Realizar as análises qualitativa e quantitativa do conversor boost entrelaçado generalizado elucidando as principais contribuições dessa topologia dada a variação do número de células em paralelo;
- Validar as análises qualitativa e quantitativa por meio de simulações numéricas dos conversores.

## 1.3 Estrutura do Manuscrito

Este manuscrito está organizado da seguinte forma. O capítulo 2 apresenta a revisão de literatura e fornece a base teórica para apoiar as contribuições aqui apresentadas. Mais especificamente, são fornecidos o princípio de funcionamento, as equações para o

dimensionamento dos componentes armazenadores de energia e os modelos matemáticos do conversor boost clássico. A topologia boost entrelaçada bem como sua operação em modo de condução contínua e o método de modulação são discutidos no capítulo 3, que apresenta também a modelagem matemática do conversor, considerando-se o instante de descontinuidade do modelo, que é validado via simulação PSIM. No capítulo 4 são apresentadas as principais contribuições do conversor estudado neste trabalho, sendo essas ilustradas com simulações do sistema considerando diferentes números de células em paralelo. Finalmente, as conclusões deste trabalho, bem como orientações futuras e publicações relacionadas são apresentadas no capítulo 5.

# Capítulo 2

## Conversor CC-CC Boost (Step-up)

---

### Considerações Iniciais

Este capítulo refere-se ao conversor CC-CC Boost, também intitulado *chopper step-up*. Aqui apresenta-se uma revisão deste conversor em sua forma convencional, operando em modo de condução contínua. Iniciando-se com o princípio de funcionamento da topologia e a obtenção das equações que descrevem como dimensionar os componentes que armazenam energia. Em seguida, é apresentada a modelagem do conversor utilizando espaço de estados. O procedimento para obter as funções de transferência de estado estacionário e de pequeno sinal do conversor também é discutido neste capítulo.

### 2.1 Princípio de Funcionamento

De acordo com [Ahmed \(1999\)](#), no conversor boost a tensão de saída pode variar desde a fonte de tensão até diversas vezes a fonte de tensão, o que justifica nomeá-lo de *step-up* ou elevador de tensão. A topologia clássica do *chopper step-up* é mostrado na Figura 2.1. Usa-se o indutor  $L$  para fornecer uma corrente linear na entrada, apesar de, na realidade, um certo componente de ondulação está incluído na corrente de entrada, como será discutido no decorrer dessa dissertação.

O princípio de funcionamento deste conversor é amplamente conhecido e muito simples de entender: Quando a chave  $S$  passar para o estado ligado, conforme ilustrado na Figura 2.2a, o indutor  $L$  é conectado à alimentação. A tensão no indutor  $v_L$  é igual à fonte de tensão  $V_{in}$ , e a corrente no indutor  $i_L$  aumenta de modo linear com o tempo e armazena energia no campo magnético. Quando a chave for aberta, como mostra o circuito equivalente da Figura 2.2b, desconecta-se a fonte iniciando o período de

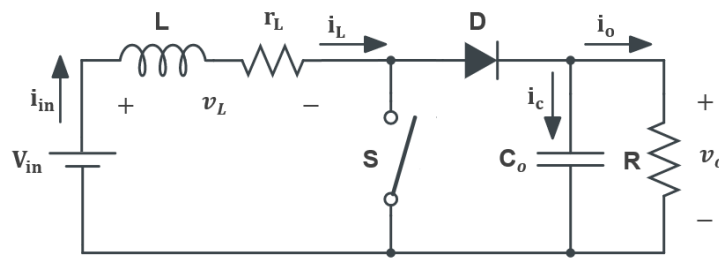


Figura 2.1: Circuito do *chopper step-up* básico.

descarga do indutor, que transfere a energia armazenada para o capacitor, através do diodo  $D$ . A tensão induzida  $V_L$  no indutor muda de polaridade somando-se à fonte de tensão, aumentando assim a tensão de saída e a corrente, que antes fluía por  $S$ , e agora flui através de  $L$ ,  $D$  e  $C$  para a carga. Portanto, a energia armazenada no indutor será liberada para a carga. Quando  $S$  for fechada, o diodo é inversamente polarizado e a energia do capacitor passa novamente à fornecer tensão na carga.

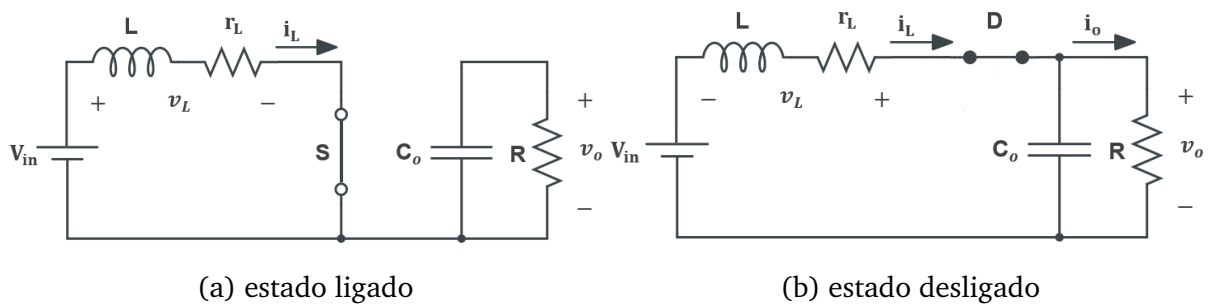


Figura 2.2: Circuitos equivalentes do *chopper step-up*.

### 2.1.1 Formas de Onda e Ganho Estático do Conversor

Analisando a corrente média  $i_L$  no indutor na Figura 2.3, os conversores CC-CC, de modo geral, podem operar em dois modos distintos: modo de condução contínua (MCC) ou modo de condução descontínua (MCD). Quando o conversor boost funciona em MCC a corrente média  $i_L$  é sempre maior que zero. Por outro lado, em MCD a corrente média apresenta valor nulo durante um determinado intervalo de tempo. O limite entre estes dois modos de operação é conhecido como condução crítica. Neste estágio, o conversor se comporta como em MCC, mas a corrente média  $i_L$  no indutor atinge o valor nulo sem permanecer nele.

O desempenho do conversor está sujeito ao modo em que opera e ao dimensionamento de seus componentes. Na maioria das aplicações é desejável a operação em

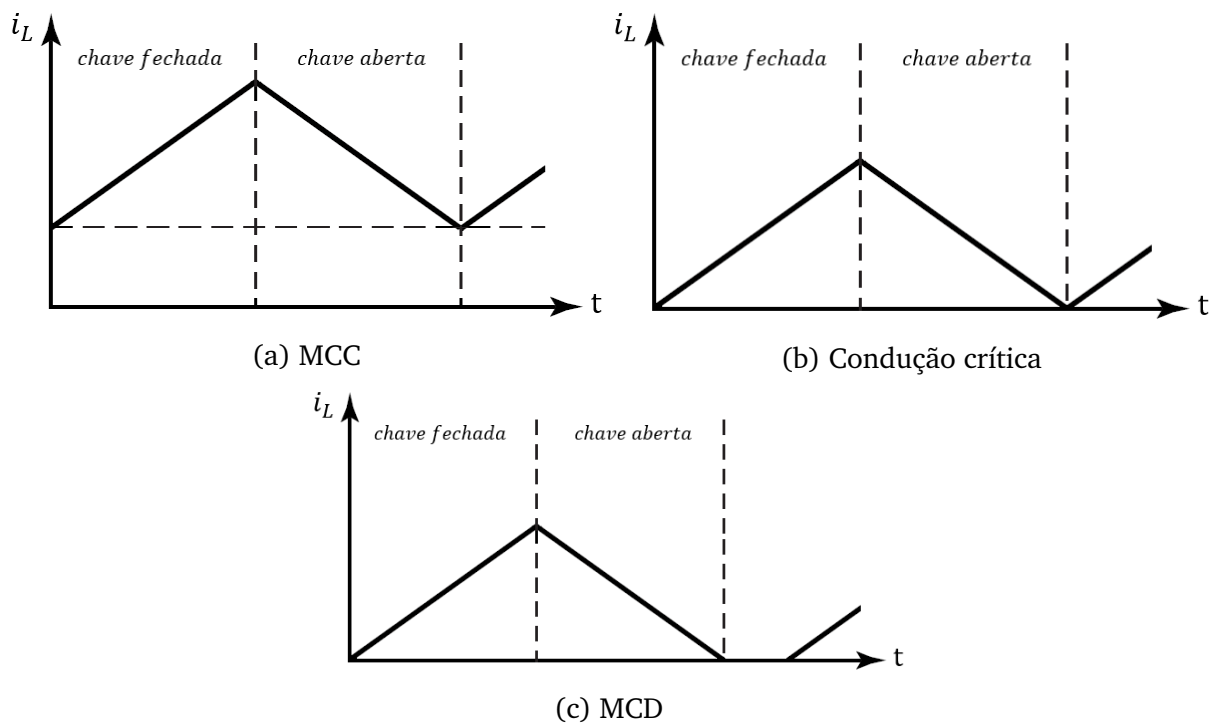


Figura 2.3: Formas de onda para  $i_L$ : (a) MCC; (b) Condução crítica; (c) MCD.

MCC, devido à simples relação entre a tensão média de saída e a razão cíclica, porém este modo de operação apresenta problemas inerentes de estabilidade causados pela presença do zero no semiplano da direita (Assunção, 2014). Em alguns casos, como em aplicações de baixos níveis de potência, é necessário que o conversor funcione em MCD. A desvantagem desse modo, segundo Assunção (2014), é o aumento dos efeitos de EMI/RFI e as perdas  $ri^2$ , consequência da incidência de picos de corrente e do esforço submetido as chaves e aos diodos.

Neste trabalho, o estudo feito acerca dos conversores apresentados limita-se ao regime de condução contínua MCC, preferindo-se analisar uma corrente média no indutor sempre positiva.

Considere um boost ideal (sem perdas nos elementos passivos e nas chaves e sem queda de tensão nos elementos semicondutores em condução). As formas de onda de tensão do conversor, para uma razão cíclica de  $1/2$ , são apresentadas na Figura 2.4. A razão cíclica ou ciclo de trabalho ( $d$ ) é a relação entre a largura do pulso  $T_{ON}$  e o período da forma de onda  $T_s$ .

A tensão na carga e no capacitor é dada por (2.1):

$$v_o = V_{in} - v_L \quad (2.1)$$

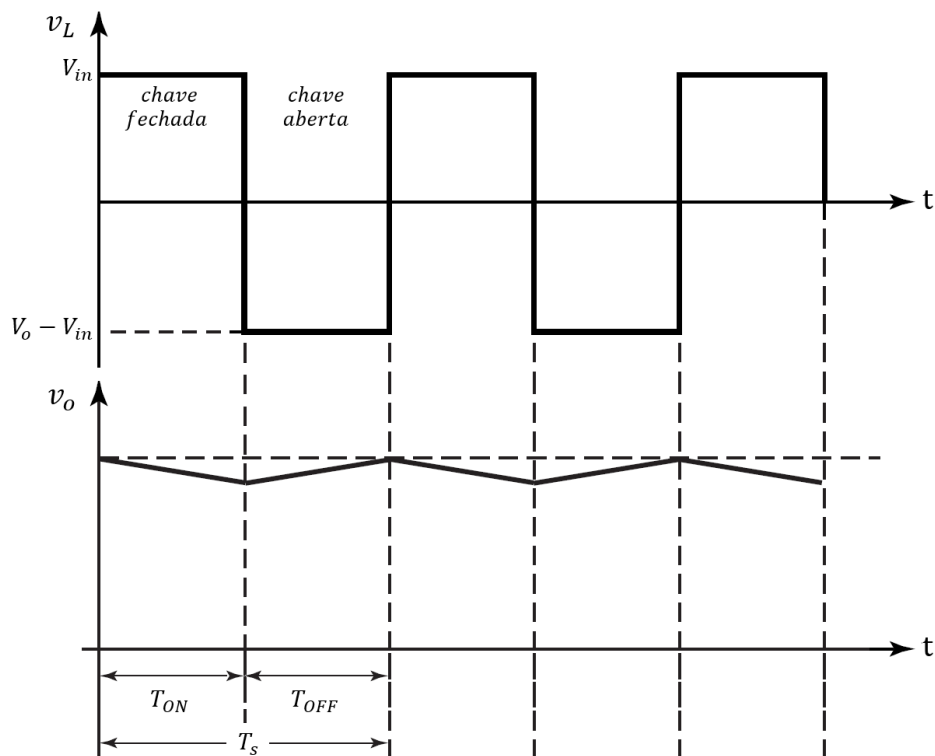


Figura 2.4: Formas de onda de tensão ( $d = 1/2$ ) para um *chopper step-up*: (a) Tensão no indutor; (b) Tensão de Saída.

Quando o *chopper* estiver ligado, a energia armazenada no indutor durante o intervalo  $T_{ON}$  será:

$$W_{ON} = V_{in} I_{in} T_{ON} \quad (2.2)$$

A tensão de saída  $v_o$  pode ser tida como constante, considerando-se a capacitância grande o suficiente para desprezar a tensão de ondulação. Assim, a energia transferida pelo indutor para a carga durante  $T_{OFF}$  é dada por (2.3).

$$W_{OFF} = (V_o - V_{in}) I_{in} T_{OFF} \quad (2.3)$$

Em condições ideais, a perda de energia no *chopper* é zero. Portanto, considera-se que a energia transferida pela indutância durante  $T_{OFF}$  é igual à energia armazenada durante  $T_{ON}$ :

$$\begin{aligned}
 W_{ON} &= W_{OFF} \\
 V_{in} I_{in} T_{ON} &= (V_o - V_{in}) I_{in} T_{OFF} \\
 V_o &= \frac{T_{ON}}{T_{OFF}} V_{in}
 \end{aligned} \tag{2.4}$$

Seja  $T_s = T_{ON} + T_{OFF}$  o período de chaveamento. A frequência de chaveamento do *chopper* é  $f_s = 1/T_s$ . O ciclo de trabalho  $d$ , como dito, é definido como a relação entre a largura do pulso ( $T_{ON}$ ) e o período da forma de onda, como em (2.5).

$$d = \frac{T_{ON}}{T_s} \tag{2.5}$$

Então, a tensão de saída pode ser obtida a partir das equações (2.4) e (2.5). O ganho estático do conversor é a relação entre as tensões de saída e de entrada. A equação que descreve o comportamento do ganho em função do ciclo de trabalho é dada em (2.6):

$$\frac{V_o}{V_{in}} = \frac{1}{1-d} \tag{2.6}$$

A equação (2.6) pode ser utilizada para traçar a curva da Figura 2.5.

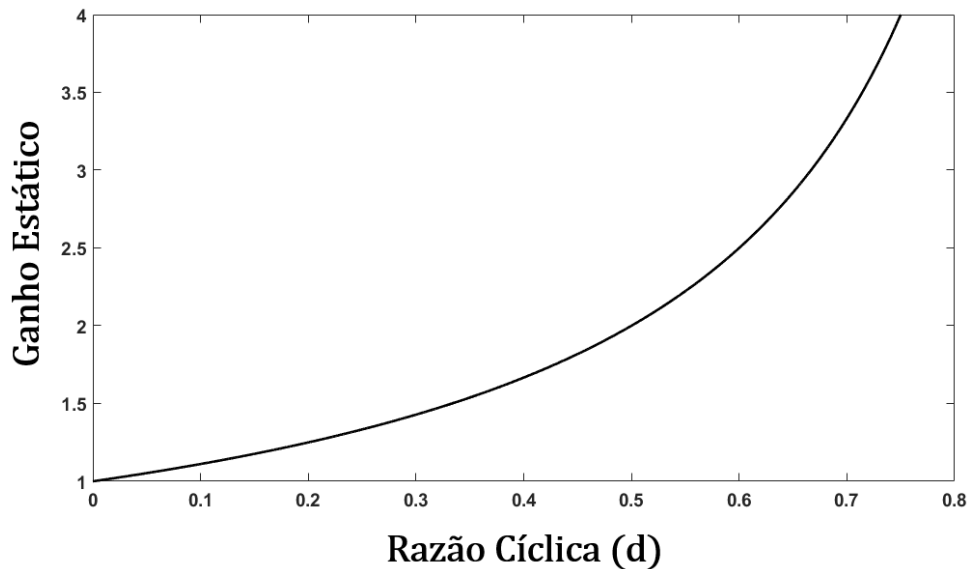


Figura 2.5: Característica estática do conversor Boost.

Assim, a tensão de saída pode ser controlada com a variação do ciclo de trabalho  $d$ , tornando-se maior do que a tensão de entrada à medida que  $d$  aumenta.

O valor médio da fonte de corrente pode ser obtido como se segue:

$$\begin{aligned}
 P_{in} &= P_o \\
 V_{in} I_{in} &= \frac{V_o^2}{R} \\
 I_{in} &= \frac{V_o^2}{V_{in}} \cdot \frac{1}{R}
 \end{aligned} \tag{2.7}$$

Utilizando-se um capacitor grande o bastante, a ondulação da tensão de saída será reduzida, o que implica em uma corrente na saída com ondulação desprezível. Dessa forma, a corrente na saída será dada pela média do tempo da corrente no diodo:

$$I_o = I_{in} \frac{T_{OFF}}{T_s} \tag{2.8}$$

$$I_o = I_{in} (1 - d) \tag{2.9}$$

A partir das equações (2.6) e (2.9) conclui-se que a tensão de saída  $V_o$  se igualará à tensão de entrada  $V_{in}$  quando  $d$  (ou  $T_{ON}$ ) se aproximar de zero e tenderá ao infinito à medida que  $d$  se aproximar da unidade. Sendo assim, o circuito se comporta como um transformador elevador CC. Entretanto, a tensão máxima não pode ser infinita na prática, uma vez que há perda de potência associada aos componentes não-ideais. Essas restrições de ordem prática limitam a tensão de saída para cerca de cinco vezes a tensão de entrada (Ahmed, 1999).

### 2.1.2 Cálculo da Indutância

Como dito em Andersen (2006), a ondulação de corrente na entrada do conversor  $\Delta I_L$  depende do valor da indutância de filtragem. A taxa de variação da corrente que atravessa o indutor, descrita matematicamente por (2.10), é proporcional à tensão entre os terminais do mesmo.

$$v_L = L \cdot \frac{di_L(t)}{dt} \tag{2.10}$$

Considerando-se a comutação em alta frequência pode-se utilizar a equação (2.11).

$$v_L = L \cdot \frac{\Delta I_L}{\Delta t} \tag{2.11}$$

Observando a tensão no indutor, através da Figura 2.4, durante o período em que

o comutador encontra-se em condução, pode-se reescrever a equação (2.11) como:

$$V_L = V_{in} = L \cdot \frac{\Delta I_L}{T_{ON}} \quad (2.12)$$

Sabe-se que  $T_{ON} = dT_s$  e  $T_s = 1/f_s$ , onde  $f_s$  é a frequência de comutação do conversor. Dessa forma, o indutor  $L$  é calculado a seguir:

$$\begin{aligned} L &= V_{in} \cdot \frac{dT_s}{\Delta I_L} \\ L &= d \cdot \frac{V_{in}}{\Delta I_L \cdot f_s} \end{aligned} \quad (2.13)$$

A ondulação da corrente de entrada é dada nas equações (2.14) e (2.15):

**com a chave fechada**  $T_{ON}$

$$\Delta I_L = d \cdot \frac{V_{in}}{L \cdot f_s} \quad (2.14)$$

**com a chave aberta**  $T_{OFF} = T_s(1 - d)$

$$\Delta I_L = (1 - d) \cdot \frac{V_o - V_{in}}{L \cdot f_s} \quad (2.15)$$

### 2.1.3 Cálculo da Capacitância

A ondulação de tensão na saída do conversor  $\Delta V_o$  deriva da capacitância de filtragem. A corrente no capacitor é descrita matematicamente por (2.16):

$$i_c = C_o \cdot \frac{dV_o(t)}{dt} \quad (2.16)$$

Para frequências de comutação elevadas utiliza-se a equação (2.17).

$$i_c = C_o \cdot \frac{\Delta V_o}{\Delta t} \quad (2.17)$$

Observando a corrente no capacitor na Figura 2.6, durante o período  $T_{ON}$  pode-se

reescrever a equação (2.17) como:

$$I_o = C_o \cdot \frac{\Delta V_o}{T_{ON}} \quad (2.18)$$

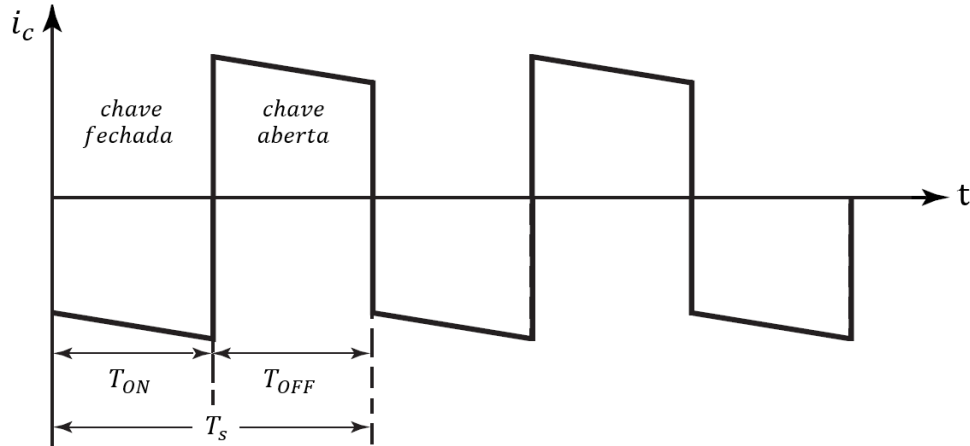


Figura 2.6: Comportamento da corrente no Capacitor, em regime permanente, para  $d = 1/2$ .

Sendo  $T_{ON} = dT_s$  e  $T_s = 1/f_s$ , o capacitor  $C_o$  é calculado a seguir:

$$I_o = C_o \cdot \frac{\Delta V_o}{d \cdot T_s} = \frac{C_o \cdot \Delta V_o}{d} f_s \quad (2.19)$$

$$C_o = d \cdot \frac{I_o}{\Delta V_o \cdot f_s} \quad (2.20)$$

A corrente de carga  $I_o$  é dada pela equação (2.21):

$$I_o = \frac{P_o}{V_o} \quad (2.21)$$

## 2.2 Modelagem do Conversor Boost: Espaço de Estados

A modelagem a seguir é feita com base nas abordagens apresentadas em [Barbi \(2014\)](#) e [Garcia \(2014\)](#). Emprega-se a técnica do modelo médio em espaço de estados, para obter os circuitos equivalentes, ganho estático e funções de transferência do Conversor Boost, apresentado anteriormente na Figura 2.1.

Para modelagem, deve-se considerar algumas suposições:

- Dispositivos semicondutores (MOSFET, diodo) são ideais e sem perdas;
- O indutor tem uma resistência em série de  $r_L$ .

Analisa-se o conversor operando em modo de condução contínua (MCC). Durante um ciclo de operação o conversor assume dois estados topológicos representados na Figura 2.2, para os intervalos de tempo  $(0, dT_s)$  e  $(dT_s, T_s)$ .

O modelo do sistema é obtido utilizando a representação em espaço de estados conforme descrita abaixo:

$$\begin{cases} \dot{x} = A \cdot x + B \cdot u \\ y = C \cdot x + E \cdot u \end{cases} \quad (2.22)$$

onde os vetores  $x$  e  $u$  são dados por  $x = [i_L \ v_o]'$ ,  $u = [v_{in}]'$  e o sobrescrito ( $'$ ) indica vetor transposto.

Durante o primeiro intervalo de tempo (chave fechada), o comportamento do circuito é descrito pelas equações (2.23) e (2.24).

$$\dot{i}_L(t) = \frac{di_L(t)}{dt} = \frac{1}{L}V_{in} - \frac{r_L}{L}i_L(t) \quad (2.23)$$

$$\dot{v}_o(t) = \frac{dv_o(t)}{dt} = -\frac{1}{RC_o}v_o(t) \quad (2.24)$$

As mesmas equações, na forma matricial, são representadas pela expressão (2.25):

$$\begin{bmatrix} \dot{i}_L(t) \\ \dot{v}_o(t) \end{bmatrix} = \underbrace{\begin{bmatrix} -\frac{r_L}{L} & 0 \\ 0 & -\frac{1}{RC_o} \end{bmatrix}}_{A_1} \begin{bmatrix} i_L(t) \\ v_o(t) \end{bmatrix} + \underbrace{\begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}}_{B_1} v_{in} \quad (2.25)$$

O estado topológico mostrado na Figura 2.2b (chave aberta) é descrito pelas equações (2.26) e (2.27).

$$\dot{i}_L(t) = \frac{di_L(t)}{dt} = \frac{1}{L}V_{in} - \frac{r_L}{L}i_L(t) - \frac{1}{L}v_o(t) \quad (2.26)$$

$$\dot{v}_o(t) = \frac{dv_o(t)}{dt} = \frac{1}{C_o}i_L(t) - \frac{1}{RC_o}v_o(t) \quad (2.27)$$

Com representação matricial dada pela expressão (2.28):

$$\begin{bmatrix} \dot{i}_L(t) \\ \dot{v}_o(t) \end{bmatrix} = \underbrace{\begin{bmatrix} -\frac{r_L}{L} & -\frac{1}{L} \\ \frac{1}{C_o} & -\frac{1}{RC_o} \end{bmatrix}}_{A_2} \begin{bmatrix} i_L(t) \\ v_o(t) \end{bmatrix} + \underbrace{\begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}}_{B_2} v_{in} \quad (2.28)$$

A equação de saída é dada pela expressão (2.29), onde o vetor de resultado para  $i_L$  é dado por  $C = \begin{bmatrix} 1 & 0 \end{bmatrix}$ , e para  $v_o$  é dado por  $C = \begin{bmatrix} 0 & 1 \end{bmatrix}$ .

$$y = C \cdot \begin{bmatrix} i_L(t) \\ v_o(t) \end{bmatrix} \quad (2.29)$$

## 2.3 Funções de Transferência do Conversor Boost

Nesta seção as funções de transferência do conversor boost são obtidas. Usando a técnica de espaço de estados médio, os modelos de estado estacionário e de pequeno sinal do conversor são derivados.

### 2.3.1 Análise em Regime Permanente: Grandes Sinais

Utilizando-se o modelo de espaço de estados médio, a análise em regime permanente permite a aquisição das funções de transferências que associam grandezas físicas em um dado ponto de operação, durante um ciclo de comutação de circuitos de armazenamento e transferência de energia (Garcia, 2014). Recordando que todas as análises são feitas para o conversor operando em MCC.

As etapas de operação do conversor foram apresentadas anteriormente. Através do modelo de espaço de estados descrito nas equações (2.25), (2.28) e (2.29), denotam-se duas etapas principais de operação que controlam a imposição da corrente ao indutor. Isto é, as matrizes de estado descritas representam as etapas de carga e descarga de energia dada ao indutor, mostradas na Figura 2.2.

Os dois estados, representados pelas matrizes das equações (2.25) e (2.28), processam a energia durante um ciclo, no qual o período de tempo associado às etapas descreve-se como uma fração do período de comutação  $T_s$ .

A equação (2.30) mostra o relacionamento, onde  $d$  representa uma fração do período de comutação associado à etapa de armazenamento de energia ( $T_{ON}/T_s$ ), sendo que o período restante, dado pela fração complementar  $(1 - d)$  refere-se à etapa de descarga de energia ( $T_{OFF}/T_s$ ).

$$T_s = T_{ON} + T_{OFF} = d \cdot T_s + (1 - d) T_s \quad (2.30)$$

A representação do modelo de espaço de estados médio é obtida a partir da equação a seguir:

$$\dot{X} = Ax(t) + Bu(t) \quad (2.31)$$

Obtém-se a representação do modelo de espaço de estados médio através da soma ponderada das equações de estado de carga e descarga de energia do indutor:

$$A = A_1 d + A_2 (1 - d) = \begin{bmatrix} -\frac{r_L}{L} & -\frac{(1-d)}{L} \\ \frac{(1-d)}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (2.32)$$

$$B = B_1 d + B_2 (1 - d) = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} \quad (2.33)$$

Em regime permanente, as variações de corrente sobre o indutor e de tensão sobre o capacitor são nulas, ou seja,  $\dot{X} = 0$ . Resultando no sistema de equações de regime permanente em (2.34):

$$\begin{cases} \frac{dX}{dt} = AX + BU = 0 \\ Y = CX \end{cases} \quad (2.34)$$

Isolando  $X$  e substituindo em  $Y$ , tem-se como resultado a relação de conversão de tensão do conversor Boost. As funções de transferência do sistema podem ser obtidas a partir da matriz de estados e da matriz de saída de acordo com o conjunto de equações (2.35).

$$\begin{cases} X = -A^{-1}BU \\ Y = (-CA^{-1}B)U \end{cases} \quad (2.35)$$

A corrente  $I_L$  e a tensão  $V_o$  podem ser obtidas acerca de um ponto de operação por meio da equação de saída que resulta em  $Y$ . A equação de estado é dada em (2.36), onde a fração complementar  $(1 - d)$  é representada por  $d'$ .

$$X = \begin{bmatrix} I_L \\ V_o \end{bmatrix} = \frac{V_{in}}{r_L + Rd'^2} \begin{bmatrix} 1 \\ Rd' \end{bmatrix} \quad (2.36)$$

Com  $C = [0 \ 1]$ , obtém-se a função de transferência em regime permanente que relaciona a tensão de saída à tensão de entrada:

### Não-ideal

$$\frac{V_o}{V_{in}} = \frac{R \cdot d'}{r_L + R \cdot d'^2} \quad (2.37)$$

**Ideal** ( $r_L = 0$ )

$$\frac{V_o}{V_{in}} = \frac{1}{d'} \quad (2.38)$$

Como  $C = \begin{bmatrix} 1 & 0 \end{bmatrix}$ , obtém-se a função de transferência em regime permanente que relaciona a corrente no indutor à tensão de entrada:

**Não-ideal**

$$\frac{I_L}{V_{in}} = \frac{1}{r_L + R \cdot d'^2} \quad (2.39)$$

**Ideal** ( $r_L = 0$ )

$$\frac{I_L}{V_{in}} = \frac{1}{R \cdot d'^2} \quad (2.40)$$

A função de transferência dada pela equação (2.41) apresenta o ganho de tensão em função da corrente  $I_L$ . Conforme mostra a equação (2.42), para um dado ponto de operação, a tensão de saída aplicada a uma carga  $R$  está relacionada a amplitude da corrente imposta ao indutor.

$$\frac{V_o}{I_L} = R \cdot d' \quad (2.41)$$

$$V_o = R \cdot d' \cdot I_L \quad (2.42)$$

### 2.3.2 Análise de Pequenos Sinais

A análise feita acima diz respeito ao comportamento do sistema para pontos de operação fixos, por meio de funções de transferências relacionadas a valores de regime

permanente (valores CC). Para determinar a resposta dinâmica do sistema emprega-se a análise de pequenos sinais, que estuda as pequenas perturbações acerca do ponto de operação, que remetem ao tempo de resposta, resultando em funções de transferências no domínio da frequência por meio da Transformada de Laplace.

O sistema de equações de estado médio representa um sistema não linear e sua linearização é possível, considerando-se o valor médio acerca de um ponto de operação através da inserção das perturbações de pequenos sinais (CA).

A perturbação de pequeno sinal é mostrada no conjunto de equações (2.43):

$$\begin{aligned}x &= X + \tilde{x} \\y &= Y + \tilde{y} \\d &= D + \tilde{d} \\u &= U + \tilde{u}\end{aligned}\tag{2.43}$$

Onde os componentes em equilíbrio são  $X$  (vetor de estado CC),  $U$  (vetor de entrada CC),  $Y$  (vetor de saída CC) e  $D$  (razão cíclica CC). A perturbação de pequeno sinal (CA) no vetor de estado é dada por  $\tilde{x}$ ; no vetor de entrada é  $\tilde{u}$ ; no vetor de saída é  $\tilde{y}$ ; e na razão cíclica é  $\tilde{d}$ .

As equações de estado utilizada para a obtenção das funções de transferência de pequenos sinais é gerada pela linearização, feita a partir da inserção de pequenos sinais, gerando a equação a seguir:

$$\begin{aligned}\dot{\tilde{x}}(t) &= A \cdot \tilde{x}(t) + B \cdot \tilde{u}(t) + B_d \cdot \tilde{d}(t) \\ \tilde{y} &= C \cdot \tilde{x}(t)\end{aligned}\tag{2.44}$$

Sendo  $B_d = (A_1 - A_2)X + (B_1 - B_2)U$ .

Convertendo-se o sistema de equações (2.44) do domínio do tempo para o domínio da frequência, através de Laplace, resulta em (2.45) e (2.46).

$$\tilde{x}(s) = \begin{bmatrix} (sI - A)^{-1} B & (sI - A)^{-1} B_d \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.45)$$

$$\tilde{y}(s) = \begin{bmatrix} C(sI - A)^{-1} B & C(sI - A)^{-1} B_d \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.46)$$

Assim, pelas equações acima pode-se obter as plantas que descrevem o comportamento do conversor perante as variações da tensão de entrada e as variações na razão cíclica, conforme apresentam as equações subsequentes:

$$\begin{bmatrix} \tilde{i}_L(s) \\ \tilde{v}_o(s) \end{bmatrix} = \begin{bmatrix} G_{i_L v_{in}}(s) & G_{i_L d}(s) \\ G_{v_o v_{in}}(s) & G_{v_o d}(s) \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.47)$$

#### **Equação de Saída para $i_L$**

$$\tilde{y}(s) = \begin{bmatrix} G_{i_L v_{in}}(s) & G_{i_L d}(s) \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.48)$$

#### **Equação de Saída para $v_o$**

$$\tilde{y}(s) = \begin{bmatrix} G_{v_o v_{in}}(s) & G_{v_o d}(s) \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.49)$$

**Solução da Matriz de Estados**

$$G_{i_L v_{in}}(s) = \left[ (sI - A)^{-1} B \right]_{11} \quad (2.50)$$

$$G_{v_o v_{in}}(s) = \left[ (sI - A)^{-1} B \right]_{21} \quad (2.51)$$

$$G_{i_L d}(s) = \left[ (sI - A)^{-1} B_d \right]_{11} \quad (2.52)$$

$$G_{v_o d}(s) = \left[ (sI - A)^{-1} B_d \right]_{21} \quad (2.53)$$

**Funções de Transferência de Pequenos Sinais**

$$G_{i_L v_{in}}(s) = (sI - A)_1^{-1} B \quad (2.54)$$

$$G_{v_o v_{in}}(s) = (sI - A)_2^{-1} B \quad (2.55)$$

$$G_{i_L d}(s) = (sI - A)_1^{-1} B_d \quad (2.56)$$

$$G_{v_o d}(s) = (sI - A)_2^{-1} B_d \quad (2.57)$$

As funções de transferência de pequenos sinais para o conversor boost são apresentadas a seguir:

$$G_{v_o v_{in}}(s) = \frac{\tilde{v}_o}{\tilde{v}_{in}}(s) = \frac{1}{d'} \cdot \frac{d'^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{d'^2}{LC_o}} \quad (2.58)$$

$$G_{i_L v_{in}}(s) = \frac{\tilde{i}_L}{\tilde{v}_{in}}(s) = \frac{d'^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{d'^2}{LC_o}} \cdot \left( \frac{1}{Rd'^2} + s\frac{C_o}{d'^2} \right) \quad (2.59)$$

$$G_{v_o d}(s) = \frac{\tilde{v}_o}{\tilde{d}}(s) = \frac{V_{in}}{d'^2} \cdot \frac{d'^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{d'^2}{LC_o}} \cdot \left( 1 - s\frac{L}{Rd'^2} \right) \quad (2.60)$$

$$G_{i_L d}(s) = \frac{\tilde{i}_L}{\tilde{d}}(s) = \frac{V_{in}}{d'} \cdot \frac{d'^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{d'^2}{LC_o}} \cdot \left( \frac{2}{Rd'^2} + s\frac{C_o}{d'^2} \right) \quad (2.61)$$

### **Observações finais**

Este capítulo apresentou o estudo da topologia clássica para o conversor CC-CC Boost. Utiliza-se este conversor para, a partir de uma fonte não controlada, impor uma tensão constante de igual ou de maior amplitude que a entrada a uma carga. O estudo matemático desenvolvido no capítulo visou a concepção das etapas de operação do conversor bem como do dimensionamento dos elementos constituintes do circuito. A partir do dimensionamento dos elementos armazenadores de energia pode-se garantir a operação em modo de condução contínua (MCC), estabelecendo uma corrente contínua no indutor durante todo o período de comutação. Para tal dimensionamento, desprezou-se as perdas de potência. Conforme a concepção do circuito de potência, as funções de transferência que relacionam as grandezas físicas em um dado ponto de operação foram obtidas. Dado o modelo de estado estacionário (CC), empregou-se a análise de pequenos sinais para obter o modelo dinâmico (CA) do sistema afim de estudar as pequenas perturbações acerca do ponto de operação, resultando nas funções de transferência no domínio da frequência.

# Capítulo 3

## Conversor Paralelo Boost Entrelaçado

---

### Considerações Iniciais

Nesse capítulo apresenta-se o conversor boost entrelaçado ou iBC (*Interleaved Boost Converter*). Primeiramente apresenta-se sua topologia e princípio de funcionamento. Em seguida, são abordadas as estratégias de modulação usualmente empregadas em conversores entrelaçados, justificando-se a partir daí o método utilizado nesse trabalho. A modelagem matemática do conversor é feita considerando-se o instante de descontinuidade que também será apresentado. E por fim, valida-se as equações adquiridas através das respostas em frequência obtidas para o modelo e para o circuito simulado.

### 3.1 Topologia do Conversor

Amplamente estudado na literatura, o conversor CC-CC boost clássico denota uma topologia simples e de fácil construção, contudo apresenta baixo desempenho dinâmico, devido ao efeito do zero no semiplano direito ([Assunção, 2014](#)). Além do que, analisando as equações (2.6) e (2.38), as quais apresentam o ganho estático desse conversor, verifica-se que este é limitado às perdas de chaveamento e ao valor de razão cíclica. Não se consegue sintetizar uma razão cíclica muito estreita (de 1%, por exemplo) uma vez que a chave não irá responder adequadamente, o que coloca um limite prático com relação ao ganho de tensão obtido. E ainda, para manter a ondulação da tensão  $\Delta V_o$  aceitavelmente baixa, é necessário um grande capacitor de filtro de saída (um grande volume e peso da capacitância). Sendo assim, um boost clássico não é adequado para aplicações com alta potência ([Newlin et al., 2013](#)).

Exposta as desvantagens do conversor *step-up* clássico é preciso pensar em uma

topologia elevadora de tensão mais eficiente e que gere baixas ondulações de entrada e saída. Nesse contexto, o conversor boost entrelaçado ou iBC, é proposto, sendo apresentado originalmente por [Garth et al. \(1971\)](#) como uma forma de superar as limitações tecnológicas dos componentes.

A topologia para o iBC é apresentada pela Figura 3.1 e elucida a associação em paralelo de dois conversores boost. O modo de operação e funcionamento é análogo ao do conversor boost clássico. Porém, para aplicações em alta potência a interligação de conversores em paralelo é recomendada ([Hegazy et al., 2012](#)), na qual o modo entrelaçado acarreta mais benefícios a operação, como os ditos anteriormente no capítulo de introdução.

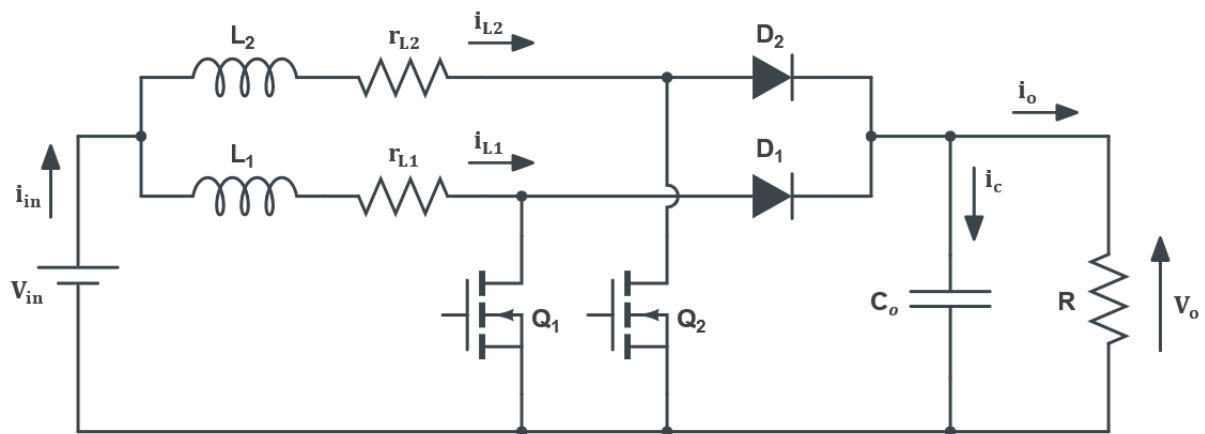


Figura 3.1: Conversor Boost Entrelaçado com 2-células.

Em síntese, a conversão de energia entrelaçada contribui expressivamente com o aumento da frequência e diminuição da amplitude da ondulação (*ripple*) na corrente de entrada e tensão de saída, através do deslocamento de fase dos pulsos em  $2\pi/N$  radianos nas células que operam na mesma frequência de chaveamento, onde  $N$  é o número de células em paralelo. Por causa do entrelaçamento dos sinais de controle um menor capacitor de saída é requerido e várias componentes harmônicas da tensão de saída são canceladas. Além disso, promove a diminuição dos indutores utilizados, através da divisão da corrente de entrada, menores perdas  $ri^2$  e redução do efeito do zero no semiplano direito ([Kolluri and Narasamma, 2013](#)). No decorrer dessa dissertação algumas dessas vantagens serão esclarecidas.

## 3.2 Princípio de Funcionamento

A Figura 3.1 apresentou um conversor boost de duas células. O princípio de funcionamento deste conversor baseia-se na imposição de uma taxa de carga e transferência de energia por meio de um circuito magnético. A compreensão do seu desempenho se inicia pela análise de cada ciclo de operação. Durante o período em que o comutador (neste caso, um MOSFET) encontra-se em condução, o indutor de entrada é diretamente conectado à fonte CC, a energia armazenada em seu circuito magnético aumenta, assim como corrente no indutor aumenta de modo linear com o tempo, considerando-se a comutação em alta frequência. A corrente no diodo é nula, uma vez que este se encontra inversamente polarizado. Quando o comutador é desligado, a corrente no indutor não pode variar de imediato, logo o diodo é polarizado diretamente e fornece um caminho para a mesma, que continua fluindo na mesma direção, carregando o capacitor e elevando a tensão de saída. Essa corrente fluirá até que atinja zero, descarregando completamente a energia armazenada no circuito magnético (modo de condução descontínua, MCD) ou até que a chave seja ligada novamente, aumentando a corrente do indutor (modo de condução contínua, MCC).

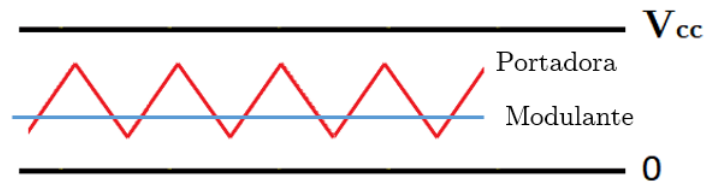
Os modos de operação em conversores boost (MCC, MCD) apresentam um comportamento distinto no que diz respeito à ondulação de corrente e as perdas de comutação. No MCC, um melhor uso dos componentes de energia acontece com menores perdas de condução e menor ondulação de entrada (da Silva, 2017). Por este motivo, um conversor boost trabalhando no MCC é abordado neste estudo.

## 3.3 Impacto da Modulação na associação de Conversores

As técnicas de modulação aplicadas aos conversores os tornam excelentes recursos para obtenção de altos níveis de corrente ou tensão, quando empregadas corretamente. Nesse contexto, nessa seção será analisado o impacto da técnica de modulação em conversores com associação em série ou paralelo, e dessa forma justificar o método utilizado no conversor deste trabalho.

Uma técnica largamente conhecida e aplicada em conversores estáticos é a modulação por largura de pulso, PWM (*Pulse Width Modulation*), que consiste na comparação de dois sinais de tensão, um de baixa frequência (modulante ou referência) e o outro de alta frequência (portadora), resultando em um sinal pulsado com largura variável e

frequência fixa, como ilustrado na Figura 3.2.



(a) Sinais (Portadora e Modulante)



(b) Sinal PWM

Figura 3.2: Modulação por largura de pulso.

As estratégias de modulação por largura de pulso normalmente empregadas em conversores associados em série ou paralelo são a PWM por deslocamento de fase, PS-PWM (*Phase Shifted PWM*), e a PWM por deslocamento de nível, LS-PWM (*Level Shifted PWM*), nas quais as portadoras estão dispostas como mostradas na Figura 3.3.

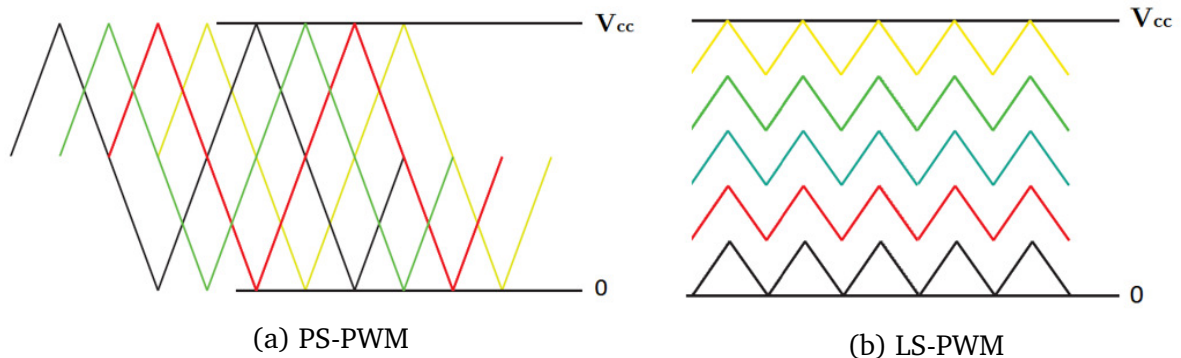


Figura 3.3: Portadoras.

Algumas topologias de conversor multinível, como o Conversor com Capacitor Flutuante (FC), o Conversor Ponte H em Cascata (CHB) ou o Conversor Modular Multinível (MMC) destacam-se por sua modularidade, pois são formadas pela conexão em série de células de potência. Nesses casos, a tensão de saída é geralmente determinada pela soma das tensões de saída das células. Esta característica está presente também nos conversores paralelos, onde a corrente de saída pode ser determinada pela soma das correntes de saída em cada célula de potência.

No caso de conversores série, os métodos de modulação por largura de pulso com deslocamento de fase e de nível têm uma equivalência do ponto de vista dinâmico, mas do ponto de vista da utilização das células, no PS-PWM (defasado) o uso de todas as células se dá de maneira uniforme (mesmo número de vezes durante um período). No caso do LS-PWM, com desnivelamento, se as células forem utilizadas sempre em uma sequência, e se a tensão que se estiver sintetizando for menor que a nominal, irão haver células que não comutarão, isso se caracteriza em “sobreutilizar” algumas células e “subutilizar” as outras. Então, em algumas aplicações o *Level Shifted* PWM leva ao carregamento desigual das células. No *Phase Shifted* PWM, além do problema de carregamento desigual ser contornado, a diferença de fase entre as portadoras faz com que a frequência de chaveamento pareça ser  $N$  vezes maior do que a frequência de cada uma das portadoras (Matsui et al., 1993a), fazendo como que os primeiros harmônicos da tensão de saída aparecem somente em torno de  $N$  vezes a frequência de chaveamento (Contreras, 2010), sendo  $N$  o número de células.

De acordo com Zhang and Spencer (2012), o método de modulação de deslocamento de nível requer a mesma frequência de chaveamento que a frequência de ondulação da corrente do filtro. Para obter uma maior frequência de ondulação do que a frequência de comutação, o PWM com deslocamento de fase deve ser empregado. Este método de modulação é caracterizado por sua capacidade de melhorar o desempenho de controle do filtro de tensão e de corrente. Como a frequência da tensão de entrada do filtro é aumentada como múltiplos da frequência de comutação, a obtenção de um desempenho dinâmico aprimorado torna-se viável.

Saindo do PWM, tem-se o NLC – *Nearest Level Control* (Modulação pelo nível mais próximo). Alguns autores, como Baú (2018), colocam que o NLC é estratégia que leva a perdas menores como relação a estratégia PWM. Na indústria, o NLC é uma estratégia muito utilizada. Porém, como se visa a alta performance dinâmica, o NLC pode não ser uma opção. Então, muito embora na indústria que trabalha com altas potências seja uma estratégia muitas vezes utilizadas para minimizar as perdas, o NLC não seria uma boa estratégia quando se trata de alta performance dinâmica, e o PWM traz um melhor resultado.

Na literatura pode-se encontrar comparações entre as modulações mencionadas. Em Liu et al. (2016), por exemplo, tem-se uma análise comparativa entre as modulações PS-PWM, LS-PWM e NLC considerando-se um Conversor Modular Multinível (MMC) com 12 células em cada braço. Com os resultados obtidos acerca da eficiência do con-

versor, o PS-PWM se mostrou o melhor método de modulação.

Nos conversores paralelos é conveniente implementar uma operação entrelaçada como um método de trabalho. Essa operação é obtida deslocando os instantes de comutação dos dispositivos de potência, a fim de reduzir a ondulação total da corrente de saída e aumentar a frequência equivalente da corrente de saída. Esses dois recursos aprimoram a operação geral do sistema, permitindo a redução do filtro de saída (Bose, 2019). A estratégia PS-PWM baseia-se na aplicação de uma técnica de modulação simples a cada célula de potência, buscando as mesmas vantagens presentes na operação entrelaçada de conversores paralelo. Portanto, a aplicação do PS-PWM como estratégia de modulação é incontornável quando se trata de conversores entrelaçados.

No PS-PWM, todas as células de energia usam um PWM unipolar, em que a tensão de referência é a mesma para todas as células de comutação. Assim, o PS-PWM alcança uma distribuição igualitária de energia entre todas as células. Uma vez que as células apresentam a mesma frequência portadora e o número de comutações é o mesmo, o compartilhamento igualitário da corrente entre as células é garantido. Como resultado, as perdas de energia são equalizadas entre todas as células de energia.

A distribuição igualitária de energia e a equalização das perdas alcançadas pelo PS-PWM levam a um envelhecimento equalizado das células de comutação (Bose, 2019). Esta é uma característica importante do método PS-PWM, melhorando a vida útil do conversor de energia e facilitando o processo de manutenção, reduzindo assim os custos de operação.

Com isso, se torna evidente a utilização do *Phase Shifted PWM* para o desenvolvimento do estudo aqui apresentado. E como ponto final, pode-se explicitar que todas as pesquisas referenciadas nesse trabalho, que abordam em seu estudo conversores boost entrelaçados, utilizam como técnica de modulação o PS-PWM.

### **3.4 Instante de descontinuidade apresentado no desenvolvimento do modelo matemático**

O modelo matemático do Boost Entrelaçado é obtido por meio do modelo dinâmico médio das variáveis no espaço de estado. Obtém-se a representação do modelo através da soma ponderada das equações de estado de carga e descarga de energia do indutor. Dessa forma, é preciso obter primeiramente as equações de estados do conver-

sor em cada etapa de operação, isto é, se faz necessário o modelo chaveado do sistema.

O modelo chaveado do conversor descreve sua operação com base nos estados das chaves e é obtido utilizando a representação em espaço de estados conforme descrita abaixo:

$$\begin{cases} \dot{x} = A_i x + B_i u \\ y = C_i x + E_i u \end{cases} \quad (3.1)$$

Onde os vetores  $x$  e  $u$  são dados por  $x = [i_{L1} \ i_{L2} \ \dots \ i_{LN} \ v_0]'$ ,  $u = [v_{in}]'$  e o sobrescrito ( $'$ ) indica vetor transposto. O índice  $i$  nas matrizes de estado e de entrada indicam o modo de operação que tais matrizes representam. Os modos de operação são definidos pela razão cíclica do conversor e, por conseguinte, pelo período em que os comutadores encontram-se em estado de condução e em estado de não condução.

Todavia, para se obter os modos de operação deve-se considerar a descontinuidade apresentada nos conversores entrelaçados para o valor de razão cíclica escolhido. Exemplificando, considera-se novamente o iBC 2-células apresentado na Figura 3.1. Os sinais das chaves  $Q_j = 0$  indica chave aberta e  $Q_j = 1$  indica chave fechada, sendo  $j = 1, 2$ .

A Figura 3.4 mostra a tensão nas chaves para uma razão cíclica menor que  $1/2$ , os modos de operação são definidos de acordo com os estados da chave. Nesse caso, os modos 2 e 4 são iguais e dizem respeito ao instante em que as duas chaves,  $Q_1$  e  $Q_2$ , se encontram em período de não condução.

Na Figura 3.5, que representa a tensão nas chaves para uma razão cíclica maior que  $1/2$ , os modos 2 e 4 também são iguais, porém agora consideram o instante em que as duas chaves se encontram em período de condução. Logo, as matrizes de estados  $A_2$  e  $A_4$ , que representam tais modos de operação, são diferentes dependendo do intervalo de razão cíclica escolhido, isto é, há dois modelos diferentes, um para razões cíclicas menores que  $1/2$  e outro para maiores que  $1/2$  (Castro et al., 2018). A Tabela 3.1 apresenta os modos de operação e os estados das chaves para os dois intervalos de razão cíclica, bem como as matrizes de estado e de entrada que os descrevem.

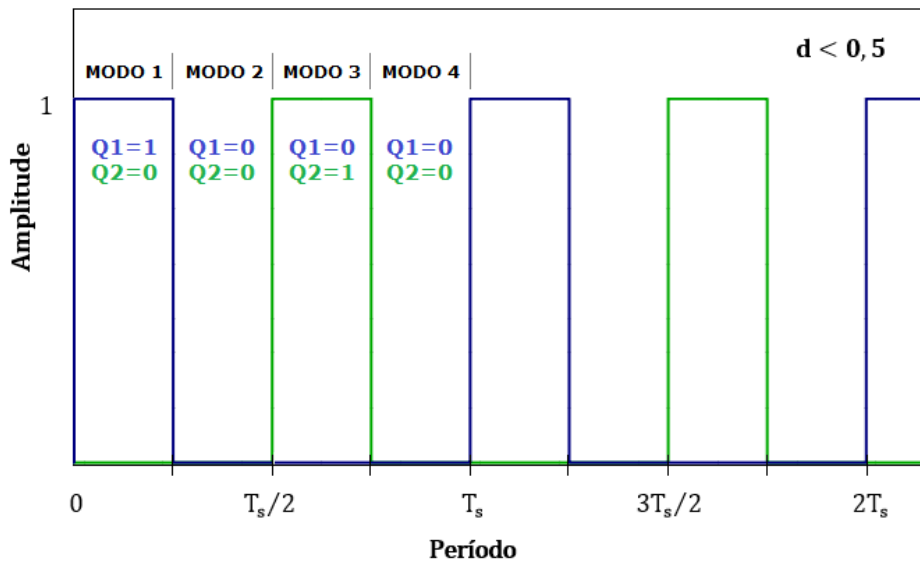


Figura 3.4: Tensão nas chaves  $Q_1$  e  $Q_2$  para  $d < 1/2$ .

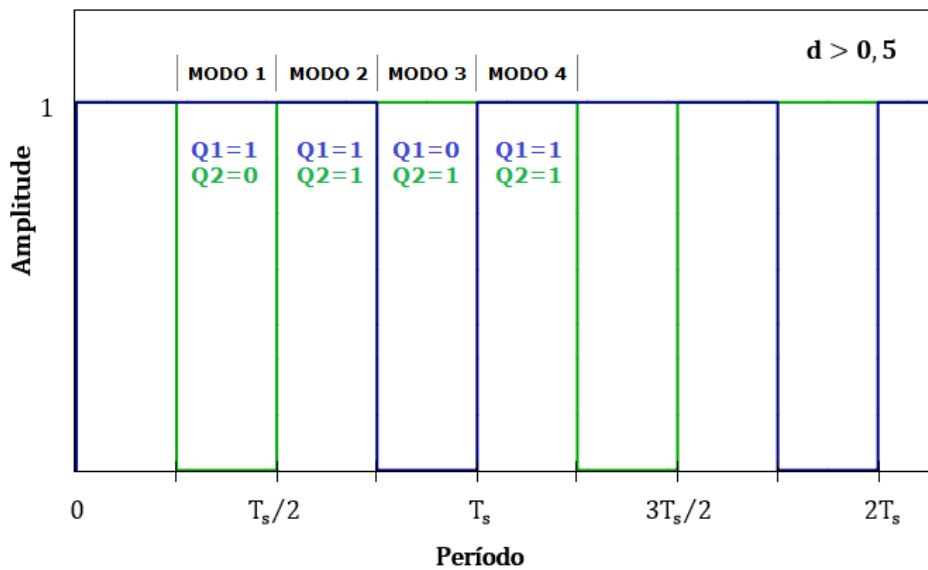


Figura 3.5: Tensão nas chaves  $Q_1$  e  $Q_2$  para  $d > 1/2$ .

Quando se analisa um iBC com  $N$  células em paralelo a descontinuidade é apresentada para  $1/N$  como valor de razão cíclica, dessa forma dois modelos podem ser derivados, para valores de razões cíclicas menores e maiores que  $1/N$ . Para obtenção do modelo médio deve-se analisar a matriz de estado utilizada de acordo com os estados das chaves. Através dessa análise pode-se desenvolver, a partir das leis de *Kirchhoff*, o sistema de equações lineares para os circuitos equivalentes em cada modo, conforme apresentado a seguir na seção 3.5.

Tabela 3.1: Modos de operação, estados das chaves e matrizes de estado e de entrada para um iBC 2-células.

Modos de Operação	$d < 0,5$		$d > 0,5$		Matrizes de Estado
	Q1	Q2	Q1	Q2	
Modo 1	1	0	1	0	$A_1, B_1$
Modo 2	0	0	1	1	$A_2, B_2$
Modo 3	0	1	0	1	$A_3, B_3$
Modo 4	0	0	1	1	$A_4, B_4$

### 3.5 Modelagem do Conversor Boost Entrelaçado 3-Células

Um conversor Boost entrelaçado 3-células é ilustrado na Figura 3.6. Já se sabe que o modelo matemático do sistema depende do intervalo de razão cíclica escolhido, posto isso, será obtido a seguir os modos de operação e suas respectivas matrizes de estados, através dos estados das chaves, considerando razões cíclicas menores e maiores que  $1/3$ .

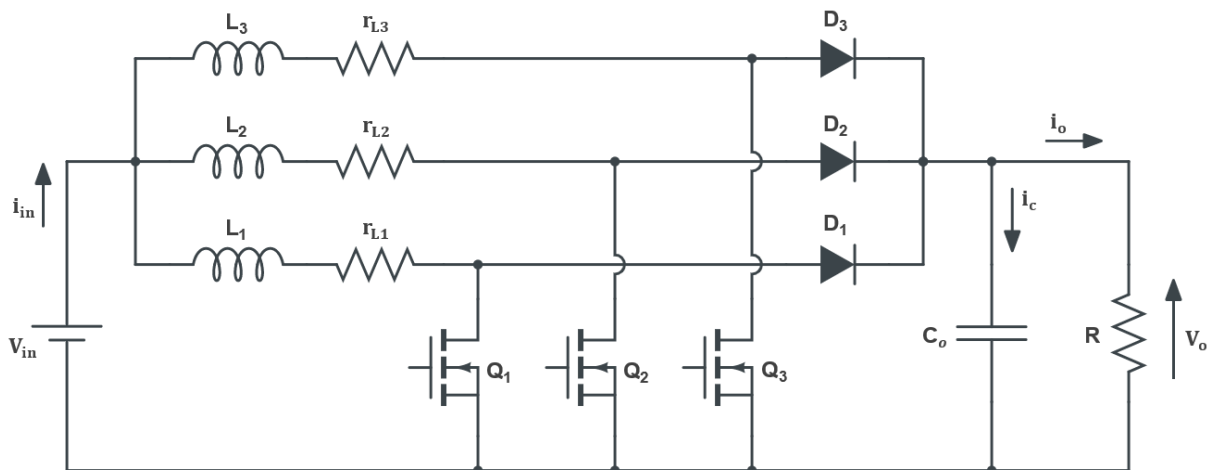


Figura 3.6: Conversor Boost Entrelaçado de 3-células.

#### 3.5.1 Representação em Espaço de Estados

Na Figura 3.7 tem-se os modos de operação e os estados das chaves para  $d < 1/3$ . Os modos 2, 4 e 6 são iguais e representam os períodos em que os comutadores encontram-se desligados ( $Q_1 = Q_2 = Q_3 = 0$ ).

Os circuitos equivalentes para cada modo são apresentados na Figura 3.8 e, a partir das leis de *Kirchhoff*, as matrizes de estado são obtidas e apresentadas nas equações

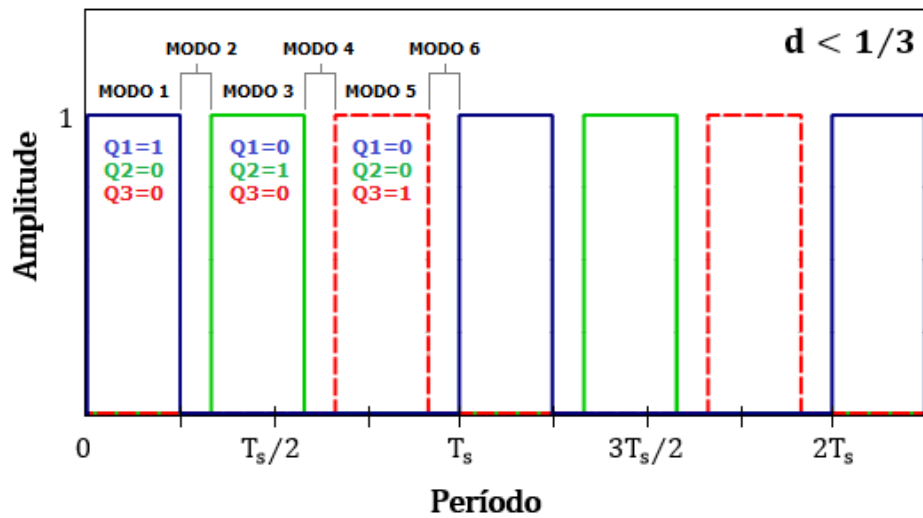


Figura 3.7: Tensão nas chaves  $Q_1$ ,  $Q_2$  e  $Q_3$  para  $d < 1/3$ .

(3.2) a (3.5). Os modos 2, 4 e 6 são descritos pela matriz de estado  $A_2$ , uma vez que  $A_2 = A_4 = A_6$ .

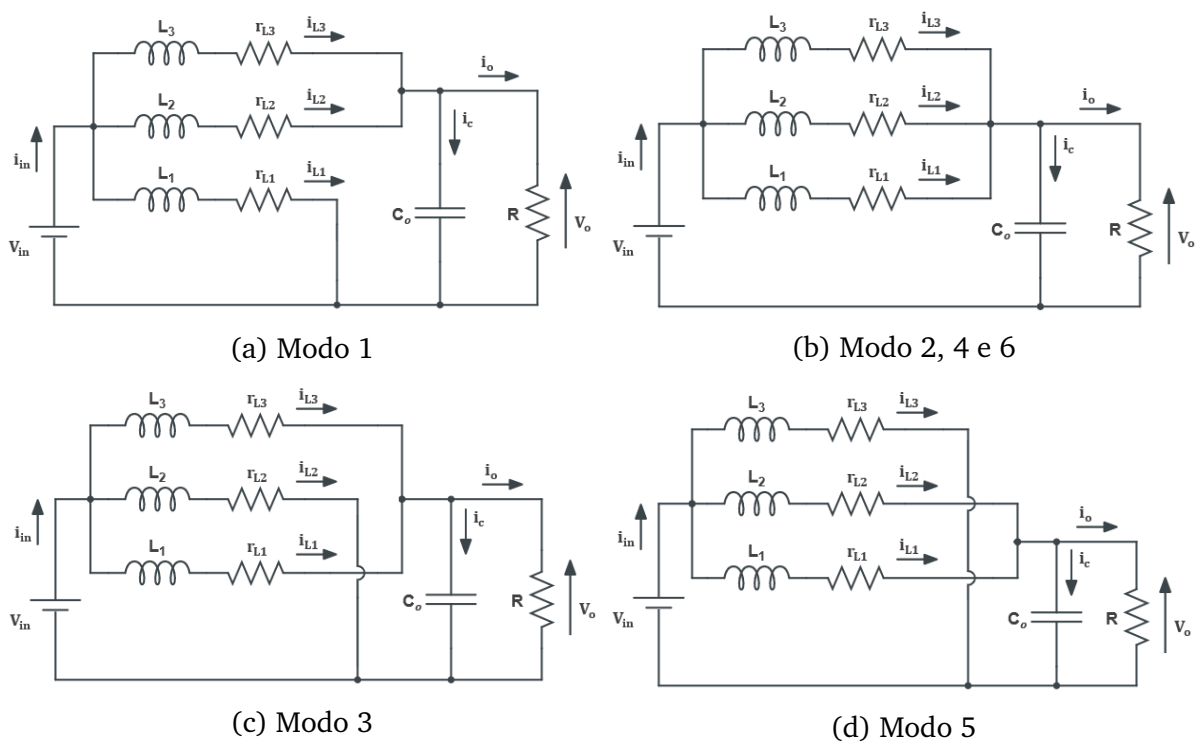


Figura 3.8: Circuitos equivalentes para (a) Modo 1, (b) Modo 2, 4 e 6, (c) Modo 3 e (d) Modo 5.

$$A_1 = \begin{bmatrix} -\frac{rL_1}{L_1} & 0 & 0 & 0 \\ 0 & -\frac{rL_2}{L_2} & 0 & -\frac{1}{L_2} \\ 0 & 0 & -\frac{rL_3}{L_3} & -\frac{1}{L_3} \\ 0 & \frac{1}{C_o} & \frac{1}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (3.2)$$

$$A_2 = \begin{bmatrix} -\frac{rL_1}{L_1} & 0 & 0 & -\frac{1}{L_1} \\ 0 & -\frac{rL_2}{L_2} & 0 & -\frac{1}{L_2} \\ 0 & 0 & -\frac{rL_3}{L_3} & -\frac{1}{L_3} \\ \frac{1}{C_o} & \frac{1}{C_o} & \frac{1}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (3.3)$$

$$A_3 = \begin{bmatrix} -\frac{rL_1}{L_1} & 0 & 0 & -\frac{1}{L_1} \\ 0 & -\frac{rL_2}{L_2} & 0 & 0 \\ 0 & 0 & -\frac{rL_3}{L_3} & -\frac{1}{L_3} \\ \frac{1}{C_o} & \frac{1}{C_o} & 0 & -\frac{1}{RC_o} \end{bmatrix} \quad (3.4)$$

$$A_5 = \begin{bmatrix} -\frac{rL_1}{L_1} & 0 & 0 & -\frac{1}{L_1} \\ 0 & -\frac{rL_2}{L_2} & 0 & -\frac{1}{L_2} \\ 0 & 0 & -\frac{rL_3}{L_3} & 0 \\ \frac{1}{C_o} & \frac{1}{C_o} & 0 & -\frac{1}{RC_o} \end{bmatrix} \quad (3.5)$$

Na Figura 3.9 tem-se os modos de operação e os estados das chaves para  $d > 1/3$ . Os modos 8, 10 e 12 são iguais e representam os períodos em que os comutadores encontram-se ligados ( $Q_1 = Q_2 = Q_3 = 1$ ).

Os circuitos equivalentes para cada modo são apresentados na Figura 3.10 e, a partir das leis de *Kirchhoff*, as matrizes de estado também são obtidas e apresentadas nas equações 3.6 a 3.9. Como dito, os modos 8, 10 e 12 são iguais e serão descritos pela matriz de estado  $A_8$ , onde  $A_8 = A_{10} = A_{12}$ .

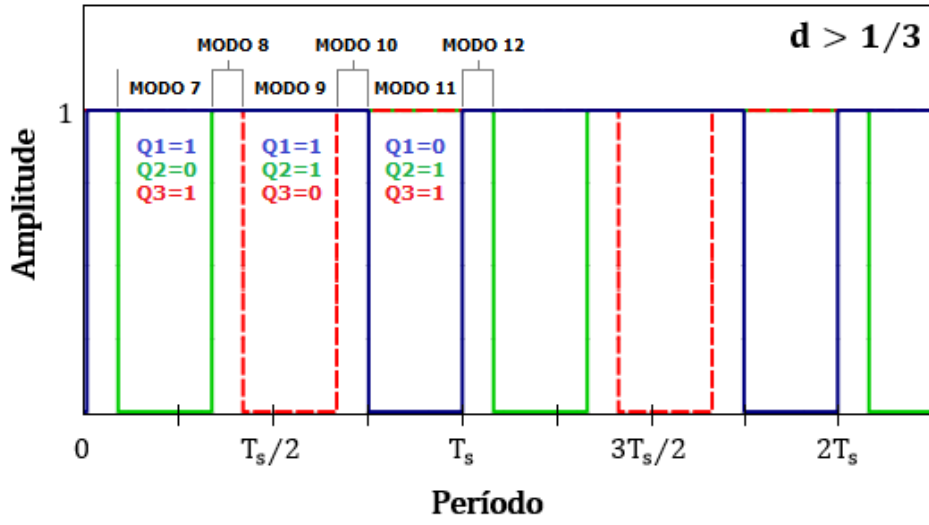


Figura 3.9: Tensão nas chaves  $Q_1$ ,  $Q_2$  e  $Q_3$  para  $d > 1/3$ .

$$A_7 = \begin{bmatrix} -\frac{r_{L1}}{L_1} & 0 & 0 & 0 \\ 0 & -\frac{r_{L2}}{L_2} & 0 & -\frac{1}{L_2} \\ 0 & 0 & -\frac{r_{L3}}{L_3} & 0 \\ 0 & \frac{1}{C_o} & 0 & -\frac{1}{RC_o} \end{bmatrix} \quad (3.6)$$

$$A_8 = \begin{bmatrix} -\frac{r_{L1}}{L_1} & 0 & 0 & 0 \\ 0 & -\frac{r_{L2}}{L_2} & 0 & 0 \\ 0 & 0 & -\frac{r_{L3}}{L_3} & 0 \\ 0 & 0 & 0 & -\frac{1}{RC_o} \end{bmatrix} \quad (3.7)$$

$$A_9 = \begin{bmatrix} -\frac{r_{L1}}{L_1} & 0 & 0 & 0 \\ 0 & -\frac{r_{L2}}{L_2} & 0 & 0 \\ 0 & 0 & -\frac{r_{L3}}{L_3} & -\frac{1}{L_3} \\ 0 & 0 & \frac{1}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (3.8)$$

$$A_{11} = \begin{bmatrix} -\frac{r_{L1}}{L_1} & 0 & 0 & -\frac{1}{L_1} \\ 0 & -\frac{r_{L2}}{L_2} & 0 & 0 \\ 0 & 0 & -\frac{r_{L3}}{L_3} & 0 \\ \frac{1}{C_o} & 0 & 0 & -\frac{1}{RC_o} \end{bmatrix} \quad (3.9)$$

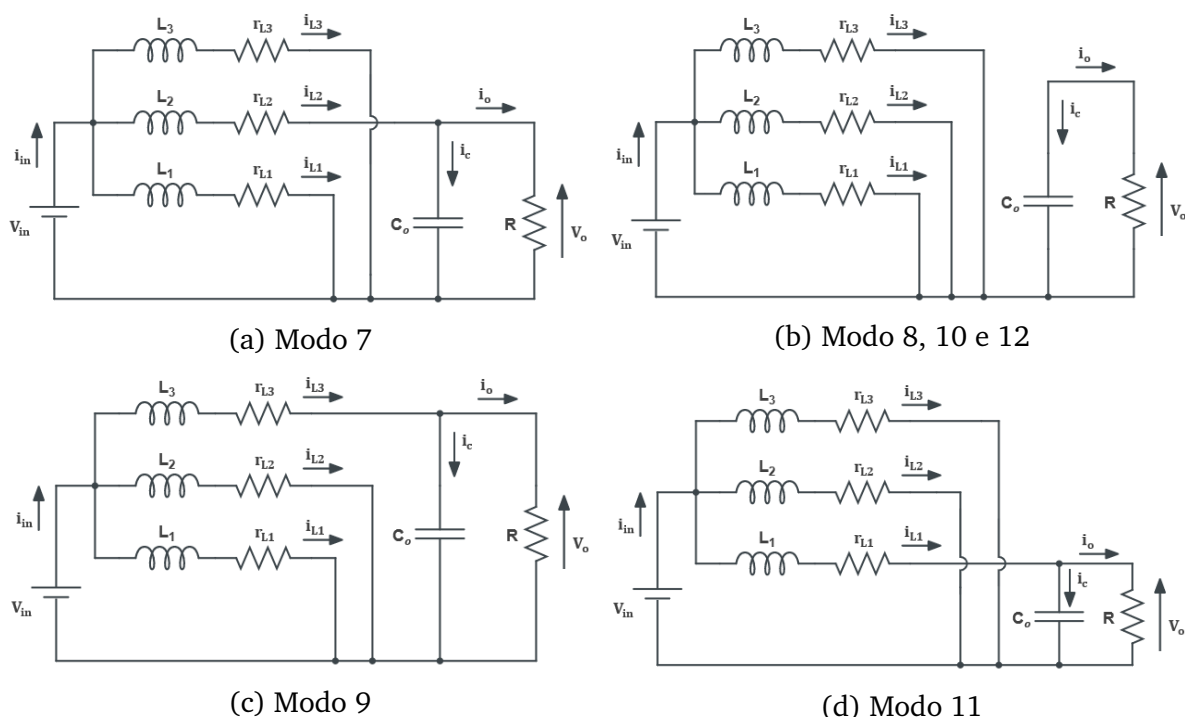


Figura 3.10: Circuitos equivalentes para (a) Modo 7, (b) Modo 8, 10 e 12, (c) Modo 9 e (d) Modo 11.

A matriz de entrada é a mesma para todos os modos de operação do modelo chaveado e é dada por  $B_i = \left[ \frac{1}{L_1} \quad \frac{1}{L_2} \quad \frac{1}{L_3} \quad 0 \right]'$ , onde  $i = 1, 2, \dots, 12$ .

### 3.5.2 Modelo em Espaço de Estados Médio

A Tabela 3.2 apresenta os estados das chaves para cada modo de operação e suas respectivas matrizes de estado.

A representação do modelo de espaço de estados médio é dada na equação (3.10), na qual as matrizes médias de estados e de entrada,  $A$  e  $B$ , respectivamente, representam a soma ponderada das matrizes  $A_i$  e  $B_i$  em cada modo de operação do conversor, considerando as etapas de carga e descarga de energia do indutor, descritas como uma fração do período de comutação  $T_s$ , como visto anteriormente na equação (2.30).

$$\dot{x} = A \cdot x + B \cdot u \quad (3.10)$$

Para intervalos de razões cíclicas menores que  $1/3$ , obtém-se a matriz média em (3.11) a partir da soma ponderada das matrizes de estados dos modos de 1 a 6, considerando as formas de onda de corrente no indutor em estado estacionário apresentadas na Figura 3.11.

$$A = \langle A \rangle = d \cdot (A_1 + A_3 + A_5) + \left(\frac{1}{3} - d\right) \cdot (A_2 + A_4 + A_6) \quad (3.11)$$

Tabela 3.2: Estados das chaves para cada modo de operação e as matrizes de estado que os descrevem.

	Estados das Chaves			Modos de Operação	Matrizes de Estado
	$Q_1$	$Q_2$	$Q_3$		
$d < 1/3$	1	0	0	Modo 1	$A_1$
	0	0	0	Modo 2*	$A_2$
	0	1	0	Modo 3	$A_3$
	0	0	1	Modo 5	$A_5$
$d > 1/3$	1	0	1	Modo 7	$A_7$
	1	1	1	Modo 8**	$A_8$
	1	1	0	Modo 9	$A_9$
	0	1	1	Modo 11	$A_{11}$

\* Modo 2 = Modo 4 = Modo 6 ( $A_2 = A_4 = A_6$ )

\*\* Modo 8 = Modo 10 = Modo 12 ( $A_8 = A_{10} = A_{12}$ )

Sendo  $A_2 = A_4 = A_6$ , reescreve-se a equação (3.11) como se segue:

$$A = \langle A \rangle = d \cdot (A_1 + A_3 + A_5) + 3 \cdot \left(\frac{1}{3} - d\right) A_2 \quad (3.12)$$

Considerando que todos os conversores em paralelo da topologia entrelaçada tenham os valores dos componentes iguais, isto é,  $r_{L1} = r_{L2} = r_{L3} = r_L$  e  $L_1 = L_2 = L_3 = L$ , a matriz de estados média para  $d < 1/3$  é obtida em (3.13), onde a fração complementar  $(1 - d)$  é representada por  $d'$ .

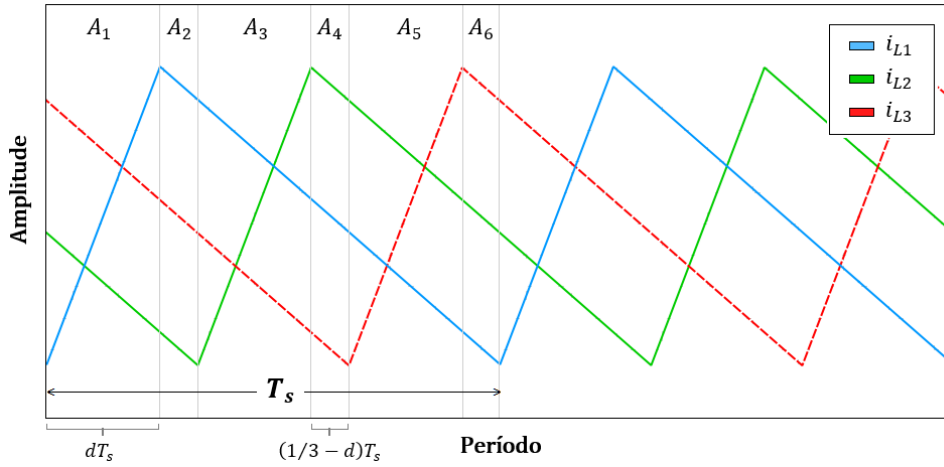


Figura 3.11: Corrente no indutor em estado estacionário para intervalos de razões cíclicas menores que 1/3.

$$A_{d < 1/3} = \begin{bmatrix} -\frac{r_L}{L} & 0 & 0 & -\frac{d'}{L} \\ 0 & -\frac{r_L}{L} & 0 & -\frac{d'}{L} \\ 0 & 0 & -\frac{r_L}{L} & -\frac{d'}{L} \\ \frac{d'}{C_o} & \frac{d'}{C_o} & \frac{d'}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (3.13)$$

A mesma análise é feita para  $d > 1/3$ . Considerando as formas de onda de corrente no indutor em estado estacionário apresentadas na Figura 3.12 e sendo  $A_8 = A_{10} = A_{12}$ , obtém-se a matriz de estados média em (3.15), para razões cíclicas maiores que 1/3.

$$A = \langle A \rangle = d \cdot (A_7 + A_9 + A_{11}) + 3 \cdot \left( \frac{1}{3} - d \right) A_8 \quad (3.14)$$

$$A_{d > 1/3} = \begin{bmatrix} -\frac{r_L}{L} & 0 & 0 & -\frac{d}{L} \\ 0 & -\frac{r_L}{L} & 0 & -\frac{d}{L} \\ 0 & 0 & -\frac{r_L}{L} & -\frac{d}{L} \\ \frac{d}{C_o} & \frac{d}{C_o} & \frac{d}{C_o} & -\frac{1}{RC_o} \end{bmatrix} \quad (3.15)$$

A matriz média de entrada é dada por  $B = \left[ 1/L \quad 1/L \quad 1/L \quad 0 \right]'$ , para intervalos de razões cíclicas menores e maiores que 1/3.

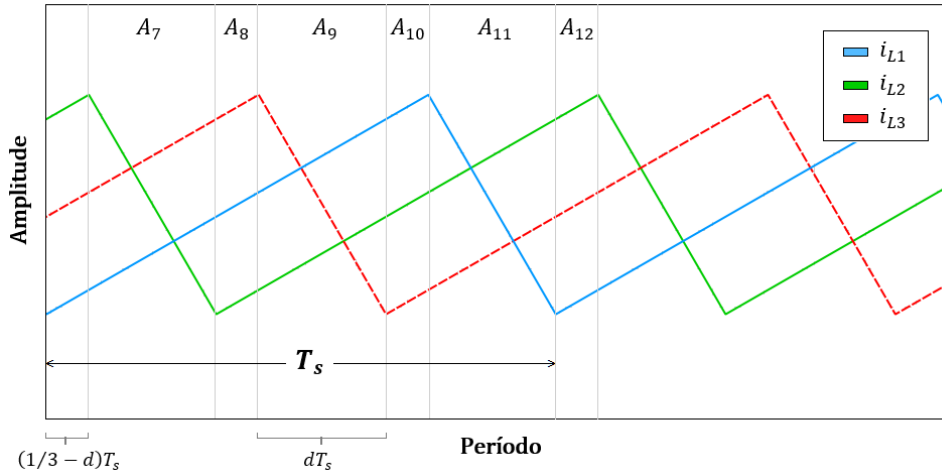


Figura 3.12: Corrente no indutor em estado estacionário para intervalos de razões cíclicas maiores que  $1/3$ .

### 3.5.3 Análise em Regime Permanente e Modelo de Pequenos Sinais

Conforme foi apresentado para o conversor Boost Clássico no Capítulo 2, a análise em regime permanente, utilizando-se o modelo de espaço de estados médio, permite a obtenção das funções de transferências de grandes sinais. A representação do modelo de espaço de estados médio é obtida a partir da equação (3.10), porém, como visto anteriormente, as variações de corrente sobre o indutor e de tensão sobre o capacitor são nulas em regime permanente ( $\dot{X} = 0$ ), resultando no sistema de equações já apresentado na equação (2.34). As funções de transferência do sistema podem ser obtidas a partir da matriz de estados e da matriz de saída de acordo com o conjunto de equações (2.35).

A partir da equação (3.16) obtém-se as funções de transferência em regime permanente que relacionam a corrente no indutor e a tensão de saída à tensão de entrada, na qual  $d_x$  assume o valor  $d'$ , para razões cíclicas menores que  $1/3$  e, para razões cíclicas maiores que  $1/3$  ela assume o valor  $d$ .

$$X = \begin{bmatrix} I_{L1} \\ I_{L2} \\ I_{L3} \\ V_o \end{bmatrix} = \frac{V_{in}}{r_L + 3Rd_x^2} \begin{bmatrix} 1 \\ 1 \\ 1 \\ 3Rd_x \end{bmatrix} \quad (3.16)$$

$$d_x = \begin{cases} d' & \text{para } d < 1/3 \\ d & \text{para } d > 1/3 \end{cases} \quad (3.17)$$

Para determinar a resposta dinâmica do sistema são inseridas perturbações de pequenos sinais apresentadas no conjunto de equações em (2.43). A equação de estado utilizada para a obtenção das funções de transferência de pequenos sinais é dada em (2.44), sendo a matriz  $B_d$  obtida agora pelo conjunto de equações a seguir:

$$B_d = \begin{cases} (A_1 + A_3 + A_5 - 3A_2) X & \text{para } d < 1/3 \\ (A_7 + A_9 + A_{11} - 3A_8) X & \text{para } d > 1/3 \end{cases} \quad (3.18)$$

Convertendo-se a equação (2.44) do domínio do tempo para o domínio da frequência, através de Laplace, resulta em (3.19).

$$\tilde{x}(s) = \begin{bmatrix} (sI - A)^{-1} B & (sI - A)^{-1} B_d \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (3.19)$$

Os parâmetros do sistema de equações dão origem às funções de transferência de pequenos sinais de acordo com a equação subsequente, considerando  $r_L = 0$ :

$$\begin{bmatrix} \tilde{i}_{L1}(s) \\ \tilde{i}_{L2}(s) \\ \tilde{i}_{L3}(s) \\ \tilde{v}_o(s) \end{bmatrix} = \begin{bmatrix} \frac{1+sRC_o}{s^2RLC_o+sL+3Rd_x^2} & \frac{V_{in}(2+sRC_o)}{d_x(s^2RLC_o+sL+3Rd_x^2)} \\ \frac{1+sRC_o}{s^2RLC_o+sL+3Rd_x^2} & \frac{V_{in}(2+sRC_o)}{d_x(s^2RLC_o+sL+3Rd_x^2)} \\ \frac{1+sRC_o}{s^2RLC_o+sL+3Rd_x^2} & \frac{V_{in}(2+sRC_o)}{d_x(s^2RLC_o+sL+3Rd_x^2)} \\ \frac{3Rd_x}{s^2RLC_o+sL+3Rd_x^2} & \frac{V_{in}(3Rd_x^2-sL)}{d_x^2(s^2RLC_o+sL+3Rd_x^2)} \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (3.20)$$

As equações (3.21) à (3.24) definem as funções de transferência de pequenos sinais que tratam da tensão de saída e da corrente no indutor mediante as interações tanto da tensão de entrada quanto da razão cíclica, respectivamente:

$$G_{v_o v_{in}}(s) = \frac{\tilde{v}_0}{\tilde{v}_{in}}(s) = \frac{1}{d_x} \cdot \frac{3d_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{3d_x^2}{LC_o}} \quad (3.21)$$

$$G_{i_L v_{in}}(s) = \frac{\tilde{i}_L}{\tilde{v}_{in}}(s) = \frac{3d_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{3d_x^2}{LC_o}} \cdot \left( \frac{1}{3Rd_x^2} + s\frac{C_o}{3d_x^2} \right) \quad (3.22)$$

$$G_{v_o d}(s) = \frac{\tilde{v}_o}{\tilde{d}}(s) = \frac{V_{in}}{d_x^2} \cdot \frac{3d_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{3d_x^2}{LC_o}} \cdot \left( 1 - s\frac{L}{3Rd_x^2} \right) \quad (3.23)$$

$$G_{i_L d}(s) = \frac{\tilde{i}_L}{\tilde{d}}(s) = \frac{V_{in}}{d_x} \cdot \frac{3d_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{3d_x^2}{LC_o}} \cdot \left( \frac{2}{3Rd_x^2} + s\frac{C_o}{3d_x^2} \right) \quad (3.24)$$

### 3.6 Modelagem do Conversor Boost Entrelaçado N-Células

A modelagem proposta para o circuito do boost entrelaçado de N-células, apresentado na Figura 3.13, é feita considerando primeiramente o modelo chaveado do conversor, o qual descreve sua operação com base nos estados das chaves, como visto anteriormente, para o caso do iBC de três células.

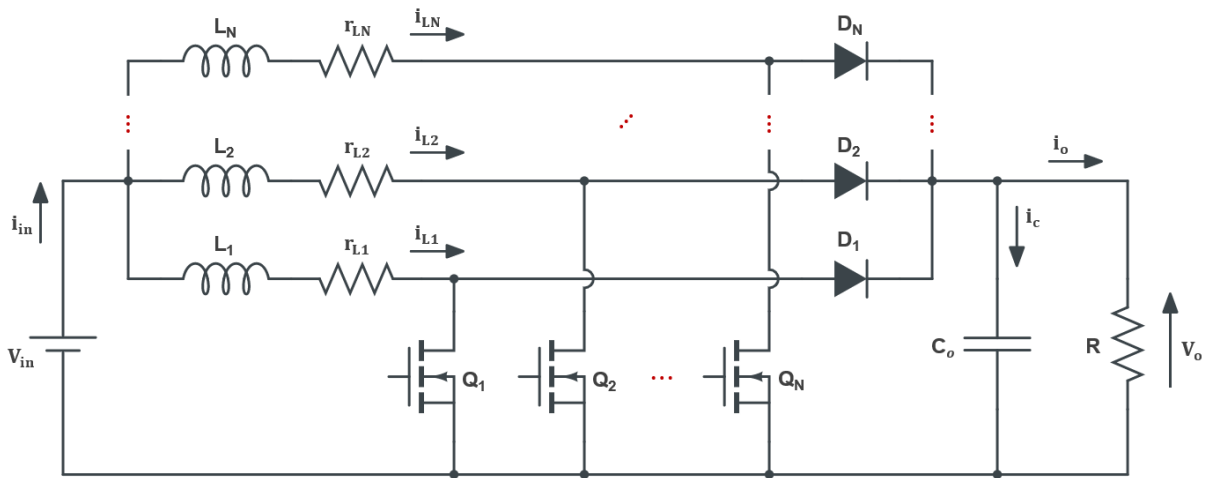


Figura 3.13: Topologia para o iBC N-células.

Uma vez que a obtenção de  $N$  matrizes de estados, considerando um  $N > 3$ , se

torna um trabalho maçante, essa etapa pode ser desconsiderada e inicia-se a análise pelo modelo da média em espaço de estados. Para isso, considera-se as formas de onda das correntes nos  $N$  indutores do iBC, apresentadas na Figura 3.14.

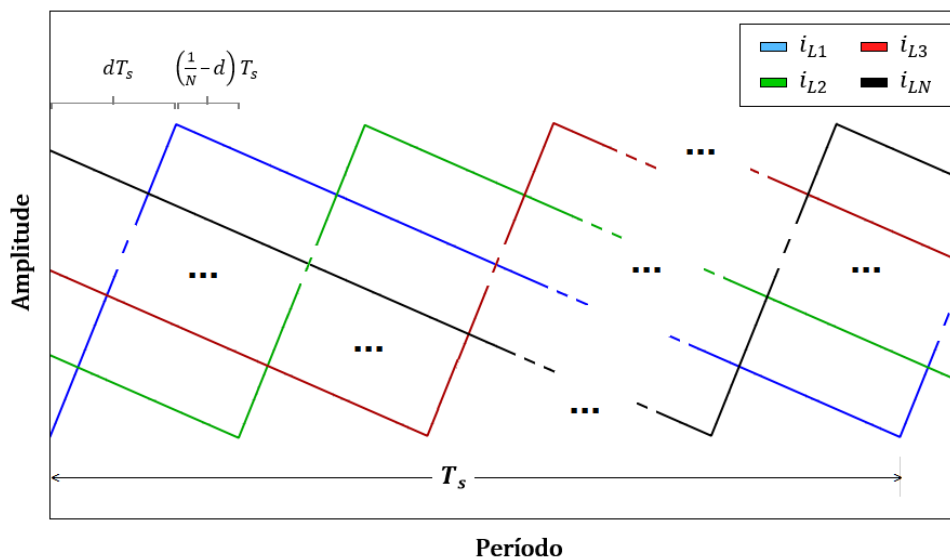


Figura 3.14: Correntes nos  $N$  indutores do iBC em estado estacionário.

Sendo que todas as células chaveadas transportam corrente média igual e são operadas na mesma razão cíclica, com base nas formas de ondas da Figura 3.14, obtém-se:

$$d_{2k-1} = d \quad (3.25)$$

$$d_{2k} = \frac{1}{N} - d \quad (3.26)$$

Onde  $k = 1, 2, \dots, N$  e  $d \in (0, 1/N)$  é a razão de trabalho no ciclo de chaveamento considerado.

O modelo de espaço de estados médio em um ciclo específico pode ser escrito como apresentado em (3.27), na qual as matrizes de estados e de entrada,  $A$  e  $B$ , respectivamente, representam a soma ponderada dessas matrizes em cada modo de operação do conversor, dadas por  $A_i$  e  $B_i$ , onde  $i = 1, 2, \dots, 2N$ .

$$\dot{x} = A \cdot x + B \cdot u \quad (3.27)$$

Ao aplicar (3.27) às formas de onda na Figura 3.14, tem-se:

$$A = \sum_{i=1}^{2N} d_i A_i \quad (3.28)$$

$$B = \sum_{i=1}^{2N} d_i B_i \quad (3.29)$$

Sendo  $d$  a razão cíclica constante de ciclo para ciclo, e  $d'$  a fração complementar ( $d' = 1/N - d$ ), usando (3.25) e (3.26) em (3.28) e (3.29), pode-se escrever as matrizes de estado do modelo de espaço de estados médio conforme apresentado em [Jantharamin and Zhang \(2009\)](#):

$$A = d \underbrace{\sum_{k=1}^N A_{2k-1}}_{\alpha_1} + d' \underbrace{\sum_{k=1}^N A_{2k}}_{\alpha_2} \quad (3.30)$$

$$B = d \underbrace{\sum_{k=1}^N B_{2k-1}}_{\beta_1} + d' \underbrace{\sum_{k=1}^N B_{2k}}_{\beta_2} \quad (3.31)$$

Generalizando a matriz de entrada do sistema e utilizando a técnica de espaço de estados médio, um modelo para o conversor Boost Entrelaçado de N-células é derivado em (3.32). Afim de simplificar o equacionamento do modelo, visto que este apresenta uma descontinuidade para intervalos de razões cíclicas diferentes, como já dito, foi introduzido a variável  $d_x$ , porém agora esta variável assume o valor  $d'$ , para razões cíclicas menores que  $1/N$  e, para razões cíclicas maiores que  $1/N$  ela assume o valor  $d$ , como feito anteriormente quando se analisava um iBC de 3-células. A matriz identidade

de ordem  $N$  é representada na equação por  $I_N$ .

$$A = \begin{bmatrix} & & -\frac{d_x}{L} \\ & (-\frac{r_L}{L}) I_N & \vdots \\ & & -\frac{d_x}{L} \\ \frac{d_x}{C_o} & \dots & \frac{d_x}{C_o} & -\frac{1}{RC_o} \end{bmatrix}_{(N+1) \times (N+1)} \quad (3.32)$$

Assim, é apresentada uma forma de se obter as matrizes médias para qualquer número de células ou intervalo de razão cíclica adotado, sem a necessidade de se obter as matrizes em cada modo de operação do modelo chaveado. Conforme estabelece [Crews \(2013\)](#), é essencial no estágio de potência do conversor boost entrelaçado utilizar indutores e diodos idênticos em todos os braços. Dessa forma,  $L = L_1 = L_2 = \dots = L_N$ . A matriz média de saída é a mesma apresentada nos modos de operação do modelo chaveado e dada por:

$$B = \begin{bmatrix} 1/L \\ \vdots \\ 1/L \\ 0 \end{bmatrix}_{(N+1) \times 1} \quad (3.33)$$

Obtidas as matrizes médias do modelo de espaço de estados, analisa-se agora o conversor em regime permanente. De posse do sistema de equações em estado estacionário, obtém-se as funções de transferência de grandes sinais de um iBC de N células na equação (3.34):

$$X = \begin{bmatrix} I_{L1} \\ I_{L2} \\ \vdots \\ I_{LN} \\ V_0 \end{bmatrix} = \frac{V_{in}}{r_L + NRd_x^2} \begin{bmatrix} 1 \\ 1 \\ \vdots \\ 1 \\ NRd_x \end{bmatrix} \quad (3.34)$$

A equação (3.34) diz respeito ao comportamento do sistema para pontos de operação fixos, por meio de funções de transferências relacionadas a valores CC, na qual se desconsidera a atuação de perturbações que podem fazer com que o sistema deixe fornecer a tensão desejada. A análise de pequenos sinais (perturbações CA) permite estabelecer modelos matemáticos dinâmicos, a partir dos quais podem ser projetados controladores automáticos visando a regulação da tensão de saída do conversor.

Para se obter a resposta dinâmica do sistema são inseridas perturbações na tensão de entrada, na razão cíclica e nas variáveis de estados na equação de estado em (3.27). A perturbação de pequeno sinal foi dada anteriormente no conjunto de equações em (2.43). Introduzidas as perturbações, o modelo CA é obtido a seguir, sendo  $\alpha_1$ ,  $\alpha_2$ ,  $\beta_1$  e  $\beta_2$  definidos nas equações (3.30) e (3.31).

$$\begin{aligned} \dot{X} + \dot{\tilde{x}}(t) = & \left\{ \left[ D + \tilde{d}(t) \right] \alpha_1 + \left[ D' - \tilde{d}(t) \right] \alpha_2 \right\} [X + \tilde{x}(t)] \\ & + \left\{ \left[ D + \tilde{d}(t) \right] \beta_1 + \left[ D' - \tilde{d}(t) \right] \beta_2 \right\} [U + \tilde{u}(t)] \end{aligned} \quad (3.35)$$

$$\begin{aligned} \dot{\tilde{x}}(t) = & \underbrace{A\tilde{x}(t) + B\tilde{u}(t) + [(\alpha_1 - \alpha_2)X + (\beta_1 - \beta_2)U]\tilde{d}(t)}_{\text{Termos CA de 1ª ordem}} \\ & + \underbrace{[(\alpha_1 - \alpha_2)\tilde{x}(t) + (\beta_1 - \beta_2)\tilde{u}(t)]\tilde{d}(t)}_{\text{Termos não lineares de 2ª ordem}} \end{aligned} \quad (3.36)$$

Na equação (3.36) verifica-se a existência de termos de primeira e segunda ordem (os termos constantes, que representam o conversor em regime permanente, são cancelados). Com relação aos valores no ponto de operação, as variações são pequenas e com isso despreza-se os termos não-lineares de segunda ordem. A linearização feita a partir da inserção de pequenos sinais gera a equação em (3.37), utilizada para obtenção das funções de transferência de pequenos sinais (avaliando-se apenas os termos de primeira ordem):

$$\dot{\tilde{x}}(t) = A\tilde{x}(t) + B\tilde{u}(t) + B_d\tilde{d}(t) \quad (3.37)$$

Sendo

$$B_d = \sum_{k=1}^N (A_{2k-1} - A_{2k}) X + \sum_{k=1}^N (B_{2k-1} - B_{2k}) U \quad (3.38)$$

Aplicando a Transformada de Laplace em (3.37), resulta no sistema de equações no domínio da frequência em (3.39):

$$\tilde{x}(s) = \begin{bmatrix} (sI - A)^{-1}B & (sI - A)^{-1}B_d \end{bmatrix} \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (3.39)$$

Assim, pela equação (3.39) pode-se obter as plantas que descrevem o comportamento do conversor perante as variações da tensão de entrada e as variações na razão cíclica, conforme apresentam as equações (3.40) - (3.43) para um conversor de N-células operando em intervalos de razões cíclicas menores e maiores que  $1/N$  (considera-se  $r_L = 0$ ). Para  $d = 1/N$ , a variável  $d_x$  pode assumir tanto o valor de  $d$  quanto de  $d'$ , isto é, as funções de transferência para  $d < 1/N$  e para  $d > 1/N$  descrevem o sistema quando este operara com uma razão cíclica  $d = 1/N$ .

$$G_{v_o v_{in}}(s) = \frac{\tilde{v}_0}{\tilde{v}_{in}}(s) = \frac{1}{d_x} \cdot \frac{Nd_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{Nd_x^2}{LC_o}} \quad (3.40)$$

$$G_{i_L v_{in}}(s) = \frac{\tilde{i}_L}{\tilde{v}_{in}}(s) = \frac{Nd_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{Nd_x^2}{LC_o}} \cdot \left( \frac{1}{NRd_x^2} + s\frac{C_o}{Nd_x^2} \right) \quad (3.41)$$

$$G_{v_o d}(s) = \frac{\tilde{v}_o}{\tilde{d}}(s) = \frac{V_{in}}{d_x^2} \cdot \frac{Nd_x^2/LC_o}{s^2 + s\frac{1}{RC_o} + \frac{Nd_x^2}{LC_o}} \cdot \left( 1 - s\frac{L}{NRd_x^2} \right) \quad (3.42)$$

$$G_{i_L d}(s) = \frac{\tilde{i}_L(s)}{\tilde{d}} = \frac{V_{in}}{d_x} \cdot \frac{N d_x^2 / LC_o}{s^2 + s \frac{1}{RC_o} + \frac{N d_x^2}{LC_o}} \cdot \left( \frac{2}{NR d_x^2} + s \frac{C_o}{N d_x^2} \right) \quad (3.43)$$

É importante ressaltar que nesta seção se considera a operação do conversor em MCC, porém no MCD obtém-se um modelo diferente, já que as matrizes de estado mudam uma vez que há instantes em que a corrente média será zero.

### 3.7 Validação do Modelo obtido para o iBC

A modelagem matemática do sistema pode ser validada através da comparação entre a resposta em frequência do circuito elétrico com a resposta obtida com as plantas encontradas. Para isso utiliza-se um recurso do simulador elétrico PSIM, que permite extrair a função de transferência de um circuito a partir de uma perturbação. Este recurso, conhecido como *AC Sweep*, faz uma varredura CA em frequência e retorna o diagrama de resposta em frequência da malha desejada.

O esquema PSIM do circuito iBC com duas células é mostrado na Figura 3.15 e as especificações do conversor são apresentadas na Tabela 3.3. Para validar a malha de tensão de saída pela tensão de entrada  $G_{v_o v_{in}}(s)$ , por exemplo, foi inserida uma perturbação (uma fonte senoidal) em série com a tensão de entrada  $V_{in}$ , como também mostrado na Figura 3.15. O valor utilizado para a amplitude da perturbação é de 1% da tensão de entrada.

Para monitorar a tensão de saída foi inserida a ponteira *AC Sweep Probe* no ponto do circuito nomeado de *GVoVi\_real*. Para comparar de forma prática as plantas encontradas na seção 3.6 com o modelo gerado pelo PSIM para o circuito, foi adicionado o bloco *s-domain Transfer Function*, no qual é inserido os coeficientes da função de transferência a ser validada,  $G_{v_o v_{in}}(s)$ . Este bloco recebe como sinal de entrada  $V_{in}$  que passa pela função de transferência no domínio da frequência e retorna a resposta *GVoVi\_modelo*.

Um bloco de *s-domain Transfer Function* é expresso em forma polinomial como:

$$H(s) = k \frac{B_n s^n + \dots + B_2 s^2 + B_1 s + B_0}{A_n s^n + \dots + A_2 s^2 + A_1 s + A_0} \quad (3.44)$$

Onde os coeficientes do numerador são dados por  $B_n$  a  $B_0$ , e os coeficientes do denominador são representados por  $A_n$  a  $A_0$ . O ganho da função de transferência é dado por  $k$ .

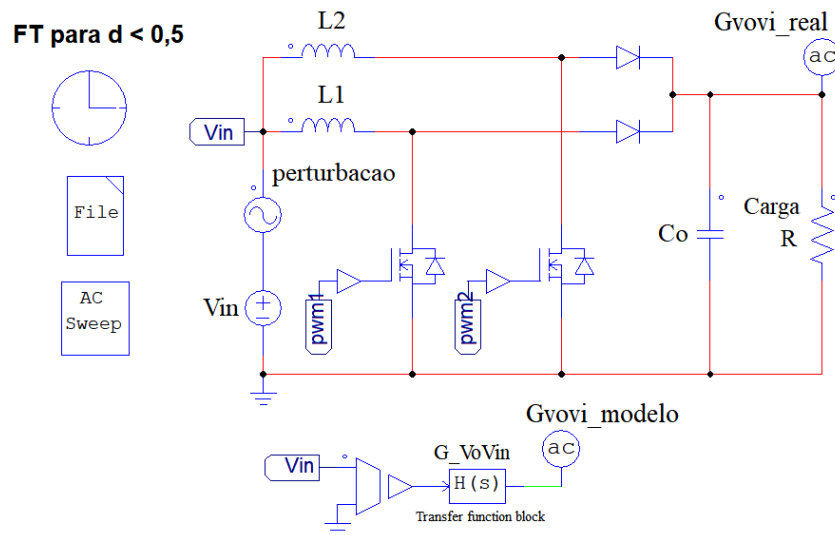


Figura 3.15: Circuito do iBC usado para validar a malha de tensão de saída pela tensão de entrada.

Tabela 3.3: Parâmetros do Conversor Boost Entrelaçado com duas células.

PARÂMETRO	VALOR
Tensão de Entrada ( $V_{in}$ )	240 V
Tensão de Saída ( $V_o$ )	400 V
Potência de Saída ( $P_o$ )	400 W
Frequência de Chaveamento ( $f_s$ )	20 KHz
Indutância ( $L_1, L_2$ )	4 mH
Capacitância ( $C_o$ )	1 $\mu F$

Na Figura 3.16 tem-se as respostas em frequência gerada pelo circuito de potência e a gerada pelo bloco *s-domain Transfer Function*, validando o modelo obtido na equação (3.40), para  $N = 2$  e uma razão cíclica menor que 0,5. Este modelo é linear, portanto, se a amplitude da perturbação for maior que 1%, o modelo ainda representará de forma satisfatória o circuito real, isto é, quando inserida uma perturbação com alta amplitude, os modelos matemáticos ainda representam a resposta do circuito, averiguando dessa forma a linearidade da planta.

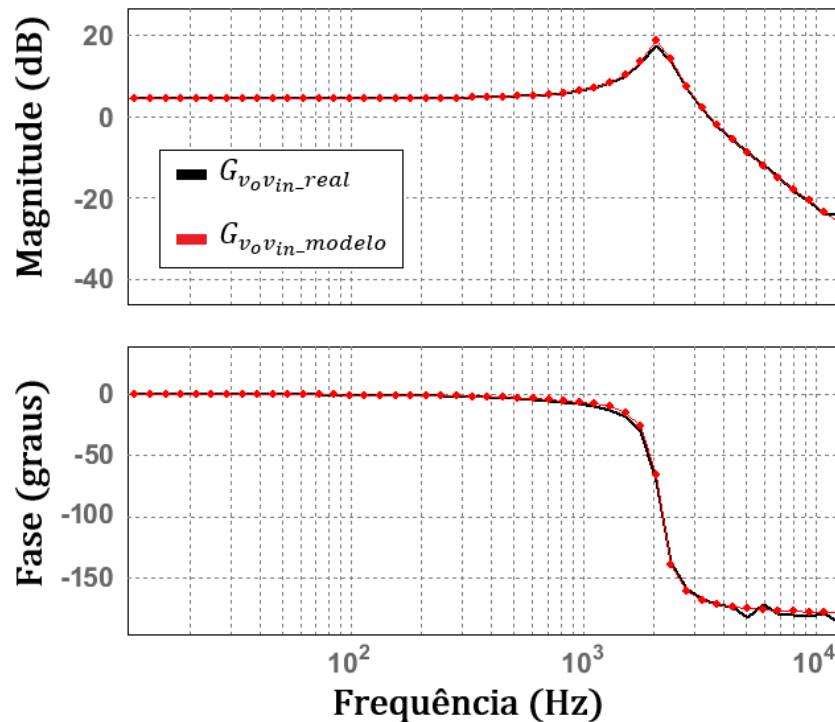


Figura 3.16: Comparação entre a resposta em frequência gerada a partir do bloco *s-domain Transfer Function* e a gerada pelo circuito de potência simulado.

Para validar a malha de corrente pela razão cíclica  $G_{i_{Ld}}(s)$ , apresentada na equação (3.43), implementa-se o circuito apresentado na Figura 3.17. A perturbação agora é inserida em série com a razão cíclica. Este sinal é recebido como entrada pelo bloco *s-domain Transfer Function*. Na saída deste bloco está a ponteira de *AC Sweep Probe*, nomeada de  $G_{iLd\_modelo}$ , assim como foi feito para validar a malha de tensão. No circuito de potência adiciona-se a ponteira, nomeada de  $G_{iLd\_real}$ , no sensor de corrente para ler a corrente no indutor. O valor utilizado para a amplitude da perturbação é de 1% da razão cíclica, este valor pode ser verificado no *Parameter File*. A Figura 3.18 mostra como resultado os diagramas de resposta em frequência, que valida o modelo matemático obtido para  $G_{i_{Ld}}(s)$ .

Para as malhas que representam as variações na tensão de entrada, não se verificam problemas para valores altos de perturbação. O mesmo não pode ser averiguado para as malhas que representam as variações na razão cíclica. A Figura 3.19 mostra que quando inserida uma perturbação com amplitude de 10% da razão cíclica, a resposta do modelo matemático e a do modelo obtido com o circuito simulado apresentam diferenças. O mesmo é verificado na Figura 3.20, na qual se apresenta o diagrama de resposta em frequência para uma perturbação com amplitude de 20% da razão cíclica. Isso acontece por causa das perdas presentes no circuito simulado, inerentes dos mo-

delos das chaves, aos indutores, ao capacitor, etc. É importante ressaltar que isso não significa que o modelo está errado, mas que o circuito simulado vai ter limitação de energia, perdas.

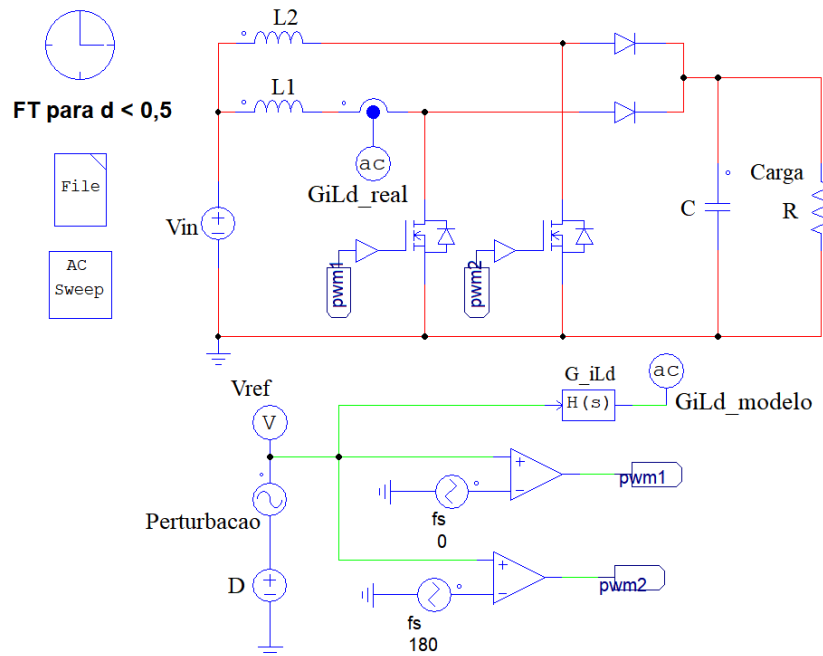


Figura 3.17: Circuito do iBC usado para validar a malha de corrente pela razão cíclica.

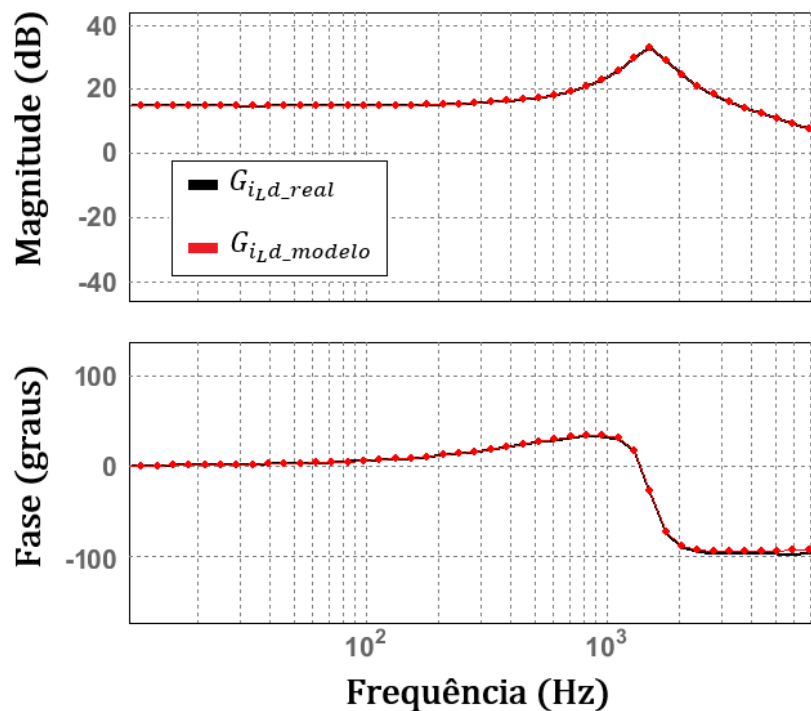


Figura 3.18: Comparação entre a resposta em frequência gerada a partir do bloco *s-domain Transfer Function* e a gerada pelo circuito de potência simulado para malha de corrente.

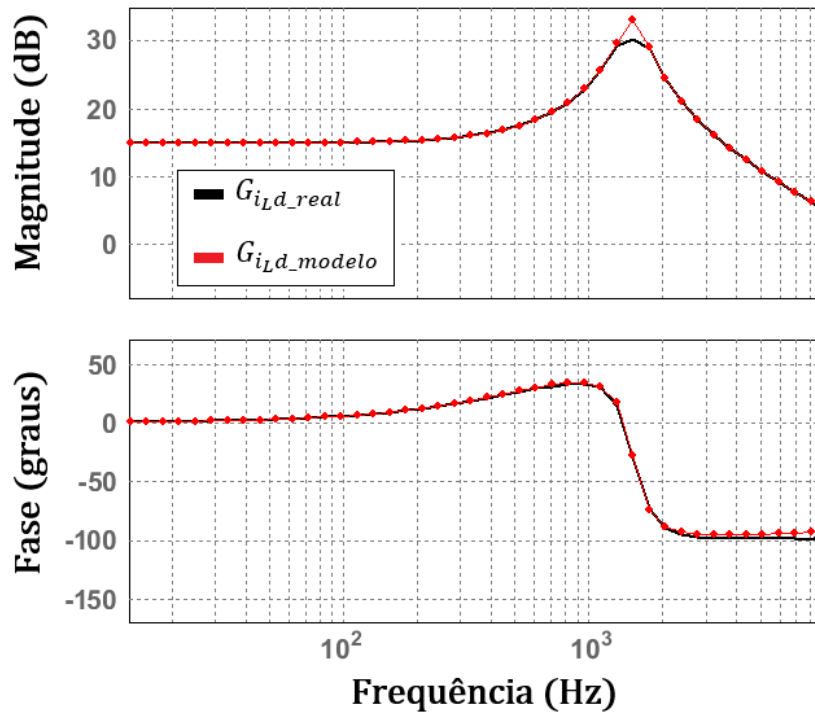


Figura 3.19: Resposta em frequência gerada a partir do bloco *s-domain Transfer Function* e a gerada pelo circuito de potência simulado, considerando uma perturbação com amplitude de 10% da razão cíclica

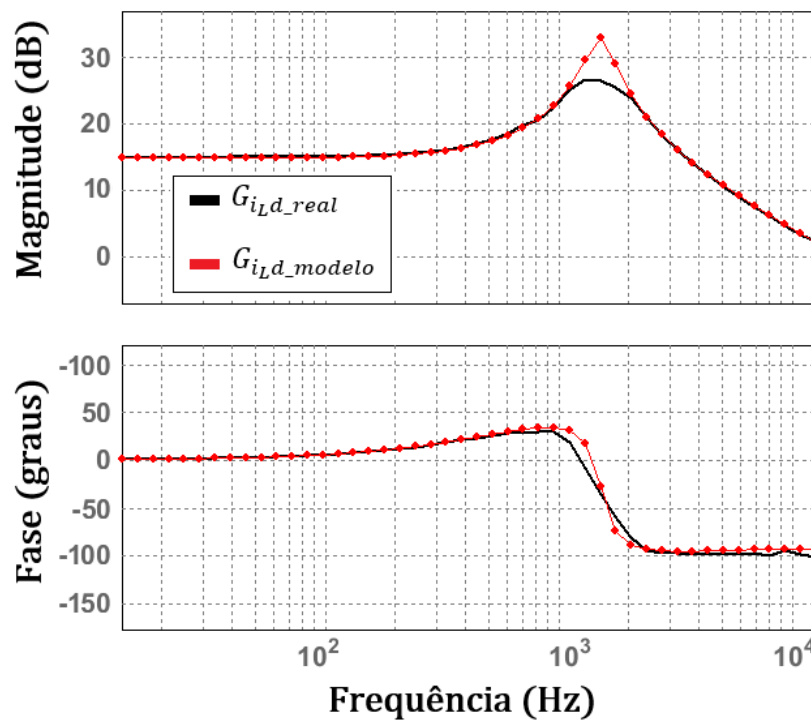


Figura 3.20: Resposta em frequência gerada a partir do bloco *s-domain Transfer Function* e a gerada pelo circuito de potência simulado considerando uma perturbação com amplitude de 20% da razão cíclica.

### Observações finais

Nesse capítulo apresentou-se o conversor boost entrelaçado. Na seção 3.1 e 3.2 discutiu-se a topologia e a análise de cada ciclo de operação do conversor. Foram apresentados também os motivos para se empregar nesse estudo a modulação por largura de pulso com deslocamento de fase, sendo o principal o aumento da performance dinâmica do conversor, que ainda será discutido no capítulo 4. Para representar o conversor matematicamente foi visto que é preciso considerar o instante de descontinuidade apresentado para o valor de razão cíclica escolhido, sendo dessa forma derivado um modelo para razões cíclicas menores de  $1/N$  e um modelo para maiores que  $1/N$ . Inicialmente modelou-se o iBC para três células em paralelo, apresentando-se suas funções de transferências de estado estacionário e de pequeno sinal e em seguida derivou-se as equações generalizadas que modelam o sistema, isto é, considerando um número  $N$  qualquer de células em paralelo. Por fim, a modelagem matemática foi validada via simulação PSIM, através dos diagramas de resposta em frequência obtidos para modelo do sistema e para o circuito de potência do conversor.

# Capítulo 4

## Análise das vantagens inerentes ao Conversor Boost Entrelaçado

---

### Considerações Iniciais

Como já abordada nesse trabalho, a associação em paralelo de conversores e o entrelaçamento dos sinais de controle implicam em alguns benefícios que fazem esses conversores se tornarem uma topologia atraente para aplicações de alta potência e alta corrente. Nesse capítulo analisa-se com mais detalhes algumas das vantagens inerentes a esses tipos de conversores. A redução da ondulação de corrente é discutida na seção 4.1, posteriormente é apresentado o espectro harmônico da tensão de saída. A análise no domínio da frequência e as estratégias de controle também são mostradas. As comparações feitas neste capítulo dizem respeito à variação do número de células em paralelo.

### 4.1 Caracterização da Ondulação da Corrente de Entrada

Uma das principais características dos conversores entrelaçados é a redução de ondulações. Trabalhos anteriores quantificaram a melhoria do sistema comparando as formas de onda obtidas no entrelaçamento com as formas de onda obtidas em um único conversor (Giral et al., 1997) ou em uma conexão paralela síncrona (Perreault and Kassakian, 1997). No primeiro caso, a comparação é realizada considerando indutores idênticos, enquanto no segundo caso os conversores são comparados com base em energia armazenada indutiva idêntica. No trabalho aqui relatado, os conversores entrelaçados operam no modo de condução contínua (MCC). A análise comparativa da ondulação é feita entre um conversor único e um entrelaçado, considerando-se até três

células em paralelo.

A ondulação da corrente de entrada em um conversor boost no MCC foi apresentada anteriormente no Capítulo 2. Esta ondulação é uma função das tensões de saída e entrada ( $V_o$  e  $V_{in}$ ), do ciclo de trabalho ( $d$ ), da frequência de chaveamento ( $f_s$ ) e da indutância de entrada ( $L$ ) conforme descrito na equação (4.1).

$$\Delta I = \frac{(V_o - V_{in})(1 - d)}{L f_s} \quad (4.1)$$

Neste conversor, as tensões de saída e de entrada estão relacionadas e dependem do ciclo de trabalho, como segue:

$$V_{in} = V_o(1 - d) \quad (4.2)$$

Assim, o *ripple* pode ser reescrito como:

$$\Delta I = \frac{d \cdot (1 - d)}{L f_s} V_o \quad (4.3)$$

Analisando a equação (4.3) percebe-se que em um conversor boost de célula única, a ondulação só pode ser reduzida quando a indutância ou a frequência de comutação é aumentada. Quando mais células são adicionadas em paralelo e os pulsos são entrelaçados, se o deslocamento de fase for definido de forma eficaz, uma expressiva redução de ondulação é obtida. Uma menor ondulação reduz a interferência eletromagnética conduzida e permite também reduzir os tamanhos dos elementos passivos usados nos conversores (Chang and Knights, 1995).

Considerando um iBC de  $N$  células, o deslocamento de fase dos pulsos em  $2\pi/N$  rad é assim proposto afim de reduzir ou até mesmo cancelar a ondulação na corrente de entrada. A defasagem entre as portadoras não só implica na redução do *ripple* da corrente de entrada, como também faz com que a frequência de chaveamento aparente na saída seja aumentada  $N$  vezes em comparação com a frequência de cada célula. Com o auxílio da ferramenta de software para simulações de circuitos elétricos PLECS,

essa característica é visualizada na Figura 4.1, na qual considera-se um iBC com  $N = 2$ , onde sinais de disparo dos comutadores,  $Q_1$  e  $Q_2$ , são defasados em meio período de comutação. Neste caso, a frequência de chaveamento aparente na saída é aumentada 2 vezes em comparação com a frequência de cada célula. Afim de evidenciar tal efeito, ainda simula-se um iBC de três células, como mostra o resultado da Figura 4.2, que apresenta o efeito da multiplicação por  $N = 3$  da frequência da corrente de entrada.

Assim, para o caso de iBC de  $N$ -células, a frequência é aumentada  $N$  vezes e dessa forma é apresentada na equação (4.4) o *ripple* de corrente de entrada considerando tal efeito:

$$\Delta I = \frac{\alpha \cdot (1 - \alpha)}{L f_s N} V_o \quad (4.4)$$

O razão cíclica aparente é definida como  $\alpha$ . Embora o ciclo de trabalho real  $d$  seja a relação entre o período ligado ( $T_{ON}$ ) e o período de comutação ( $T_s$ ), o ciclo de trabalho aparente está relacionado à frequência de chaveamento aparente observada na corrente de entrada ( $i_{in}$ ). Neste contexto, o ciclo de trabalho aparente pode ser expresso como a relação entre o período ligado aparente em ( $\tau_{on}$ ) e o período de comutação aparente ( $\tau$ ):

$$\alpha = \frac{\tau_{on}}{\tau} \quad (4.5)$$

Ainda que seja comum encontrar conversores boost com apenas o indutor de entrada, a associação de componentes passivos ao indutor pode ser feita quando se deseja uma corrente com baixa distorção harmônica, aumentando-se a ordem do circuito através da implementação de filtros LC ou LCL como proposto em [da Silva \(2017\)](#).

Sendo a energia armazenada em um indutor dada por (4.6), para um conversor entrelaçado a energia em cada indutor é obtida pela equação (4.7).

$$W_L = \frac{I_L^2 \cdot L}{2} \quad (4.6)$$

$$W_{iL} = \frac{(I_L/N)^2 \cdot L}{2} = \frac{I_L^2 \cdot L}{2N^2} \quad (4.7)$$

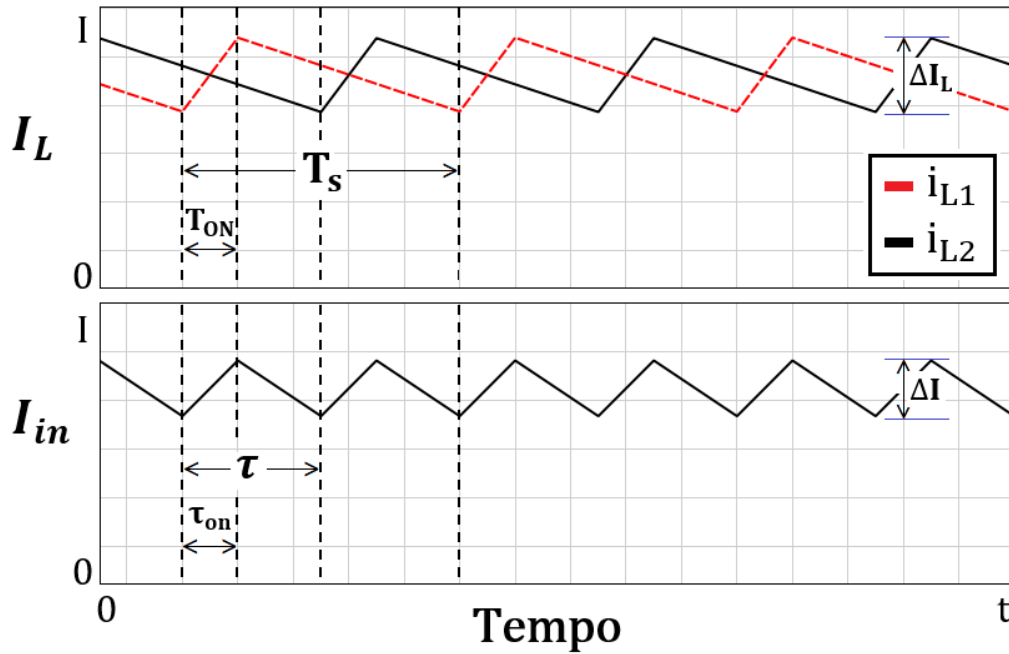


Figura 4.1: Correntes médias no iBC de 2-células (Obtida via simulação PLECS).

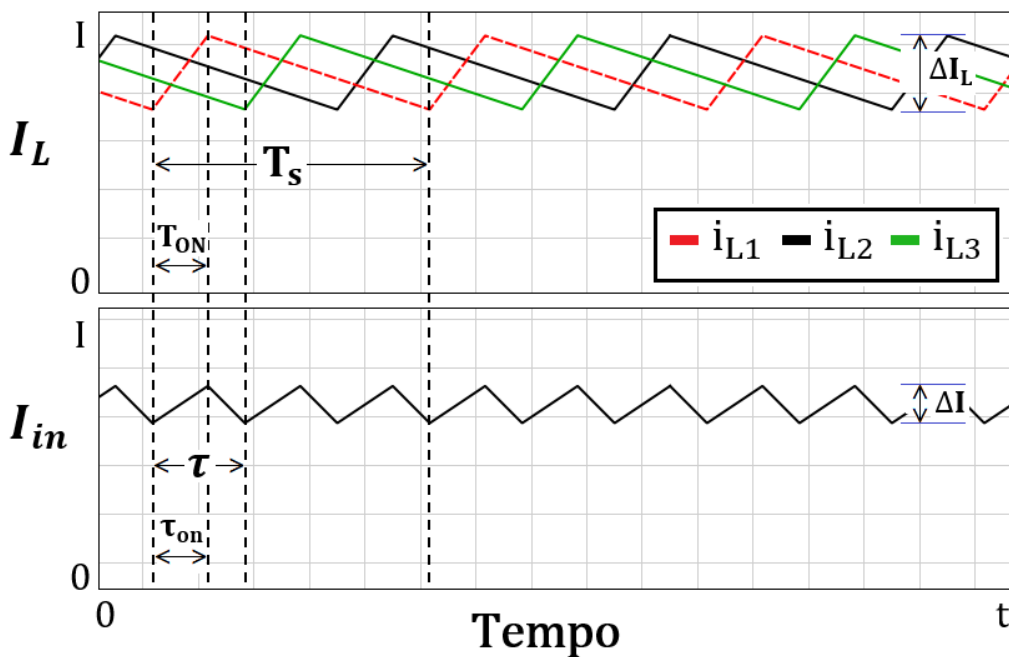


Figura 4.2: Correntes médias no iBC de 3-células (Obtida via simulação PLECS).

Logo, o aumento da frequência implica na redução da energia armazenada na impedância do filtro por um fator de  $N^2$  para a mesma onda de saída (Silva et al., 2017). Dessa forma, com menores componentes passivos de filtro, a dinâmica geral do sistema também é aprimorada e um melhor desempenho é alcançado, como será averiguado na seção 4.4.

A característica de ondulação na corrente é apresentada na Figura 4.3. Como pode ser visto, a ondulação diminui à medida que o número de células aumenta. O que também se pode perceber é a influência da razão cíclica no valor da ondulação, para o conversor boost com uma única célula, por exemplo, o *ripple* máximo ocorre em uma razão cíclica de 0,5. O *ripple* é cancelado quando a razão cíclica é um múltiplo de  $1/N$ , como mostrado na Figura 4.4, que apresenta as correntes nos indutores de um iBC 2-células para diferentes valores de razão cíclica.

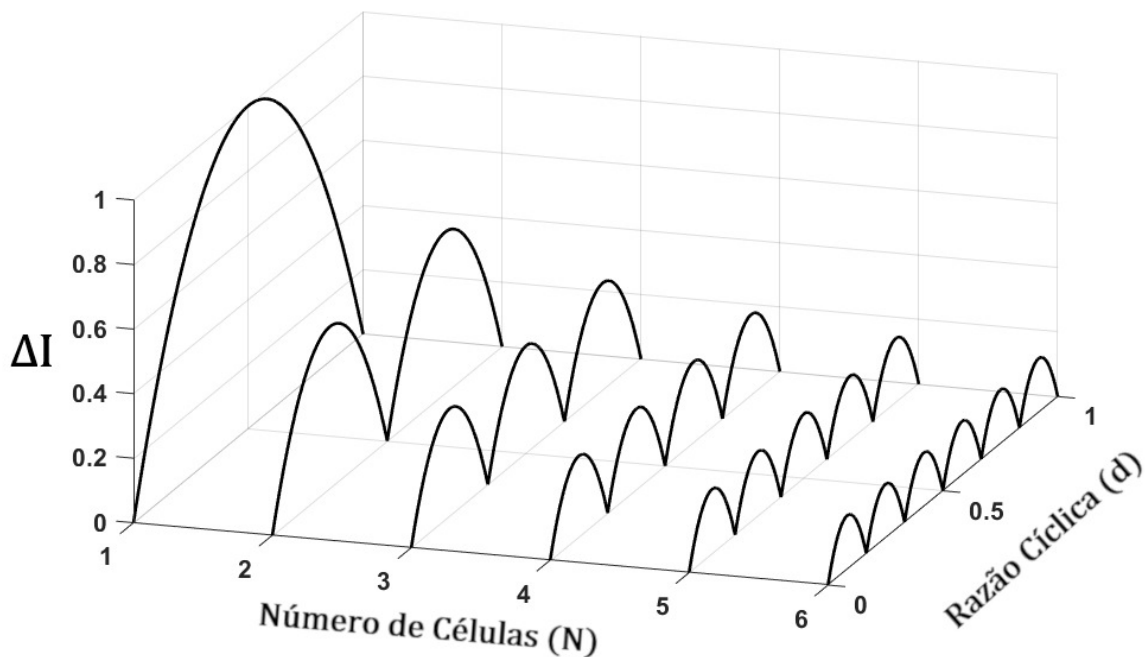


Figura 4.3: Variação de ondulação de corrente com o número de células e razão cíclica. Adaptado de da Silva (2017).

## 4.2 Espectro harmônico da tensão de saída

Os processos de comutação empregados nos conversores de tensão apresentam altas taxas de variação de corrente ( $di/dt$ ) e altas taxas de variação de tensão ( $dv/dt$ ), as quais estão associadas a geração de harmônicos em conversores chaveados.

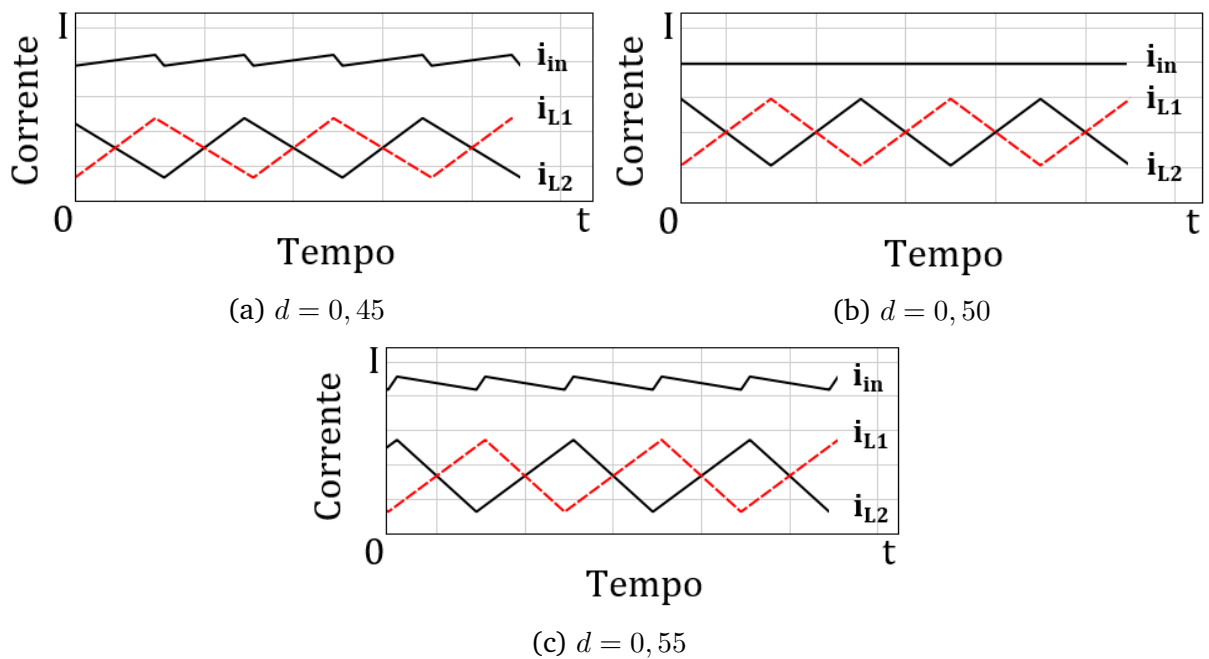


Figura 4.4: Corrente nos indutores de um iBC 2-células para diferentes valores de razão cíclica. (a) Considerando uma razão cíclica de 0,45. (b) Considerando uma razão cíclica de 0,50. (c) Considerando uma razão cíclica de 0,55.

A geração harmônica, no caso das altas taxas de variação de corrente, está agregada à corrente de entrada dos conversores que estão chaveando em alta frequência, gerando harmônicos múltiplos da frequência de comutação. Como visto no capítulo de introdução, para a associação em paralelo de dois conversores boost, cujos sinais de comutação são defasados em meio período de comutação, tem-se que as componentes harmônicas de ordem ímpar da corrente resultante são mitigadas.

Em contrapartida, os harmônicos gerados pelas altas taxas de variação de tensão dependem da variação da amplitude da tensão, da frequência e dos tempos de comutação. Estas variações de tensão resultam em correntes de alta frequência, uma vez que se traduzem em correntes de ruído conduzido através da carga e descarga das capacitâncias parasitas presentes nos conversores (Beltrame et al., 2012).

Muitas componentes harmônicas da tensão de saída são canceladas por causa do entrelaçamento dos sinais de controle. Através da Transformada Rápida de Fourier das formas de onda dos conversores entrelaçados, é feita a análise do espectro em frequência, na qual é possível estimar as amplitudes das componentes harmônicas da tensão de saída. Em conversores entrelaçados o espectro harmônico tende a localizar as bandas de harmônicos que não são cancelados em torno das frequências múltiplas de  $N$  vezes a frequência de chaveamento (Contreras, 2010). Verifica-se também que, para

qualquer  $N$ , os harmônicos na frequência de chaveamento são zero.

Ainda que essa característica não seja mostrada matematicamente, pode-se averiguá-la através da Figura 4.5, na qual é apresentada os espectros harmônicos da tensão de saída normalizada considerando um conversor boost clássico e um iBC de duas, três e quatro células.

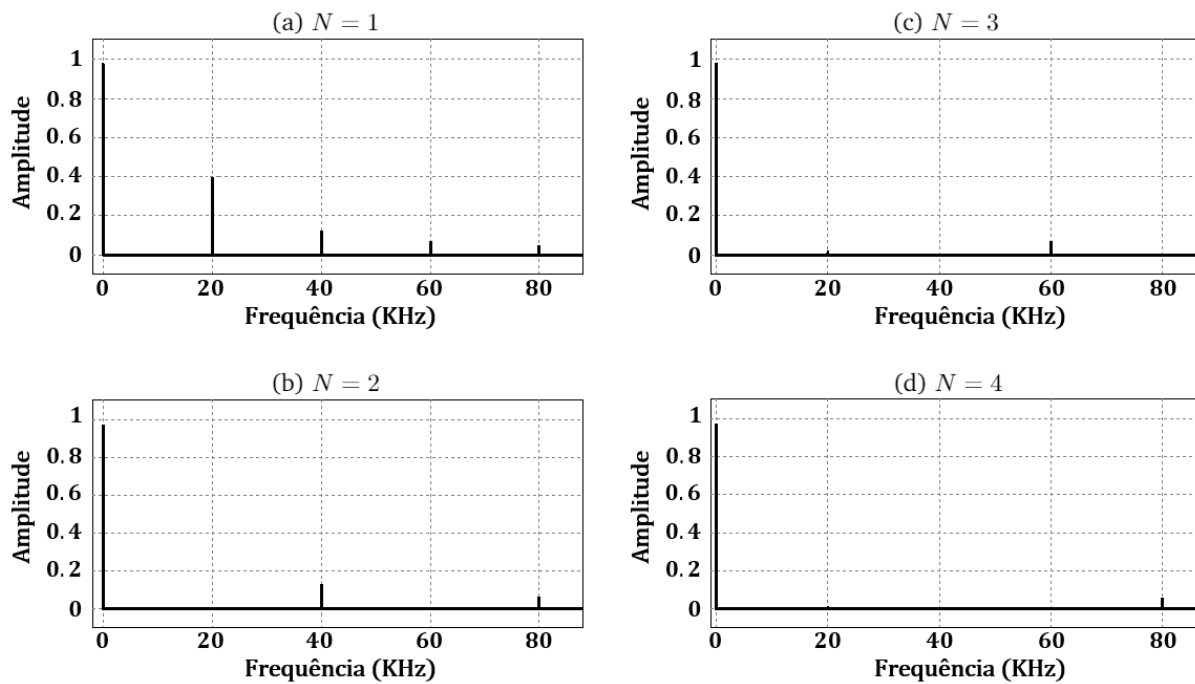


Figura 4.5: Espectro harmônico da tensão de saída para (a)  $N = 1$ , (b)  $N = 2$ , (c)  $N = 3$  e (d)  $N = 4$ .

Na Figura 4.5 considera-se uma frequência de chaveamento  $f_s$  de 20 kHz, uma razão cíclica de 0,4 e uma tensão de saída normalizada. As características do espectro harmônico da tensão de saída apresentada em conversores entrelaçados são listadas a seguir:

- O entrelaçamento não afeta a amplitude da fundamental;
- Nas bandas das frequências que não são múltiplas de  $N \cdot f_s$  há o cancelamento dos harmônicos;
- Os harmônicos em volta de  $N \cdot f_s$  não são cancelados;
- A variação do número de células  $N$  não afeta a amplitude dos harmônicos não cancelados.

As tensões de saída normalizadas, no domínio do tempo, são mostradas na Figura 4.6.

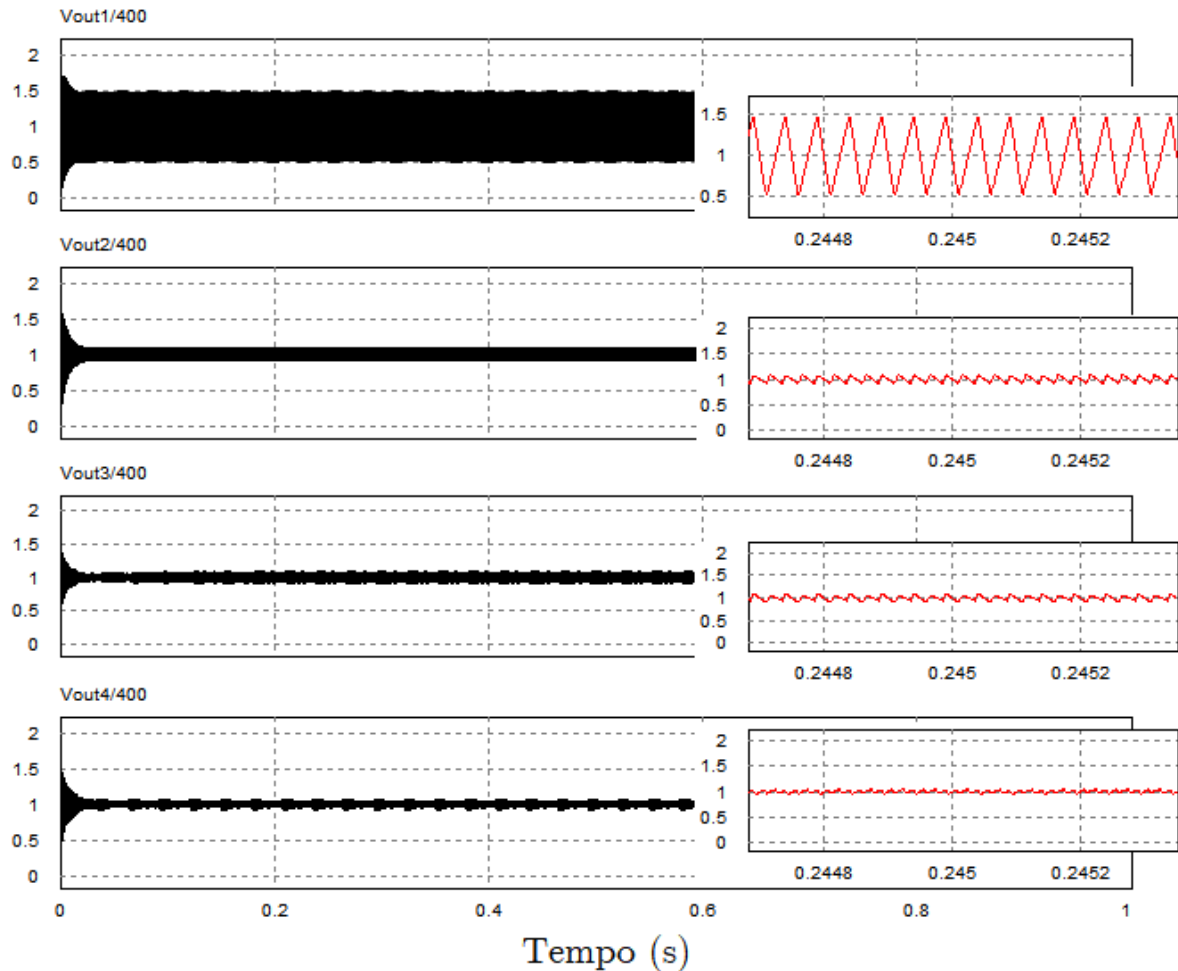


Figura 4.6: Tensões de saída normalizadas para  $N = 1$ ,  $N = 2$ ,  $N = 3$  e  $N = 4$ .

### 4.3 Análise da Dinâmica do Modelo

As equações (3.40) - (3.43) apresentam as funções de transferência para um iBC  $N$ -células, que relacionam a razão cíclica e a tensão de entrada com a tensão de saída e a corrente no indutor. Verifica-se que a descontinuidade devida ao valor da razão cíclica afeta a função de transferência do conversor, sendo que, para intervalos de  $d$  menores que  $1/N$ , a planta depende apenas da fração complementar  $d'$  e para intervalos de razão cíclica maiores que  $1/N$ , o modelo depende apenas de  $d$ .

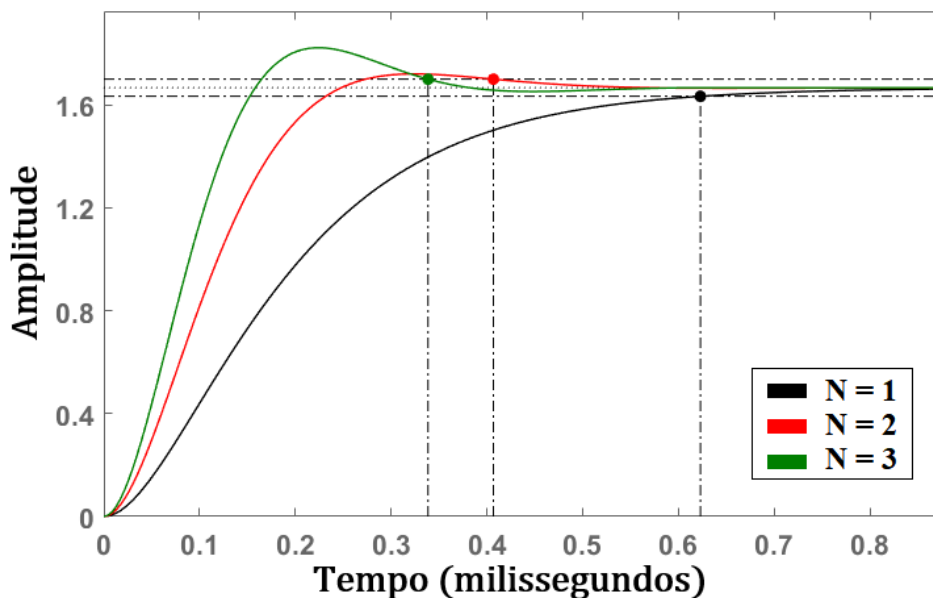
A Tabela 4.1 apresenta os valores de fator de amortecimento e frequência natural para um conversor boost convencional (uma célula) e um conversor boost entrelaçado com  $N$  células em paralelo.

Tabela 4.1: Fator de amortecimento e frequência natural para um conversor boost clássico e um iBC N-células

	Fator de Amortecimento	Frequência Natural
<b>Boost Clássico</b>	$\zeta_1 = \sqrt{LC}/2d_xRC$	$\omega_{n1} = d_x/\sqrt{LC}$
<b>iBC N-células</b>	$\zeta_N = \sqrt{LC}/2d_x\sqrt{N}RC$	$\omega_n = d_x\sqrt{N}/\sqrt{LC}$

Comparado ao conversor elevador clássico, a frequência natural para o conversor de N-células é maior em  $\sqrt{N}$ , enquanto o fator de amortecimento é menor em  $\sqrt{N}$ , para ambos intervalos de razão cíclica. Por conseguinte, a resposta dinâmica do conversor entrelaçado é mais rápida, porém mais oscilatória.

Utilizando o software de simulação MATLAB e os parâmetros do conversor apresentadas na Tabela 3.3, obtém-se a resposta ao degrau em malha aberta de  $G_{v_o v_{in}}(s)$  para um iBC de uma, duas e três células, como mostrado na Figura 4.7, na qual se verifica a característica da resposta dinâmica do conversor com aumento do número de células.

Figura 4.7: Respostas ao degrau de  $G_{v_o v_{in}}(s)$ .

Com  $N = 1$  o tempo de acomodação  $T_s$  é 0,623 milissegundos enquanto apresenta 0% de ultrapassagem do valor de tensão em regime permanente. Para  $N = 3$  o tempo de acomodação  $T_s$  é 0,339 milissegundos, isto é, o conversor com um arranjo de três células em paralelo é aproximadamente duas vezes mais rápido comparado ao arranjo

convencional. Para 3-células tem-se 3.23% de ultrapassagem. Em malha fechada (sistema com compensação), a dinâmica é ainda mais rápida quando comparada ao sistema em malha aberta, como será visto no item 4.4.4.

O ganho de velocidade que se tem é alto quando se varia de uma para duas células boost, de duas células para três células em paralelo, esse ganho diminui e assim sucessivamente. A Figura 4.8 apresenta a resposta ao degrau em malha aberta de  $G_{v_{o}v_{in}}(s)$ , agora considerando  $N$  variando de quatro a dez células de comutação em paralelo. Os valores obtidos de tempo de acomodação ( $T_s$ ) e ultrapassagem percentual (%UP) considerando a variação do número de células em paralelo são apresentados na Tabela 4.2.

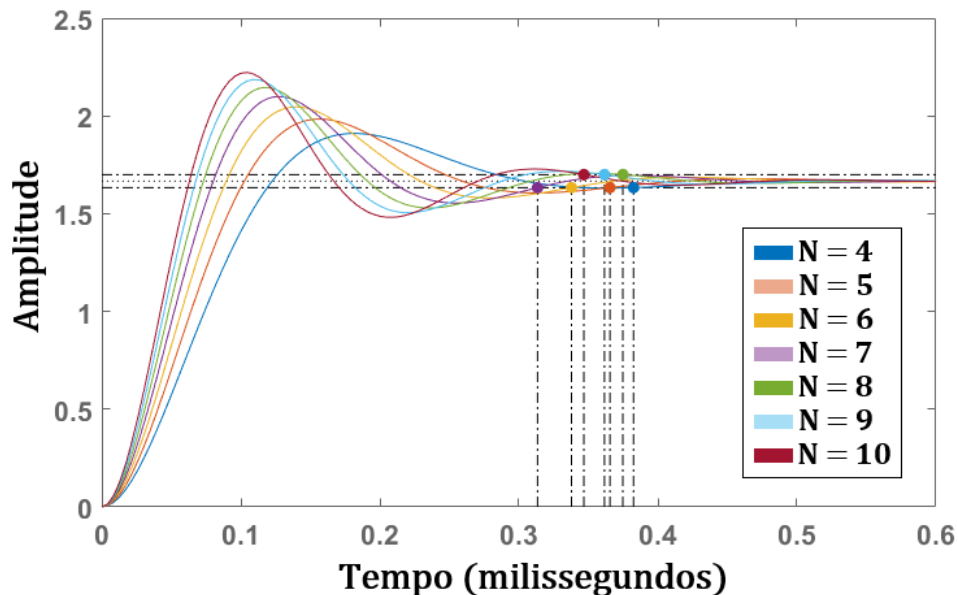


Figura 4.8: Respostas ao degrau de  $G_{v_{o}v_{in}}(s)$  para  $N = 4, \dots, 10$ .

Tabela 4.2: Tempo de acomodação ( $T_s$ ) e Ultrapassagem Percentual (%UP) considerando a variação do número de células em paralelo

N	Tempo de acomodação	Ultrapassagem Percentual
1	0,623 ms	0%
2	0,407 ms	3,23%
3	0,339 ms	9,33%
4	0,383 ms	14,6%
5	0,365ms	19,1%
6	0,338 ms	22,8%
7	0,313 ms	26,0%
8	0,375 ms	28,7%
9	0,362 ms	31,2%
10	0,347 ms	33,3%

A partir da Tabela 4.2 obtém-se as curvas das Figuras 4.9 e 4.10, que relacionam  $T_s$  e %UP com o número de células em paralelo.

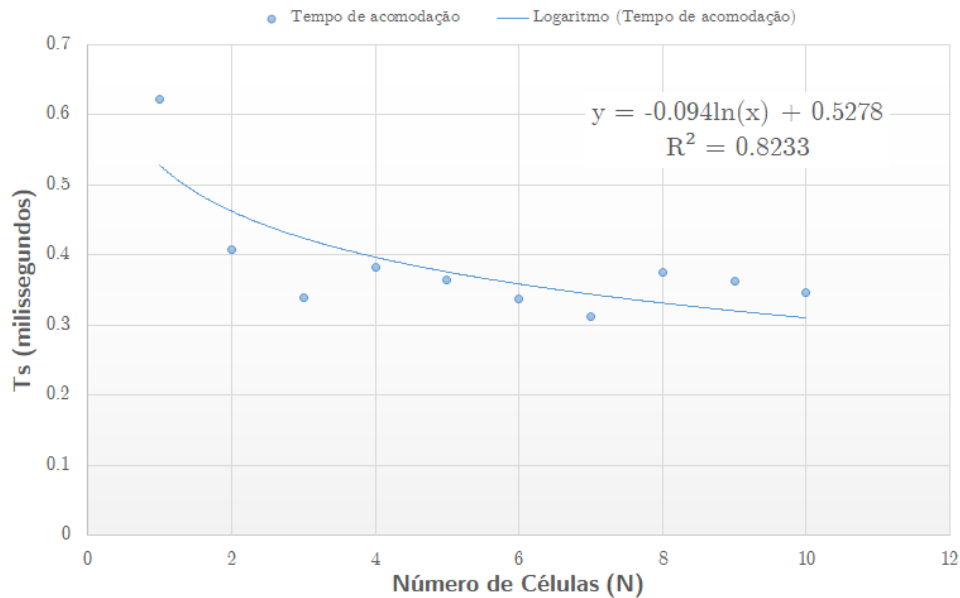


Figura 4.9: Tempo de acomodação ( $T_s$ ).

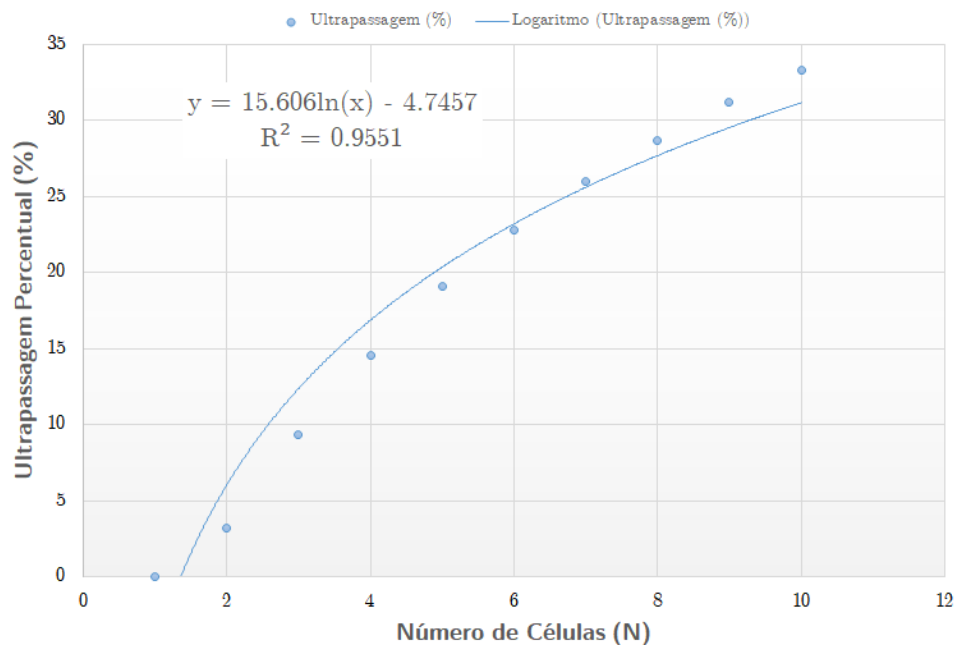


Figura 4.10: Ultrapassagem Percentual (%UP).

Com auxílio da ferramenta de análise de dados Excel, é possível estimar, através de uma regressão linear, o modelo matemático que relacione  $T_s$  e %UP ao número de células de comutação  $N$ . Utilizando linha de tendência logarítmica, a função que descreve o tempo de acomodação em função de  $N$  é dada pela equação (4.8).

$$T_s(N) = -0,094 \cdot \ln(N) + 0,5278 \quad (4.8)$$

O coeficiente de determinação,  $R^2$ , varia de zero a um e é um indicador da qualidade do ajuste de uma linha de regressão. Quanto mais próximo da unidade for o  $R^2$ , melhor será o ajuste na equação de regressão, isto é, mais próximo é a regressão dos dados reais.

Assim, se otimiza o processo para se obter um sistema que atenda as especificações de desempenho desejadas. Por exemplo, usando a função  $T_s(N)$ , sabe-se que com o entrelaçamento de 50 células ( $N = 50$ ) se consegue um tempo de acomodação de aproximadamente 0,160 milissegundos. O mesmo pode ser feito para a ultrapassagem percentual e a função  $UP(N)$  é apresentada na equação (4.9).

$$UP(N) = 15,606 \cdot \ln(N) - 4,7457 \quad (4.9)$$

Vale ressaltar que as funções  $T_s(N)$  e  $UP(N)$  são obtidas para os parâmetros especificados na Tabela 3.3. A dinâmica do sistema varia com o valor da capacitância e da indutância do sistema, como visto na Tabela 4.1.

## 4.4 Metodologia para desenvolvimento do controle

Para que se atendam as diversas condições de carga de um sistema alimentado por um conversor Boost Entrelaçado, podem ser usadas técnicas de controle que permitam bom processamento de energia, corrente e tensão.

Na eletrônica de potência, em aplicações que envolvem sinais CC, os controladores PI são preferidos (sem termo derivativo) quando aplica-se modulação por largura de pulso. A ondulação de corrente de alta frequência, aliada à derivação, pode aumentar a variabilidade e deteriorar o desempenho (da Silva, 2017). O projeto do controlador PI é feito através da ferramenta computacional SISOTOOL do MATLAB. Esta ferramenta simplifica a síntese dos controladores através de uma interface gráfica.

No projeto de controle de conversores estáticos, alguns critérios devem ser se-

guiados para que a estabilidade e a resposta adequada do sistema em malha fechada sejam garantidas. Os critérios para o projeto no domínio da frequência são definidos conforme estabelece Barbi (2002). Para se garantir a estabilidade e uma resposta adequada do sistema realimentado, procura-se manter a margem de fase do conversor entre  $45^\circ$  e  $90^\circ$ . Uma Margem de fase reduzida leva o sistema a apresentar elevado valor de *overshoot*, por outro lado uma margem de fase muito elevada leva o sistema a ter uma resposta transitória lenta. Além disso, para que a resposta do sistema seja rápida, deve-se tomar a frequência de cruzamento  $f_c$  com o valor mais alto possível. Quando  $f_c$  se aproxima da frequência de comutação, o conversor não pode ser mais tratado como sistema contínuo. Dessa forma, para este projeto,  $f_c$  deve ser limitada de um décimo a um quarto da frequência de comutação, conforme sugerido em Barbi (2002). Ademais, nesta frequência, a inclinação da curva de ganho deve ser de  $-20$  dB/Década.

#### 4.4.1 Parâmetros utilizados para avaliação do controle

Os parâmetros do conversor utilizados para avaliação do controle são apresentados na Tabela 4.3, os quais garantem a operação em MCC.

Tabela 4.3: Parâmetros do Conversor.

PARÂMETRO	VALOR
Tensão de Entrada ( $V_{in}$ )	240 V
Tensão de Saída ( $V_o$ )	400 V
Potência de Saída ( $P_o$ )	400 W
Frequência de Chaveamento ( $f_s$ )	20 KHz
Indutância ( $L_1, L_2, L_3$ )	4 mH
Capacitância ( $C_o$ )	1 $\mu F$

#### 4.4.2 Controle de Corrente

Conforme é apresentado em Pomilio (1995), o controle pelo modo de tensão apresenta problemas de instabilidade e largura de banda reduzida. Como visto na equação (3.42), a função de transferência da tensão possui um zero no semiplano direito, o que caracteriza um sistema de fase não mínima, dessa forma o aumento da margem de fase e de ganho pode não ser suficiente para garantir a estabilidade do sistema (Assunção, 2014). Assim, será aplicado o controle de corrente média no indutor, como mostra a Figura 4.11, onde  $i_L^*$  é um valor de referência.

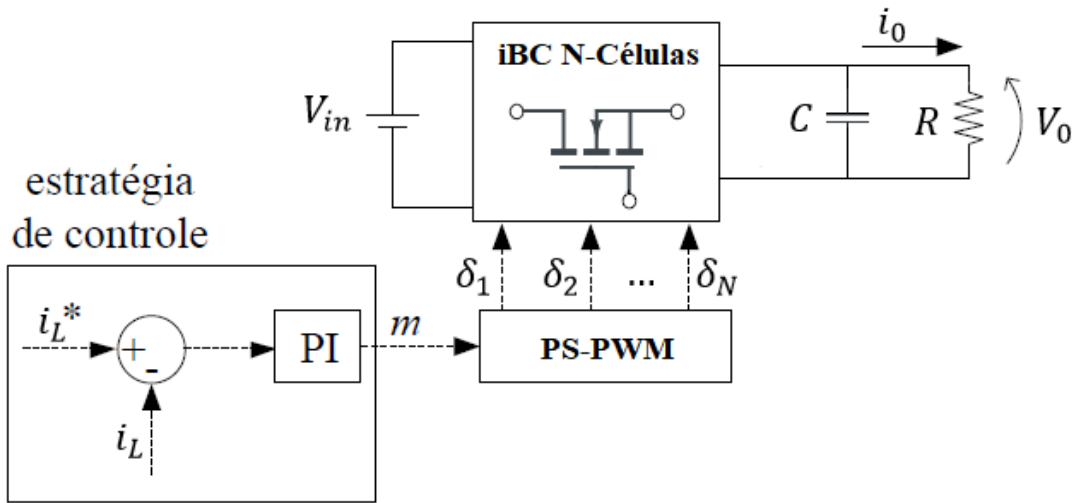


Figura 4.11: iBC N-Células operando com PS-PWM e controlado pelo modo de corrente.

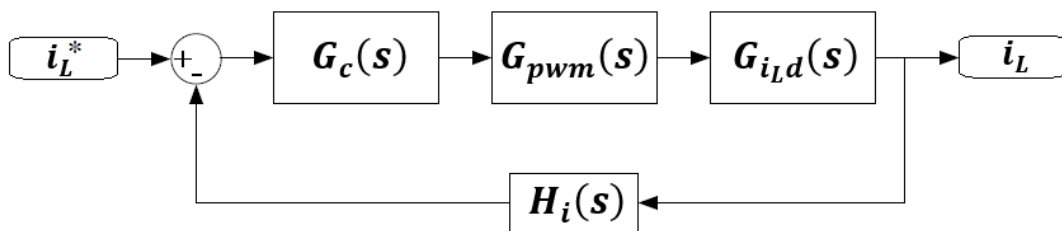


Figura 4.12: Malha de controle do conversor CC-CC controlado como fonte de corrente.

O bloco PI representa o compensador a ser projetado cuja a função de transferência será dado por  $G_c(s)$ , o bloco PS-PWM representa o modulador por largura de pulso, e sua função de transferência é apresentada na equação (4.11), com  $c_{pk}$  representando a tensão pico a pico da portadora.

$$G_c(s) = \frac{K_p s + K_I}{s} \quad (4.10)$$

$$G_{pmw}(s) = \frac{1}{c_{pk}} \quad (4.11)$$

As funções de transferência em malha aberta sem e com o controlador são apresentadas nas equações (4.12) e (4.13), respectivamente. O sensor  $H_i(s)$  nesse caso é

representado apenas pelo ganho do sensor de corrente utilizado.

$$FTMA(s) = \frac{1}{C_{pk}} \cdot G_{i_{Ld}}(s)H_i(s) \quad (4.12)$$

$$G_c(s) \cdot FTMA(s) = \frac{K_p s + K_I}{s} \cdot \frac{1}{C_{pk}} \cdot G_{i_{Ld}}(s)H_i(s) \quad (4.13)$$

A função de transferência do controlador é dada em (4.14), para  $N = 2$ . A todos os conversores que compõem a topologia entrelaçada é aplicado a mesma metodologia de controle.

$$G_c = 433,1 \cdot \frac{s + 2 \cdot 10^3}{s} \quad (4.14)$$

### 4.4.3 Avaliação da dinâmica do sistema com controle de corrente

A Figura 4.13 mostra os diagramas de Bode em malha aberta do sistema compensado para um iBC de uma, duas e três células. É possível verificar o aumento da largura de banda à medida que se aumenta o número de células. O compensador também garante o critério de margem de fase ( $MF = 80^\circ$ ) e estabilidade para todos os conversores analisados, porém ainda podem ser realizados ajustes na posição dos pólos e zeros do controlador, para tornar a resposta dinâmica ainda melhor. Portanto, para os conversores entrelaçados, consegue-se aumentar a largura de banda sem aumentar a frequência de comutação.

Na resposta ao degrau, apresentada na Figura 4.14, é verificado que o aumento do número de células torna a resposta dinâmica do conversor mais oscilatória, como analisado anteriormente através da diminuição do fator de amortecimento. Para  $N = 3$ , apesar de apresentar maior oscilação, quase não há ultrapassagem do valor de referência. Se comparado as outras respostas, o arranjo com três células pode vir a ser o mais seguro e, a depender do sistema, isso se torna de grande relevância na prática. A resposta ao degrau do sistema com compensação proporcional integral tende à unidade em regime permanente, portanto, o sistema com compensação responde com erro nulo em

regime permanente. Porém o aumento da velocidade da resposta não se verifica para a malha de corrente. Assim, na próxima seção é proposta um controle cascata, com uma malha de tensão e uma malha de corrente, para que se possa avaliar a velocidade da resposta do sistema compensado.

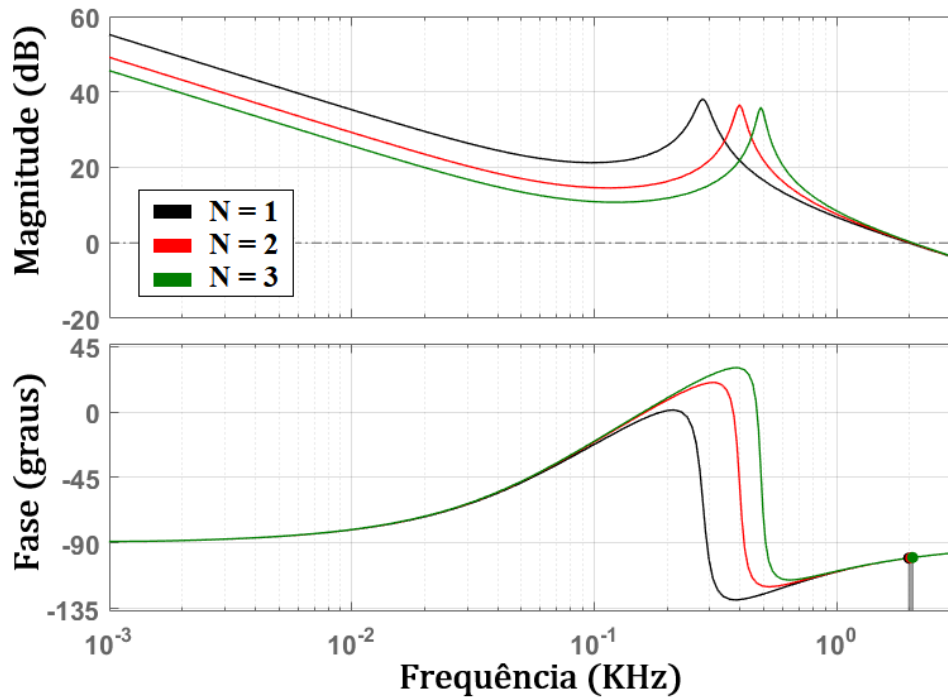


Figura 4.13: Diagramas de Bode em malha aberta do sistema compensado.

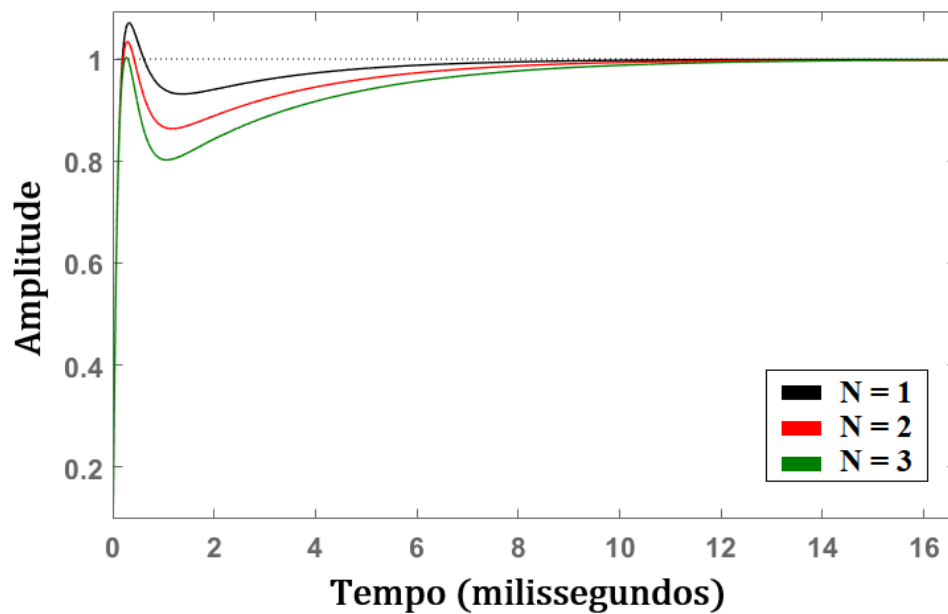


Figura 4.14: Respostas ao degrau.

#### 4.4.4 Controle de Corrente e Tensão – Controle em cascata

Para que a tensão de saída seja controlada através do valor médio de corrente no indutor do conversor emprega-se o controle em cascata. A Figura 4.15 mostra o circuito elétrico utilizado nessa estratégia, onde  $i_L^*$  e  $v_o^*$  são os valores de referência. Nesse caso, é incluída uma malha externa e lenta de controle de tensão, internamente é utilizado um controlador de corrente do indutor. A malha de tensão fornece uma referência de corrente para a malha interna de controle como mostra o diagrama de controle da Figura 4.16.

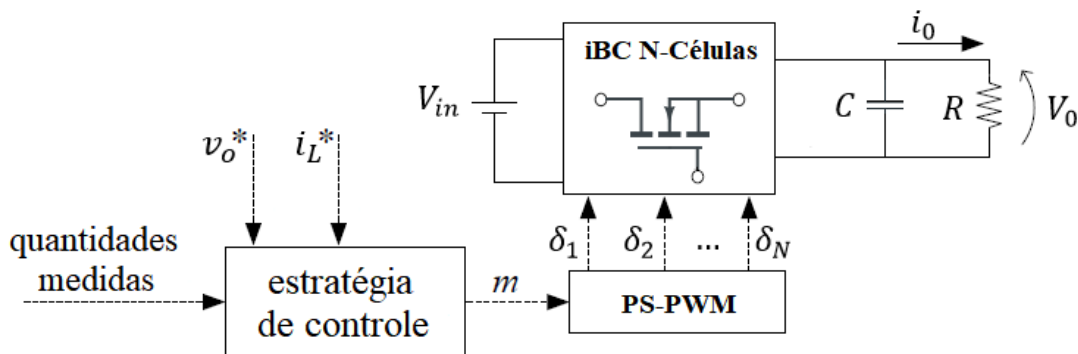


Figura 4.15: iBC N-Células operando com PS-PWM com controle em cascata.

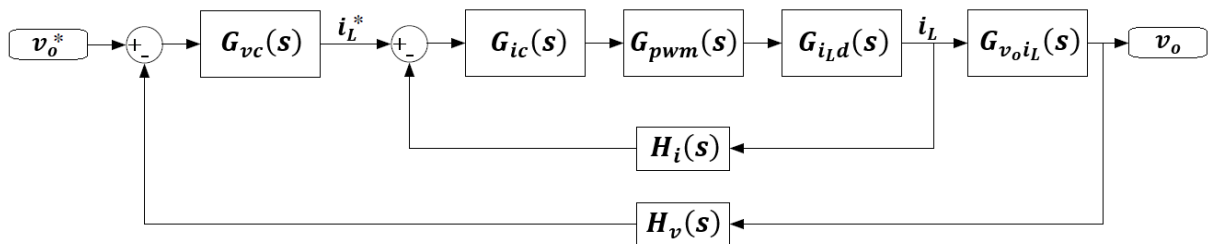


Figura 4.16: Malha de controle de corrente e tensão do conversor.

Em sistemas em cascata a planta de corrente pela razão cíclica pode ser simplificada conforme apresenta a equação (4.15), como dada em Batschauer (2012). A função de transferência em malha aberta é dada conforme apresentada anteriormente no item 4.4.2.

$$G_{iLd}(s) = \frac{V_{in}}{sL} \quad (4.15)$$

Então, primeiramente, é projetado o controlador da malha interna. É proposto um Controlador Tipo II (PI+pólo) e dessa forma obtém-se margem de fase e frequência de cruzamento dentro dos critérios estabelecidos. O controlador  $G_{ic}(s)$  é dado pela equação (4.16).

$$G_{ic}(s) = 1,365 \cdot 10^8 \frac{s + 1,896 \cdot 10^4}{s^2 + 1,348 \cdot 10^6 s} \quad (4.16)$$

A função de transferência em malha fechada da planta de corrente é dada pela equação (4.17).

$$FTMF_i(s) = \frac{G_{ic}(s) \cdot G_{pwm}(s) \cdot G_{iLd}(s)}{1 + G_{ic}(s) \cdot G_{pwm}(s) \cdot G_{iLd} \cdot H_i(s)} \quad (4.17)$$

Devido a presença do integrador na planta de controle de corrente, uma simplificação pode ser feita multiplicando o numerador e o denominador por  $s$ . Dessa forma restará apenas o produto de  $s$  pelo termo 1 do denominador. Como apresentado em Batschauer (2012), a frequência da malha externa é muito mais lenta que a malha interna, fazendo  $s$  tender a zero, a expressão para a  $FTMF_i$  da corrente é simplificada e apresentada na equação a seguir:

$$FTMF_i(s) \approx \frac{1}{H_i(s)} \quad (4.18)$$

A planta de tensão é dada pela equação (4.19), que considera o valor médio da razão cíclica e possui dinâmica de primeira ordem.

$$G_{v_{oiL}}(s) = \frac{NRd_x}{sRC + 1} \quad (4.19)$$

Assim, a função de transferência de malha aberta para a malha de tensão é descrita na equação (4.20):

$$FTMA_v(s) = G_{vc}(s) \cdot FTMF_i(s) \cdot G_{v_{oi_L}}(s) \cdot H_v(s) \quad (4.20)$$

Para esta planta é também projetado um Controlador Tipo II, que é apresentado na equação (4.21):

$$G_{vc}(s) = 7905 \frac{s + 2509}{s^2 + 6,343 \cdot 10^4 s} \quad (4.21)$$

#### 4.4.5 Avaliação da dinâmica do sistema com controle em cascata

Utilizando o MATLAB, a resposta ao degrau do sistema compensado é mostrada na Figura 4.17, na qual se verifica que a resposta dinâmica do conversor entrelaçado é mais rápida em comparação a um conversor boost convencional.

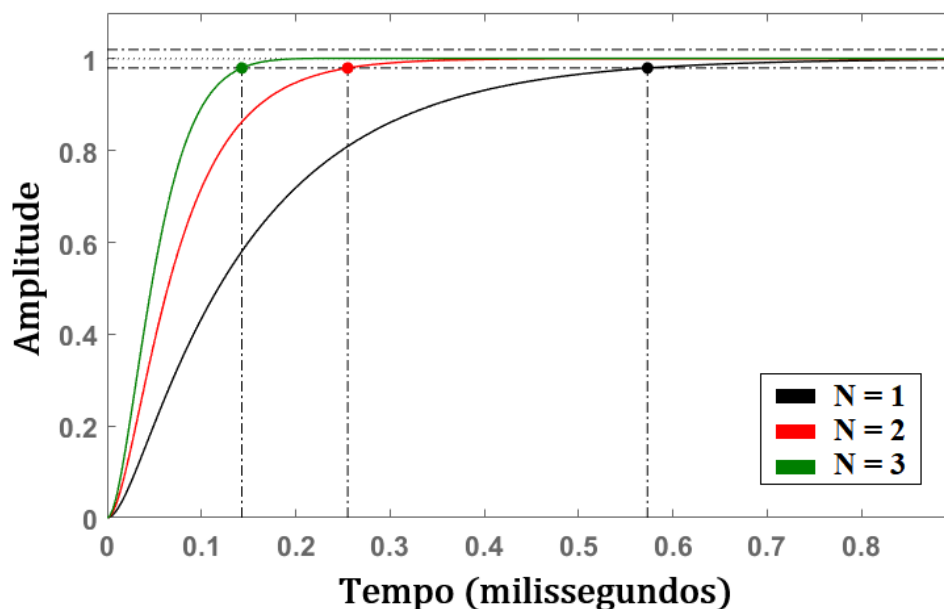


Figura 4.17: Respostas ao degrau.

Com  $N = 1$  o tempo de acomodação  $T_s$  é 0,573 milissegundos enquanto que para  $N = 3$  o tempo de acomodação  $T_s$  é 0,143 milissegundos, isto é, o conversor com um arranjo de três células em paralelo é quatro vezes mais rápido comparado ao arranjo convencional. Com  $N = 2$ , o tempo de acomodação é de 0,255 milissegundos, sendo este arranjo duas vezes mais rápido quando comparado ao arranjo com uma célula.

Como dito anteriormente, em malha fechada (sistema com compensação), a dinâmica é ainda mais rápida quando comparada ao sistema em malha aberta, sendo obtido anteriormente um  $T_s$  de 0,339 milissegundos para  $N = 3$ , aproximadamente 2,4 vezes mais lento quando comparado ao sistema com compensação. A resposta ao degrau do sistema com compensação ainda tende à unidade em regime permanente, portanto, o sistema com compensação responde com erro nulo em regime permanente.

Os diagramas de Bode em malha aberta do sistema compensado para um iBC de uma, duas e três células são apresentados na Figura 4.18 e verifica-se o aumento da largura de banda à medida que se aumenta o número de células. Portanto, para os conversores entrelaçados, consegue-se aumentar a largura de banda, e consequentemente a velocidade da resposta, sem aumentar a frequência de comutação. O compensador ainda garante o critério de margem de fase ( $MF = 80^\circ$ ) e estabilidade para todos os conversores analisados, atendendo, portanto, as especificações de desempenho estabelecidas na seção 4.4.

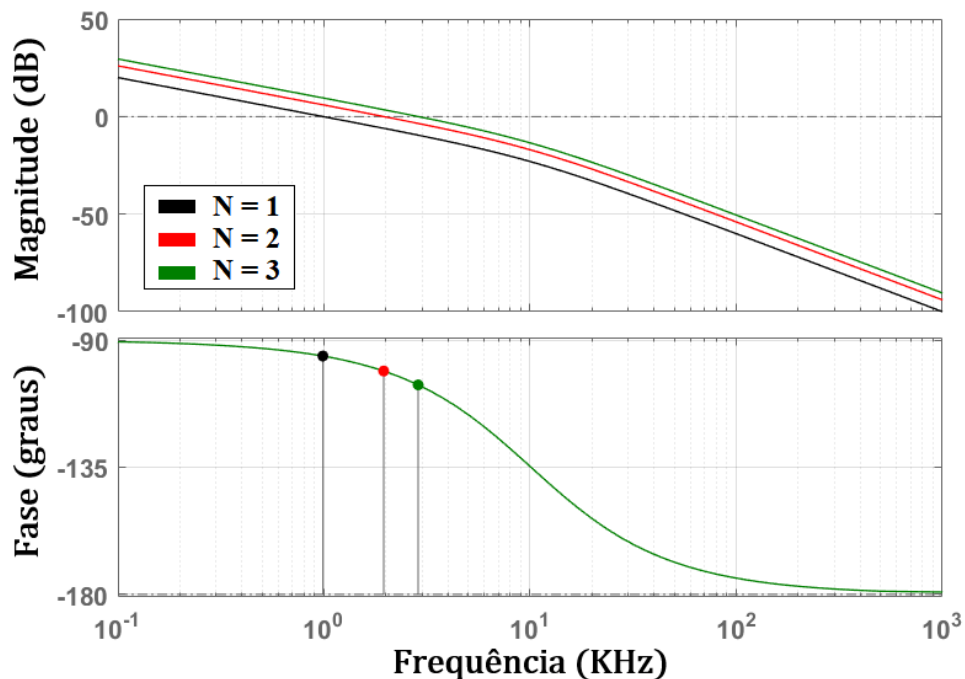


Figura 4.18: Diagramas de Bode em malha aberta do sistema compensado.

### Observações finais

As principais contribuições do conversor estudado nesse trabalho foram apresentadas neste capítulo. Elas estão relacionadas ao aumento da performance dinâmica do conversor sem necessidade de aumentar a frequência de chaveamento. Quando comparado aos conversores elevadores clássicos, a ondulação de corrente obtida no iBC é reduzida expressivamente, além de aumentar a frequência de comutação, o que implica em menores elementos passivos no circuito, uma vez que energia armazenada na impedância do filtro também é reduzida. Outra vantagem do uso do iBC é a mitigação de componentes harmônicas nas bandas de frequências que não são múltiplas de  $N \cdot f_s$ . Além disso, para o conversor de N-células a frequência natural é maior e o fator de amortecimento é menor quando comparados aos valores obtidos para um boost convencional, tornando a resposta dinâmica do conversor entrelaçado mais rápida. O aumento da largura de banda também é verificado, fazendo com que essa topologia seja cogitada em aplicações de alta performance dinâmica.

# Capítulo 5

## Conclusões

---

Uma modelagem generalizada do conversor Boost Entrelaçado de  $N$ -células, usando a técnica de espaço de estados médio, é apresentada neste trabalho. Os modelos CC e CA do conversor são derivados incluindo a descontinuidade apresentada na razão cíclica. Com o modelo matemático obtido para qualquer número de células de comutação, pode-se projetar o conversor para atender as especificações de desempenho para qualquer intervalo de razão cíclica, ausentando a necessidade de se obter os modos de operação para cada um dos intervalos. Através do equacionamento do modelo para  $N$ -células pode-se comprovar as vantagens apresentadas para a topologia entrelaçada, como componentes passivo dos filtros menores, uma vez que a energia armazenada no indutor é inversamente proporcional ao quadrado do número de células em paralelo, e a diminuição do *ripple* da corrente, já que a frequência de chaveamento é aumentada  $N$  vezes. Além disso, o entrelaçamento das células implica no cancelamento dos harmônicos de saída nas bandas das frequências que não são múltiplas de  $N \cdot f_s$ . Pode-se comprovar ainda, via modelagem matemática, a influência do número de células na performance dinâmica do conversor, através da análise do fator de amortecimento e da frequência natural, sendo também averiguada pela resposta ao degrau obtida em simulação. De posse da função de transferência de pequenos sinais para  $N$ -células, pode-se elaborar uma estratégia de controle que melhore ainda mais a performance dinâmica do conversor.

## 5.1 Propostas de trabalhos futuros

Como propostas de continuidade deste trabalho são sugeridas:

- Implementar um conversor boost entrelaçado controlado digitalmente;
- Caracterizar a limitação da frequência de amostragem e do número de níveis;
- Demonstrar como melhorar o desempenho de controle digital sem aumentar a frequência de chaveamento, através do controle de corrente multisampled (controladores de corrente com várias amostras);
- Investigar as limitações da largura de banda do loop de controle, visando à melhoria da banda-passante para aplicações de alta performance.

## 5.2 Contribuição do Trabalho de Dissertação

A principal contribuição atribuída a esta dissertação diz respeito a obtenção de modelo generalizado e unificado para qualquer intervalo de razão cíclica, isto é, um modelo que descreve a operação do conversor boost entrelaçado considerando a descontinuidade apresentada na razão cíclica, descartando a necessidade de obter as equações de estado matriciais do modelo chaveado. A partir da metodologia para obtenção da modelagem matemática generalizada para qualquer número de células e intervalo de razão cíclica, facilita-se as análises qualitativa e quantitativa do conversor boost entrelaçado generalizado elucidando as principais contribuições dessa topologia dada a variação do número de células em paralelo.

A pesquisa apresentada nessa dissertação e as contribuições obtidas culminaram em um trabalho técnico-científico, listado abaixo, publicado nas conferências SPEC (*IEEE Southern Power Electronics Conference*) e COBEP (*Brazilian Power Electronics Conference*) e apresentado em Dezembro de 2019 em Santos – SP.

- L. K. M. Pereira, S. I. Seleme and J. L. da Silva. Generalized Mathematical Model for an N-cell Interleaved Boost Converter. In *2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1-6, Santos - SP, 2019.

## Bibliografia

---

- A. Ahmed. *Power Electronics for Technology*. Prentice Hall, 1999.
- R. L. Andersen. Sistema de interligação entre módulos geradores de energia a partir de células a combustível do tipo pem e um banco de baterias. Dissertação de mestrado, Universidade Federal de Santa Catarina, 2006.
- L. Asiminoaei, E. Aeloiza, P. N. Enjeti, and F. Blaabjerg. Shunt active-power-filter topology based on parallel interleaved inverters. *IEEE Transactions on Industrial Electronics*, 55(3):1175–1189, Março 2008. doi: 10.1109/TIE.2007.907671.
- M. R. Assunção. Estudo e implementação de um conversor cc-cc boost entrelaçado em regime de condução contínua. Dissertação de mestrado, Universidade Federal de Minas Gerais, 2014.
- I. Barbi. *Eletrônica de Potência: Projeto de Fontes Chaveadas*. Ed. do autor, Florianópolis: [S. n.], 2002.
- I. Barbi. *Modelagem de conversores CC-CC empregando modelo médio em espaço de estados*. Florianópolis: [S. n.], 2014.
- A. L. Batschauer. *Controle de Conversores Estáticos*. Universidade do Estado Santa Catarina, Joinville, 2012.
- D. F. Baú. Estratégias de modulação pwm e controle aplicadas ao conversor multinível modular. Dissertação de mestrado, Universidade Federal do Pampa - Unipampa, 2018.
- F. Beltrame, L. Roggia, L. Schuch, and J. R. Pinheiro. Emi conduzida gerada por conversores estáticos aplicados à correção do fator de potência. *SBA: Controle Automação Sociedade Brasileira de Automatica*, 23(1):1–13, Fevereiro 2012. ISSN 0103-1759.

- B. Bose. *Power Electronics in Renewable Energy Systems and Smart Grid: Technology and Applications*. IEEE Press Series on Power Engineering. Wiley, 2019. ISBN 9781119515647.
- H. Braga and I. Barbi. Conversores estáticos multiníveis—uma revisão. *SBA Controle Automação*, 11, 2000.
- P. A. Castro, M. H. d. S. Alves, J. H. D. Pinto, B. d. J. C. Filho, and S. I. Jr. Desenvolvimento de um modelo matemático unificado para o conversor boost entrelaçado. *International Conference on Industry Applications - INDUSCON*, 1:1–6, 2018.
- C. Chang and M. A. Knights. Interleaving technique in distributed power conversion systems. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 42(5):245–251, Maio 1995. doi: 10.1109/81.386158.
- S. Contreras. Inversores entrelaçados aplicados a sistemas de energia ininterrupta. Dissertação de mestrado, Universidade Federal de Minas Gerais, 2010.
- R. Crews. *An-1820 LM5032 Interleaved Boost Converter*. Texas Instruments, 5 2013. Rev. A.
- J. da Silva. *Design and Control of a Multicell Interleaved Converter for a Hybrid Photovoltaic-Wind Generation System*. Tese de doutorado, Universidade de Toulouse, 2017.
- R. C. da Silva, S. M. de Souza, G. L. dos Reis, V. Ricardi, and J. L. da Silva. Control design of a synchronous generator of a horizontal axis wind turbine. In *IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, pages 1–8, Abril 2017. doi: 10.1109/PEDG.2017.7972520.
- L. S. Garcia. *Controle Inversor dual de único estágio aplicado ao gerenciamento de energia através de um módulo fotovoltaico e uma célula a combustível*. Tese de doutorado, Universidade Federal de Uberlândia, 2014.
- D. Garth, W. Muldoon, G. Benson, and Costague. Multi-phase, 2 kilowatt, high voltage, regulated power supply. *IEEE Power Electronics Specialists Conference*, pages 110–116, 1971.
- R. Giral, L. Martinez, J. Calvente, R. Leyva, and E. Vidal-Idiarte. Self-oscillating interleaved boost regulator with loss free resistor characteristic. In *IEEE International*

- Symposium on Circuits and Systems (ISCAS)*, volume 2, pages 825–828, Junho 1997. doi: 10.1109/ISCAS.1997.621840.
- O. Hegazy, J. Van Mierlo, and P. Lataire. Analysis, modeling, and implementation of a multidevice interleaved dc/dc converter for fuel cell hybrid electric vehicles. *IEEE Transactions on Power Electronics*, 27, 2012. doi: 10.1109/TPEL.2012.2183148.
- N. Jantharamin and L. Zhang. Analysis of multiphase interleaved converter by using state-space averaging technique. In *6th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology*, volume 01, pages 288–291, 2009. doi: 10.1109/ECTICON.2009.5137010.
- S. Kolluri and N. Narasamma. Analysis, modeling, design and implementation of average current mode control for interleaved boost converter. pages 280–285, 2013. ISBN 978-1-4673-1790-0. doi: 10.1109/PEDS.2013.6527029.
- H. Liu, K. Ma, and F. Blaabjerg. Device loading and efficiency of modular multilevel converter under various modulation strategies. In *IEEE 7th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, pages 1–7, Junho 2016. doi: 10.1109/PEDG.2016.7527104.
- K. Matsui, M. Asao, F. Ueda, K. Tsuboi, and K. Iwata. A technique of parallel-connections of pulsewidth modulated npc inverters by and using current sharing reactors. In *Proceedings of IECON '93 - 19th Annual Conference of IEEE Industrial Electronics*, volume 2, pages 1246–1251, Nov 1993a. doi: 10.1109/IECON.1993.339245.
- K. Matsui, Y. Murai, M. Watanabe, M. Kaneko, and F. Ueda. A pulsewidth-modulated inverter with parallel connected transistors using current-sharing reactors. *IEEE Transactions on Power Electronics*, 8(2):186–191, Abril 1993b. doi: 10.1109/63.223970.
- S. Muthusamy, V. Gowrishankar, P. Meenakumari, S. Raghavendran, M. Koushik, K. Sasi Kumar, and Arun. Modeling and analysis of two phase interleaved boost dc to dc converter for renewable energy applications. 5:7145–7152, 10 2018.
- E. Nazeraj, O. Hegazy, and J. Van Mierlo. Modeling and control of interleaved dc/dc boost converters via energy factor approach. In *2017 Twelfth International Conference on Ecological Vehicles and Renewable Energies (EVER)*, pages 1–8, Abril 2017. doi: 10.1109/EVER.2017.7935930.

- D. Newlin, R. Ramalakshmi, and S. Rajasekaran. A performance comparison of interleaved boost converter and conventional boost converter for renewable energy application. pages 1–6, 2013. ISBN 978-1-4673-2592-9. doi: 10.1109/ICGHPC.2013.6533924.
- D. J. Perreault and J. G. Kassakian. Distributed interleaving of paralleled power converters. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 44(8):728–734, Ago 1997. doi: 10.1109/81.611269.
- J. A. Pomilio. *Fontes Chaveadas*. FEEC, Faculdade de Engenharia Elétrica e de Computação Departamento de Sistemas e Energia (UNICAMP), 1995.
- N. Rocha. *Associação em Paralelo de Conversores Estáticos com Barramento CC*. Tese de doutorado, Universidade Federal de Campina Grande, 2010.
- L. Shenoy, C. Nayak, and R. Mandi. Design and implementation of interleaved boost converter. *International Journal of Engineering and Technology*, 9:496–502, 07 2017. doi: 10.21817/ijet/2017/v9i3/170903S076.
- H. . Shin, E. . Jang, J. . Park, H. . Lee, and T. A. Lipo. Small-signal analysis of multiphase interleaved boost converter with coupled inductors. *IEE Proceedings - Electric Power Applications*, 152(5):1161–1170, Set 2005a. ISSN 1350-2352. doi: 10.1049/ip-epa:20045275.
- H. . Shin, J. . Park, S. . Chung, H. . Lee, and T. A. Lipo. Generalised steady-state analysis of multiphase interleaved boost converter with coupled inductors. *IEE Proceedings - Electric Power Applications*, 152(3):584–594, Maio 2005b. ISSN 1350-2352. doi: 10.1049/ip-epa:20045052.
- J. Silva, G. Reis, R. Mario da Silva, S. Jr, T. Meynard, and A. Llor. Design, modeling and identification of the generation side converter in an 11.7 kw wind/photovoltaic hybrid renewable generation system. In *IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. IEEE, 2017. doi: 10.1109/PEDG.2017.7972548.
- P. d. A. Sobreira Junior. Conversor cc-cc boost entrelaçado aplicado no processamento da energia de arranjo solar fotovoltaico. Dissertação de mestrado, Universidade Federal de Juiz de Fora, 2011.

- 
- X. Zhang and J. W. Spencer. Study of multisampled multilevel inverters to improve control performance. *IEEE Transactions on Power Electronics*, 27(11):4409–4416, Nov 2012. doi: 10.1109/TPEL.2012.2187313.

# Apêndice

# Apêndice A

## Publicação

---

Este apêndice diz respeito ao trabalho publicado e submetido ao longo do período de pesquisa de mestrado.

# Generalized Mathematical Model for an N-cell Interleaved Boost Converter

1<sup>st</sup> Luana K. Melgaço Pereira

Department of Electronic Engineering  
Federal University of Minas Gerais  
Belo Horizonte, MG, Brasil  
luanakruger@gmail.com

2<sup>nd</sup> Seleme I. Seleme Jr.

Department of Electronic Engineering  
Federal University of Minas Gerais  
Belo Horizonte, MG, Brasil  
seleme@cpdee.ufmg.br

3<sup>rd</sup> João Lucas da Silva

Department of Electronic Engineering  
Federal University of Itajubá  
Itabira, MG, Brasil  
joaolucassilva@gmail.com

**Abstract**—This paper presents a generalized model for an N-cell interleaved boost converter (iBC) by using state-space averaging technique. The steady-state and small-signal models of the converter have been developed including the discontinuity shown in the duty-cycle. The validation of the obtained model and a frequency domain analysis are also developed, as well as the ripple characteristic in converter input current is presented for a variation of the number of cells in parallel.

**Index Terms**—Generalized model, Interleaved Boost Converter, small-signal modeling, state-space averaging technique.

## I. INTRODUCTION

In several applications, considering a wide range of power and switching frequencies, a series or parallel association of switching cells in power electronics is adopted. The structure of interleaved converters (parallel association of DC-DC converters) was originally proposed in [1] as a way of overcoming the technological limitations of components. These topologies reach higher voltage and/or current operational values, as well as increase the apparent switching frequency and, consequently, the reduction in filtering passive components, since they do not have to support high currents, like those that would circulate in converters without parallelism.

The interleaved power conversion is the interconnection between multiple switching cells with the exact frequency and duty-cycle, but different switching instants [2]. The interleaved converters adopt the Phase Shifted Pulse Width Modulation, PS-PWM, to reduce or cancel the ripple by phase shifting the pulses by  $2\pi/N$ , where  $N$  is the number of switching cells. Due to the interleaving of the control signals several harmonic components of the output voltage are canceled, thus the THD of the output voltage is smaller compared to that obtained in parallel converters without interleaving.

Investigations about the advantages of the interleaving technique in the literature mostly involve the use of an Interleaved Boost Converter (iBC) topology. Previous studies, such as in [3] and [4], had proposed the modeling of this converter for a limited number of cells, by using the state-space averaging technique. In [2] and [5] a frequency response analysis and development of control strategies is presented. As the number of converter cells increases, the analysis and investigation of the operational characteristics in the steady and transient states of the converter becomes more difficult. Although in [6] a

generalized modeling for the iBC using the state-space model is proposed, only one fixed duty-cycle interval is considered. In order to obtain the average model of the converter, the discontinuity presented for the duty-cycle value must be considered since there are two different average models for duty-cycles lower and higher than  $\frac{1}{2}$  [3].

Thus, the goal of this paper is to determine the steady-state (DC) and dynamic (AC) models for an interleaved Boost converter operating in CCM, using the state-space averaging technique, for any number of cells, including discontinuity presented in the duty-cycle, without having to obtain the state matrix equations of the switched model. The validation of the obtained model and a frequency domain analysis are also presented, as well as the characterization of the input current ripple is made for a variation of the number of cells in parallel.

## II. PRINCIPLE OF OPERATION

The topology for the Interleaved Boost Converter is presented in Fig. 1, which illustrates  $N$  parallel step-up converters. The iBC operating principle is similar to an ordinary boost converter. For high power applications the interconnection of parallel converters is recommended [7], in which the interleaved mode brings more benefits to the operation, as previously said.

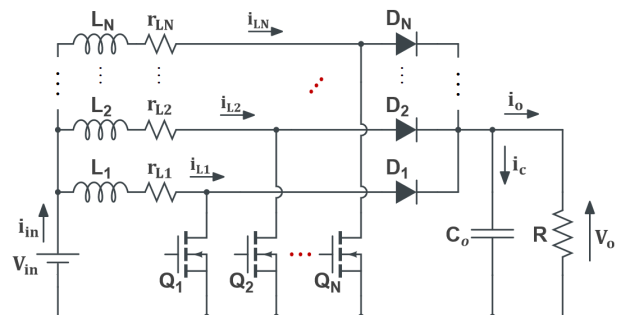


Fig. 1: Topology of an N-cell interleaved boost converter.

The principle of operation of this converter is based on the imposition of a charge rate and transfer of energy through a magnetic circuit. The understanding of its performance begins with the analysis of each cycle of operation. During the period

in which the switch is conducting, the input inductor is directly connected to the DC-source increasing the energy stored in its magnetic circuit, just as the current in the inductor increases linearly with time, considering the high frequency switching. The current in the diode is zero, since it is reverse-biased. When the switch is turned off, the current in the inductor can not change immediately, so the diode is forward-biased and provides a path for the current, which keeps flowing in the same direction, charging the DC-link capacitor increasing the output voltage. This current will flow until the switch is turned back on, increasing the inductor current (continuous conduction mode, CCM) or until it reaches zero, discharging completely the energy stored in the magnetic circuit (discontinuous conduction mode, DCM).

As in CCM, a better use of the energy components happens with lower conduction losses and lower input ripple [2], in this study a converter operating in CCM is considered.

### III. iBC MATHEMATICAL MODEL

The mathematical model of iBC is derived using the state-space averaging technique. The representation of the system in the state-space averaging method, characterized by the state equations of charge and discharge of energy of the inductor, results from the combination of the stages as a function of the duty-cycle  $dT_s$ , which determines the time that inductor stores energy, and  $(1-d)T_s$ , which characterizes the complementary stage. Thus, it is necessary to first obtain the converter state equations at each step of operation, i.e., the switched model is required, which describes its operation based on the states of the switches and is obtained using the state space representation as described in (1).

$$\begin{cases} \dot{x} = A_i x + B_i u \\ y = C_i x + E_i u \end{cases} \quad (1)$$

where the vectors  $x$  and  $u$  are given by  $x = [i_{L1} \ i_{L2} \ \dots \ i_{LN} \ v_0]'$ ,  $u = [v_{in}]'$ , and the superscript  $(\prime)$  indicates transposed vector. The index  $i$  in the state and input matrices indicate the mode of operation that such matrices represent. The modes of operation are defined by the duty-cycle and therefore by the period in which the switches are in the conduction state and in the non-conduction state.

#### A. Discontinuity moment presented in the development of the mathematical model

In order to obtain the modes of operation, the discontinuity shown in the interleaved converters must be considered for the chosen duty-cycle value. For example, considering an iBC with two cells in parallel, the voltages in the switches are shown in Fig. 2, where  $Q_j = 0$  when the switch is opened and  $Q_j = 1$  when the switch is closed, where  $Q_j$  are the active function of the switches and  $j = 1, 2$ . The operating modes are set according to the states of the switches. For a duty-cycle lower than  $\frac{1}{2}$ , modes 2 and 4 are the same and relate to the instant the switches,  $Q_1$  and  $Q_2$ , are in the non-conduction period. For a duty-cycle higher than  $\frac{1}{2}$ , modes 2 and 4 are also equal, but now consider the instant that the switches are

in the conduction period. Thus, the states matrices  $A_2$  and  $A_4$  which represent such modes of operation are different depending on the duty-cycle range chosen, i.e., there are two different models for duty-cycle lower and higher than  $\frac{1}{2}$  [3].

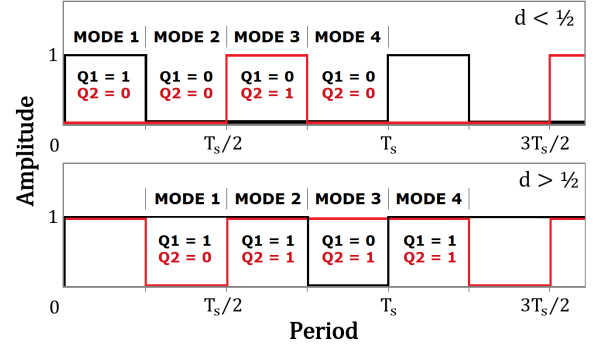


Fig. 2: Switches voltage for  $d < \frac{1}{2}$  and  $d > \frac{1}{2}$

To obtain the average model, the state matrix used according to the switches states is analyzed. Therefore, a set of linear equations for the equivalent circuits in each mode is developed by Kirchhoff's laws.

#### B. Non-linear Average Model

Considering that all the switching cells carry equal average current and are operated at the same duty-cycle and based on the waveforms of the inductors currents of a N-cell interleaved converter shown in Fig. 3, (2) and (3) is derived.

$$d_{2k-1} = d \quad (2)$$

$$d_{2k} = \frac{1}{N} - d \quad (3)$$

Where  $k = 1, 2, \dots, N$  and  $d$  is the duty-cycle in the switching cycle considered.

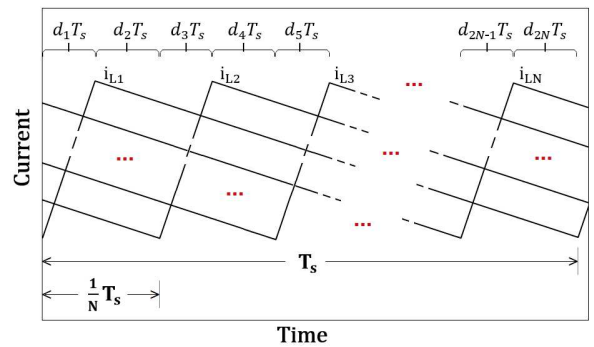


Fig. 3: Inductors Currents of an N-cell interleaved Boost converter. Adapted from [6].

The average state space model in a specific cycle can be written as shown in (4), in which the state and input matrices,  $A$  and  $B$ , respectively, represent the weighted sum of these matrices in each mode of operation of the converter, given by  $A_i$  and  $B_i$ , where  $i = 1, 2, \dots, 2N$ .

$$\dot{x} = Ax + Bu \quad (4)$$

When determining (4), based on the current waveforms of Fig. 3 one obtains:

$$A = \sum_{i=1}^{2N} d_i A_i \quad (5)$$

$$B = \sum_{i=1}^{2N} d_i B_i \quad (6)$$

The complement of the duty-cycle,  $d'$ , is defined as  $(\frac{1}{N} - d)$ . Using (2) and (3) on (5) and (6), state matrices of the average state space model can be written as (7) and (8) as shown in [6].

$$A = d \underbrace{\sum_{k=1}^N A_{2k-1}}_{\alpha_1} + d' \underbrace{\sum_{k=1}^N A_{2k}}_{\alpha_2} \quad (7)$$

$$B = d \underbrace{\sum_{k=1}^N B_{2k-1}}_{\beta_1} + d' \underbrace{\sum_{k=1}^N B_{2k}}_{\beta_2} \quad (8)$$

The generalized input matrix of the N-cells interleaved Boost converter is derived in (9). In order to simplify the equations of the model, since they present a discontinuity for different duty-cycles, as already mentioned, the variable  $d_x$  is introduced. This variable assumes the value  $d'$  for duty-cycles lower than  $\frac{1}{2}$  and, for duty-cycles higher than  $\frac{1}{2}$ , it assumes the value  $d$ . In the equation (9), the identity matrix of size  $N$  is denoted by  $I_N$ .

$$A = \begin{bmatrix} (-\frac{r_L}{L}) I_N & \cdots & -\frac{d_x}{L} \\ \vdots & \ddots & \vdots \\ \frac{d_x}{C} & \cdots & \frac{1}{RC} \end{bmatrix}_{(N+1) \times (N+1)} \quad (9)$$

$$d_x = \begin{cases} d', & \text{for } d < 0,5 \\ d, & \text{for } d > 0,5 \end{cases} \quad (10)$$

Thus, a way of obtaining the average matrices for any number of cells or duty-cycle interval is presented, without the need to obtain the matrices in each mode of operation of the switched model. As established in [8], it is essential that in the power stage of the interleaved boost converter, the inductors and diodes should be identical to all cells. Therefore,  $L = L_1 = L_2 = \cdots = L_N$ . The average output matrix is the same as shown in the modes of operation of the switched model and given by  $B = [1/L \ \cdots \ 1/L \ 0]_{(N+1) \times 1}'$ .

### C. Linearized Small-Signal Model

In steady state, the average current variations on the inductor and voltage on the capacitor are zero, i.e.,  $x = X$  and  $\dot{X} = 0$ . Resulting in the system of equations in (11).

$$\begin{cases} \frac{dX}{dt} = AX + BU = 0 \\ Y = CX \end{cases} \quad (11)$$

where  $X$  and  $Y$  are the steady-state state and output vectors. Isolating the  $X$  and replacing it in  $Y$ , resulting in the static gain transfer function [9] of the converter in (12).

$$\begin{cases} X = -A^{-1}BU \\ Y = (-CA^{-1}B)U \end{cases} \quad (12)$$

The matrices  $A$  and  $B$  are calculated in (7) and (8), respectively. The static gain transfer functions are given by the system of equation in (13).

$$X = \begin{bmatrix} I_{L1} \\ I_{L2} \\ \vdots \\ I_{LN} \\ V_0 \end{bmatrix} = \frac{V_{in}}{r_L + NRd_x^2} \begin{bmatrix} 1 \\ 1 \\ \vdots \\ 1 \\ NRd_x \end{bmatrix} \quad (13)$$

The analysis done above concerns the behavior of the system for quiescent operating point, through static gain transfer functions related to steady state values (DC). In order to determine the dynamic response of the system, small signal analysis is used, resulting in the frequency domain transfer function through the Laplace Transform [9]. The foundations of this analysis is to study perturbations about the quiescent operating point.

To investigate the small-signals behaviour, perturbations in the input voltage, in the duty-cycle and in the states are introduced, as shown by the set of equations in (14), where the steady-state or DC term is represented in capital letters, the  $\sim$  (tilde) quantity represents the AC term or small-signal perturbation.

$$\begin{aligned} x &= X + \tilde{x} \\ y &= Y + \tilde{y} \\ d &= D + \tilde{d} \\ u &= U + \tilde{u} \end{aligned} \quad (14)$$

The AC model obtained is described as follows, where  $\alpha_1$ ,  $\alpha_2$ ,  $\beta_1$  and  $\beta_2$  are defined in equations (7) and (8) in the previous section.

$$\begin{aligned} \dot{X} + \dot{\tilde{x}}(t) &= \left\{ [D + \tilde{d}(t)] \alpha_1 + [D' - \tilde{d}(t)] \alpha_2 \right\} [X + \tilde{x}(t)] + \\ &\quad \left\{ [D + \tilde{d}(t)] \beta_1 + [D' - \tilde{d}(t)] \beta_2 \right\} [U + \tilde{u}(t)] \end{aligned} \quad (15)$$

In equation (16) the existence of terms of first and second order is verified. The AC variations are small in magnitude

compared to the DC quiescent values, therefore the product of the small-signal terms will be neglected.

$$\dot{\tilde{x}}(t) = \underbrace{A\tilde{x}(t) + B\tilde{u}(t)}_{1^{st} \text{ order AC terms}} + \underbrace{[(\alpha_1 - \alpha_2)X + (\beta_1 - \beta_2)U]\tilde{d}(t) + [(\alpha_1 - \alpha_2)\tilde{x}(t) + (\beta_1 - \beta_2)\tilde{u}(t)]\tilde{d}(t)}_{2^{nd} \text{ order AC terms (non-linear)}} \quad (16)$$

The linearization by constructing a small-signal model is shown in (17), which is used to obtain the small signal transfer functions.

$$\dot{\tilde{x}}(t) = A\tilde{x}(t) + B\tilde{u}(t) + B_d\tilde{d}(t) \quad (17)$$

where

$$B_d = \sum_{k=1}^N (A_{2k-1} - A_{2k})X + \sum_{k=1}^N (B_{2k-1} - B_{2k})U \quad (18)$$

Applying the Laplace Transform in (17), results in the system of equations in the frequency domain in (19).

$$\tilde{x}(s) = [(sI - A)^{-1}B \quad (sI - A)^{-1}B_d] \begin{bmatrix} \tilde{v}_{in}(s) \\ \tilde{d}(s) \end{bmatrix} \quad (19)$$

Thus, in equation (19) we can obtain the transfer functions that describe the behavior of the converter in face of variations in the input voltage and variations in the duty-cycle. The transfer functions are presented in equations (20) - (22) for an N-cell converter, considering duty-cycle lower and higher than  $\frac{1}{2}$  (for  $r_L = 0$ ).

$$G_{v_o v_{in}} = \frac{\tilde{v}_0}{\tilde{v}_{in}}(s) = \frac{1}{d_x} \cdot \frac{\frac{Nd_x^2}{LC}}{s^2 + s\frac{1}{RC} + \frac{Nd_x^2}{LC}} \quad (20)$$

$$G_{v_o d} = \frac{\tilde{v}_0}{\tilde{d}}(s) = \frac{V_{in}}{d_x^2} \cdot \frac{\frac{Nd_x^2}{LC}}{s^2 + s\frac{1}{RC} + \frac{Nd_x^2}{LC}} \cdot \left(1 - s\frac{L}{NRd_x^2}\right) \quad (21)$$

$$G_{i_L d} = \frac{\tilde{i}_L}{\tilde{d}}(s) = \frac{V_{in}}{d_x} \cdot \frac{\frac{Nd_x^2}{LC}}{s^2 + s\frac{1}{RC} + \frac{Nd_x^2}{LC}} \cdot \left(\frac{2}{NRd_x^2} + s\frac{C}{Nd_x^2}\right) \quad (22)$$

#### IV. VALIDATION OF CONVERTER PLANT

The mathematical modeling of the system can be validated by comparing the frequency response of the electrical circuit with the response obtained with found plants. To that purpose, we use a feature of the electric simulator PSIM which allows to extract the transfer function from a disturbance. This feature, known as AC Sweep, performs an AC frequency scan and returns the plant bode diagram.

The PSIM schematic of the two-cell iBC circuit is shown in Fig. 4 and the converter specifications are shown in Table I. To validate the input-to-output transfer function  $G_{v_o v_{in}}(s)$ , for example, a disturbance (a sinusoidal source) was inserted in series with the input voltage, as also shown in Fig. 4. The

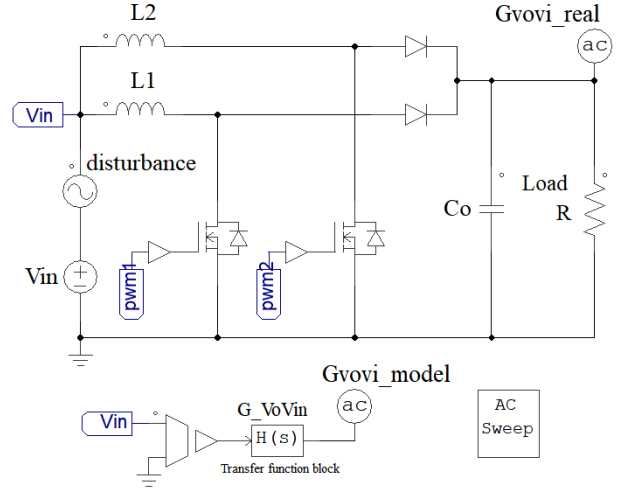


Fig. 4: iBC circuit used to validate the input-to-output transfer function.

TABLE I: iBC Parameters

PARAMETER	VALUES
Input voltage ( $V_{in}$ )	160 V
Output voltage ( $V_0$ )	400 V
Output power ( $P_0$ )	400 W
Switching frequency ( $f_s$ )	20 kHz
Inductance ( $L_1, L_2$ )	4 mH
Capacitance ( $C_0$ )	1 $\mu F$

value used for the amplitude of the disturbance is 1% of the input voltage.

To monitor the output voltage, the AC sweep probe was placed at the output location and named  $GVovi\_real$ . To compare the plants found in section III with the model that PSIM generates for the circuit, the  $s$ -domain Transfer Function block was added, in which the transfer function  $G_{v_o v_{in}}(s)$  coefficients are inserted. This block receives as input signal  $V_{in}$  which passes through the frequency domain transfer function and returns the  $GVovi\_model$  response.

The frequency responses generated by the power circuit and the  $s$ -domain Transfer Function block are shown in Fig. 5, validating the model obtained in section III.

#### V. DYNAMICS ANALYSIS OF THE MODEL

Table II shows the damping ratio and natural frequency values for a conventional boost converter (one cell) and a N-cell interleaved boost converter.

TABLE II: Damping ratio and Natural frequency for a conventional boost converter and a N-cell parallel iBC

	Damping Ratio	Natural Frequency
Boost Converter	$\zeta_1 = \sqrt{LC}/2d_x RC$	$\omega_{n1} = d_x/\sqrt{LC}$
N-cell iBC	$\zeta_N = \sqrt{LC}/2d_x \sqrt{N} RC$	$\omega_n = d_x \sqrt{N}/\sqrt{LC}$

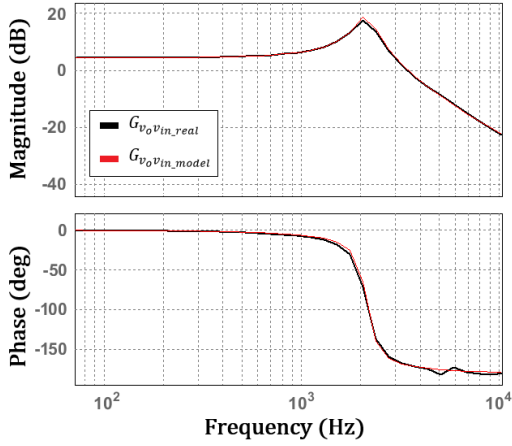


Fig. 5: Comparison between the diagrams generated by the s-domain Transfer Function block and generated by the power circuit.

Compared to the classical converter, the natural frequency for the  $N$ -cell converter is higher by  $\sqrt{N}$ , while the damping ratio is lower by  $\sqrt{N}$ , for both duty-cycle ranges. Therefore, the dynamic response of the interleaved converter is faster but more oscillatory. Using MATLAB simulation software, the step response of  $G_{v_o v_{in}}$  is obtained for a one, two and three cell iBC, as seen in Fig. 6, which shows the dynamic response characteristic of the converter with increasing number of cells.

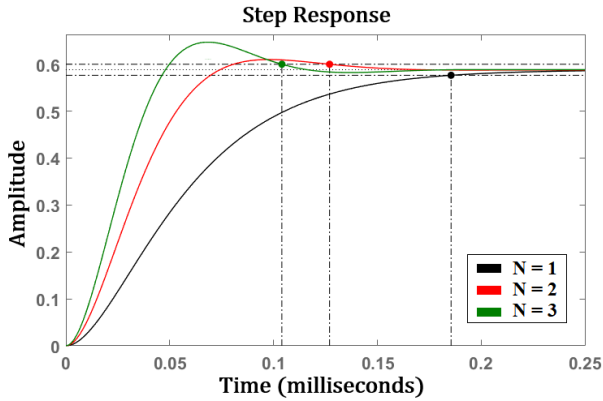


Fig. 6: Step responses of  $G_{v_o v_{in}}(s)$ .

#### A. Compensated system dynamics

Fig. 7 shows the open-loop Bode diagrams of the compensated system for a one, two and three cell iBC, also obtained via MATLAB simulation. The bandwidth increases as the number of cells increases.

In the step response shown in Fig. 8, it is verified that increasing the number of cells makes the dynamic response of the converter more oscillatory, as previously analyzed by decreasing the damping ratio. Although there is more oscillation, the overshoot is lower compared to the one cell converter. If compared to other responses, the arrangement with three cells may prove to be the safest and, depending on the system, this

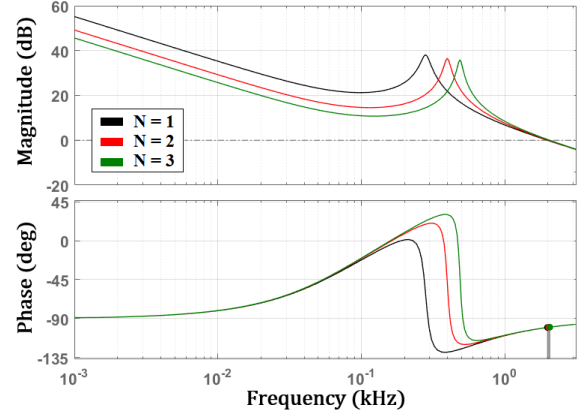


Fig. 7: Bode diagrams in open-loop system compensated.

becomes of great relevance (in practice). The step response of the proportional–integral compensated system approaches unity in the steady-state, therefore, the compensated system responds with zero steady-state error.

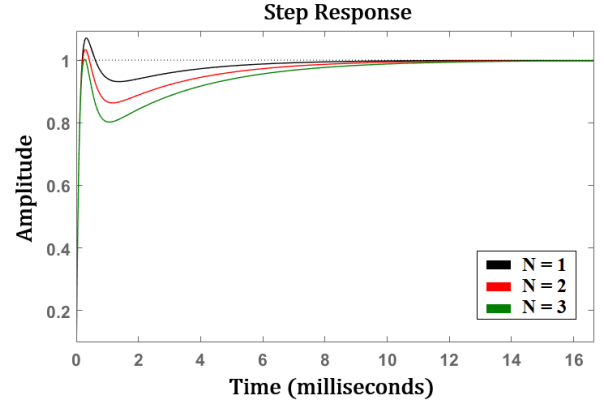


Fig. 8: Compensated closed-loop step response.

#### B. Input current ripple characteristic

As an example, a two-cell iBC is analyzed in this section. The simulated result of the interleaved boost converter is given by Fig. 9, in which the waveforms of the input current and the currents in the inductors are shown. Two switches are provided the gate signal which is out of phase by  $\pi$  rad. The effect of the interleaved operation is checked graphically: the decrease of the input current ripple amplitude.

In addition to ripple reduction, phase shifting the pulses causes the apparent switching frequency in the output is increased  $N$  times compared to each cell's frequency, as seen in Fig. 9. For the case of  $N$ -cell iBC, the frequency is increased  $N$  times. In this way, the equation can be presented for the input current ripple of the interleaved step-up converter:

$$\Delta I_L = \frac{\alpha \cdot (1 - \alpha)}{L f_s N} V_0 \quad (23)$$

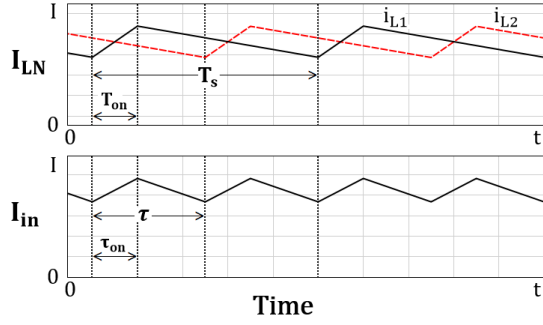


Fig. 9: Two-cell iBC currents.

where  $\alpha$  is the apparent duty-cycle. Although the real duty-cycle  $d$  is the relation between  $T_{on}$  and  $T_s$ , the apparent duty-cycle is related to the apparent switching frequency noticed in the input current. The apparent duty-cycle is then obtained by the relation between the apparent switch-on ( $\tau_{on}$ ) and the apparent switching period ( $\tau$ ).

Since the energy stored in an inductor is given by  $E = \frac{1}{2} I_L^2 L$ , for an interleaved converter the energy in each inductor is obtained by equation (24).

$$E_L = \frac{\left(\frac{I_L}{N}\right)^2 L}{2} = \frac{I_L^2 L}{2N^2} \quad (24)$$

As a consequence, the energy stored in the filter impedance can be reduced by a factor of  $N^2$  for the same output ripple, due to the higher output frequency [10]. With smaller filter's passive components, the system overall dynamics is also improved and a better performance is achieved.

The current ripple characteristic is shown in Fig. 10. This decreases inversely as the number of cells increases, but the duty-cycle also interferes with their value. For example, considering the single-cell converter, the maximum ripple occurs at a duty-cycle of 50%. The ripple is cancelled when the duty-cycle is a multiple of  $1/N$ .

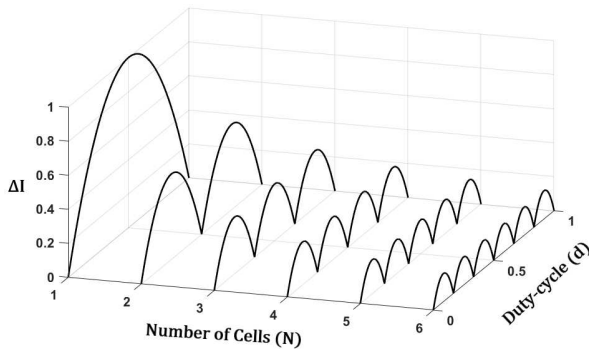


Fig. 10: Current ripple variation as the number of cells and duty-cycle change. Adapted from [2].

## VI. CONCLUSIONS

A generalized modeling of the N-cell interleaved Boost converter, using the State-Space Averaging Technique, is pre-

sented in this paper. The DC and AC models of the converter are derived including the discontinuity shown in the duty-cycle. With the mathematical model obtained for any number of switching cells, the converter can be designed to meet the performance specifications for any duty-cycle range, absent the need to obtain the operating modes for each of the ranges. Through the N-cell model, the advantages presented for the interleaved topology can be demonstrated as smaller filter's passive components, since the energy stored in the inductor is inversely proportional to the squared number of cells in parallel, and the consistent reduction current ripple, since the switching frequency is increased N times. The influence of the number of cells on the dynamic performance of the converter can also be verified through mathematical modeling, via analysis of the damping ratio and the natural frequency, being also verified by the step response obtained in simulation. The validation of the proposed mathematical model was made via the comparison of the power circuits and the converter plants frequency response.

## ACKNOWLEDGMENT

The authors are grateful to UFMG and UNIFEI for their support of this project. And to CNPq for financial support conferred. This work has been supported by the Brazilian agency CAPES and project CAPES-COFECUB no. 876/2017.

## REFERENCES

- [1] D. R. Garth, W.J. Muldoon, G. C. Benson, and J. N. Costague, "Multi-Phase, 2 Kilowatt, High Voltage, Regulated Power Supply," IEEE Power Electronics Specialists Conference, 1971.
- [2] J. L. da Silva, "Design and Control of a Multicell Interleaved Converter for a Hybrid Photovoltaic-Wind Generation System," Ph.D. dissertation, University of Toulouse, 2017.
- [3] P. A. de C. e Castro, M. H. da Silva Alves, J. H. D. G. Pinto, B. de J. Cardoso Filho, and S. I. Seleme, "Desenvolvimento de um Modelo Matemático Unificado para o Conversor Boost Entrelaçado," International Conference on Industry Applications - INDUSCON, vol. 1, pp. 1-6, São Paulo, 2018.
- [4] M. R. Assunção, "Estudo e implementação de um conversor CC-CC Boost Entrelaçado em Regime de condução contínua," M.S. thesis, Federal University of Minas Gerais, 2014.
- [5] J. L. da Silva, Reis, G., S. I. Seleme, and T. Meynard, "Control Design and Frequency Analysis of an Output Filter in Parallel Interleaved Converters," IEEE International Conference on Power and Energy (PECon), Melaka, Malaysia, Nov. 2016.
- [6] N. Jantharamin and L. Zhang, "Analysis of multiphase interleaved converter by using state-space averaging technique," 6th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology, vol. 1, pp. 288-291, May 2009.
- [7] O. Hegazy, J. V. Mierlo, and P. Lataire, "Analysis, modeling, and implementation of a multidevice interleaved dc/dc converter for fuel cell hybrid electric vehicles," IEEE Transactions on Power Electronics, vol. 27, pp. 4445-4458, Nov. 2012.
- [8] R. Crews, "An-1820 lm5032 Interleaved Boost Converter," Texas AN-1820, May 2013.
- [9] L. S. Garcia, "Controle Inversor dual de único estágio aplicado ao gerenciamento de energia através de um módulo fotovoltaico e uma célula a combustível," Ph.D. dissertation, Federal University of Uberlândia, 2014.
- [10] J. L. da Silva, G. L. Dos Reis, R. M. Silva, S.I. Seleme, T. A. Meynard, and A. M. Llor, "Design, Modeling and Identification of the Generation Side Converter in an 11.7 kW Wind/Photovoltaic Hybrid Renewable Generation System," IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), Florianopolis, Brazil, April 2017.