

Programa de Pós-Graduação em Engenharia Elétrica - PPGEE
Universidade Federal de Minas Gerais - UFMG

**ESTUDO DE TÉCNICAS DE CONTROLE
APLICADAS AO CONVERTOR SEPIC
PARA CORREÇÃO DO FATOR DE
POTÊNCIA EM UM LED DRIVER**

Thiago Marques de Souza

Dissertação submetida à banca examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários à obtenção do grau de Mestre em Engenharia Elétrica.

Orientador : Lenin Martins Ferreira Morais
Coorientador : Seleme Isaac Seleme Júnior

Belo Horizonte, 01 de dezembro de 2016.

À minha família e aos meus amigos.

Agradecimentos

Agradeço primeiramente a Deus por ser a luz da minha vida e por me conceder a sabedoria, o entusiasmo e a força necessária para que eu pudesse concluir este trabalho.

Agradeço aos meus pais, Elpidio e Maria Neide, aos meus irmãos, Guilherme e Thais, e minha namorada, Priscilla Lemos, pelo amor, carinho e confiança que sempre depositaram em mim.

Agradeço imensamente aos professores Lenin Morais e Seleme Júnior pela orientação, confiança, atenção e por me acolher em um momento muito importante para minha vida.

Agradeço também aos professores Porfírio Cabaleiro, Pedro Donoso, José Oswaldo e Victor Flores pelo conhecimento transmitido.

Agradeço os amigos da república 'VLTA', em especial, João Henrique, André (vulgo Badaia), Roger, Lucas, Allan e Edmar, vocês foram o meu suporte durante esses dois anos.

Aos amigos do GEP, em especial, Renato, Anna, Wendell, Welbert, Rans e Arthur, muito obrigado pela amizade, companheirismo e incentivo ao desenvolvimento dos meus trabalhos.

Encerro agradecendo a CAPES pelo incentivo e apoio financeiro concedido e à UFMG pelo ensino de qualidade e por me acolher tão bem.

“E ainda que tivesse o dom de profecia, e conhecesse todos os mistérios e toda a ciência, e ainda que tivesse toda fé, de maneira tal que transportasse os montes, e não tivesse amor, nada seria.”

1Cor 13,2

Resumo

Os diodos emissores de luz (LEDs) tornaram-se uma alternativa tecnológica viável para a melhoria da eficiência dos sistemas de iluminação. No entanto, os LEDs apresentam uma peculiaridade em seu acionamento, uma vez que devem ser acionados em corrente. Nesse sentido, este trabalho de dissertação apresenta o projeto e modelagem de um LED *driver* de dois estágios, sendo o conversor principal baseado em um buck e o estágio de correção do fator de potência em um conversor SEPIC no modo de operação descontínuo (DCM). Uma análise comparativa entre duas técnicas de controle é realizada para o SEPIC PFC em DCM. A primeira delas aplica a abordagem linear clássica para regular a malha de controle. Na outra técnica, essa regulação é realizada por meio da linearização por realimentação de estados (SFL) do modelo médio do conversor c.c.-c.c. em espaço de estados. No intuito de comparar a performance dessas técnicas de controle, simulações numéricas de um LED *driver* de 100W foram realizadas no *software* PSIM tanto para a condição nominal quanto para distúrbios na operação, analisando-se o fator de potência (FP) do lado c.a., a distorção harmônica (THD) da corrente de entrada e a regulação da tensão do lado c.c.. Além disso, resultados computacionais são obtidos a partir da programação em alto nível com a integração Matlab/DSP e em *Hardware In the Loop* (HIL).

Palavras-chave: Conversor SEPIC, Controle SFL, correção do Fator de Potência, LED *Driver*.

Abstract

Light emitting diodes (LEDs) have become a viable technological alternative for improving the efficiency of the illumination systems. However, the LEDs have a peculiarity in their operation, since they must be driven in current. In this sense, this thesis presents the design and modeling of a two-stage LED driver, the main converter being based on a buck and the power factor correction (PFC) in a SEPIC converter in the Discontinuous operation mode (DCM). A comparative analysis between two control techniques is performed for the SEPIC PFC in DCM. The first one applies the classic linear approach to regulating the control loop. In the second technique, this regulation is performed through the state feedback linearization (SFL) of the average model of the d.c.-d.c. converter in state space. In order to compare the performance of these control techniques, numerical simulations were performed of a 100W LED driver in the PSIM software for both the nominal conditions and for disturbances in the operation, analyzing the power factor (PF) on the a.c. side, the harmonic distortion (THD) of the input current and d.c. side voltage regulation. In addition, computational results are obtained from the high-level programming with the integration Matlab/DSP and Hardware In the Loop (HIL).

Keywords: *SEPIC Converter, SFL Control, Power Factor Correction, LED Driver.*

Sumário

Resumo	x
Abstract	xii
Lista de Abreviaturas e Siglas	xix
Lista de Símbolos	xxiii
Lista de Tabelas	xxiv
Lista de Figuras	xxviii
1 Introdução	1
1.1 Contextualização e Motivação	1
1.2 Justificativa	6
1.3 Objetivos	8
1.4 Organização do Texto	9
2 Estratégias de Correção do Fator de Potência	11
2.1 Conceitos Básicos	11
2.1.1 Fator de potência	11
2.1.2 Distorção harmônica	13

2.2	Classificação dos Circuitos PFC	15
2.3	Correção Passiva do Fator de Potência	16
2.3.1	Indutor de entrada PFC	17
2.3.2	Circuito <i>valley-fill</i>	18
2.3.3	Circuito <i>quasi</i> -ativo	18
2.4	Correção Ativa do Fator de Potência	19
2.4.1	Circuito PFC ativo em baixa frequência	19
2.4.2	Circuito PFC ativo em alta frequência	20
2.5	Operação dos Conversores c.c.-c.c. PFC	23
3	Dimensionamento, Modelagem e Controle do LED <i>Driver</i> em Estudo	27
3.1	Introdução	27
3.2	Dimensionamento do Circuito de Potência	29
3.2.1	Cálculo dos elementos reativos do conversor PFC	29
3.2.2	Cálculo dos elementos reativos do conversor principal	34
3.3	Modelagem dos Conversores	36
3.3.1	Modelagem do conversor SEPIC PFC	36
3.3.2	Modelagem do conversor buck	40
3.4	Modelo equivalente do LED	44
3.5	Controle dos Conversores	46
3.5.1	Controle do conversor SEPIC	46
3.5.2	Controle do conversor buck	51
4	Resultados	53
4.1	Especificações do Protótipo em Estudo	53
4.1.1	Conjunto de LEDs brancos de potência	54
4.1.2	Parâmetros do conversor <i>buck</i>	55
4.1.3	Parâmetros do conversor SEPIC	56
4.2	Ajuste do Controlador para o Conversor <i>buck</i>	59

4.3	Ajuste do Controlador para o Conversor SEPIC	63
4.3.1	Abordagem linear	63
4.3.2	Abordagem não linear	70
4.4	Variações dos Parâmetros dos Conversores	71
4.4.1	Varição do indutor do conversor <i>buck</i>	73
4.4.2	Varição do capacitor de saída do conversor <i>buck</i>	74
4.4.3	Varição do capacitor intermediário do conversor SEPIC	75
4.4.4	Varição da referência de corrente do conversor <i>buck</i> em função de um PWM	78
4.5	Comparação entre as Estratégias de Controle	78
5	Conclusão	85
5.1	Conclusões Finais	85
5.2	Propostas de Continuidade	87
5.3	Publicações	88
	Referências Bibliográficas	89

Lista de Abreviaturas e Siglas

Aneel	Agência Nacional de Energia Elétrica
c.a.	Corrente Alternada
c.c.	Corrente Contínua
CCM	<i>Continuous Conduction Mode</i>
Cepel	Centro de Pesquisa em Energia Elétrica
CIECA	<i>Current Injected Equivalent Circuit Approach</i>
DCM	<i>Discontinuous Conduction Mode</i>
DSP	<i>Digital Signal Controller</i>
EMI	<i>Electromagnetic Interference</i>
FP	Fator de Potência
HB	<i>Hight Brightness</i>
HIL	<i>Hardware In the Loop</i>
IEC	<i>International Electrotechnical Commission</i>

IHD	<i>Individual Harmonic Distortion</i>
Inmetro	Instituto Nacional de Metrologia
LED	<i>Light Emitting Diode</i>
PEE	Programa de Eficiência Energética
PFC	<i>Power Factor Correction</i>
Procel	Programa Nacional de Conservação de Energia Elétrica
Prodist	Procedimentos de Energia Elétrica no Sistema Nacional
PSIM	<i>Physical Security Information Management</i>
PWM	<i>Pulse Width Modulation</i>
Reluz	Programa Nacional de Iluminação Pública e Sinalização Semafórica Eficientes
RMS	<i>Root Mean Square</i>
SEPIC	<i>Single Ended Primary Indutance Converter</i>
SFL	<i>State Feedback Linearization</i>
THD	<i>Total Harmonic Distortion</i>

Lista de Símbolos

minúsculo	grandezas variáveis no tempo
MAIÚSCULO	grandezas e parâmetros constantes

Sobrescritos

*	Valor de referência
~	Variação de pequeno sinal
“_”	Valor da grandeza em regime

Símbolos

S	Potência aparente
P	Potência ativa
$v_i(t)$	Tensão genérica
$i_i(t)$	Corrente genérica
$V_{i,RMS}$	Tensão RMS genérica
$I_{i,RMS}$	Corrente RMS genérica
T_i	Período dos sinais genéricos
ϕ	Defasagem entre as ondas de tensão e corrente genéricas
Q	Potência reativa
$x(t)$	Onda genérica
h	Ordem harmônica
X_h	Amplitude da componente harmônica h
$v_{in}(t)$	Tensão alternada de entrada

S_w	Chave semicondutora bidirecional
V_{in}	Amplitude da tensão da rede elétrica
I_{in}	Amplitude da corrente da rede elétrica
w	Frequência angular da rede elétrica
$v_g(t)$	Tensão retificada
$i_g(t)$	Corrente retificada
$v(t)$	Tensão de saída do conversor c.c.-c.c. PFC
V	Valor médio da tensão de saída do conversor c.c.-c.c. PFC
m	Transformação de tensão c.c. nominal do conversor PFC
M	Valor mínimo da transformação de tensão do conversor PFC
$r(t)$	Carga “vista” pelo conversor c.c.-c.c. PFC
P_g	Potência média na entrada do conversor c.c.-c.c. PFC
P_{out}	Potência média na saída do conversor c.c.-c.c. PFC
$i(t)$	Corrente na saída do conversor c.c.-c.c. PFC
R_L	Carga resistiva conectada ao conversor SEPIC PFC
C_1	Capacitor intermediário do conversor SEPIC
C_2	Capacitor de saída do conversor SEPIC PFC
D	Diodo do conversor SEPIC
L_1	Indutor de entrada do conversor SEPIC
L_2	Indutor intermediário do conversor SEPIC
δ	Ciclo de trabalho da chave semicondutora
d	Ciclo de trabalho nominal da chave semicondutora
K_a	Parâmetro de condução
L_{eq}	Indutância equivalente da associação em paralelo dos indutores (L_1 e L_2)
$K_{critico}$	Valor crítico para o parâmetro de condução
$i_{ripp}(t)$	<i>Ripple</i> da corrente no indutor L_1
I_{ripp}	Máximo <i>ripple</i> admissível na corrente no indutor L_1
w_s	Frequência angular do chaveamento
w_r	Frequência angular de ressonância de C_1 , L_1 e L_2
T_S	Período de chaveamento
$i_{D,p}$	Valor de pico da corrente no diodo do conversor SEPIC PFC
$t_{D,on}$	Tempo de condução do diodo do conversor SEPIC
I_m	Corrente média na saída do conversor SEPIC em um período de chaveamento
I	Corrente média na saída do conversor SEPIC em meio ciclo da rede elétrica
I_D	Corrente média no diodo em um período de chaveamento
$i_{in}(t)$	Corrente alternada de entrada
r_v	Porcentagem de <i>ripple</i> na tensão de saída do conversor SEPIC
L	Indutor do conversor buck
t_{on}	Tempo de condução da chave semicondutora
V_{barr}	Tensão do barramento c.c.
f_S	Frequência de chaveamento

C_o	Capacitor de saída do conversor <i>buck</i>
$v_o(t)$	Tensão de saída do conversor <i>buck</i>
C	Filtro capacitivo da entrada
$I_{L,ripp}$	<i>Ripple</i> de corrente no indutor do conversor <i>buck</i>
Δv_o	Variação de tensão na saída do conversor <i>buck</i>
R_o	Resistência equivalente do conjunto de LEDs
r_L	Resistência do indutor do conversor <i>buck</i>
r_{C_o}	Resistência do capacitor de saída do conversor <i>buck</i>
V_o	Tensão equivalente do conjunto de LEDs
I_o	Corrente nominal do LED de potência
$i_L(t)$	Corrente no indutor do conversor <i>buck</i>
$v_{C_o}(t)$	Tensão sobre o capacitor do conversor <i>buck</i> não ideal
V_t	Tensão de limiar do LED de potência
r_d	Resistência dinâmica série do LED de potência
V_M	Amplitude da onda triangular
$H(s)$	Função de transferência do sensor de corrente
$G_c(s)$	Função de transferência do controlador PWM
$G_{vd}(s)$	Função de transferência do conversor SEPIC
$G_{id}(s)$	Função de transferência do conversor <i>buck</i>
$T(s)$	Função de transferência da malha
$T_u(s)$	Função de transferência da malha não compensada
$G_{c\infty}$	Ganho do controlador PWM em alta frequência
T_{uo}	Ganho c.c. da função de transferência da malha não compensada
w_L	Frequência angular do zero do controlador PWM
w_c	Frequência angular de <i>crossover</i> da malha não compensada
f_c	Frequência de <i>crossover</i> da malha não compensada
f_{cn}	Frequência de <i>crossover</i> desejada
f_o	Frequência de ressonância
v_i	Variável introduzida no sistema de controle SFL
u_i	Saída do controlador SFL
K	Constante de ajuste do controlador SFL
K_{in}	Constante da ação integral do controlador SFL
i_{L1}^*	Corrente desejada na entrada do conversor SEPIC
V^*	Tensão desejada na saída do conversor SEPIC
T	Relação entre u_i e v_i usada no controle SFL
T_a	Tempo da acomodação da resposta do controlador

Símbolos de Unidades de Grandezas Físicas

A	ampère
F	faraday
H	henry
Hz	hertz
kWh	quilowatt-hora
lm/W	lúmens por watt
MW	megawatt
V	volt
W	watt
Ω	ohm

Lista de Tabelas

2.1	IEC 61000–3–2, Classe C: Limites para a corrente harmônica [Adaptado de 1].	15
4.1	Especificações da rede elétrica monofásica.	53
4.2	Especificações de um exemplar dos <i>chips</i> de LEDs de potência.	55
4.3	Especificações do circuito de potência do conversor <i>buck</i>	56
4.4	Especificações do circuito de potência do conversor SEPIC.	57
4.5	Parâmetros do ajuste do controlador PI para o conversor <i>buck</i>	61
4.6	Parâmetros do ajuste do controlador PI para o conversor SEPIC.	66
4.7	Parâmetros do novo ajuste do controlador PI para o conversor SEPIC.	69
4.8	Análise da variação dos parâmetros do controle SFL.	71
4.9	Características da resposta do conversor <i>buck</i> para diferentes valores do indutor frente à variação de referência aplicada.	74
4.10	<i>Ripple</i> da corrente e tensão nos LEDs em porcentagem dos respectivos valores nominais.	74
4.11	Características das respostas dos controladores ao transitório da carga.	81
4.12	Fator de potência, THD da corrente de entrada e regulação da tensão para diferentes valores de cargas.	81

4.13 Regulação da tensão do barramento c.c. para uma variação
na tensão de entrada (± 10). 84

Lista de Figuras

1.1	Diagrama esquemático de um LED <i>driver</i> sem correção do fator de potência.	4
1.2	Diagrama esquemático do LED <i>driver</i> proposto.	7
2.1	Topologias PFC monofásicas [Adaptado de 2].	16
2.2	Indutor de entrada aplicado à correção passiva do fator de potência [Adaptado de 2].	17
2.3	Circuito <i>valley-fill</i> aplicado à correção passiva do fator de potência [Adaptado de 3].	18
2.4	Circuito <i>quasi</i> -ativo aplicado à correção passiva do fator de potência [Adaptado de 4].	19
2.5	Circuito típico para a correção ativa do fator de potência em baixa frequência [Adaptado de 2].	20
2.6	Circuito típico para a correção ativa do FP na abordagem PWM [Adaptado de 5, 6].	21
2.7	Possíveis configurações para o estágio PFC usando conversores c.c.-c.c. [Adaptado de 7].	23
2.8	Características da operação de um conversor c.c.-c.c. PFC [5].	26
3.1	Diagrama de blocos do LED <i>driver</i> em estudo.	28

3.2	Circuito equivalente do conversor SEPIC PFC.	30
3.3	Configurações do conversor SEPIC em um período de chaveamento: (a) chave fechada , (b) chave aberta e diodo em condução e (c) chave aberta e diodo bloqueado.	31
3.4	Corrente no indutor L_1 do conversor SEPIC PFC em DCM.	32
3.5	Circuito equivalente do conversor <i>buck</i>	34
3.6	Configurações do conversor <i>buck</i> durante um período de chaveamento: (a) chave em condução e (b) chave bloqueada.	35
3.7	Definição da não linearidade do conversor SEPIC PFC.	37
3.8	Corrente no diodo do conversor SEPIC PFC em DCM [Adaptado de 8].	38
3.9	Circuito equivalente do conversor SEPIC PFC em DCM (abordagem CIECA).	40
3.10	Configurações do conversor <i>buck</i> não ideal durante um período de chaveamento: (a) chave em condução e (b) chave bloqueada.	41
3.11	Curva $V-I$ aproximada para um LED.	45
3.12	Modelo equivalente simplificado de um LED de potência.	45
3.13	Diagrama de blocos do sistema de controle linear do conversor SEPIC.	47
3.14	Diagrama de blocos do sistema de controle SFL.	51
3.15	Diagrama de blocos do sistema de controle linear do conversor <i>buck</i>	51
4.1	Diagrama elétrico interno do <i>chip</i> LEPW-20CW-WN [9].	54
4.2	Curva $I-V$ experimental para o <i>chip</i> LEPW-20CW-WN.	54
4.3	Formas de ondas do conversor SEPIC em malha aberta alimentando uma carga resistiva de 100W a partir da rede elétrica.	58

4.4	Resposta em frequência das funções de transferências $G_{id}(s)$ e da malha não compensada $T_{ui}(s)$	60
4.5	Resposta em frequência das funções de transferências do controlador $G_{ci}(s)$, da malha não compensada $T_{ui}(s)$ e após a compensação $T_i(s)$	61
4.6	Formas de ondas do conversor <i>buck</i> para um degrau na referência da corrente de 50% para 100% da corrente nominal do conjunto de LEDs).	62
4.7	Resposta do modelo de pequenos sinais em comparação a do circuito chaveado para perturbações na operação nominal do conversor.	64
4.8	Resposta em frequência das funções de transferências $G_{vd}(s)$ e da malha não compensada $T_{uv}(s)$	65
4.9	Resposta em frequência das funções de transferências do controlador $G_{cv}(s)$, da malha não compensada $T_{uv}(s)$ e após a compensação $T_v(s)$	67
4.10	Formas de ondas do LED <i>driver</i> para uma variação abrupta da carga (50% – 100% da carga nominal).	68
4.11	Resposta em frequência das funções de transferências do controlador $G_{cv}(s)$, da malha não compensada $T_{uv}(s)$ e após a compensação $T_v(s)$ para a nova frequência de corte (controlador PI_{20}).	69
4.12	Formas de ondas do LED <i>driver</i> na operação nominal para diferentes ajustes no controlador PI do conversor SEPIC.	70
4.13	Formas de ondas do LED <i>driver</i> na operação nominal (carga plena e barramento c.c. em 100V).	72
4.14	Influência do indutor na resposta do conversor <i>buck</i> para um degrau da referência de corrente de 50% para 100% da corrente nominal.	73
4.15	Formas de ondas para um valor do capacitor intermediário do conversor SEPIC igual a 100nF.	76

4.16	Formas de ondas para um valor do capacitor intermediário do conversor SEPIC igual a $4,7\mu\text{F}$	77
4.17	Formas de ondas da corrente do conversor <i>buck</i> para uma variação PWM da referência com razão cíclica de 50%.	79
4.18	Resposta transiente da regulação do barramento c.c. para uma variação da carga (50% – 100% da carga nominal).	80
4.19	Formas de ondas da tensão e corrente na entrada do LED <i>driver</i> para uma variação da carga (50% – 100% da carga nominal).	82
4.20	Análise espectral da corrente de entrada do LED <i>driver</i> operando com carga nominal para os diferentes sistemas de controle.	83

Introdução

Neste primeiro capítulo é retratado o cenário no qual este trabalho de dissertação está inserido, justificando a realização do mesmo. Na sequência, são apontados os objetivos a serem alcançados ao longo do desenvolvimento desta pesquisa. Por fim, a divisão dos capítulos é apresentada.

1.1 Contextualização e Motivação

A energia elétrica é fundamental para o desenvolvimento da sociedade moderna e sua disponibilidade tem um impacto direto na situação social e econômica das nações. Com isso, já era esperado um aumento significativo na demanda dessa forma de energia, ao passo que as economias das nações vão se desenvolvendo. Tais diagnósticos, somados ainda ao mau uso da energia elétrica, explicam os motivos pelos quais as fontes primárias dessa energia tornarem-se cada vez mais escassas, o que contribui no aumento dos custos de produção [10].

Diante desse panorama, o uso racional da energia elétrica e o aumento da eficiência dos grandes sistemas consumidores dessa energia tornam-se as possibilidades mais efetivas e realizáveis para sua preservação em curto prazo.

Em nível nacional, a conscientização dos consumidores vem sendo realizada desde 1985 pelo Programa Nacional de Conservação de Energia Elétrica (Procel) em conjunto ao Instituto Nacional de Metrologia (Inmetro) e

ao Centro de Pesquisa em Energia Elétrica (Cepel). Segundo estimativas de mercado e metodologias específicas de avaliação de resultados, o Procel alcançou uma economia de aproximadamente 11,68 bilhões de quilowatt-hora (kWh) em 2015, o que corresponde à 2,5% do total do consumo nacional de energia elétrica ao longo desse mesmo ano [11]. Essa energia economizada equivale à energia fornecida por uma usina hidrelétrica com capacidade de 2.801 megawatt (MW) durante um ano ou ainda, de acordo com o consumo médio de uma residência no Brasil - 161,80 kWh/mês [12], à quantidade de energia necessária para atender 6,02 milhões de residências por um ano.

No que se refere às várias cargas que constituem o sistema elétrico brasileiro, a iluminação artificial se apresenta como um dos grandes sistemas consumidores, cuja demanda energética corresponde a cerca de 15% a 20% da energia elétrica consumida no Brasil [13]. Em função disso, a exploração desse potencial de economia da energia elétrica vem sendo incentivado por programas governamentais, tais como: o Programa Nacional de Iluminação Pública e Sinalização Semafórica Eficientes (Procel Reluz) e o Programa de Eficiência Energética da Agência Nacional de Energia Elétrica (PEE/Aneel).

Desde sua criação em 2000, o Procel Reluz promove a implantação de projetos que preveem a substituição dos equipamentos relacionados à iluminação (lâmpadas, luminárias, reatores e demais equipamentos auxiliares) por modelos mais eficientes e já substituiu cerca de 2,78 milhões de pontos de iluminação pública em todo o país. Com isso, esse programa gerou uma economia de 120,67 milhões de kWh em 2015 [11].

Dentre as propostas apresentadas pelos programas governamentais citados, existem ações do seguinte tipo:

- Estudar a possibilidade de oferecer incentivos fiscais aos equipamentos de iluminação pública com selo Procel;
- Promover estudos de viabilidade de criação da indústria nacional de *Light Emitting Diodes* (LEDs) de alta potência para aplicação na iluminação pública e demais setores;
- Criar normas brasileiras de ensaio com a tecnologia LED e especificação de requisitos mínimos de desempenho e vida útil.

Analisando essas ações, fica evidente o interesse na tecnologia LED como uma alternativa tecnológica para aumentar a eficiência energética dos sistemas de iluminação artificial.

Na sua origem (década de 60), devido a sua baixa eficiência luminosa e baixa potência, os LEDs eram usados apenas com a função de indicação em equipamentos eletroeletrônicos [14]. No entanto, com o desenvolvimento da tecnologia de sua fabricação, surgiram no início da década de 90 os LEDs de alto brilho (HB – do inglês, *High Brightness*), cuja capacidade luminosa é suficiente para serem utilizados como fontes de iluminação de emergência, sinalização semafórica e luzes externas de veículos automotivos [15].

No final da década de 90, despontou a tecnologia dos LEDs brancos de potência, que, a nível de *chip*, alcançaram recentemente uma eficiência de extração luminosa superior aos 80% [16]. Desde então, houve um rápido desenvolvimento desses dispositivos. Atualmente, como previsto em [17], atingem a eficácia de 300 lúmens por watt (lm/W) [18], superando as mais modernas tecnologias de lâmpadas da atualidade: a lâmpada de multivapores metálicos (120 lm/W), a lâmpada de vapor de sódio em alta pressão (150 lm/W) e a lâmpada de vapor de sódio em baixa pressão (200 lm/W).

Além dessa superioridade já alcançada na eficiência de conversão da energia elétrica em energia luminosa pelos dispositivos LEDs atuais, eles também apresentam vantagens quanto à sua longevidade, 50000-100000 horas [19], muito superior à vida útil das lâmpadas fluorescentes de descarga a arco, a qual é cerca de 8000 horas [20]. Na verdade, o fator limitante para o tempo de vida útil de muitos sistemas LEDs consiste no tempo de vida relativamente curto dos circuitos de acionamento que usam capacitores eletrolíticos como armazenadores de energia, uma vez que o tempo de vida típico de um capacitor eletrolítico de alta qualidade é de 10000 horas a 105°C [21].

O fato desses dispositivos não necessitarem de gases ou de filamentos para a produção da luz provoca uma baixa irradiação de calor e um baixo custo de manutenção [22]. De forma semelhante, a ausência de partes frágeis assegura aos LEDs certa resistência aos choques mecânicos, aumentando com isso a sua confiabilidade. Também podem ser destacadas como atribuições vantajosas o fato dos LEDs acenderem instantaneamente, emitir diretamente luz colorida (sem a necessidades de filtros) e, por fim, não utilizarem mercúrio em sua composição [23], um grande ganho do ponto de vista ambiental.

Com todas essas características, os LEDs de potência tornaram-se opções de fontes luminosas para diversas aplicações, tais como: *display backlighting*, iluminação e faróis de veículos automotivos, dispositivos de comunicação, utilidades médicas e iluminação em geral [24]. Quanto a essa última aplicação, devido à grande eficiência das lâmpadas fabricadas com a tecnologia LED, elas se apresentam como uma alternativa tecnológica viável para a melhoria da eficiência geral dos sistemas de iluminação artificial (tanto a eficiência das luminárias quanto dos sistemas de acionamento, além da maior eficácia efetiva da luz) na substituição das ineficientes lâmpadas tradicionais (as lâmpadas incandescentes, as lâmpadas fluorescentes compactas, etc [25]), em especial, para os sistemas de iluminação pública [26].

O acionamento de um sistema a LEDs diretamente de uma fonte ca, sobretudo da rede elétrica, apresenta certas peculiaridades, uma vez que os LEDs são acionados em corrente contínua e operam em um nível de tensão muito inferior ao padrão da rede, ao exemplo de uma rede monofásica: $120\text{--}127V_{RMS}$ e 60Hz . Com isso, surge a necessidade em utilizar-se uma fonte de alimentação para auxiliar esse acionamento.

Na sua forma mais simples, uma fonte de alimentação destinada ao acionamento ativo de um conjunto LEDs, comumente chamada de LED *driver*, é composta basicamente por um estágio retificador de entrada, um filtro capacitivo, que amortece as oscilações da tensão após a retificação, e um conversor c.c.-c.c., o qual controla a corrente de acionamento desses LEDs. Além disso, um filtro EMI (do inglês, *Eletromagnetic Interference*) pode fazer parte do estágio de entrada, na intenção de reduzir as componentes harmônicas de alta frequência geradas pelo chaveamento do conversor. Tal circuito está representado na Figura 1.1, onde o conjunto de LEDs é associado na configuração série.

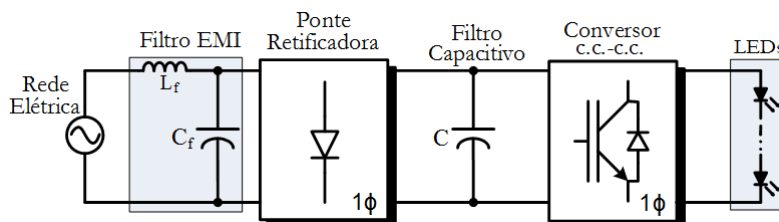


Figura 1.1: Diagrama esquemático de um LED *driver* sem correção do fator de potência.

Nessa configuração básica, devido à presença do capacitor de filtragem, a corrente de entrada desse LED *driver* conectado diretamente à rede elétrica é fortemente distorcida, com picos elevados de corrente de curta duração. Tal característica reduz o fator de potência dessa configuração (valor típico de 0,5–0,7) [27] e a distorção harmônica total (THD – do inglês, *Total Harmonic Distortion*) da corrente de entrada pode chegar aos 130% [28].

Haja visto essas características operacionais do LED *driver* em questão e o fato dele estar sujeito aos requisitos mínimos de qualidade de energia da rede elétrica, assim como todas as cargas à ela conectadas, percebe-se a necessidade em incluir um estágio de correção do fator de potência (PFC – do inglês, *Power Factor Correction*) nesse sistema de acionamento alimentado diretamente pela rede elétrica.

O baixo fator de potência e a distorção harmônica nos circuitos de retificação com filtros capacitivos têm sido motivo de preocupação por muitos anos, uma vez que a corrente harmônica que circula pela rede elétrica aumenta diariamente [2]. No entanto, apenas recentemente a preocupação com os danos causados pelos efeitos desses harmônicos levou à elaboração dos padrões e normas regulamentadoras. Em especial, os LEDs *driver* com potência superior a 25W conectados diretamente à rede elétrica passaram a necessitar de um estágio PFC para estarem em conformidade com os limites de correntes harmônicas definidos pela norma internacional IEC 61000–3–2, Classe C [1]. Assim, essa aplicação despertou o interesse no meio científico, tornando-se o objeto de estudo de muitos trabalhos [29,30,31,32].

1.2 Justificativa

A proposta de substituição das lâmpadas convencionais por lâmpadas a LEDs no sistema de iluminação artificial, cuja representatividade é significativa no consumo nacional de energia elétrica [13], requer a utilização de dispositivos de acionamento que atendam às exigências de eficiência e de qualidade na operação. Com isso, a correção do fator de potência apresenta-se como uma etapa fundamental na construção de um LED *driver*.

Na literatura específica, são encontradas diversas abordagens voltadas à mitigação do conteúdo harmônico no acionamento dos sistemas LEDs destinados à iluminação de estado sólido [29,4]. Elas abrangem tanto circuitos passivos quanto ativos. No entanto, embora os circuitos passivos sejam, de uma forma geral, mais simples de serem implementados, a possibilidade de criar retificadores quase ideais e com boa regulação de tensão sobre a carga, destaca a correção ativa do fator de potência. Tal fato conduz à escolha por esse tipo de circuito PFC neste trabalho de dissertação.

Além disso, no âmbito das soluções ativas de correção do fator de potência, existem várias possibilidades de escolha do conversor cc-cc a ser utilizado na construção do estágio PFC de um LED *driver*. Contudo, grande destaque é dado ao *Single Ended Primary Inductance Converter* (SEPIC) [30,33,34]. Esse conversor, apesar de apresentar um maior número de componentes em relação aos demais conversores c.c.-c.c. comumente utilizados em aplicações de correção ativa do FP (*buck*, *boost*, *buck-boost* e *flyback*), apresenta inúmeras vantagens sobre os mesmos, as quais serão tratadas em momento oportuno neste trabalho.

Por fim, conforme será mostrado em um capítulo específico desta dissertação, diversas técnicas de controle dos conversores chaveados são apresentadas na literatura científica. Entretanto, esta pesquisa se resume à análise comparativa do desempenho de apenas duas dessas técnicas. A primeira delas aborda o controle linear clássico para regular a malha de controle. Na outra técnica, essa regulação é realizada através da linearização por realimentação de estados (SFL – do inglês, *State Feedback Linearization*) do modelo médio do conversor cc-cc em espaço de estados.

Essa análise das técnicas de controle será aplicada ao conversor SEPIC

no modo de condução descontínuo (DCM – do inglês, *Discontinuous Conduction Mode*) como estágio PFC de um LED *driver* de dois estágios, o qual é apresentado na Figura 1.2. A escolha por essa configuração do LED *driver*, deve-se ao interesse principal em avaliar as técnicas de controle sobre o conversor SEPIC PFC em DCM separadamente do conversor principal.

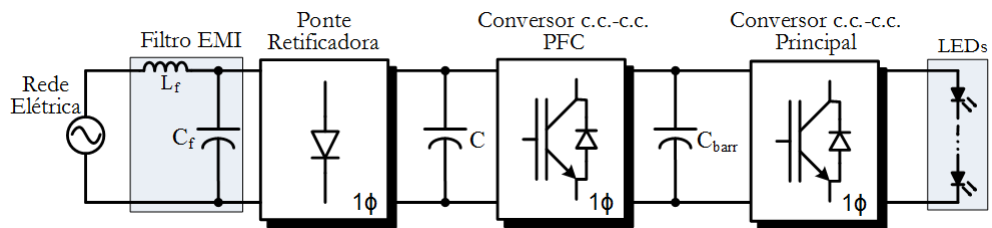


Figura 1.2: Diagrama esquemático do LED *driver* proposto.

1.3 Objetivos

O objetivo principal desta dissertação é estudar e desenvolver sistemas de controle, tanto na abordagem linear clássica quanto na não linear, destinados ao acionamento de um conversor SEPIC em DCM. Tal conversor será aplicado como estágio PFC de um LED *driver* de 100W com dois estágios independentes, onde o conversor principal é baseado na topologia *buck* e a carga consiste em uma associação série de LEDs brancos de potência.

Durante o desenvolvimento deste projeto, deseja-se alcançar alguns objetivos específicos:

- Estudo e análise dos conversores c.c.-c.c. usados como PFC;
- Projetar o circuito de potência do LED *driver* a ser desenvolvido;
- Modelar os conversores e projetar seus controladores, tanto para a técnica linear tradicional quanto para técnicas não lineares;
- Simulação do sistema projetado via *software Physical Security Information Management* (PSIM);
- Análise da influência das técnicas de controle sobre a operação do sistema proposto;
- Implementação do algoritmo de controle no DSP (*Digital Signal Controller*).

1.4 Organização do Texto

O texto desta dissertação é dividido em 5 capítulos. O Capítulo 1 apresenta o contexto no qual este trabalho está inserido, a motivação para o desenvolvimento do mesmo e os objetivos a serem alcançados.

O Capítulo 2 é destinado para uma revisão bibliográfica das estratégias de correção do fator de potência. Além disso, são apresentadas as características da operação de um conversor c.c.-c.c. PFC.

No Capítulo 3, toda a atenção é voltada para a modelagem do LED *driver* e as estratégias de controle a ele aplicadas, tanto na abordagem linear clássica quanto no tratamento não linear. Além disso, são definidas as especificações da carga e dos conversores que compõem esse LED *driver*.

Já no Capítulo 4, são apresentados os resultados das simulações realizadas, cujo foco é a comparação das respostas do sistema para as diferentes técnicas de controle aplicadas.

Por último, o Capítulo 5 é reservado para apresentar as conclusões finais e as propostas de continuidade deste trabalho.

Estratégias de Correção do Fator de Potência

Este capítulo revisa a literatura específica sobre as principais estratégias usadas para criar um estágio de correção do fator de potência na construção de uma fonte de alimentação. Inicialmente, são retratados alguns conceitos básicos sobre o assunto e a normalização relativa que os fiscalizam. Na sequência, segue uma classificação geral das técnicas monofásicas comumente aplicadas nessa abordagem. Posteriormente, as características de cada uma dessas técnicas são apresentadas. Por fim, uma análise da operação dos conversores c.c.-c.c. aplicados na correção do fator de potência (FP) encerra o capítulo.

2.1 Conceitos Básicos

2.1.1 Fator de potência

O fator de potência é definido como a relação entre a potência ativa (P) e a potência aparente (S) consumidas por um dispositivo ou equipamento, independentemente das formas que as ondas de tensão e corrente apresentem [35]. Considerando as ondas de tensão $v_i(t)$ e corrente $i_i(t)$ variantes no tempo e periódicas de um circuito qualquer, o FP desse circuito é dado por:

$$FP = \frac{P}{S} = \frac{\frac{1}{T_i} \int_0^{T_i} v_i(t) \cdot i_i(t) dt}{V_{i,RMS} \cdot I_{i,RMS}}, \quad (2.1)$$

onde $V_{i,RMS}$ e $I_{i,RMS}$ são aos valores eficazes (RMS – do inglês, *Root Mean Square*) da tensão e corrente, respectivamente, e T_i corresponde ao período desses sinais.

Caso essas formas de ondas sejam senoidais, a Equação (2.1) se resume à um cosseno da defasagem entre elas:

$$FP = \cos(\phi). \quad (2.2)$$

Um baixo fator de potência limita fortemente a potência ativa absorvida da rede elétrica pela carga e provoca flutuações nos sistemas de distribuição e sobrecarga nos equipamentos [36]. Em vista disso, existe uma normalização específica que define os limites do FP para todos os consumidores e cargas conectadas à rede elétrica. De acordo com os Procedimentos de Energia Elétrica no Sistema Nacional (Prodist), em seu Módulo 8 (Qualidade de Energia Elétrica), o mínimo FP no ponto de conexão com a rede é de 0,92 (noventa e dois centésimos) para todas as unidades consumidoras [37].

A verificação do fator de potência por parte das concessionárias é realizada a partir dos valores registrados das potência ativa (P) e reativa (Q), por meio da expressão:

$$FP = \frac{P}{\sqrt{P^2 + Q^2}}. \quad (2.3)$$

Os registros dos valores reativos deverão ser feitos por instrumentos de medição adequados, preferencialmente eletrônicos, aplicando o princípio de amostragem digital e aprovados pelo Inmetro. Além disso, eles deverão ser mantidos, por no mínimo 5 (cinco) anos, nos arquivos das concessionárias [37].

2.1.2 Distorção harmônica

As distorções harmônicas são fenômenos associados com deformações na forma de onda, de tensão ou corrente, em relação à onda na frequência fundamental [37]. Considerando um onda variante no tempo $x(t)$ genérica, a distorção harmônica individual (IHD – do inglês, *Individual Harmonic Distortion*) de ordem h dessa onda corresponde à relação entre as amplitudes da componente harmônica h (X_h) e da fundamental ($X_{h=1}$):

$$IHD_h(\%) = \frac{X_h}{X_1} \cdot 100. \quad (2.4)$$

Outro termo característico é a distorção harmônica total (THD – do inglês, *Total Harmonic Distortion*), a qual é definida pela relação entre o valor RMS das componentes harmônicas da onda x e a amplitude da onda fundamental, tal como:

$$THD(\%) = \frac{\sqrt{\sum_{i=2}^{\infty} X_h^2}}{X_1} \cdot 100. \quad (2.5)$$

Uma elevada distorção harmônica, de tensão ou de corrente, pode ser muito prejudicial ao funcionamento dos equipamentos, em especial, para: motores/geradores, transformadores, capacitores, cabos de alimentação e equipamentos eletrônicos [35]. Como efeitos indesejáveis da distorção harmônica, podem ser citados [38]:

- Maiores esforços sobre os equipamentos e isolantes;
- Sobredimensionamento dos cabos de alimentação e dos transformadores;
- Maior aquecimento dos equipamentos devido ao aumento da perdas no material (ferro/cobre);
- As componentes harmônicas podem excitar ressonâncias no sistema de potência, gerando níveis elevados de tensão e/ou corrente;

- Em sistemas trifásicos com neutro, a componente da 3ª harmônica de corrente pode ser muito maior do que o normal;
- A distorção da forma de onda, como o achatamento da tensão, prejudica o funcionamento dos equipamentos.

Visto isso, existem razões suficientes para serem impostas limitações referentes à circulação de correntes harmônicas na rede elétrica. Sobretudo, para preservar a qualidade da tensão, a qual é compartilhada por todos os consumidores/cargas conectadas à essa rede. Os limites das componentes harmônicas são tratados por normalizações específicas de acordo com os níveis das correntes.

A *International Electrotechnical Commission* (IEC), organização de impacto mundial, possui destaque quanto à publicação de padrões internacionais referentes às limitações das correntes harmônicas injetadas na rede elétrica. Na sua norma IEC 61000–3–2 [1], ela especifica os limites das componentes harmônicas para todos os equipamentos elétricos e eletrônicos que possuem uma corrente de entrada de até 16A por fase, conectados a rede pública de baixa tensão alternada (50Hz ou 60Hz) de 220V e 240V fase-neutro. Esse valor de tensão se deve ao fato dessa norma apresentar padrão europeu. Para os equipamentos elétricos e eletrônicos que absorvem uma corrente de entrada acima de 16A por fase, os limites das correntes harmônicas são especificadas pela norma IEC 61000–3–4 [39].

Na norma IEC 61000–3–2, os limites das correntes harmônicas são apresentados por classes dos equipamentos, as quais são divididas de acordo com o número de equipamentos em uso, a duração e a simultaneidade do uso, a potência consumida e o espectro harmônico. Seguindo essas considerações, os equipamentos são divididos em 4 (quatro) classes, da seguinte forma:

- **Classe A** – Equipamentos trifásicos equilibrados, aparelhos domésticos (exceto os especificados pela classe *D*), ferramentas não portáteis, dimmers para lâmpadas incandescentes, equipamentos de áudio e demais equipamentos não especificado nas classes *B*, *C* e *D*;
- **Classe B** – Ferramentas portáteis e equipamentos de soldagem;
- **Classe C** – Equipamentos de iluminação;

- **Classe D** – Computador/monitores e receptores de televisão.

Dando destaque aos equipamentos de iluminação, a norma IEC 61000–3–2, em sua classificação C, apresenta os limites das componentes harmônicas da corrente de entrada, em porcentagem da componente fundamental, para todos os equipamentos com potência ativa de entrada superior a 25W. Esses limites são apresentados na Tabela 2.1.

Tabela 2.1: IEC 61000–3–2, Classe C: Limites para a corrente harmônica [Adaptado de 1].

Ordem harmônica (h)	Limite(%)
2	2
3	30xFP
5	10
7	7
9	5
$11 \leq h \leq 39$	3

2.2 Classificação dos Circuitos PFC

As fontes de alimentação *offline* convencionais usualmente apresentam no seu estágio de entrada uma ponte retificadora de onda completa a diodos e um grande filtro capacitivo. Essa configuração produz elevados picos na corrente de entrada e, conseqüentemente, grande distorção harmônica na rede elétrica. Tal fato conduz essas fontes a operarem com um baixo fator de potência, valor típico entre 0,5 e 0,7 [27].

Como visto na seção anterior deste trabalho, a operação de qualquer equipamento nessas condições torna-se muito prejudicial ao sistema elétrico. Em razão disso, existem na literatura várias topologias de circuitos destinados a realizar uma correção nessa operação das fontes de alimentação. Esses circuitos são comumente chamados de circuitos PFC (do inglês, *Power Factor Correction*) e abrangem tanto soluções passivas quanto ativas, como ilustra a Figura 2.1.

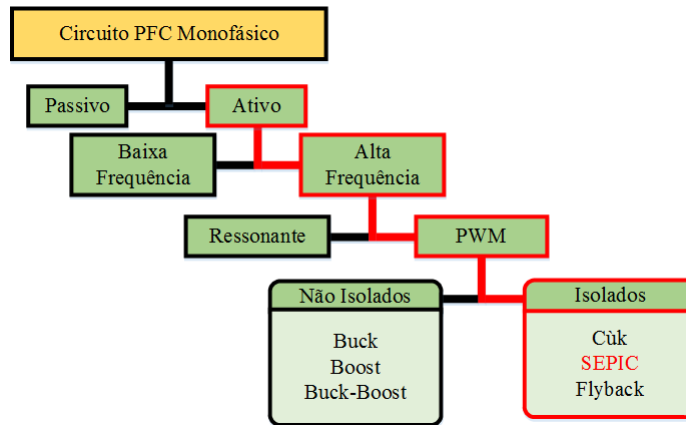


Figura 2.1: Topologias PFC monofásicas [Adaptado de 2].

Embora existam circuitos PFC trifásicos [40], a maioria consiste em sistemas monofásicos, uma vez que esse tipo de alimentação é mais comum aos aparelhos em geral.

Observada essa classificação das topologias PFC monofásicas, todo um esforço será realizado na tentativa de apresentar as características de cada uma delas nas seções seguintes.

2.3 Correção Passiva do Fator de Potência

Os circuitos passivos para correção do fator de potência são, de uma forma geral, estruturas simples, robustas e insensíveis a surtos [2,4,3,6]. Além disso, eles operam de forma silenciosa e com grande confiabilidade. No entanto, essa solução apresenta algumas desvantagens, tais como:

- Não possibilitam regulação de tensão;
- A resposta dinâmica é pobre;
- São pesados e volumosos, quando comparados à soluções ativas;
- Não alcançam um FP muito elevado.

Dentre as possibilidades para a criação do estágio PFC passivo, pode-se citar: o indutor de entrada PFC, o circuito *valley-fill* e o circuito *quasi-ativo*.

2.3.1 Indutor de entrada PFC

Esse tipo de sistema PFC aplica apenas um indutor na entrada do circuito, como mostra a Figura 2.2. Caso esse indutor seja suficientemente grande, ele armazenará energia suficiente para manter o circuito retificador em condução ao longo de cada meio ciclo, reduzindo com isso a distorção harmônica causada pela descontinuidade na condução desse retificador.

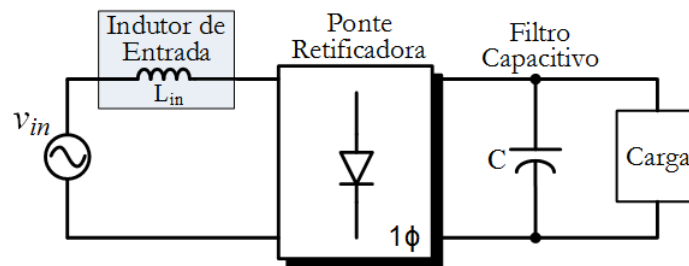


Figura 2.2: Indutor de entrada aplicado à correção passiva do fator de potência [Adaptado de 2].

No entanto, embora a inclusão do indutor de entrada possa reduzir as corrente harmônicas na entrada do circuito, existem algumas desvantagens nessa aplicação:

- Aumento das perdas devido à resistência do indutor;
- Risco de ressonância com o filtro capacitivo;
- Menor tensão no sistema devido à queda de tensão através do indutor.

Além disso, geralmente, o indutor utilizado é volumoso, pesado e de grande indutância. Por exemplo, de acordo com [2], é necessário um indutor de aproximadamente 82mH para ajustar o conteúdo harmônico de um conversor de 100W aos limites impostos pela norma internacional IEC 61000-3-2, Classe A.

2.3.2 Circuito *valley-fill*

O circuito *valley-fill* é composto da associação de três diodos e dois capacitores, como mostra a Figura 2.3. Nessa configuração, os capacitores estão em série durante o carregamento pela rede elétrica e assumem a configuração paralela no momento da descarga sobre a carga. Dessa forma, a capacitância efetiva vista pelos terminais do retificador equivale à associação série das capacitâncias, ou seja, a capacitância reduz à metade caso os capacitores sejam iguais. Tal fato minimiza o conteúdo harmônico da corrente de entrada e contribui para aumentar o fator de potência.

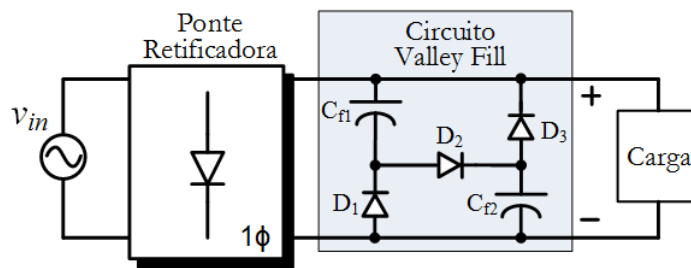


Figura 2.3: Circuito *valley-fill* aplicado à correção passiva do fator de potência [Adaptado de 3].

No entanto, o uso do circuito *valley-fill* resulta em uma tensão do barramento c.c. parcialmente constante, em torno de 50% do período. Essa característica gera elevadas correntes na carga, que, caso sejam lâmpadas, terão sua eficiência luminosa e vida útil afetadas [3].

2.3.3 Circuito *quasi-ativo*

A estrutura básica de um circuito *quasi-ativo* é mostrada na Figura 2.4. Esse circuito apresenta uma certa semelhança ao circuito *valley-fill*, com o acréscimo de um indutor de três enrolamentos. Na sua operação, o indutor compensa a corrente de entrada, a qual assume uma característica quase senoidal. Essa ação é semelhante à operação típica da correção ativa do fator de potência, justificando, assim, o nome dessa estrutura.

No circuito *quasi-ativo* PFC, os estresses de tensão e corrente não são

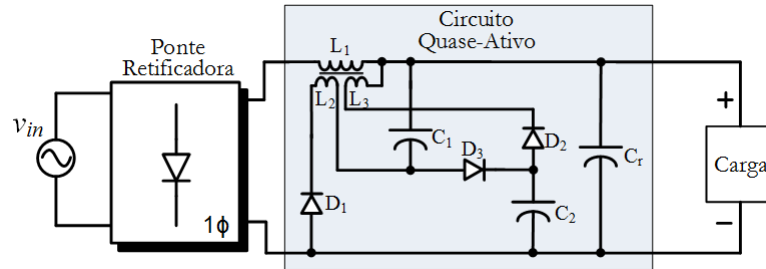


Figura 2.4: Circuito *quasi*-ativo aplicado à correção passiva do fator de potência [Adaptado de 4].

adicionados à chave ativa do estágio seguinte (conversor c.c.-c.c.). Além disso, esse circuito contribui para o aumento da confiabilidade e diminuição dos custos do acionamento de dois estágios [4]. No entanto, por se tratar de um circuito passivo, ele não é capaz de regular a tensão sobre a carga.

2.4 Correção Ativa do Fator de Potência

Os circuitos ativos para correção do FP empregam interruptores controlados em associação aos elementos passivos (indutores e capacitores). Nessa configuração, o interruptor pode ser acionado tanto em baixa frequência (frequência da rede elétrica) quanto em alta frequência. A seguir, serão mostrados os detalhes da aplicação dessas duas soluções.

2.4.1 Circuito PFC ativo em baixa frequência

Uma estrutura característica da abordagem ativa em baixa frequência para a correção do fator de potência está representada na Figura 2.5. Essa configuração consegue um alto FP operando a chave bidirecional (S_w) apenas duas vezes por período da rede elétrica e pode ser implementada para potência de até cerca de 1000W.

Esse tipo de correção do fator de potência requer um menor indutor na entrada, quando comparado às soluções passivas, e gera uma baixa interferência eletromagnética, evitando o uso de filtros EMI pesados. A comutação em baixa frequência minimiza as variações de corrente (di/dt) e tensão (dv/dt),

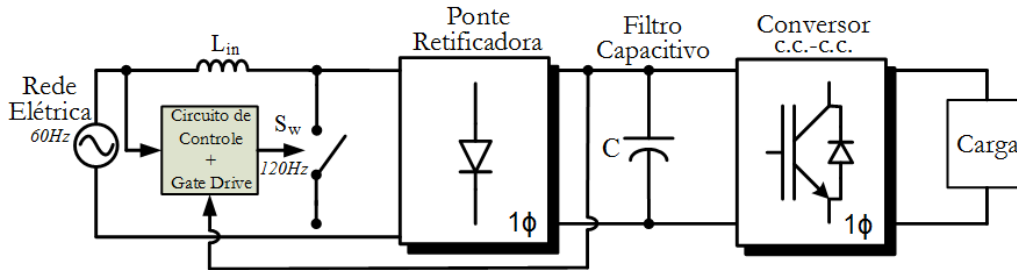


Figura 2.5: Circuito típico para a correção ativa do fator de potência em baixa frequência [Adaptado de 2].

e as perdas de chaveamento, tornando o sistema mais eficiente em relação aos circuitos ativos em alta frequência. Além disso, essa abordagem permite o uso de diodos de recuperação lenta [41]. No entanto, devido à operação do indutor na frequência da rede elétrica, o tamanho e o peso desse elemento passa a ser um limitador do uso dessa abordagem em sistemas com potência superior a 1000W [2].

2.4.2 Circuito PFC ativo em alta frequência

A outra forma ativa de corrigir o fator de potência consiste em operar o interruptor em alta frequência. Tal ação reduz drasticamente os valores dos elementos passivos, o que, de fato, leva o emprego de um chaveamento em alta frequência a ter preferência nas aplicações de PFC [35]. Além disso, se comparada às técnicas passivas de correção do FP, essa solução apresenta algumas vantagens significativas, tais como [6]: elevado fator de potência, conteúdo harmônico reduzido, menor volume e mais leve. No entanto, o custo relativamente mais elevado e a maior complexidade na implementação são pontos negativos dessa abordagem.

Como visto na Figura 2.1, as soluções ativas de PFC em alta frequência podem ser classificadas adicionalmente na abordagem da modulação por largura do pulso (PWM – do inglês, *Pulse Width Modulation*) e na ressonantes. A abordagem ressonante modela a tensão e a corrente sobre a chave semicondutora a partir da ressonância dos componentes passivos (indutor e capacitor) de forma a zerar os valores dessas grandezas antes da comutação da chave. Essa comutação suave consegue minimizar as perdas do chavea-

mento e reduzir a interferência eletromagnética dos conversores. Assim, esses conversores podem ser utilizados em frequências de comutação elevadas para reduzir o custo, o peso e o volume do circuito. Porém, nas possíveis configurações dos conversores ressonantes, existem problemas quanto à redução da tensão [42], o elevado estresse por corrente e tensão da chave semicondutora [43] e a necessidade de um grande filtro capacitivo na saída [44].

Na abordagem PWM, a chave semicondutora opera através da modulação por largura de pulso e a corrente de entrada do circuito c.a.-c.c. é modelada em uma forma senoidal e em fase com a tensão de entrada. Assim, essa estrutura retificadora passa a emular uma simples resistência, o que resulta em um FP muito próximo da unidade e baixo conteúdo harmônico na corrente de entrada.

A Figura 2.6 mostra um esquema típico dessa solução juntamente com a sua característica de correção do fator de potência. O circuito de controle monitora a forma de onda da tensão retificada, a corrente de entrada média e a tensão de saída a todo instante. De posse desses três sinais, ele modula a forma de onda da corrente de entrada média em conformidade com a tensão retificada, forçando a proporcionalidade entre elas, ao mesmo tempo que regula a tensão de saída frente a possíveis variações na tensão de alimentação e na carga. Dessa forma, torna-se possível criar retificadores quase ideais sem perder a capacidade de regulação da tensão sobre a carga.

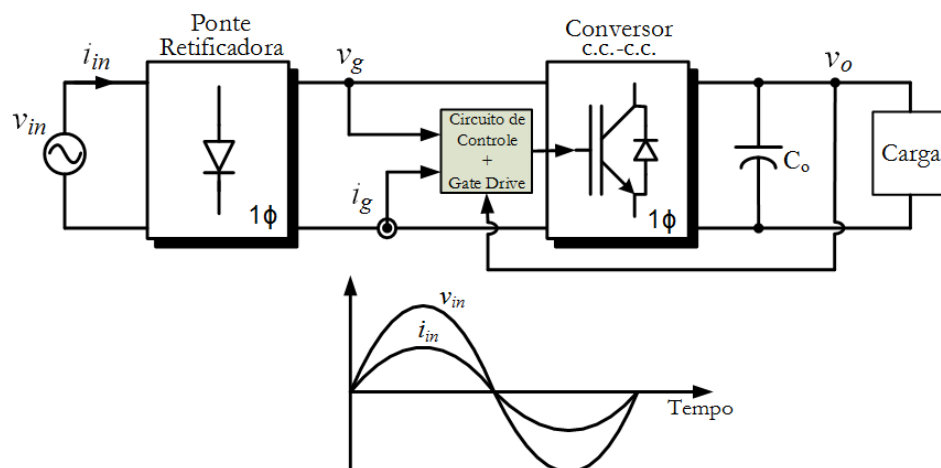


Figura 2.6: Circuito típico para a correção ativa do FP na abordagem PWM [Adaptado de 5, 6].

Além dessas características fundamentais e de grande importância, a correção ativa do FP na abordagem PWM apresenta também outras vantagens, tais como [6]: simplicidade, facilidade de análise e controle, menor tensão e corrente sobre a chave semicondutora. No entanto, existe uma limitação para a frequência de comutação dessa chave, visto que a natureza do PWM gera significativas perdas de chaveamento.

Com todas essas características, a solução ativa PWM se apresenta como uma excelente escolha para aplicações de correção do fator de potência e é, de fato, extensivamente aplicada. Na literatura específica, várias topologias de conversores chaveados são usadas para gerar um estágio PFC nessa abordagem, a citar: o *buck* [45,46], o *boost* [47,48], o *buck-boost* [49,50], o *flyback* [51,52], o *Cuk* [53,54] e o *Single Ended Primary Inductance Converter* (SEPIC) [8,55]. Todas essas topologias, isoladas ou não, foram representadas na Figura 2.1, com destaque para o conversor SEPIC. Apesar de conter um maior número de componentes em relação aos demais conversores chaveados comumente usados em aplicações de correção do fator de potência (*buck*, *boost*, *buck-boost* e *flyback*), esse conversor apresenta inúmeras vantagens sobre os mesmos [5]. Algumas delas estão listadas a seguir:

- Larga faixa da tensão de saída (abaixador-elevador da tensão);
- Pequena corrente de partida, devido à posição do capacitor de acoplamento;
- Baixa ondulação da corrente de entrada, mesmo em condução descontínua;
- Transistor com emissor aterrado, facilitando o aterramento;
- Facilidade de isolamento entre a entrada e a saída;
- Tensão de saída não invertida;
- Dispensa o filtro EMI do estágio entrada.

Mesmo com a grande semelhança estrutural e física dos conversores SEPIC e Cúk, o conversor SEPIC é o que reúne o maior número de vantagens operacionais entre eles.

2.5 Operação dos Conversores c.c.-c.c. PFC

Na Figura 1.1 deste trabalho, foi apresentado um LED *driver* sem um estágio de correção do fator de potência para o acionamento de um conjunto de LEDs a partir da rede elétrica. Como visto, essa forma de acionamento não atende aos requisitos mínimos de qualidade de energia exigidos na operação dessa rede.

Uma solução para essa questão consiste em introduzir um estágio PFC nesse acionamento. Considerando as várias topologias ativas e passivas de circuitos PFC já apresentadas, a solução ativa na abordagem PWM é a que reúne a maior quantidade de características favoráveis à essa realização e, de fato, os conversores c.c.-c.c. chaveados em alta frequência são largamente utilizados nesse tipo de aplicação. Por essa questão, essa será a solução analisada a seguir.

Considerando novamente uma alimentação a partir da rede elétrica, o estágio de entrada de uma fonte de alimentação qualquer continua a ser o filtro EMI (do inglês, *Electromagnetic Interference*) seguido de um retificador de onda completa a diodos e um filtro capacitivo. Na construção do estágio de correção do fator de potência, um conversor c.c.-c.c. PFC chaveado em alta frequência deve então ser inserido entre o filtro capacitivo e o estágio de saída (conversor c.c.-c.c. principal), que se conecta à carga. No entanto, existem algumas maneiras distintas de construir esse estágio PFC, como ilustra a Figura 2.7.

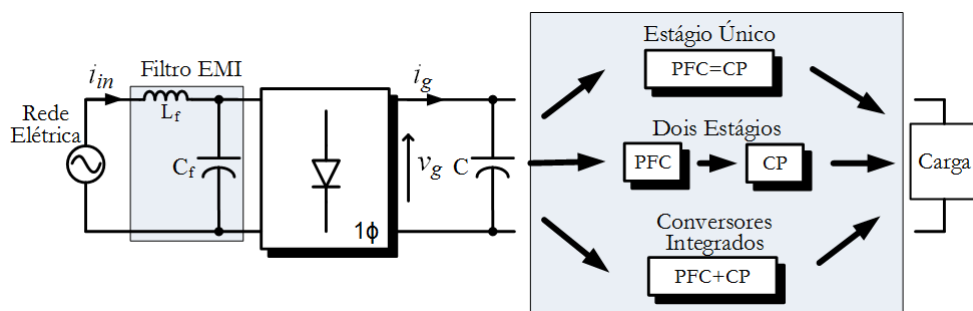


Figura 2.7: Possíveis configurações para o estágio PFC usando conversores c.c.-c.c. [Adaptado de 7].

Cada uma dessas configurações apresenta vantagens e desvantagens quanto

à sua implementação. A mais simples delas em termos de estágios de operação é a de estágio único, onde um único conversor c.c.-cc realiza a correção do fator de potência e, ao mesmo tempo, controla as variáveis do acionamento da carga. Como consequência à utilização de um único conversor, essa topologia apresenta um número reduzido de componentes, uma única chave ativa, menor custo e tamanho, quando comparada às outras configurações, e fator de potência próximo de 1 (um) [34,7,56]. No entanto, faz-se necessário o uso de um grande capacitor de armazenamento, uma vez que não possui um segundo estágio para gerenciar a transferência de energia [7]. Além disso, em alguns casos, essa configuração pode apresentar uma baixa eficiência e elevada THD [56].

A configuração PFC de dois estágios é composta por dois conversores c.c.-c.c.. O primeiro deles realiza a correção do fator de potência e o segundo regula a tensão sobre a carga. Essa configuração possibilita alcançar o fator de potência unitário, com boa resposta dinâmica no controle da tensão de saída, e permite utilizar uma capacitância de armazenamento relativamente menor, quando comparada à usada na configuração de estágio único [34,7]. Porém, essa solução utiliza um grande número de componentes, incluindo as duas chaves ativas, e, conseqüentemente, aumenta o tamanho e custo do dispositivo. Além disso, a eficiência desse circuito é limitada [57].

A terceira solução consiste na integração do conversor c.c.-c.c. PFC com o conversor principal (CP). Essa integração utiliza apenas uma chave ativa, a qual é compartilhada pelos dois conversores. Isso simplifica o circuito de comando, reduz o custo, aumenta a confiabilidade e ainda conserva determinadas vantagens da solução de dois estágios [7,58]. No entanto, na integração de conversores, o conversor do estágio PFC fica limitado à operação em DCM (do inglês, *Discontinuous Conduction Mode*), uma vez que os outros modos de operações exigem graus de liberdade que não são permitidos a partir da integração dos conversores [58].

No entanto, em todas essas configurações PFC apresentadas, deseja-se que a corrente de entrada média num período de chaveamento apresente a mesma forma de onda da tensão de entrada retificada através da ação de controle aplicada à chave do conversor c.c.-c.c. PFC. Dessa forma, todas elas compartilham algumas características peculiares à esse tipo de operação, as quais serão apresentadas a seguir.

Em geral, a tensão e a corrente na entrada de um estágio PFC podem ser descritas, respectivamente, da seguinte maneira:

$$v_g(t) = V_{in} \cdot |\text{sen}(wt)|, \quad (2.6)$$

$$i_g(t) = I_{in} \cdot |\text{sen}(wt)|, \quad (2.7)$$

onde V_{in} e I_{in} são, nessa ordem, as amplitudes da tensão e corrente da rede elétrica e w é a frequência angular associada à essa rede alternada.

Por outro lado, é desejável que a tensão de saída do conversor c.c.-c.c. PFC $v(t)$ permaneça praticamente constante ao longo de cada meio ciclo da rede. Portanto, ela pode ser representada por um valor constante ($v(t) \simeq V$).

Com isso, a transformação da tensão c.c. nominal do estágio PFC será dada por:

$$m(wt) = \frac{v(t)}{v_g(t)} \simeq \frac{V}{V_{in} \cdot |\text{sen}(wt)|} = \frac{M}{|\text{sen}(wt)|}. \quad (2.8)$$

Essa equação mostra que o valor de $m(wt)$ varia constantemente de um valor mínimo M (em $wt = \pi/2$) até o infinito (em $wt = k\pi$, com $k = 0, 1, 2, 3, \dots$) em cada meio ciclo da frequência da rede. Tal fato é o primeiro ponto importante a ser considerado na operação do conversor c.c.-c.c. PFC.

O segundo ponto de interesse nesse tipo de aplicação é a carga “vista” pelo conversor c.c.-c.c. PFC na frequência da rede elétrica. A todo instante, esse conversor absorve uma potência elétrica média que varia em função dessa frequência, a qual pode ser calculada para um período da seguinte forma:

$$P_g(wt) = v_g(t) \cdot i_g(t) = V_g \cdot I_g \cdot \text{sen}^2(wt). \quad (2.9)$$

Quanto à potência média na saída desse conversor, ela pode ser entregue tanto à carga quanto a um outro conversor. No entanto, em ambos os casos, esse potência corresponde ao produto entre a tensão $v(t)$ e a corrente $i(t)$ de característica c.c. na saída desse conversor PFC:

$$P_{out}(t) = v(t) \cdot i(t). \quad (2.10)$$

Assim, considerando uma eficiência de 100% ($P_g = P_{out}$) para o conversor

c.c.-c.c. PFC, sua corrente de saída pode ser calculada a partir das Equações (2.9) e (2.10):

$$i(\omega t) = \frac{V_g \cdot I_g}{V} \cdot \text{sen}^2(\omega t). \quad (2.11)$$

Consequentemente, torna-se possível avaliar a carga “vista” por esse conversor na frequência da rede elétrica:

$$r(\omega t) = \frac{v(t)}{i(t)} \simeq \frac{V}{V_g \cdot I_g \cdot \text{sen}^2(\omega t)}. \quad (2.12)$$

Essa equação mostra que a carga “vista” pelo conversor PFC também varia constantemente em cada meio ciclo da rede entre um valor mínimo (em $\omega t = \pi/2$) e o infinito (em $\omega t = k\pi$, com $k = 0, 1, 2, 3, \dots$).

Em resumo, a Figura 2.8 mostra essas características da operação do conversor c.c.-c.c. PFC. Vale ressaltar que elas se estendem a todos os conversores c.c. aplicados como circuito PFC.

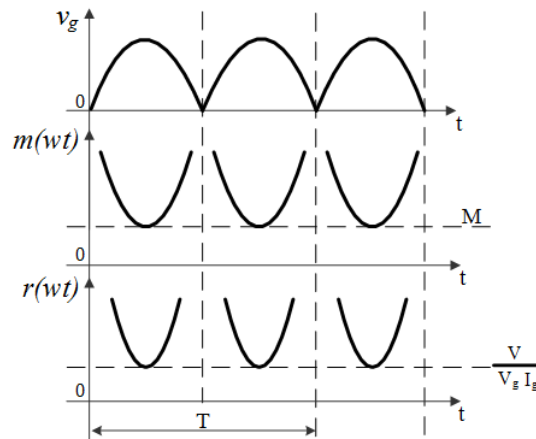


Figura 2.8: Características da operação de um conversor c.c.-c.c. PFC [5].

Dimensionamento, Modelagem e Controle do LED *Driver* em Estudo

Este capítulo aborda os principais pontos a serem considerados para a realização do controle do LED *driver*. Inicialmente, são apresentadas todas as partes que compõem o sistema em estudo. Na sequência, segue o projeto e a modelagem de cada uma delas. Por fim, são apresentadas as técnicas de controle a serem utilizadas na implementação do sistema de controle para os conversores desse LED *driver*.

3.1 Introdução

Como visto no Capítulo 1, a aplicação da tecnologia LED na iluminação de estado sólido já é uma realidade, tornando-se uma solução viável para a substituição das lâmpadas convencionais. No entanto, os LEDs não podem ser conectados diretamente à rede elétrica devido à incompatibilidade do nível de tensão. Além disso, eles apresentam a peculiaridade de serem acionados em corrente, uma vez que não possuem um valor de resistência interna suficiente para limitar sua corrente, caso sejam alimentados por uma fonte de tensão. Dessa forma, o uso de uma fonte de alimentação torna-se fundamental para esse tipo de acionamento.

Neste trabalho, a fonte de alimentação utilizada para acionar o conjunto de LEDs a partir da rede elétrica, comumente chamada de LED *driver*, é do tipo chaveada, como mostra a Figura 3.1. Devido à característica alternada da tensão da rede elétrica, o estágio de entrada dessa fonte é composto por um retificador de onda completa a diodos e um grande filtro capacitivo (C). A utilização de um filtro EMI (do inglês, *Electromagnetic Interference*) nesse estágio é também necessária, uma vez que esse tipo de fonte gera componentes harmônicas de altas frequência a partir do chaveamento de seus conversores.

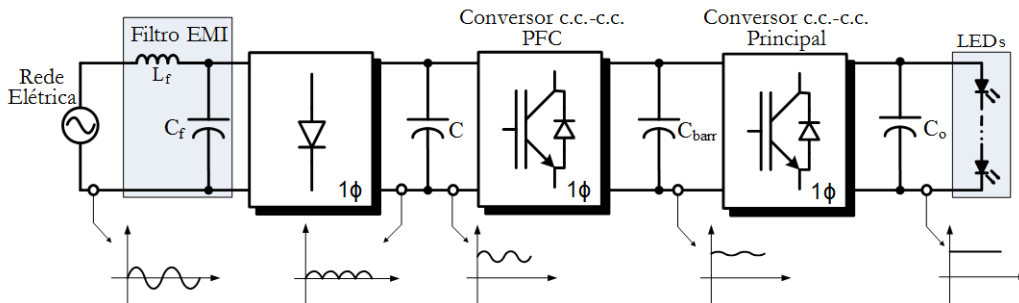


Figura 3.1: Diagrama de blocos do LED *driver* em estudo.

Um estágio de correção do fator de potência (PFC) é de grande importância para que o LED *driver* em estudo possa atender aos requisitos de qualidade de energia impostos pelas normas, sobretudo, a IEC 61000–3–2, na sua classificação C, que abrange todos os equipamentos de iluminação conectados diretamente à rede elétrica e com potência de entrada superior à 25W. Como discutido no Capítulo 2, existem vários circuitos monofásicos ativos e passivos que podem realizar essa função de correção do fator de potência. No entanto, a solução ativa na abordagem PWM é a que apresenta o maior número de características favoráveis à esse realização.

Nessa solução, o circuito de controle modela a forma de onda da corrente de entrada média do conversor c.c.-c.c. PFC em conformidade com a tensão retificada, forçando a proporcionalidade entre elas, ao mesmo tempo que regula a tensão de saída desse conversor, fornecendo um barramento c.c. ao estágio de saída. Dentre as várias topologias de conversores c.c.-c.c. PFC apresentadas anteriormente, foi visto que a topologia SEPIC reúne o maior número de vantagens operacionais, o que leva a optar por esse conversor na criação do estágio PFC dessa fonte de alimentação.

Na sequência, o conversor c.c.-c.c. principal, chaveado em alta frequência, regula a corrente do conjunto de LEDs, os quais estão conectados na configuração série. Essa regulação é de grande importância para o ajuste do brilho desses LEDs, independentemente das variações sofridas, sejam elas na sua própria operação (alteração da resistência interna devido à variação na temperatura de junção) ou possíveis perturbações na tensão da rede elétrica. Dentre as tantas possibilidades de conversores c.c.-c.c. para atuar nessa regulação de corrente, a escolha pelo conversor *buck* deve-se à simplicidade dessa topologia e a sua característica abaixadora, compatível ao nível de tensão equivalente do conjunto de LEDs.

Por fim, vale a pena ressaltar que o filtro de saída (C_o) pode ser eliminado da estrutura da fonte de alimentação em estudo, uma vez que uma malha de controle irá regular a corrente nos LEDs para o seu valor de referência. No entanto, esse capacitor foi mantido nesse projeto para minimizar a oscilação da corrente através desses LEDs, melhorando esse acionamento.

3.2 Dimensionamento do Circuito de Potência

Os valores dos elementos reativos do circuito de potência de um conversor c.c.-c.c. interferem diretamente no modo em que ele irá operar. Visto isso, as principais equações para o cálculo dos elementos reativos dos conversores do LED *driver* serão desenvolvidas e apresentadas a seguir, sempre tendo em vista o modo de operação desejado para o conversor.

3.2.1 Cálculo dos elementos reativos do conversor PFC

O estágio PFC da fonte de alimentação em estudo neste trabalho é construído com o conversor SEPIC, cujo circuito equivalente é mostrado na Figura 3.2. Nessa representação, os estágios de entrada e saída foram substituídos por uma fonte de tensão retificada e uma carga resistiva (R_L) de potência equivalente, respectivamente.

Como pode ser visto nessa figura, o conversor SEPIC apresenta um in-

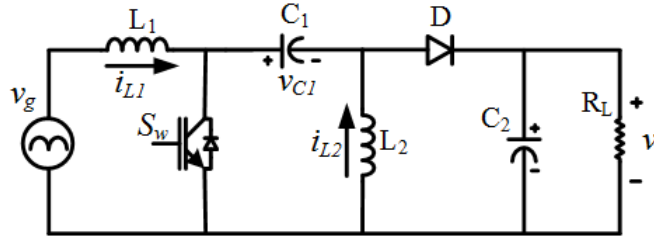


Figura 3.2: Circuito equivalente do conversor SEPIC PFC.

dutor e um capacitor a mais em relação às topologias básicas (*buck*, *boost*, *buck-boost*) e a transferência de energia da entrada para a saída é realizada pelo capacitor intermediário (C_1). Além disso, a corrente de saída desse conversor é recortada, devido à posição do diodo (D), e sua tensão de saída $v(t)$ é não invertida, podendo ser maior ou menor do que a de entrada, característica abaixador-elevador de tensão.

Os detalhes da operação do conversor SEPIC são apresentados na Figura 3.3, onde observa-se que existem três configurações possíveis na operação do conversor SEPIC ao longo de um período de chaveamento T_S , as quais dependem dos estados da chave semicondutora S_w e do diodo D . A tensão vista pela chave é a soma entre as tensões de entrada $v_g(t)$ e saída $v(t)$. No entanto, o capacitor intermediário deve suportar apenas a tensão de entrada.

No período em que a chave semicondutora está em condução, Figura 3.3-(a), ocorre um aumento das correntes em ambas as indutâncias (L_1 e L_2). Quando essa chave deixa de conduzir, essas correntes passam a circular pelo diodo, como mostra a Figura 3.3-(b). A terceira configuração, Figura 3.3-(c), evidencia a operação no modo de condução descontínuo (DCM – do inglês, *Discontinuous Conduction Mode*), o qual é caracterizado pela anulação da corrente drenada através do diodo, que se bloqueia sob corrente nula. Tal fato deve-se à inversão na corrente do indutor L_2 , que também se igualará em intensidade à corrente do indutor L_1 , de modo que a soma dessas correntes tornará-se se nula durante um pequeno intervalo de tempo.

Caso a soma dessas correntes seja sempre maior que zero ($i_{L1} + i_{L2} > 0$) ao longo de todo o intervalo em que a chave permanece aberta, sempre existirá uma corrente através do diodo e apenas as configurações (a) e (b) da Figura 3.3 serão observadas, o que representará a operação do conversor no modo

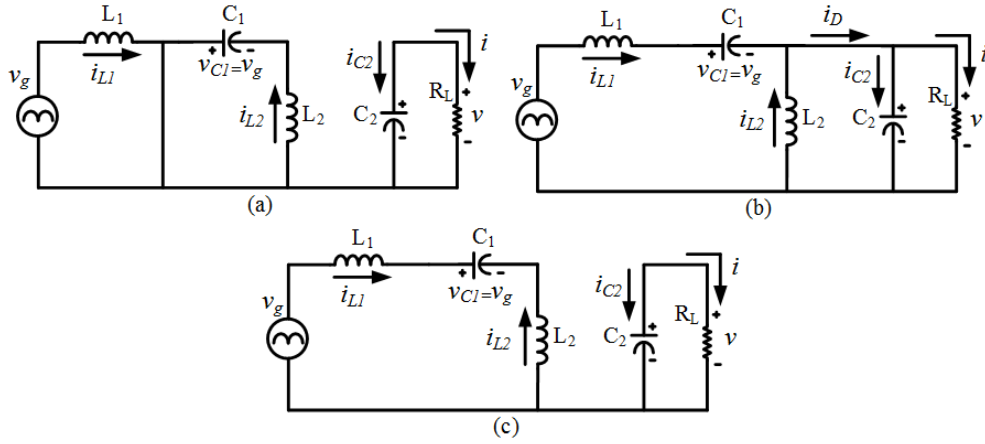


Figura 3.3: Configurações do conversor SEPIC em um período de chaveamento: (a) chave fechada, (b) chave aberta e diodo em condução e (c) chave aberta e diodo bloqueado.

contínuo (CCM – do inglês, *Continuous Conduction Mode*).

A escolha do modo de operação de um conversor c.c.-c.c. influencia diretamente no cálculo dos elementos do seu circuito de potência. A seguir, serão definidos os valores desses elementos para o conversor SEPIC considerando a operação em DCM.

De acordo com os estudos apresentados em [8], a operação em DCM do conversor SEPIC PFC exige que:

$$\delta < \frac{M}{M+1}, \quad (3.1)$$

onde δ é o ciclo de trabalho da chave semicondutora e M é o valor mínimo da transformação de tensão desse conversor PFC.

Além disso, foi apresentada toda uma formulação matemática no desenvolvimento da expressão que calcula o ciclo de trabalho nominal (d) do conversor SEPIC PFC em DCM. Tal expressão foi definida como:

$$d = \sqrt{2} \cdot M \cdot \sqrt{K_a}. \quad (3.2)$$

onde K_a é o parâmetro de condução do conversor, dado por:

$$K_a = \frac{2 \cdot L_{eq}}{R_L \cdot T_S}. \quad (3.3)$$

A variável L_{eq} dessa expressão do parâmetro de condução corresponde à indutância equivalente da associação em paralelo dos indutores (L_1 e L_2) do conversor SEPIC, que se resume em:

$$L_{eq} = \frac{L_1 \cdot L_2}{L_1 + L_2}. \quad (3.4)$$

Neste ponto da discussão, a partir dos resultados apresentados nas Equações (3.1) e (3.12), torna-se possível estabelecer um valor crítico para o parâmetro de condução, o qual delimitará os modos de operação do conversor SEPIC PFC em função da transformação de tensão desse conversor. Tal valor é definido como:

$$K_{crit} = \frac{1}{2 \cdot (M + 1)^2}, \quad (3.5)$$

onde a operação em DCM exige que $K_a < K_{crit}$.

Realizadas essas observações, o próximo passo consiste em calcular os valores dos elementos do circuito de potência do conversor SEPIC, a começar pelo indutor L_1 , cuja corrente está representada na Figura 3.4.

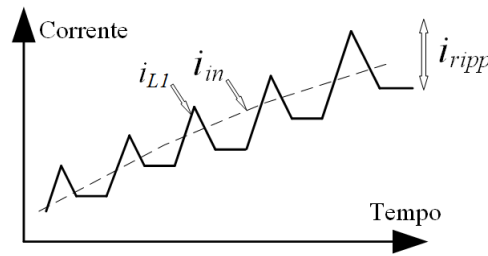


Figura 3.4: Corrente no indutor L_1 do conversor SEPIC PFC em DCM.

O cálculo desse indutor L_1 baseia-se no *ripple* de sua corrente, o qual é dado por:

$$i_{ripp}(t) = \frac{v_g(t) \cdot d \cdot T_S}{L_1}. \quad (3.6)$$

Dessa forma, considerando a pior situação para esse *ripple* ($\omega t = 90^\circ$), o

valor do indutor L_1 é calculado com auxílio da Equação (3.6) e da especificação do máximo *ripple* admissível (I_{ripp}):

$$L_1 = \frac{V_{in} \cdot d \cdot T_S}{I_{ripp}}, \quad (3.7)$$

onde I_{ripp} geralmente corresponde à uma porcentagem da amplitude da corrente de entrada.

Calculado o valor do indutor L_1 e de posse da Equação (3.4), que determina a indutância equivalente, o valor do segundo indutor é calculado de imediato:

$$L_2 = \frac{L_1 \cdot L_{eq}}{L_1 - L_{eq}}. \quad (3.8)$$

Por fim, são realizadas as considerações para os valores dos capacitores intermediário e de saída do conversor SEPIC. O capacitor intermediário influencia fortemente a forma de onda da corrente de entrada do conversor SEPIC PFC. Além disso, esse capacitor deve ser escolhido de modo a apresentar uma baixa ondulação de tensão na frequência de chaveamento, no entanto, deve ser pequeno o suficiente para acompanhar a tensão retificada [35]. De acordo com [5], uma boa escolha é dada por:

$$C_1 = \frac{1}{w_r^2 \cdot (L_1 + L_2)}, \quad (3.9)$$

onde w_r é a frequência angular de ressonância de C_1 , L_1 e L_2 , geralmente alocada entre a frequência angular da rede c.a. (w) e a de chaveamento (w_s), ou seja, $w \ll w_r \ll w_s$.

Quanto ao capacitor de saída, ele deve ser grande o suficiente para armazenar a energia necessária para alimentar a carga, uma vez que a energia na entrada do conversor SEPIC apresenta uma variação periódica, enquanto a de saída é constante. Um valor adequado para essa capacitância pode ser calculado por:

$$C_2 = \frac{1}{w \cdot r_v \cdot R_L}, \quad (3.10)$$

onde r_v é a porcentagem de *ripple* na tensão de saída.

3.2.2 Cálculo dos elementos reativos do conversor principal

O conversor do estágio de saída do LED *driver* em estudo baseia-se na topologia *buck*, cujo circuito equivalente está representado na Figura 3.5. Nessa ilustração, uma fonte de tensão contínua emula a tensão do barramento c.c. que alimenta o conversor *buck*, como foi ilustrado na estrutura do LED *driver* apresentada na Figura 3.1. A carga conectada à esse conversor é formada por um conjunto de LEDs associados em série, de forma que eles sejam alimentados pela mesma corrente.

O conversor *buck* apresenta um número reduzido de componentes, o que torna sua estrutura simples e de baixo custo. Devido à posição da chave semicondutora, a corrente de entrada desse conversor é recortada. Além disso, o conversor *buck* apresenta uma tensão de saída $v_o(t)$ não invertida e sempre menor do que a tensão de alimentação V_{barr} , ou seja, possui uma característica abaixadora de tensão.

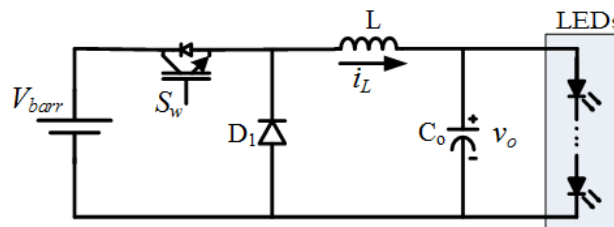


Figura 3.5: Circuito equivalente do conversor *buck*.

Assim como foi apresentado para o conversor SEPIC, o conversor *buck* pode operar tanto no modo de condução contínuo (CCM) quanto no descontínuo (DCM). No entanto, essa classificação é agora realizada a partir da corrente no indutor L desse conversor. Caso ela se anule, diz-se que o conversor opera em DCM, caso contrário, ele estará no modo contínuo. Na operação do conversor *buck* em CCM, as relações de transformação das variáveis entre a entrada e saída são definidas de forma direta a partir do ciclo de trabalho da chave semicondutora (S_w), o que facilita o controle dessas variáveis. Por essa razão, esse será o modo de operação do conversor *buck* em análise neste trabalho.

Os detalhes dessa operação são mostrados na Figura 3.6. Com a chave

semicondutora em condução ($0 \leq t \leq t_{on}$), ocorrerá a transferência de energia da fonte para o indutor, o capacitor de saída (C_o) e a carga, como mostra a Figura 3.6-(a). No momento em que essa chave é bloqueada ($t_{on} < t \leq T_S$), o diodo passa a conduzir, permitindo a manutenção da corrente através do indutor, Figura 3.6-(b). Nesse instante, a energia armazenada previamente no indutor, durante o intervalo de tempo em que a chave estava em condução, será agora transferida ao capacitor e à carga.

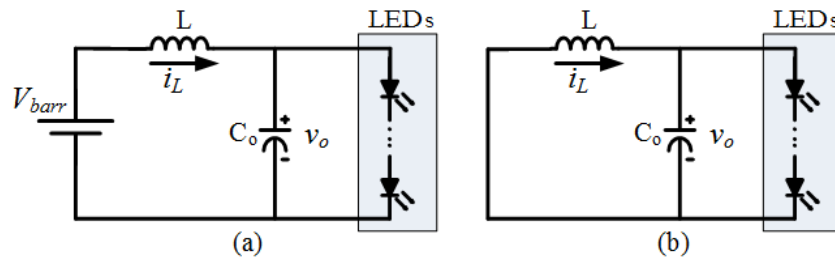


Figura 3.6: Configurações do conversor *buck* durante um período de chaveamento: (a) chave em condução e (b) chave bloqueada.

Observa-se da operação do conversor *buck* que o posicionamento do indutor exerce uma influência no *ripple* da corrente sobre a carga. Tal fato é de grande importância no acionamento dos LEDs, uma vez que um elevado valor desse *ripple* interfere no brilho desses dispositivos. Dessa forma, um valor suficientemente grande deve ser projetado para o indutor desse conversor. De acordo com [59], um valor adequado para esse indutor pode ser calculado a partir da definição do *ripple* de corrente aceitável ($I_{L,ripp}$), o qual é dado seguinte forma:

$$L = \frac{V_{barr} \cdot (d - d^2)}{f_S \cdot I_{L,ripp}}, \quad (3.11)$$

onde f_S é a frequência de chaveamento e d é o ciclo de trabalho nominal.

Por sua vez, a partir do balanço de tensões sobre o indutor, define-se a expressão que calcula o ciclo de trabalho nominal desse conversor, tal como:

$$d = \frac{V_o}{V_{barr}}. \quad (3.12)$$

Por fim, destaca-se o capacitor de saída do conversor *buck*, que atua como um filtro para as altas frequências. Além disso, ele estabiliza a tensão

de saída desse conversor, que será aplicada sobre a carga. Em [59], todo um esforço matemático foi realizado para obter uma expressão para o cálculo do valor desse capacitor em função da variação de tensão aceitável (Δv_o) em porcentagem da tensão sobre a carga, a qual é dada por:

$$C_o = \frac{V_{barr} \cdot (d - d^2)}{8 \cdot L \cdot f_s^2 \cdot \Delta v_o}. \quad (3.13)$$

3.3 Modelagem dos Conversores

Uma modelagem consistente dos conversores chaveados é de grande importância no projeto de um sistema de controle eficiente. Dessa forma, uma grande atenção é dada aos modelos equivalentes desses conversores e várias abordagens de modelagem são tratadas na literatura. Qualquer que seja a abordagem usada para obter as características de operação dos conversores chaveados, os resultados deverão ser os mesmos. No entanto, uma abordagem fornece mais informações sobre as propriedades do conversor quando comparada à outras ou até mesmo pode ser mais clara e fácil de aplicar.

3.3.1 Modelagem do conversor SEPIC PFC

A operação do conversor SEPIC PFC em DCM dificulta a modelagem desse conversor para várias das possíveis abordagens, como, por exemplo, a abordagem do circuito equivalente médio em espaço de estados. No entanto, a abordagem CIECA (do inglês, *Current Injected Equivalent Circuit Approach*), proposta em [60], torna essa modelagem simplificada devido à algumas de suas características:

- Simples e clara, independente do modo de operação do conversor (CCM ou DCM);
- Resulta num circuito equivalente com características muito próximas as do conversor real;
- O circuito equivalente pode ser usado de forma direta em previsões digitais (SPICE, Matlab, PSIM e outros).

No desenvolvimento da abordagem CIECA, o primeiro passo consiste em identificar a parte não linear do circuito do conversor (que contém a chave) e linearizá-la, uma vez que a outra parte já é inerentemente linear (permanece a mesma ao longo do período de chaveamento). Definidas as partes linear e não linear do circuito desse conversor, a linearização desta é obtida calculando-se a corrente média que a atravessa, a qual é injetada na parte linear do conversor. Tal fato torna simples a aplicação dessa abordagem e o resultado final da modelagem é um conjunto de equações de pequenos sinais, que representam as relações de transferência do conversor, ou um modelo de circuito equivalente linear para o conversor não linear.

Aplicando essa análise sobre a operação do conversor SEPIC em DCM da Figura 3.3, define-se apenas o paralelo entre o capacitor de saída (C_2) e a carga resistiva R_L como a parte linear do circuito. Essa escolha está ilustrada na Figura 3.7, onde observa-se que uma corrente média (I_D) está de fato sendo injetada na parte linear, resultando na tensão de saída desejada.

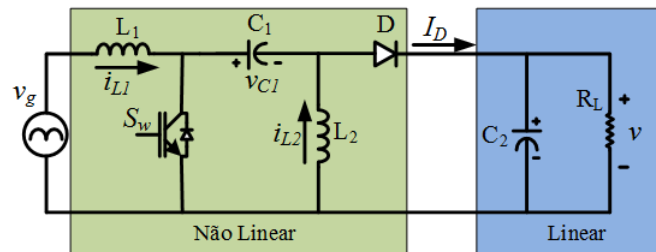


Figura 3.7: Definição da não linearidade do conversor SEPIC PFC.

As propriedades dinâmicas do conversor serão determinadas a partir da introdução de uma variação de pequeno sinal c.a. sobre o ponto de operação em regime das grandezas do conversor. Considerando essa variação c.a. desprezível quando comparada aos valores das grandezas em regime, ela pode ser descrita como:

$$\begin{cases} \delta = \bar{d} + \tilde{d} \\ V_{in} = \bar{V}_{in} + \tilde{v}_{in} \\ v = \bar{V} + \tilde{v} \\ I_{in} = \bar{I}_{in} + \tilde{i}_{in} \\ i = \bar{I} + \tilde{i} \end{cases} \quad (3.14)$$

onde “—” é usado para indicar o valor da grandeza em regime e “~” a perturbação de pequeno sinal introduzida.

Dessa forma, o próximo passo consiste em determinar as grandezas em regime para o conversor SEPIC. Considerando novamente a Figura 3.3, nota-se que a corrente média na carga (I) é exatamente igual à corrente média que atravessa o diodo (I_D), a qual é ilustrada na Figura 3.8, onde $t_{D,on}$ é o tempo de condução do diodo.

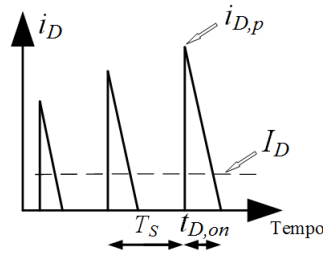


Figura 3.8: Corrente no diodo do conversor SEPIC PFC em DCM [Adaptado de 8].

Analisando essa forma de onda da corrente do diodo em relação à operação do conversor apresentada na Figura 3.3, o valor de pico dessa corrente é, então, descrito da seguinte forma:

$$i_{D,p} = \frac{V_{in} \cdot \delta \cdot T_s}{L_{eq}}, \quad (3.15)$$

onde δ é o ciclo de trabalho da chave semicondutora e L_{eq} é a indutância equivalente do conversor, definida na Equação (3.4).

Além disso, o tempo de condução do diodo é calculado de acordo com a expressão [5]:

$$t_{D,on} = \frac{V_{in} \cdot \delta \cdot T_s}{V}. \quad (3.16)$$

Assim, com o auxílio da Figura 3.8 e das Equações (3.15) e (3.16), define-se a corrente média através do diodo e, conseqüentemente, a corrente média na carga, para um período de chaveamento:

$$I_m = I_D = \frac{i_{D,p} \cdot t_{D,on}}{2 \cdot T_s}. \quad (3.17)$$

Dessa forma, torna-se possível calcular a corrente média na carga para meio ciclo da rede c.a.:

$$\begin{aligned} I &= \frac{1}{\pi} \int_0^\pi \left(\frac{i_{D,p} \cdot t_{D,on}}{2 \cdot T_S} \right) dt \\ &= \frac{V_{in}^2 \cdot \delta^2 \cdot T_S}{4 \cdot L_{eq} \cdot V}. \end{aligned} \quad (3.18)$$

Na sequência, considerando uma eficiência de 100% na operação do conversor SEPIC ($v_{in} \cdot i_{in} = V \cdot I$) e que $v_{in}^2 = v_g^2$, a corrente de entrada desse conversor pode então ser calculada da seguinte forma:

$$\begin{aligned} i_{in} &= \frac{V_{in} \cdot \delta^2 \cdot T_S \cdot \text{sen}(wt)}{2 \cdot L_{eq}} \\ &= I_{in} \cdot \text{sen}(wt), \end{aligned} \quad (3.19)$$

onde:

$$I_{in} = \frac{V_{in} \cdot \delta^2 \cdot T_S}{2 \cdot L_{eq}}. \quad (3.20)$$

As perturbações descritas na Equação (3.14) serão usadas neste momento para obter um conjunto de equações lineares que descrevem a dinâmica do conversor. Para isso, essas perturbações são aplicadas na Equação (3.18). Negligenciando os termos não lineares de segunda ordem, tal aplicação resulta em:

$$\tilde{i} = j_2 \cdot \tilde{d} + g_2 \cdot \tilde{v}_{in} - \frac{1}{r_2} \cdot \tilde{v}, \quad (3.21)$$

onde:

$$\begin{cases} j_2 = \frac{\bar{V}_{in}^2}{\bar{V}} \cdot \frac{\bar{d} \cdot T_S}{2 \cdot L_{eq}} \\ g_2 = \frac{\bar{V}_{in}}{\bar{V}} \cdot \frac{\bar{d}^2 \cdot T_S}{2 \cdot L_{eq}} \\ r_2 = \frac{\bar{V}}{\bar{I}} = R_{nom} \end{cases} \quad (3.22)$$

Aplicando essas mesmas perturbações na Equação (3.20), segue que:

$$\tilde{i}_{in} = j_1 \cdot \tilde{d} + \frac{1}{r_1} \cdot \tilde{v}_{in}, \quad (3.23)$$

onde:

$$\begin{cases} j_1 = \bar{d} \cdot \frac{\bar{V}_{in} \cdot T_S}{L_{eq}} \\ r_1 = \frac{2 \cdot L_{eq}}{\bar{d}^2 \cdot T_S} \end{cases} \quad (3.24)$$

As Equações (3.21) e (3.23) representam o modelo de pequenos sinais de baixa frequências do conversor e são usadas para desenhar o circuito equivalente, o qual está representado na Figura 3.9.

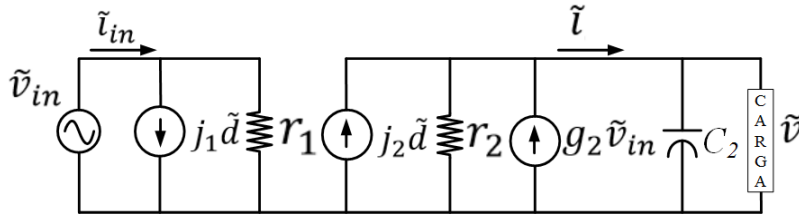


Figura 3.9: Circuito equivalente do conversor SEPIC PFC em DCM (abordagem CIECA).

A partir desse circuito equivalente, pode-se obter as funções de transferência desejadas para as propriedades de entrada e saída de baixa frequência do conversor não linear. Tais características podem ser observadas a partir da função de transferência geral, definida com o auxílio da análise desse circuito:

$$\tilde{v} = \frac{j_2 \cdot \tilde{d} + g_2 \cdot \tilde{v}_{in}}{C_2 \cdot s + \left(\frac{1}{r_2} + \frac{1}{R_L} \right)}. \quad (3.25)$$

3.3.2 Modelagem do conversor buck

Diferentemente da modelagem desenvolvida para o conversor SEPIC, aqui é proposta uma modelagem para o conversor *buck* na abordagem de espaço de estados, cuja notação compacta é apresentada a seguir:

$$\begin{aligned} \dot{x}(t) &= A \cdot x(t) + B \cdot u(t) \\ y(t) &= C \cdot x(t) + E \cdot u(t) \end{aligned} \quad (3.26)$$

onde $x(t)$, $u(t)$ e $y(t)$ são vetores que representam os estados do sistema, as entradas e as saídas, respectivamente.

No intuito de tornar o circuito equivalente do conversor *buck* apresentado na Figura 3.5 mais fiel à realidade, foram inseridas resistência em série aos elementos reativos (indutor e capacitor) desse circuito. Além disso, o conjunto de LEDs em série foi substituído pela resistência equivalente (R_o) dessa associação. Considerando novamente a operação desse conversor em CCM, existirão duas configurações possíveis ao longo de um período de chaveamento, as quais são retratadas na Figura 3.10.

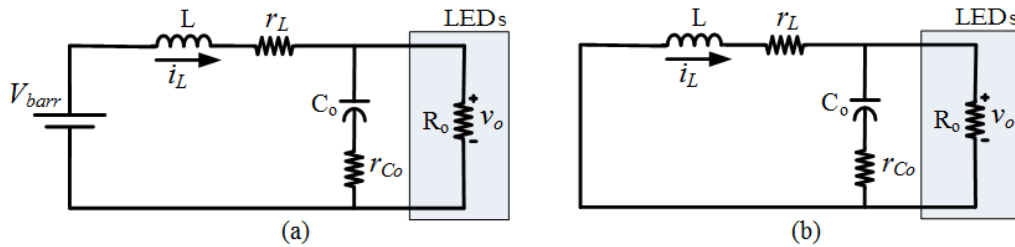


Figura 3.10: Configurações do conversor *buck* não ideal durante um período de chaveamento: (a) chave em condução e (b) chave bloqueada.

Em cada uma dessas configurações, o conversor apresenta um comportamento contínuo, correspondendo a um novo circuito equivalente que o representa no subintervalo da operação. Para cada um desses novos circuitos, existem equações diferenciais que são capazes de descrever as características das variáveis, como é mostrado a seguir para a situação em que chave está em condução:

$$\begin{cases} V_{barr} - L \cdot \frac{di_L(t)}{dt} - r_L \cdot i_L(t) - R_o \cdot \left(i_L(t) - C_o \cdot \frac{dv_{C_o}(t)}{dt} \right) = 0 \\ v_{C_o}(t) + r_{C_o} \cdot C_o \cdot \frac{dv_{C_o}(t)}{dt} - R_o \cdot \left(i_L(t) - C_o \cdot \frac{dv_{C_o}(t)}{dt} \right) = 0 \end{cases} \quad (3.27)$$

Onde a equação diferencial de saída é representada por:

$$v_o(t) = R_o \cdot \left(i_L(t) - C_o \cdot \frac{dv_{C_o}(t)}{dt} \right). \quad (3.28)$$

Considerando os vetores apresentados em (3.29), as equações diferenciais apresentadas em (3.27) e (3.28) são manipuladas de tal forma que elas podem ser escritas numa forma matricial, resultando em (3.30) e (3.31), respectivamente.

$$\begin{cases} x(t) = \begin{bmatrix} i_L(t) & v_{C_o}(t) \end{bmatrix}^T \\ u(t) = \begin{bmatrix} V_{barr} & 0 \end{bmatrix}^T \\ y(t) = \begin{bmatrix} v_o(t) \end{bmatrix} \end{cases} \quad (3.29)$$

$$\begin{bmatrix} \frac{di_L(t)}{dt} \\ \frac{dv_{C_o}(t)}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R_o \cdot (r_L + r_{C_o}) + r_L \cdot r_{C_o}}{L \cdot (R_o + r_{C_o})} & -\frac{R_o}{L \cdot (R_o + r_{C_o})} \\ \frac{R_o}{C_o \cdot (R_o + r_{C_o})} & -\frac{1}{C_o \cdot (R_o + r_{C_o})} \end{bmatrix} \cdot \begin{bmatrix} i_L(t) \\ v_{C_o}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix} \cdot \begin{bmatrix} V_{barr} \\ 0 \end{bmatrix}. \quad (3.30)$$

$$[v_o(t)] = \begin{bmatrix} \frac{R_o \cdot r_{C_o}}{(R_o + r_{C_o})} & -\frac{R_o}{(R_o + r_{C_o})} \end{bmatrix} \cdot \begin{bmatrix} i_L(t) \\ v_{C_o}(t) \end{bmatrix}. \quad (3.31)$$

Analisando essas formas matriciais das equações diferenciais em relação à representação em espaço de estados, as matrizes A , B e C em espaço de estados podem ser obtidas de imediato:

$$A_1 = \begin{bmatrix} -\frac{R_o \cdot (r_L + r_{C_o}) + r_L \cdot r_{C_o}}{L \cdot (R_o + r_{C_o})} & -\frac{R_o}{L \cdot (R_o + r_{C_o})} \\ \frac{R_o}{C_o \cdot (R_o + r_{C_o})} & -\frac{1}{C_o \cdot (R_o + r_{C_o})} \end{bmatrix} \quad (3.32)$$

$$B_1 = \begin{bmatrix} \frac{1}{L} \\ 0 \end{bmatrix}; C_1 = \begin{bmatrix} \frac{R_o \cdot r_{C_o}}{(R_o + r_{C_o})} & -\frac{R_o}{(R_o + r_{C_o})} \end{bmatrix}.$$

Note que foi inserido um subscrito nessas matrizes. Tal ação deve-se à intenção de sinalizar que elas fazem parte da representação da configuração em que a chave está em condução. Para a chave bloqueada será usado o subscrito 2.

Realizando essa mesma análise para a configuração em que a chave está bloqueada, percebe-se que as equações diferenciais são praticamente idênticas às da chave em condução, a menos da fonte de alimentação. Dessa forma, as matrizes em espaço de estados para a configuração em que a chave está bloqueada são dadas por:

$$A_2 = A_1; C_2 = C_1; B_2 = \begin{bmatrix} 0 \\ 0 \end{bmatrix}. \quad (3.33)$$

Na intenção de representar a operação do conversor *buck* através apenas de um conjunto de equações em espaço de estados, será utilizado o modelo de estados pela média. Esse modelo é obtido pela média das matrizes de estado dos dois subintervalos (chave em condução e bloqueada) e as equações em espaço de estados passam a ser descritas da seguinte forma:

$$\begin{cases} \dot{x}(t) = [\delta \cdot A_1 + (1 - \delta) \cdot A_2] \cdot x(t) + [\delta \cdot B_1 + (1 - \delta) \cdot B_2] \cdot u(t) \\ y(t) = [\delta \cdot C_1 + (1 - \delta) \cdot C_2] \cdot x(t) \end{cases} \quad (3.34)$$

onde δ é o ciclo de trabalho.

Essa representação da operação do conversor *buck* através do modelo de estados pela média é fundamental para a construção do modelo c.a. médio desse conversor, cuja metodologia de desenvolvimento é apresentada em [61].

A construção do modelo c.a. médio parte da definição das médias das grandezas ao longo de um período de chaveamento ($\langle \text{variável} \rangle_{T_s}$), como mostrado a seguir:

$$\begin{cases} \langle x(t) \rangle_{T_s} = \bar{X} + \tilde{x}(t) \\ \langle u(t) \rangle_{T_s} = \bar{U} + \tilde{u}(t) \\ \langle y(t) \rangle_{T_s} = \bar{Y} + \tilde{y}(t) \\ \langle \delta(t) \rangle_{T_s} = \bar{d} + \tilde{\delta}(t) \end{cases} \quad (3.35)$$

onde \bar{X} , \bar{U} , \bar{Y} e \bar{d} correspondem aos valores das variáveis em equilíbrio no

ponto quiescente e $\tilde{x}(t)$, $\tilde{u}(t)$, $\tilde{y}(t)$ e $\tilde{\delta}(t)$ são as perturbações em torno desse ponto.

Vale ressaltar que os valores em equilíbrio foram considerados muito maiores do que suas respectivas perturbações.

Aplicado essas perturbações no modelo de estados pela média apresentado em (3.34) e considerando: $A_1=A_2=A$ e $C_1=C_2=C$, determina-se um modelo c.a. de pequenos sinais a partir da eliminação dos termos de segunda ordem e c.c.. Dessa forma, torna-se possível a determinação de uma equação matricial na frequência que relaciona a corrente no indutor do conversor *buck* e o ciclo de trabalho:

$$\frac{\tilde{i}_L(s)}{\tilde{d}(s)} = [C] \cdot (s \cdot [I] - [A])^{-1} \cdot [B_1] \cdot \bar{U}. \quad (3.36)$$

onde $[I]$ é a matriz identidade.

A resolução dessa equação matricial resulta na função de transferência $G_{id}(s)$, que apresenta grande importância no desenvolvimento do sistema de controle para esse conversor.

$$G_{id}(s) = \frac{\tilde{i}_L(s)}{\tilde{d}(s)} = \frac{C_o(R_o + r_{C_o}) + 1}{\psi} V_{barr}, \quad (3.37)$$

onde:

$$\psi = LC_o(R_o + r_{C_o})s^2 + [C_o(R_o r_{C_o} + R_o r_L + r_{C_o} r_L) + L]s + (R_o + r_L). \quad (3.38)$$

3.4 Modelo equivalente do LED

Os diodos emissores de luz (LEDs) são construídos com materiais semicondutores dopados, formando uma junção P–N, assim como é feito para os demais diodos. Dessa forma, a curva V - I característica dos diodos pode ser empregada na construção de um modelo elétrico para os LEDs. No entanto, deve-se levar em consideração o efeito de uma resistência parasita série, uma vez que os LEDs apresentam elevadas perdas *ôhmicas* quando uma corrente é injetada na junção P–N [62]. Assim, a curva dos LEDs pode ser construída

considerando-se um diodo real em série com uma resistência.

Dessa forma, um boa maneira para determinar um circuito equivalente para os LEDs consiste em aproximar a curva V - I desse dispositivo por segmentos de retas, como mostra a Figura 3.11.

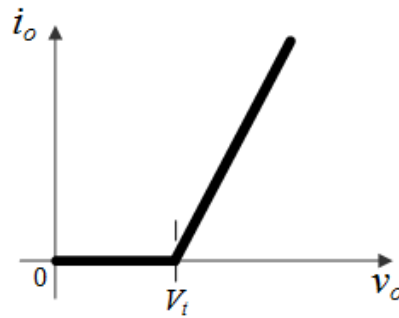


Figura 3.11: Curva V - I aproximada para um LED.

O circuito equivalente obtido dessa aproximação é chamado de linear por partes e emprega a combinação de elementos lineares e idealizados na construção do modelo equivalente. Um representação desse modelo pode ser realizada a partir de um diodo ideal, um fonte de tensão, que representa a tensão V_t do limiar de condução do LED, e um resistência dinâmica série r_d para representar as perdas ôhmicas desse dispositivo, como mostra a Figura 3.12.

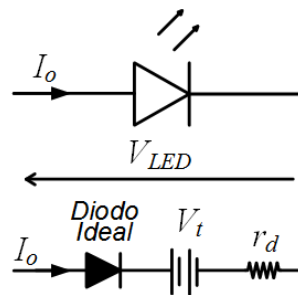


Figura 3.12: Modelo equivalente simplificado de um LED de potência.

A representação matemática desse modelo é dada por:

$$V_{LED} = V_t + r_d \cdot I_o, \quad (3.39)$$

onde I_o é a corrente nominal do LED de potência.

A partir dessa representação, pode-se calcular a resistência equivalente do LED, como mostra a Equação (3.40):

$$R_{LED} = r_d + \frac{V_t}{I_o}. \quad (3.40)$$

No entanto, deve-se salientar que esse modelo aproximado não leva em consideração a temperatura da junção do LED, que interfere diretamente na resistência série desse dispositivo. Com isso, a construção desse modelo pode ser realizada apenas com a informação dos parâmetros V_t e r_d do LED utilizado, os quais são obtidos experimentalmente.

3.5 Controle dos Conversores

Na literatura, são apresentadas diversas técnicas de controle para os conversores chaveados, as quais vão desde a abordagem linear clássica - controlador Proporcional, Integral e Derivativo (PID) [61] até as técnicas não lineares [63], que vêm ganhando força em estudos recentes. Diante dessa diversidade de técnicas, neste trabalho é realizada uma comparação entre o desempenho da abordagem linear, com o uso de um controlador Proporcional Integral - PI, e a técnica de característica não linear baseada na linearização por realimentação de estados (SFL – do inglês, *State Feedback Linearization*). Essas técnicas de controle serão aplicadas no projeto dos controladores para o conversor SEPIC usado como estágio PFC do LED *driver* em estudo.

3.5.1 Controle do conversor SEPIC

Nessa seção, são apresentados os modelos das estratégias de controle, os quais serão usados tanto na abordagem linear quanto na não linear para o conversor SEPIC operando no modo de condução descontínuo (DCM).

3.5.1.1 Abordagem linear

A característica de correção do fator de potência intrínseca à operação do conversor SEPIC em DCM simplifica o sistema de controle devido à necessidade em controlar-se apenas a tensão de saída desse conversor. Com isso, o sistema de controle se resume à uma única malha de tensão.

Aplicando-se a abordagem linear tradicional para o ajuste dessa malha, o erro entre a tensão de saída do conversor e a referência alimenta o controlador e o sinal desse controlador, ponderado pela amplitude da onda triangular, é enviado ao PWM (do inglês, *Pulse-Width Modulation*) para gerar o comando da chave semicondutora. Nessa abordagem, o sistema de controle também pode ser representado na forma de diagramas de blocos da Figura 3.13, onde o conversor SEPIC e o controlador PWM foram representados por suas respectivas funções de transferências: $G_{vd}(s)$ e $G_{cv}(s)$. Os demais blocos desse diagrama correspondem à amplitude da onda triangular V_M e ao ganho do sensor de tensão $H(s)$.

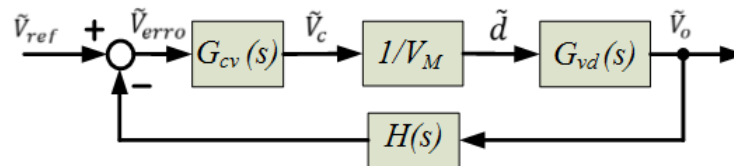


Figura 3.13: Diagrama de blocos do sistema de controle linear do conversor SEPIC.

Como pode ser visto na Figura 3.13, o sistema de controle clássico torna-se muito simples na abordagem linear para a topologia de seguidor de tensão. No entanto, uma dificuldade é observada na modelagem do conversor SEPIC no modo de operação descontínuo em espaço de estados. Com isso, faz-se necessário migrar para outras formas de modelagem do conversor, como, por exemplo, a abordagem CIECA apresentada neste trabalho, que resulta no modelo apresentado na Figura 3.9. Além disso, na abordagem seguidor de tensão, a malha externa deve ser lenta de forma a não prejudicar a característica do rastreamento de trajetória do conversor, o que de fato é responsável pela correção do fator de potência [35,64].

O projeto do controlador PWM do tipo Proporcional-Integral (PI) em modo tensão foi realizado utilizando-se a técnica clássica no domínio da

frequência apresentada em [61]. Nesse projeto, aplica-se a definição da função de transferência da malha $T(s)$, dada por:

$$T_v(s) = H(s)G_{cv}(s)G_{vd}(s)/V_M. \quad (3.41)$$

Para o cálculo dos parâmetros do controlador PI, utilizou-se da função de malha não compensada, definida por:

$$T_{uv}(s) = H(s)G_{vd}(s)/V_M. \quad (3.42)$$

De acordo com [61], a função de transferência típica desse controlador pode ser representada da seguinte forma:

$$G_{cv}(s) = G_{cv\infty} \left(1 + \frac{w_L}{s} \right), \quad (3.43)$$

onde w_L deve ser muito mais lenta do que a frequência de *crossover* da malha (w_c) não compensada, de modo a não interferir na margem de fase desta. Uma alocação conveniente é $w_L < w_c/5$.

Finalmente, o ganho desse controlador em alta frequência ($G_{cv\infty}$) é calculado a partir da definição da nova frequência de *crossover* desejada (f_{cn}), tal como:

$$G_{cv\infty} = \frac{f_{cn}}{T_{uvo} \cdot f_o}, \quad (3.44)$$

onde T_{uvo} é o ganho c.c. da função de transferência não compensada $T_{uv}(s)$ e f_o é a frequência de ressonância dessa mesma função transferência.

3.5.1.2 Abordagem não linear

No sistema de controle baseado na abordagem SFL ocorre uma linearização da dinâmica não linear do sistema por realimentação de estados. No entanto, ela diferencia-se da linearização na vizinhança de um ponto de equilíbrio utilizada para construir o modelo equivalente do conversor, uma vez que aplica-se grandes sinais em espaço de estado com exceção de algumas singularidades, ou seja, é global. Para o projeto do sistema de controle nessa abordagem, faz-se necessário uma mudança de variável, que evidencia a estrutura do controlador projetado. Uma discussão mais detalhada dessa

abordagem é encontrada em [65].

Segundo [55], a operação do conversor SEPIC em DCM mostrada na Figura 3.3 pode ser representada analiticamente pelo sistema de equações mostrado na Equação (3.45), onde S_Q e $\theta(L_1 + L_2)$ representam a função de chaveamento e a função de limiar, respectivamente. Essas funções são apresentadas nas Equações (3.46) e (3.47) com $z = L_1 + L_2$, sendo \bar{S}_Q e $\bar{\theta}(z)$ seus respectivos complementos.

$$\begin{cases} L_1 \frac{di_{L1}}{dt} = S_Q \cdot v_g + \bar{S}_Q \cdot \theta(z) \cdot (v_g - v_{C1} - v) + \bar{S}_Q \cdot \bar{\theta}(z) \cdot \frac{L_1}{L_1 + L_2} \cdot (v_g - v_{C1}) \\ L_2 \frac{di_{L2}}{dt} = S_Q \cdot v_{C1} - \bar{S}_Q \cdot \theta(z) \cdot v - \bar{S}_Q \cdot \bar{\theta}(z) \cdot \frac{L_2}{L_1 + L_2} \cdot (v_g - v_{C1}) \\ C_1 \frac{dv_{C1}}{dt} = \bar{S}_Q \cdot i_{L1} - S_Q \cdot i_{L2} \\ C_o \frac{dv_o}{dt} = \bar{S}_Q \cdot \theta(z) \cdot (i_{L1} + i_{L2}) - i \end{cases} \quad (3.45)$$

$$S_Q = \begin{cases} 0, & \text{para chave fechada} \\ 1, & \text{para chave aberta} \end{cases} \quad (3.46)$$

$$\theta(z) = \begin{cases} 0, & \text{se } z \leq 0 \\ 1, & \text{se } z > 0 \end{cases} \quad (3.47)$$

Aplicando a técnica de espaço de estados média na operação desse conversor, descrita analiticamente na Equação (3.45) para a operação em DCM, resulta no modelo médio de baixa frequência do conversor:

$$\begin{cases} L_1 \frac{di_{L1}}{dt} = v_g - (1 - d) \cdot (v_{C1} + v) + (1 - d) \cdot \frac{L_1}{L_1 + L_2} (v_g - v_{C1}) \\ L_2 \frac{di_{L2}}{dt} = d \cdot v_{C1} - (1 - d) \cdot v - (1 - d) \cdot \frac{L_2}{L_1 + L_2} (v_g - v_{C1}) \\ C_1 \frac{dv_{C1}}{dt} = (1 - d) \cdot i_{L1} - d \cdot i_{L2} \\ C_o \frac{dv_o}{dt} = (1 - d) \cdot (i_{L1} + i_{L2}) - i \end{cases} \quad (3.48)$$

onde d é o ciclo de trabalho nominal da chave semicondutora.

O projeto da lei de controle na abordagem SFL baseia-se no conhecimento do modelo médio do conversor [55], o qual está representado na Equação (3.48). Em síntese, para realizar a linearização por realimentação de estados faz-se necessário escolher a variável de estado a ser controlada (entrada) e

derivar a saída n vezes até obter-se uma relação explícita entre a saída e a variável de entrada. Posteriormente, basta escolher a nova variável (v_i) de forma a cancelar as não linearidades e garantir o rastreamento da trajetória desejada.

Dessa forma, observa-se nesse modelo que o sistema apresenta grau relativo 1 (um) para a corrente de entrada, ou seja, basta apenas uma derivação ($n = 1$), o que possibilita obter diretamente a lei de controle a partir da primeira equação:

$$d = \frac{1}{2} \left(1 + \frac{u_i}{V_M} \right) = \frac{(L_1 v_i - v_g(t))(L_1 + L_2)}{(L_1 + L_2)(v_{C1}(t) + v(t)) + L_1(v_{C1}(t) - v_g(t))} + 1, \quad (3.49)$$

onde u_i é a saída do controlador SFL, V_M corresponde à amplitude da onda triangular e v_i é a nova variável introduzida pela mudança de variável, definida com o auxílio da corrente de referência $i_{L1}^*(t)$ desejada para a entrada do conversor SEPIC:

$$v_i = \frac{i_{L1}^*(t)}{dt} - K(i_{L1}(t) - i_{L1}^*(t)). \quad (3.50)$$

Ademais, devido aos possíveis erros em regime causados pelas incertezas paramétricas e na intenção de regular a tensão de saída no valor desejado V^* , faz-se necessário a introdução de uma ação integral, a qual é representada da seguinte forma:

$$V = -K_{int} \int_0^t (v(t) - V^*) dt. \quad (3.51)$$

Assim, a lei de controle pode ser reescrita da seguinte forma:

$$d = \frac{1}{2} \left(1 + \frac{u_i}{V_M} \right) = \frac{(L_1 v_i - v_g(t))(L_1 + L_2)}{(L_1 + L_2)(v_{C1}(t) + V) + L_1(v_{C1}(t) - v_g(t))} + 1. \quad (3.52)$$

Por fim, a Figura 3.14 ilustra todo o sistema de controle na abordagem SFL. Nessa figura, a função T , que representa a relação entre a variável auxiliar v_i e a saída do controlador u_i , pode ser obtida com o auxílio da expressão da lei de controle, Equação (3.52).

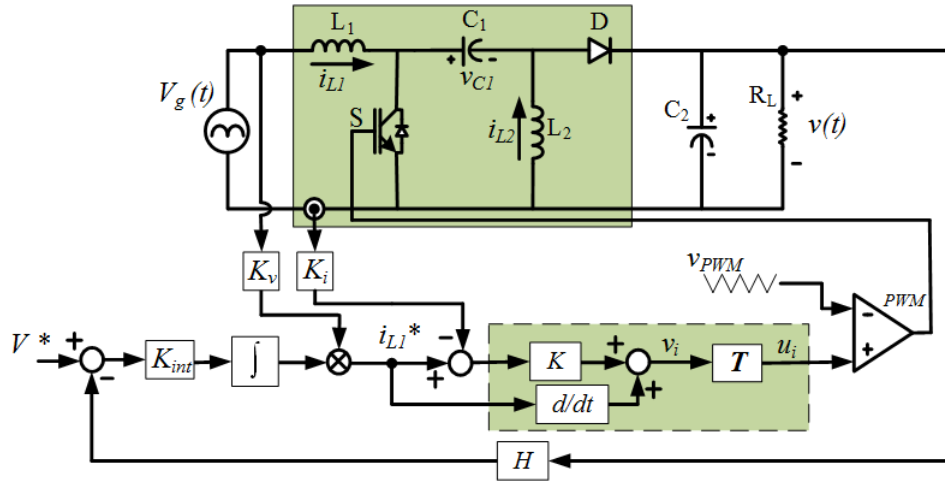


Figura 3.14: Diagrama de blocos do sistema de controle SFL.

3.5.2 Controle do conversor buck

O controle do conversor *buck* na abordagem linear foi realizado de forma muito semelhante ao apresentado anteriormente para o conversor SEPIC em DCM nessa mesma abordagem. No entanto, como o controle de tensão na alimentação dos LEDs não se faz necessária, a malha a ser projetada será a de corrente, a qual está representada na Figura 3.15.

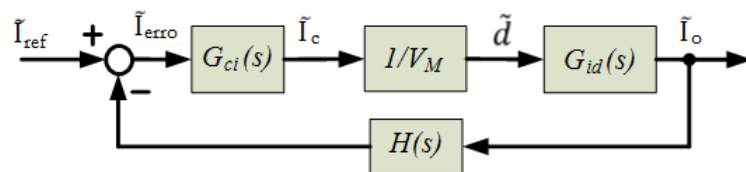


Figura 3.15: Diagrama de blocos do sistema de controle linear do conversor *buck*.

Nesse diagrama de blocos da malha de corrente, $G_{ci}(s)$ e $G_{id}(s)$ são as funções de transferência do controlador PI e do conversor *buck*, respectivamente. V_M é amplitude da onda triangular e $H(s)$ é o ganho do sensor de corrente.

Novamente, o projeto do controlador do tipo PI, agora em modo corrente, foi realizado através da técnica clássica no domínio da frequência, que faz uso

da função de transferência da malha $T(s)$, dada por:

$$T_i(s) = H(s)G_{ci}(s)G_{id}(s)/V_M. \quad (3.53)$$

Esse controlador foi ajustado de forma idêntica a realizada para o conversor SEPIC, a menos da função de transferência $G_{vd}(s)$, que é substituída pela $G_{id}(s)$, a qual relaciona agora o ciclo de trabalho com a corrente. Nesse caso, a função de transferência da malha não compensada usada no ajuste do controlador PI é dada por:

$$T_{ui}(s) = H(s)G_{id}(s)/V_M. \quad (3.54)$$

Assim, torna-se possível obter a função de transferência típica desse controlador, a qual é representada da seguinte forma:

$$G_{ci}(s) = G_{ci\infty} \left(1 + \frac{w_L}{s} \right), \quad (3.55)$$

onde a frequência w_L é alocada de forma a ser muito mais lenta do que a frequência de *crossover* da malha (w_c) não compensada. Convenientemente, utiliza-se $w_L < w_c/5$.

Quanto ao ganho desse controlador em alta frequência ($G_{ci\infty}$), ele é calculado de forma idêntica ao realizado no ajuste do controlador do tipo PI utilizado no controle do conversor SEPIC, ou seja, a partir da definição da nova frequência de *crossover* desejada (f_{cn}), tal como:

$$G_{ci\infty} = \frac{f_{cn}}{T_{uio} \cdot f_o}, \quad (3.56)$$

onde T_{uio} é o ganho c.c. da função de transferência não compensada $T_{ui}(s)$ e f_o é a frequência de ressonância dessa mesma função transferência.

Resultados

Neste capítulo é realizada a simulação do LED *driver* em estudo usando o *software* PSIM (*Physical Security Information Management*). Inicialmente são apresentadas as especificações de cada parte do sistema a ser simulado. Seguindo, são realizadas as simulações necessárias aos ajustes dos sistemas de controle utilizados. Na sequência, são apresentadas as influências dos valores dos parâmetros dos conversores na operação dos mesmo. Por fim, é realizada uma análise comparativa entre as técnicas de controle aplicadas avaliadas frente a distúrbios na carga e na rede elétrica.

4.1 Especificações do Protótipo em Estudo

O LED *driver* em estudo foi projetado para ser alimentado diretamente a partir da rede elétrica monofásica, cujas especificações são apresentadas na Tabela 4.1.

Tabela 4.1: Especificações da rede elétrica monofásica.

Parâmetro	Símbolo	Valor
Tensão eficaz nominal	V_{in}	127V _{RMS}
Frequência	f	60Hz
Variação da rede	–	±10%

4.1.1 Conjunto de LEDs brancos de potência

A carga a ser alimentada corresponde a um conjunto de 4 (quatro) *chips* de LEDs brancos de potência de 20W e corrente nominal I_o de 1,75A, ligados em série. O diagrama interno de um deles é apresentado na Figura 4.1. A associação desses *chips* faz-se necessária para obter uma potência compatível com a desejada. Considerando que há perdas em todas as etapas do LED *driver*, uma potência próxima dos 100W é avaliada na entrada dessa fonte.

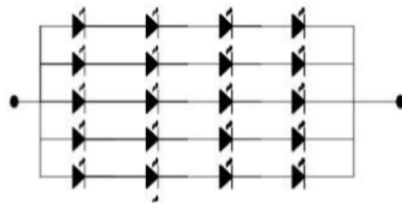


Figura 4.1: Diagrama elétrico interno do *chip* LEPW-20CW-WN [9].

Em laboratório, foram levantados alguns pontos específicos da curva I - V de um exemplar desse *chip*. Em especial, foram averiguados a tensão do limiar de condução V_t e o ponto de operação para a corrente nominal I_o do *chip*, os quais são apresentados na Figura 4.2. O restante da curva que liga esses dois pontos foi então aproximada de um segmento de reta, de forma semelhante a realizada no Capítulo 3 para a construção de um modelo equivalente do LED. De posse dessa curva, pode-se, então, determinar a resistência dinâmica série (r_d) do *chip* em análise, uma vez que ela corresponde à inclinação da curva I - V . Tal valor é de $1,8\Omega$.

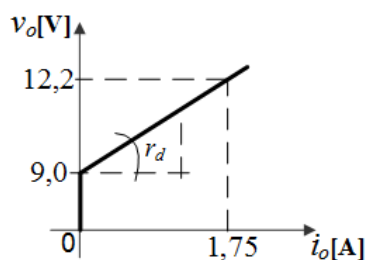


Figura 4.2: Curva I - V experimental para o *chip* LEPW-20CW-WN.

Definidos tais valores, torna-se possível calcular a queda de tensão ($V_{o,chip}$) e a resistência equivalente ($R_{o,chip}$) para esse *chip* com o auxílio das Equações

(3.39) e (3.40). Esses valores correspondem a $12,2\text{V}$ e 7Ω , respectivamente, quando alimentado com a corrente nominal. Assim, uma vez que se trata de um conjunto de 4 *chips*, a queda de tensão sobre eles na operação nominal será de $48,8\text{V}$. Vale ressaltar que a tensão de limiar equivalente para esse conjunto de *chips* é de 36V , de forma que, para que haja uma circulação de corrente neles, faz-se necessária uma tensão superior a esse valor, caso contrário, nenhuma corrente será observada nesse conjunto.

Por fim, esses valores são resumidos na Tabela 4.2.

Tabela 4.2: Especificações de um exemplar dos *chips* de LEDs de potência.

Parâmetro	Símbolo	Valor
Potência	–	20W
Corrente nominal	I_o	1,75A
Tensão do limiar de condução	V_t	9V
Resistência dinâmica série	r_d	1,8 Ω
Queda de tensão nominal	$V_{0,chip}$	12,2V
Resistência equivalente nominal	$R_{0,chip}$	7 Ω

4.1.2 Parâmetros do conversor *buck*

Uma fonte de corrente é necessária no acionamento dos LEDs, uma vez que esses dispositivos são ligados a partir de uma corrente. Na fonte de alimentação em estudo, o controle da corrente nos LEDs é realizado pelo conversor *buck*. Esse conversor, ao injetar a corrente nominal no conjunto de LEDs, estará estabelecendo uma tensão de saída correspondente à tensão equivalente desse conjunto para essa corrente. Como foi visto, essa tensão equivale a $48,8\text{V}$ para o conjunto de LEDs em questão. Assim, na intenção de evitar que a chave semicondutora do conversor *buck* opere com um ciclo de trabalho reduzido e, conseqüentemente, possa dificultar o controle da corrente e/ou tensão, a tensão de entrada desse conversor foi definida em 100V . Essa tensão, como mostra Figura 3.1, corresponde também à tensão do barramento c.c. do LED *driver* em estudo. Com isso, ela passa a ser a referência de tensão desse barramento.

No Capítulo 3, foram apresentadas as principais equações para o cálculo

do circuito de potência do conversor *buck* operando CCM. Tomando essas equações como base e observando as questões aqui discutidas, pode-se determinar os valores dos elementos reativos desse conversor. Esses valores, juntamente com as especificações do projeto, são apresentados na Tabela 4.3. A frequência de chaveamento escolhida de 50kHz é relativamente baixa quando comparada a outros trabalhos [66,67], que fazem uso de uma frequência de chaveamento de 100kHz para reduzir o volume dos componentes da fonte e, conseqüentemente, diminuir o custo. No entanto, uma frequência mais baixa reduz as perdas de chaveamento, as quais não são avaliadas neste trabalho.

Tabela 4.3: Especificações do circuito de potência do conversor *buck*.

Parâmetro	Símbolo	Valor
Tensão de entrada	V_{barr}	100V
Frequência de chaveamento	f_S	50kHz
Corrente nominal	I_o	1,75A
Tensão de saída nominal	V_o	48,8V
Ripple de corrente	$I_{L,ripp}$	10% · I_o
Variação da tensão de saída	Δv_o	1%
Indutor	L	2,9mH
Capacitor de saída	C_o	47 μ F
Resistência série do indutor	r_L	100m Ω
Resistência série do capacitor	r_{C_o}	100m Ω

4.1.3 Parâmetros do conversor SEPIC

O estágio PFC da fonte de alimentação em estudo é realizado pelo conversor SEPIC. No Capítulo 3, foi vista toda a dedução matemática necessária para o cálculo dos elementos reativos do circuito de potência desse conversor operando em DCM. Considerando esses cálculos e as especificações necessária, sobretudo para assegurar a operação em DCM ($Ka < K_{critico}$), os valores dos elementos reativos desse conversor juntamente com essas especificações são apresentados na Tabela 4.4.

A frequência de chaveamento escolhida foi de 50kHz, pelo mesmo motivo apresentado anteriormente para o conversor *buck*. Vale ressaltar que o capacitor de saída do conversor SEPIC corresponde também ao capacitor do barramento c.c. no ponto de conexão entre os conversores SEPIC e *buck*,

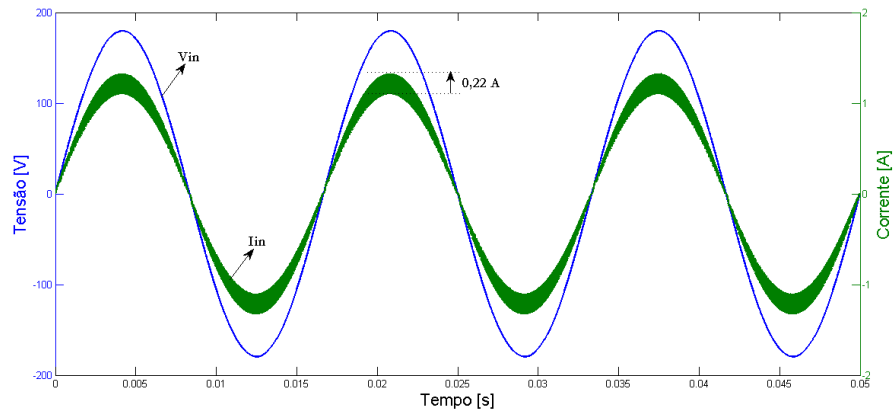
como pode ser visto na Figura 3.1. Dessa forma, define-se aqui o valor dessa capacitância (C_{barr}).

Tabela 4.4: Especificações do circuito de potência do conversor SEPIC.

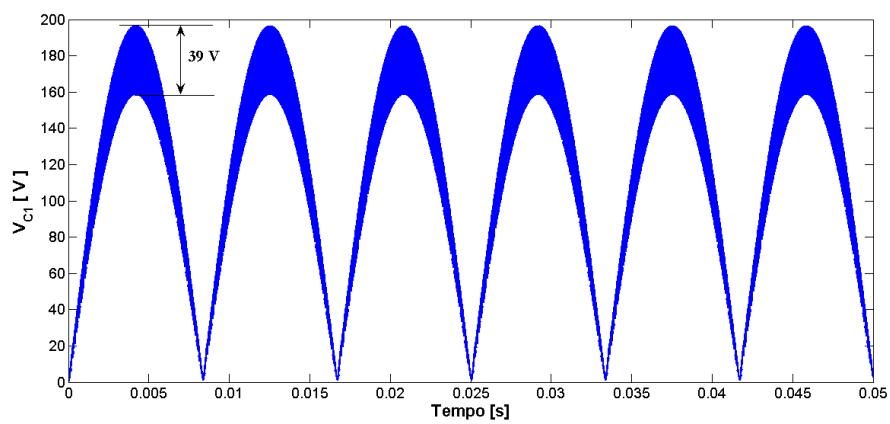
Parâmetro	Símbolo	Valor
Amplitude da tensão retificada	V_{in}	180V
Amplitude da corrente nominal	I_{in}	1,11A
Frequência de chaveamento	f_S	50kHz
Potência nominal	P_{nom}	100W
Tensão de saída nominal	V	100V
<i>Ripple</i> de corrente	I_{ripp}	$20\% \cdot I_{in}$
Porcentagem do <i>ripple</i> de tensão	r_v	4%
Frequência de ressonância	f_r	3,2kHz
Parâmetro de condução	K_a	0,1
Indutor de entrada	L_1	4mH
Indutor intermediário	L_2	103 μ H
Capacitor intermediário	C_1	470nF
Capacitor de saída	C_2	680 μ F
Resistência série do elementos reativos	$r_{L1}, r_{L2}, r_{C1}, r_{C2}$	1m Ω

Nesse ponto, é de grande importância verificar o modo de operação em que irá trabalhar o conversor SEPIC para as especificações apresentadas na Tabela 4.4. Para isso, foi realizada uma simulação em malha aberta na intenção de verificar o funcionamento desse conversor. Além dos parâmetros apresentados nessa tabela, a simulação fez uso do circuito equivalente do conversor SEPIC apresentado na Figura 3.2 para uma alimentação a partir da rede elétrica. As formas de ondas dessa simulação são apresentadas na Figura 4.3, onde uma carga resistiva de 100W de potência foi conectada na saída desse conversor.

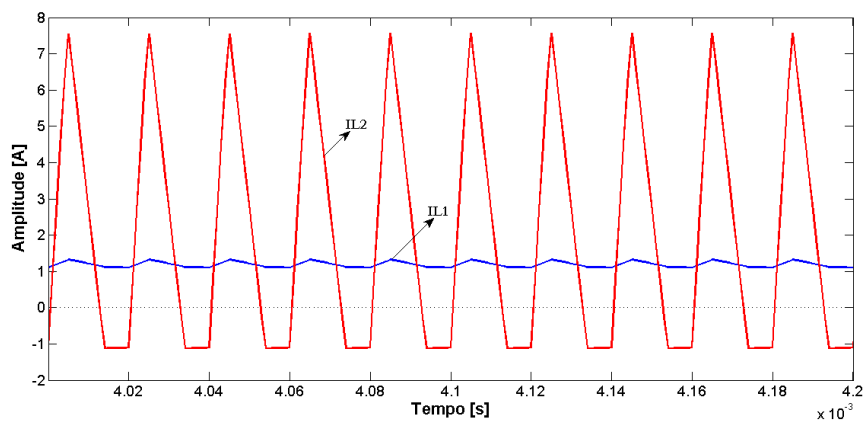
Essas formas de ondas mostram que o conversor SEPIC está mesmo operando em DCM, ou seja, existe um pequeno intervalo de tempo na operação desse conversor em que a mesma corrente passa pelos dois indutores (L_1 e L_2), estando o diodo bloqueado devido à ausência de corrente. O *ripple* da corrente de entrada está dentro do limite estipulado no projeto (10%) e a tensão máxima sobre o capacitor intermediário é mesmo a tensão máxima da rede, somada alguns volts devido ao *ripple* da tensão sobre esse capacitor. Além disso, verifica-se a característica de correção do fator de potência intrínseca a esse modo de operação do conversor SEPIC.



(a) Tensão e corrente de entrada.



(b) Tensão no capacitor intermediário.



(c) Corrente nos indutores

Figura 4.3: Formas de ondas do conversor SEPIC em malha aberta alimentando uma carga resistiva de 100W a partir da rede elétrica.

4.2 Ajuste do Controlador para o Conversor *buck*

O controlador proposto para a malha de corrente do conversor *buck* é do tipo proporcional-integral. Como visto no Capítulo 3, o projeto dessa malha de controle através da técnica clássica no domínio da frequência pode ser realizado a partir da definição da função de transferência da malha $T_i(s)$, a qual foi apresentada na Equação (3.53).

No entanto, certo cuidado deve ser tomado ao introduzir o sistema de controle, uma vez que ele pode gerar instabilidade no sistema original. Dessa forma, torna-se necessário realizar uma análise de estabilidade após inserir o sistema de controle. Tal análise pode ser feita a partir de critérios de estabilidade, como, por exemplo, a análise da margem de fase (φ_m) ou o Critério de *Nyquist*.

Uma grandeza muito importante para o projeto do controlador é a função da malha não compensada $T_{ui}(s)$, ou seja, o ganho da malha na ausência do controlador. Tal grandeza pode ser obtida a partir da consideração $G_{ci}(s) = 1$ na expressão que calcula a função de transferência da malha $T_i(s)$, como mostra a Equação (3.54). Note que a função de transferência da malha não compensada apresenta uma relação direta com a função de transferência $G_{id}(s)$, que relaciona a corrente no indutor e o ciclo de trabalho da chave semicondutora do conversor *buck*, confirmando a importância dessa função de transferência para o ajuste do controlador.

Substituindo as especificações apresentadas na Tabela 4.3 para o circuito de potência do conversor *buck*, obtém-se a representação numérica para a função transferência $G_{id}(s)$. Consequentemente, pode-se calcular a função de transferência da malha não compensada, assumindo um ganho unitário do sensor de corrente e 5V para a amplitude da onda triangular da modulação PWM. A resposta em frequência dessas funções de transferências são apresentadas na Figura 4.4. Note que existe certa semelhança entre as respostas das funções de transferência $G_{id}(s)$ e $T_{ui}(s)$, como a frequência de ressonância (f_o), que corresponde a 432Hz para ambas as funções de transferência. Além disso, observe que a frequência de *crossover* da função de transferência da malha não compensada é 1240Hz e que a margem de fase (φ_m) corres-

pondente a essa frequência equivale a $91,3^\circ$, indicando que se trata de um sistema estável (margem de fase positiva).

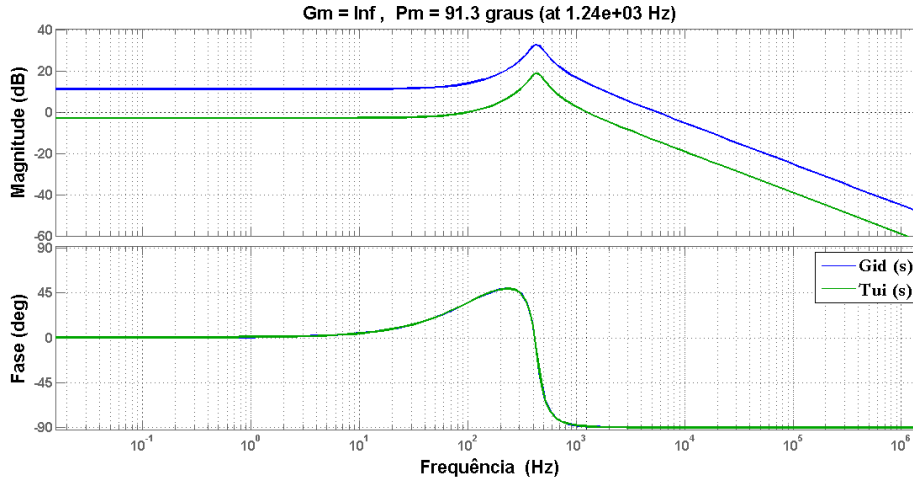


Figura 4.4: Resposta em frequência das funções de transferências $G_{id}(s)$ e da malha não compensada $T_{ui}(s)$.

Como exigência do projeto do sistema de controle para o conversor *buck*, assume-se que a frequência de *crossover* da função de transferência da malha seja alocada em 5kHz, com um boa margem de fase (acima de 50°).

A função de transferência característica do controlador PI foi apresentada na Equação (3.43). Ajustando a notação dessa equação ao controle de corrente aplicado no conversor *buck*, o ganho desse controlador em altas frequências é dado por:

$$G_{ci\infty} = \frac{f_{cn}}{T_{ui0} \cdot f_0}, \quad (4.1)$$

onde T_{ui0} é o ganho em baixa frequência da função de transferência não compensada $T_{ui}(s)$, f_0 é a frequência de ressonância e f_{cn} é a frequência de *crossover* desejada.

Dessa forma, utilizando-se os valores da frequência de ressonância e o ganho em baixa frequência da função de transferência da malha não compensada, definidos com o auxílio da Figura 4.4, é possível projetar o controlador PI a partir da alocação do zero (f_L) da sua função de transferência característica. Como visto, a frequência desse zero deve ser muito menor do que a frequência de *crossover* desejada para minimizar o atraso de fase do contro-

lador PI nessa frequência. As características desse projeto são resumidas na Tabela 4.5 e a resposta em frequência do controlador PI está representada na Figura 4.5, em conjunto com as respostas da função de transferência da malha não compensada e após a compensação.

Tabela 4.5: Parâmetros do ajuste do controlador PI para o conversor *buck*.

Parâmetro	Valor
f_L	1kHz
$G_{ci\infty}$	8
$\frac{1}{w_L}$	$160\mu s$

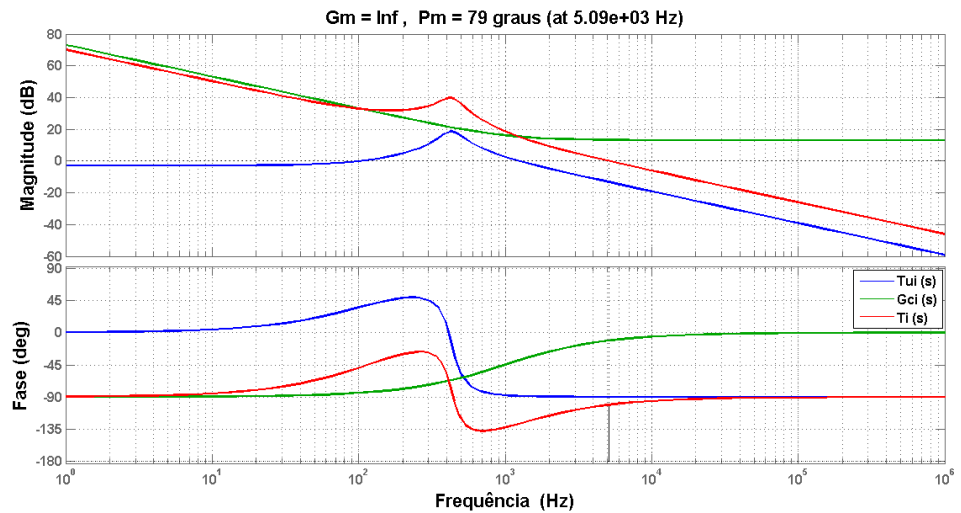
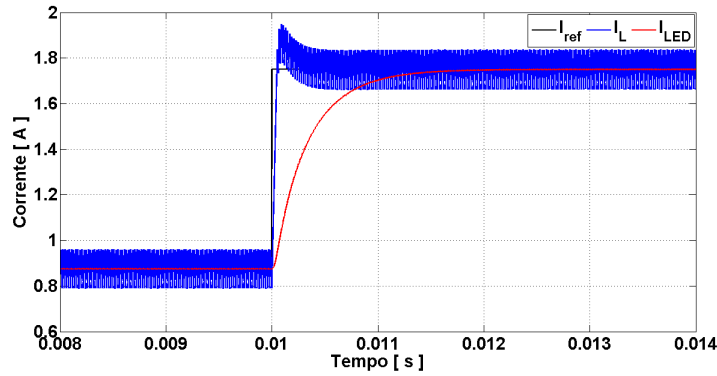


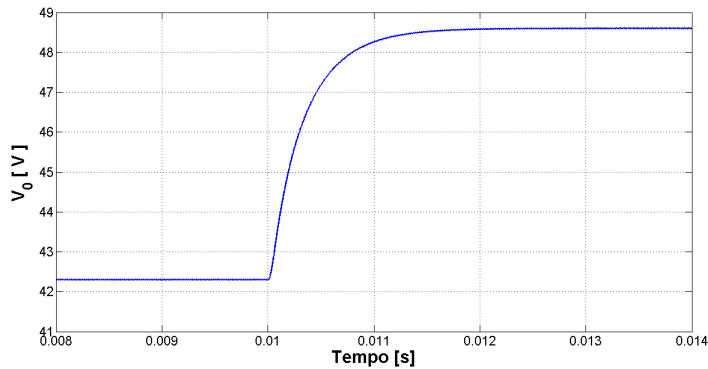
Figura 4.5: Resposta em frequência das funções de transferências do controlador $G_{ci}(s)$, da malha não compensada $T_{ui}(s)$ e após a compensação $T_i(s)$.

Analisando a Figura 4.5, percebe-se que o controlador PI realmente proporciona um aumento no ganho para baixas frequências. Esse controlador também tende a diminuir a margem de fase do sistema, caso a alocação do zero não seja feita de maneira adequada. Além disso, a introdução desse controlador no sistema aumenta o ganho em altas frequências, amplificando ruídos. Tal característica se apresenta como uma desvantagem da aplicação desse tipo de controlador.

Utilizando as especificações feitas anteriormente para o circuito de potência do conversor *buck* e para a carga (conjunto de LEDs), o sistema de controle aqui projetado foi avaliado para um degrau na referência da corrente de 50% para 100% da corrente nominal do conjunto de LEDs. A resposta a essa perturbação é mostrada na Figura 4.6, que ilustra as formas de ondas da referência de corrente, da tensão sobre o conjunto de LEDs e as correntes no indutor do conversor *buck* e no conjunto de LEDs. As características dessas formas de ondas apresentadas mostram que esse sistema de controle responde muito bem a esse tipo de perturbação, validando o projeto do controlador.



(a) Correntes de referência, no indutor e no conjunto de LEDs.



(b) Tensão sobre o conjunto de LEDs de potência.

Figura 4.6: Formas de ondas do conversor *buck* para um degrau na referência da corrente de 50% para 100% da corrente nominal do conjunto de LEDs).

4.3 Ajuste do Controlador para o Conversor SEPIC

4.3.1 Abordagem linear

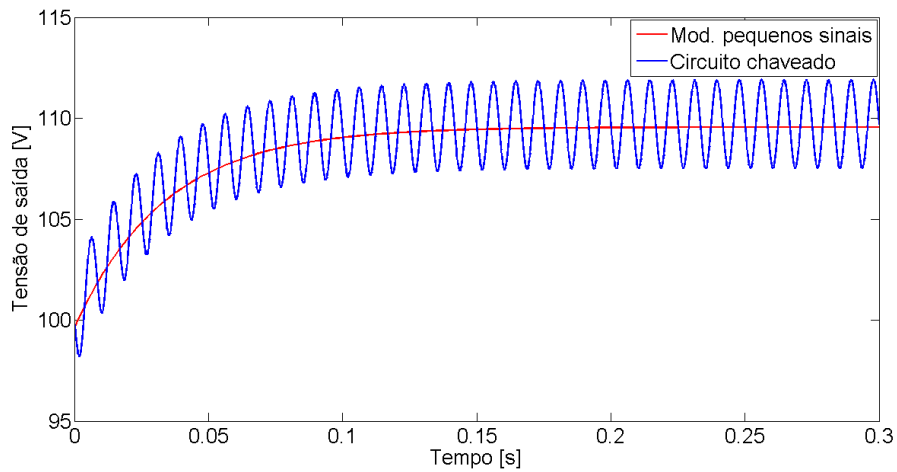
O projeto do controlador PI para o conversor SEPIC em DCM na abordagem linear segue os mesmos passos do que foi feito para o conversor *buck*. No entanto, como mostra a Figura 3.13, a malha de controle é agora uma malha de tensão, de modo que uma relação deve ser estabelecida entre a tensão de saída e o ciclo de trabalho da chave semicondutora do conversor SEPIC. Essa relação pode ser obtida diretamente a partir da função de transferência de pequenos sinais definida previamente na Equação (3.25) a partir da modelagem na abordagem CIECA. Para isso, basta zerar o sinal da tensão de entrada, o que resultando em:

$$G_{vd}(s) = \frac{j_2}{C_2 \cdot s + \left(\frac{1}{r_2} + \frac{1}{R_L} \right)}, \quad (4.2)$$

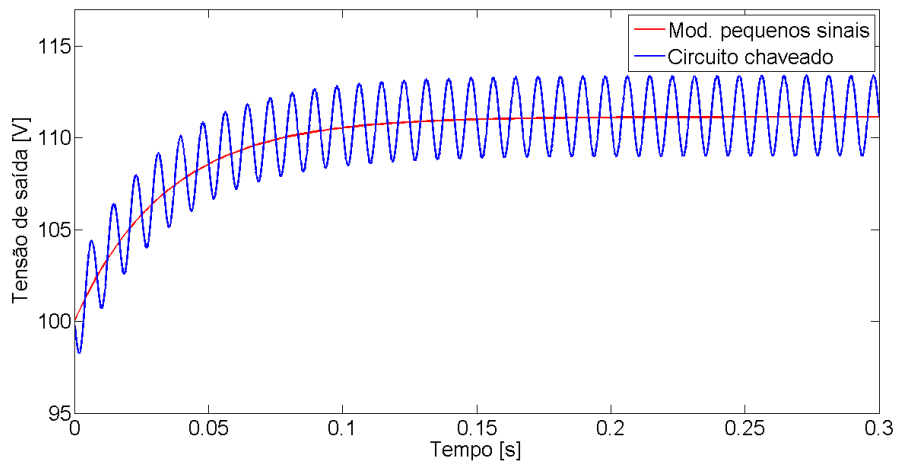
onde C_2 e R_L correspondem ao capacitor de saída e à carga conectada ao conversor, respectivamente, e as expressões dos valores de j_2 e r_2 foram apresentadas previamente na Equação (3.22).

Por se tratar de uma modelagem reduzida, é conveniente que seja testada a resposta desse modelo obtido. Para isso, foram aplicadas perturbações na tensão de entrada (+20V) e no ciclo de trabalho nominal (+10%) para esse modelo. As respostas a essas perturbações foram então comparadas a uma referência, que, neste caso, foram os resultados das simulações do circuito chaveado apresentado na Figura 3.7, com os mesmos valores dos parâmetros apresentados na Tabela 4.4. Essas repostas são mostradas na Figura 4.7, que mostra a boa conformidade entre as respostas do modelo e do circuito chaveado para as duas situações. Tal fato evidencia a validade dessa modelagem, tornando conveniente o uso da função de transferência $G_{vd}(s)$, obtida do modelo, no ajuste do controlador PI a ser usado no controle do conversor SEPIC.

Retornando às etapas para o ajuste do controlador, o próximo passo consiste em definir a função de transferência da malha não compensada $T_{uv}(s)$



(a) Variação de 10% no ciclo de trabalho nominal.



(b) Variação de 20V na tensão de entrada (rede elétrica)

Figura 4.7: Resposta do modelo de pequenos sinais em comparação a do circuito chaveado para perturbações na operação nominal do conversor.

para esse sistema de controle, a qual é calculada da forma como foi apresentada na Equação (3.42). Considerando um ganho do sensor de tensão (H) igual a 0,05 e 5V para a amplitude da onda triangular da modulação PWM, a resposta em frequência das funções de transferência $G_{vd}(s)$ e $T_{uv}(s)$ são apresentadas na Figura 4.8, para as especificações dos parâmetros do conversor SEPIC apresentados na Tabela 4.4. Nessa figura, a frequência de ressonância, comum as duas funções de transferência, é de 4,63Hz. Além disso, a frequência de *crossover* da função de transferência da malha não compensada é de apenas 18,1Hz e que a margem de fase corresponde a 104° , o que indica ser um sistema muito estável de acordo com o critério de estabilidade pela margem de fase (φ_m).

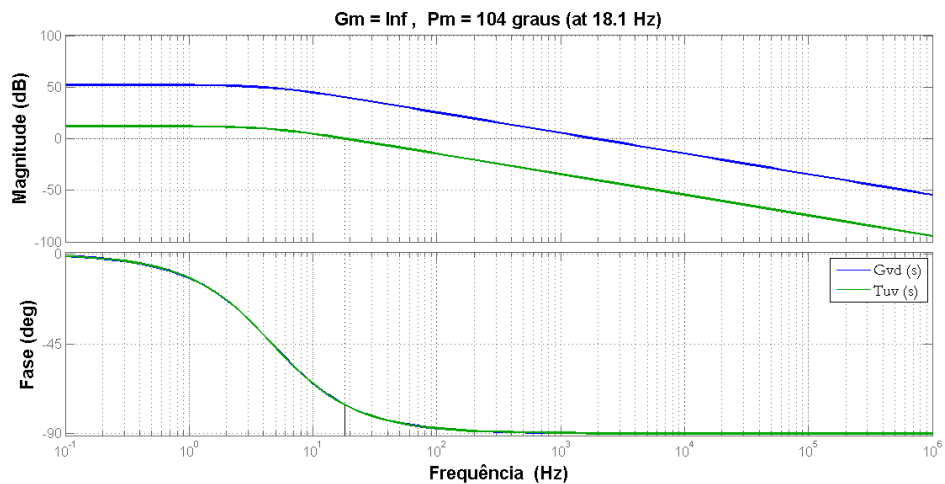


Figura 4.8: Resposta em frequência das funções de transferências $G_{vd}(s)$ e da malha não compensada $T_{uv}(s)$.

Na operação do conversor SEPIC em DCM aplicado como um estágio PFC, esse conversor apresenta a característica de corrigir naturalmente o fator de potência. Com isso, basta uma única malha de tensão para assegurar a regulação da tensão de saída desse conversor e, conseqüentemente, o controle desse conversor. No entanto, para essas condições de operação, faz-se necessário que a malha de controle da tensão seja muito mais lenta do a frequência da rede, de forma a permitir que a corrente de entrada desse conversor consiga rastrear de maneira natural a forma de onda da tensão. Segundo [64], a frequência dessa malha deve ser cerca de 3 (três) vezes mais lenta do que a frequência da rede. Dessa forma, a frequência de *crossover*

da função de transferência da malha foi, então, definida como sendo de 10Hz para o projeto do controlador PI usado na regulação do conversor SEPIC. Uma boa margem de fase é também desejada, embora o sistema já apresente uma grande estabilidade.

Realizadas as especificações para o sistema de controle, o próximo passo consiste em calcular os parâmetros do controlador PI, a qual foi apresentada na Figura 3.43. De posse da frequência de *crossover* desejada para a função de transferência da malha de controle e dos valores da frequência de ressonância e do ganho em baixa frequência, obtidos a partir da Figura 4.8, o ganho em alta frequência do controlador PI é definido de imediato, com o auxílio da Equação (3.44). Assim, para o completo ajuste desse controlador, basta que seja definida a frequência do zero (f_L) da sua função de transferência característica. Os valores dos parâmetros desse ajuste são resumidos na Tabela 4.6 e a Figura 4.9 mostra a resposta em frequência do controlador PI e das funções de transferências da malha não compensada e após a compensação.

Tabela 4.6: Parâmetros do ajuste do controlador PI para o conversor SEPIC.

Parâmetro	Valor
f_L	5Hz
$G_{cv\infty}$	0,54
$\frac{1}{w_L}$	31,8ms

A fim de verificar a validade desse sistema de controle projetado para o conversor SEPIC em DCM, foi realizada uma simulação do LED *driver* em estudo, o qual foi apresentado na Figura 3.1. Como visto, o estágio PFC dessa fonte de alimentação para os LEDs é construído com o conversor SEPIC em DCM, enquanto o conversor *buck* em CCM é o conversor principal, responsável por regular a corrente de alimentação dos LEDs de potência. As especificações de cada parte dessa fonte foram apresentadas nas Tabelas 4.1, 4.2, 4.3 e 4.4.

Nessa simulação, é realizada uma variação abrupta da carga (conjunto de LEDs) de 50% para 100% da carga nominal no instante de tempo de 0,4 segundos. Tal perturbação foi implementada a partir da variação da corrente de referência do sistema de controle do conversor *buck*, que, como visto, funciona adequadamente para o sistema de controle projetado. Esse

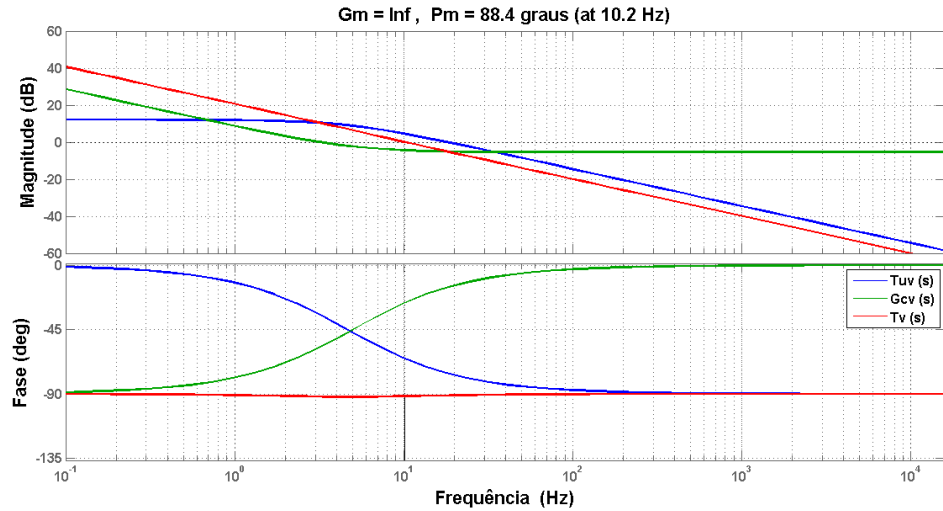
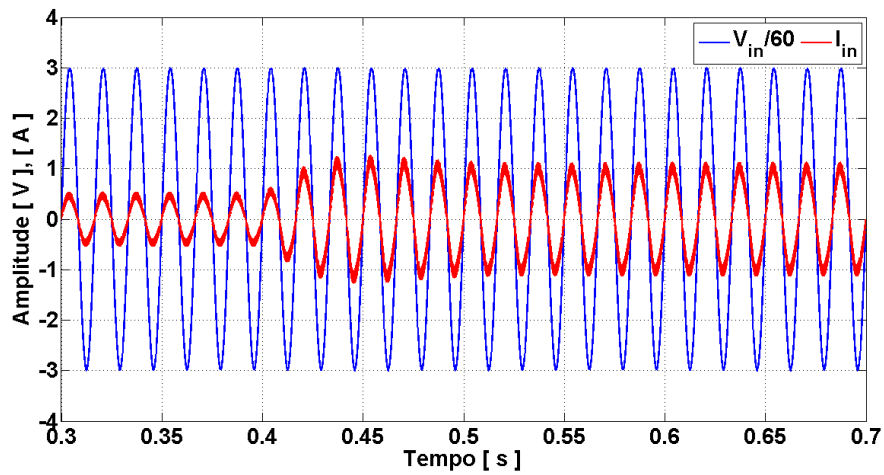
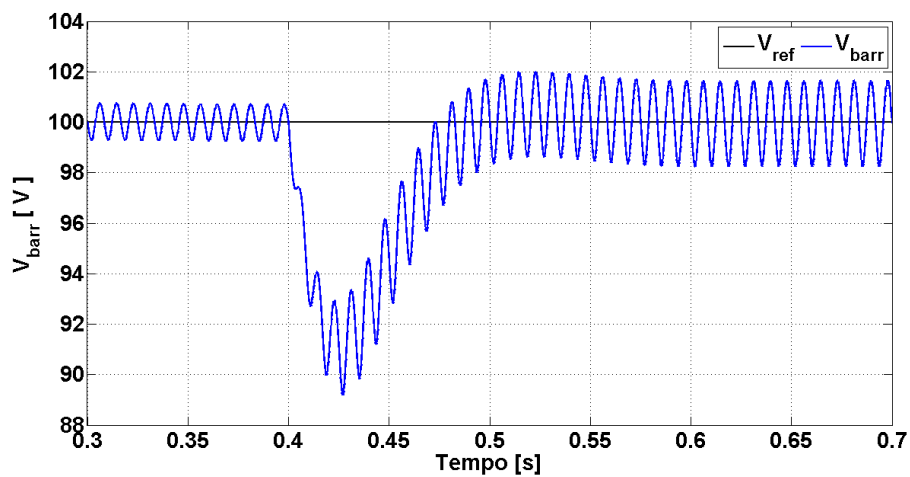


Figura 4.9: Resposta em frequência das funções de transferências do controlador $G_{cv}(s)$, da malha não compensada $T_{uv}(s)$ e após a compensação $T_v(s)$.

valor da referência, que também corresponde à corrente desejada nos LEDs, foi alterado de 50% para 100% da corrente nominal do conjunto de LEDs, o que mostrou ser uma forma bastante prática de variar essa carga e, sempre que necessária, será assim realizada.

A resposta do LED *driver* a essa perturbação é apresentada na Figura 4.10 e mostra a correção do fator de potência na entrada dessa fonte para os diferentes valores de carga (50% da carga: FP = 0,987 e THD = 3,36% ; 100% da carga: FP = 0,993 e THD = 4,41%). No entanto, o sistema de controle do conversor SEPIC, responsável pela regulação do barramento c.c., mostra-se muito lento, permitindo um afundamento de tensão de 9% na tensão do barramento c.c. em relação à referência. Com isso, verifica-se a necessidade em tornar essa malha mais rápida, cuja velocidade é limitada pela capacidade de correção do fator de potência intrínseca à operação em DCM, que torna-se menos eficiente ao passo em que é aumentada a velocidade da malha de tensão.

Dessa forma, um outra escolha da frequência de *crossover* desejada para a função de transferência da malha compensada $T_v(s)$ é realizada e, conseqüentemente, um novo projeto do controlador PI é desenvolvido. Utilizando os mesmos valores obtidos da Figura 4.8 para a frequência de ressonância (f_o)

(a) Tensão e corrente na entrada do LED *driver*.

(b) Tensão no barramento c.c.

Figura 4.10: Formas de ondas do LED *driver* para uma variação abrupta da carga (50% – 100% da carga nominal).

e para o ganho de malha em baixas frequência da função de transferência não compensada (T_{uvo}), o projeto desse controlador foi realizado de forma a alocar a nova frequência de *crossover* em 20Hz, como mostra a Figura 4.11 para os parâmetros do controlador apresentados na Tabela 4.7. Essa frequência é ainda um tanto quanto baixa, mas já apresenta uma alteração da característica da correção do fator de potência do conversor SEPIC em DCM, como pode ser observada na Figura 4.12 para a operação do LED *driver* com a carga nominal (FP = 0,989 e THD = 8,23%). Nesse novo ajuste, ao dobrar a frequência de *crossover* em relação ao primeiro ajuste realizado, a distorção harmônica praticamente dobrou de valor, reduzindo também o fator de potência.

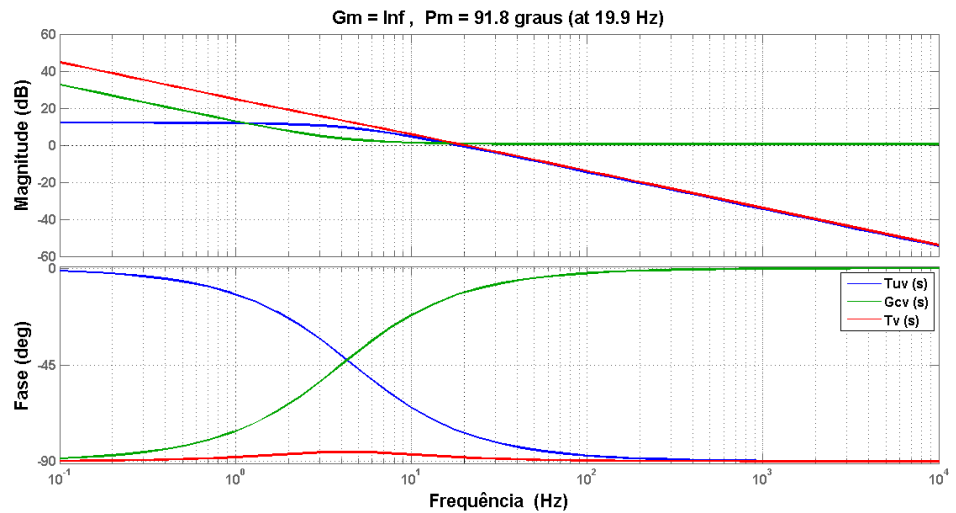


Figura 4.11: Resposta em frequência das funções de transferências do controlador $G_{cv}(s)$, da malha não compensada $T_{uv}(s)$ e após a compensação $T_v(s)$ para a nova frequência de corte (controlador PI_{20}).

Tabela 4.7: Parâmetros do novo ajuste do controlador PI para o conversor SEPIC.

Parâmetro	Valor
f_L	5Hz
$G_{cv\infty}$	1,07
$\frac{1}{w_L}$	31,8ms

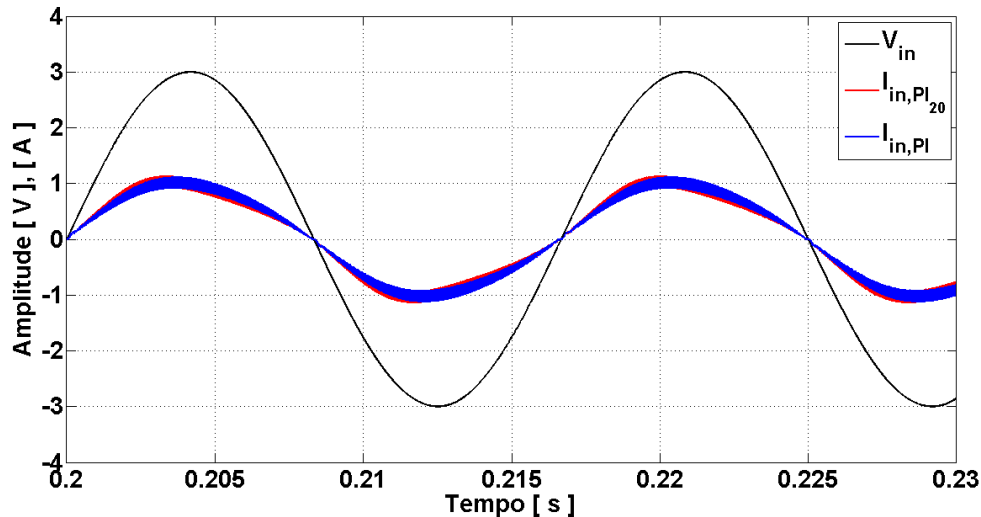


Figura 4.12: Formas de ondas do LED *driver* na operação nominal para diferentes ajustes no controlador PI do conversor SEPIC.

4.3.2 Abordagem não linear

A ação do controle linearizante por realimentação de estados (SFL) foi apresentada na Equação (3.49). Essa expressão mostra a realimentação dos estados a partir da leitura feita por 3 (três) sensores de tensão. No diagrama de blocos desse sistema de controle, Figura 3.14, observa-se a necessidade em medir a corrente de entrada, o que é feito por um sensor de corrente. Além disso, foi utilizado um segundo sensor de corrente para estimar a carga.

Quanto ao ajuste do controlador SFL, ele é realizado a partir das características próprias do conversor. Tal fato estende-se também às demais técnicas de controle não linear. Dessa forma, a regulação da ação do sistema de controle SFL fica a cargo da escolha mais adequada dos parâmetros de ajuste (K e K_{int}) presentes na lei de controle.

Visto isso, foram realizadas simulações do LED *driver* em estudo, na operação nominal (corrente de referência nos LEDs de 1,75A) e com as mesmas especificações apresentadas nas Tabelas 4.1, 4.2, 4.3 e 4.4, para diferentes combinações das constantes K e K_{int} na ação de controle do conversor SEPIC PFC em DCM. A fim de verificar quais os valores mais adequados para essas constantes, foram realizadas análises do fator de potência, da distor-

ção harmônica total (THD), em porcentagem da onda fundamental, do valor médio da tensão do barramento c.c. e a variação dessa tensão em relação ao valor de referência. Tal análise é resumida na Tabela 4.8.

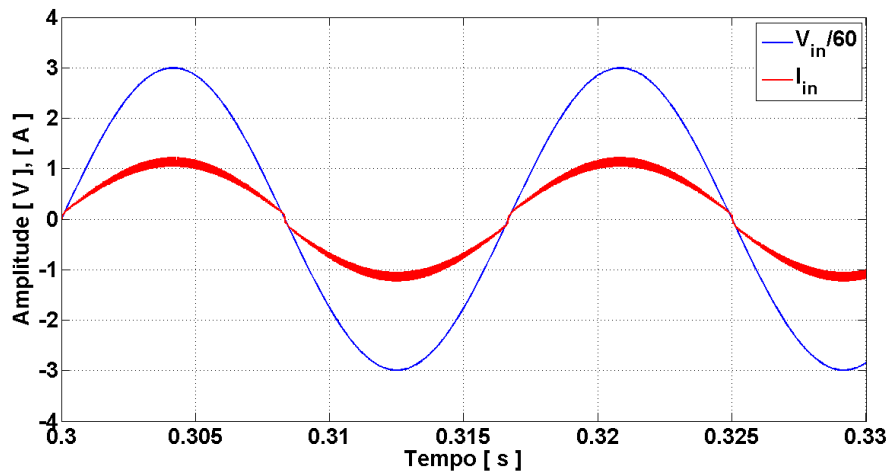
Tabela 4.8: Análise da variação dos parâmetros do controle SFL.

K_{int}	K	FP	$THD_{I_{in}}[\%]$	$\Delta V_{barr}[\%]$	$V_{barr,med}[\text{V}]$
-2	2	0,9948	8,20	3,56	100,12
-5	2	0,9945	8,56	3,52	100,21
-10	2	0,9950	7,93	3,42	99,65
-15	2	0,9948	8,18	4,47	100,20
-10	3	0,9955	7,30	3,20	100,30
-10	4	0,9956	7,10	3,37	100,16
-10	8	0,9960	6,87	3,36	99,99
-10	10	0,9968	5,88	3,83	97,94

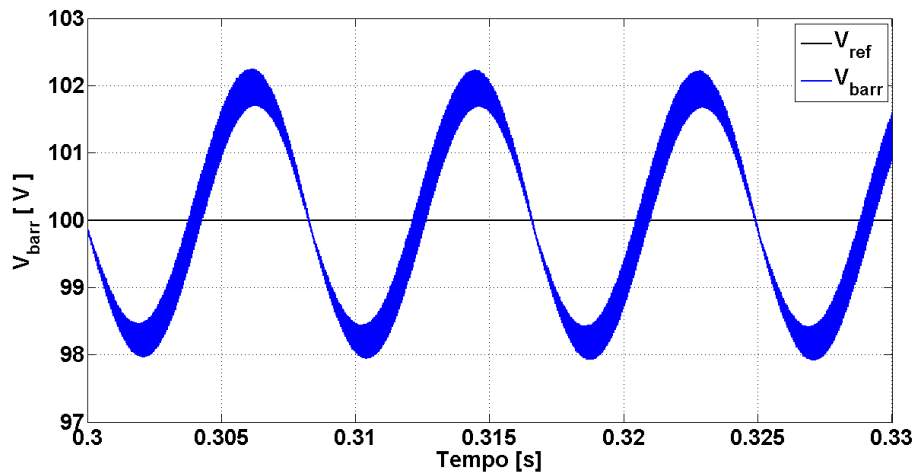
Analisando os resultados apresentados nessa tabela, os valores em destaque ($K = 8$ e $K_{int} = -10$) apresentam-se como a melhor combinação, de forma que esses serão os valores especificados para o ajuste do controlador SFL para o conversor SEPIC PFC em DCM. As formas de ondas da tensão e corrente na entrada e do barramento c.c. do LED *driver* operando com carga nominal para esse ajuste são apresentadas na Figura 4.13, que mostra uma boa correção do fator de potência e a mitigação do conteúdo harmônico, em porcentagem da onda fundamental, realizadas pelo conversor SEPIC (FP = 0,996 e THD = 6,87%), embora tenha apresentado um valor de *ripple* igual a 12,5% da amplitude da variação estimada para a tensão do barramento c.c..

4.4 Variações dos Parâmetros dos Conversores

Nessa seção, são apresentadas as respostas dos conversores para variações nos valores dos elementos reativos do circuito de potência e/ou da referência do sistema de controle.



(a) Tensão e corrente na entrada do LED driver.



(b) Tensão no barramento c.c..

Figura 4.13: Formas de ondas do LED driver na operação nominal (carga plena e barramento c.c. em 100V).

4.4.1 Variação do indutor do conversor *buck*

A influência da variação dos indutores para 4 (quatro) valores distintos foram avaliados para a resposta do conversor *buck* na situação de uma variação da corrente de referência desse conversor de 50% para 100% da corrente nominal de um conjunto de 4 (quatro) *chips* de LEDs de potência, cujas especificações foram apresentadas na Tabelas 4.2. As simulações foram realizadas com as especificações do conversor *buck* apresentadas na Tabela 4.3, a menos do valor do indutor, cuja variação está em análise. Além disso, o sistema de controle projetado (controlador PI) para o conversor *buck* foi aqui aplicado. Os resultados obtidos estão reunidos na Figura 4.14 para as quatro situações.

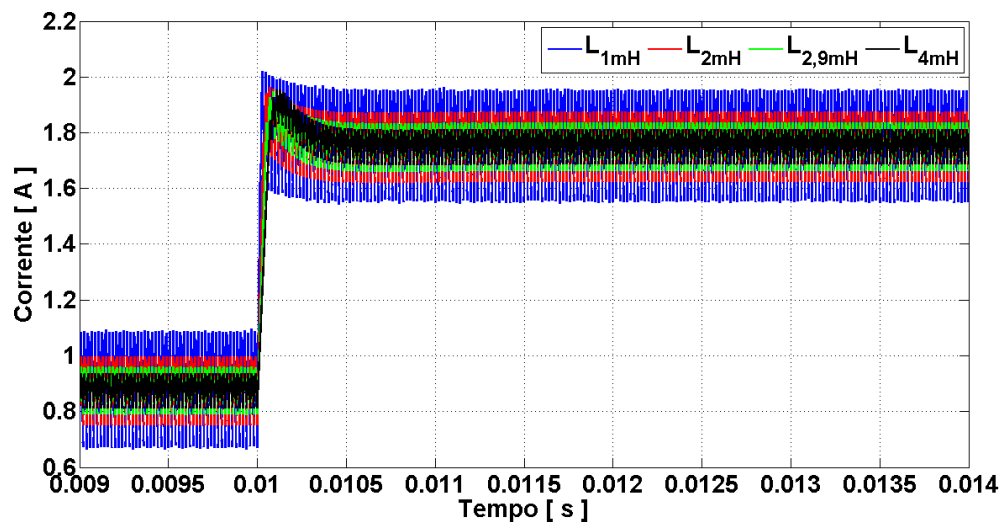


Figura 4.14: Influência do indutor na resposta do conversor *buck* para um degrau da referência de corrente de 50% para 100% da corrente nominal.

Embora as respostas do conversor para os diferentes valores do indutor tenham apresentado dinâmicas muito parecidas, o *ripple* da corrente tende a diminuir ao passo em que é aumentado o valor do indutor, como é apresentado na Tabela 4.9. No entanto, um maior valor do indutor provoca o aumento do *overshoot* e do tempo de acomodação T_a da resposta. Foi destacado nessa tabela o valor necessário para manter o *ripple* da corrente no valor desejado (10%), o qual foi previsto no projeto do conversor *buck* (Tabela 4.3).

Tabela 4.9: Características da resposta do conversor *buck* para diferentes valores do indutor frente à variação de referência aplicada.

Indutância	$T_a[\mu\text{s}]$	$I_{L,ripp}[\%]$	<i>Overshoot</i> [%]
1mH	280	22,86	4,00
2mH	480	13,70	4,57
2,9mH	480	10,30	6,28
4mH	620	6,86	8,00

4.4.2 Variação do capacitor de saída do conversor *buck*

Como visto, não é necessário o uso do capacitor de saída do conversor *buck* na alimentação do conjunto de LEDs de potência, uma vez que os LEDs são alimentados em corrente. No entanto, na presença desse capacitor de saída, apenas a componente da corrente em baixa frequência será injetada no conjunto de LEDs, uma vez que a componente em alta frequência circula através desse capacitor. Esse fato interfere diretamente nas características do *ripple* da tensão ($V_{LED,ripp}$) e da corrente ($I_{LED,ripp}$) nos LEDs, como mostra a Tabela 4.10, que apresenta os resultados simulados da operação do conversor *buck* utilizado no acionamento de um conjunto de 4 (quatro) *chips* de LEDs de potência a partir de um fonte c.c.. As especificações desse conversor e dos LEDs de potências são as mesmas apresentadas nas Tabelas 4.3 e 4.2, respectivamente, e o sistema de controle projetado para o conversor *buck* foi novamente aplicado.

Tabela 4.10: *Ripple* da corrente e tensão nos LEDs em porcentagem dos respectivos valores nominais.

Capacitância	$I_{LED,ripp}[\%]$	$V_{LED,ripp}[\%]$
47μF	0,1	0,00
22 μF	0,2	0,04
–	9,43	2,56

Analisando esses resultados, percebe-se a não necessidade em utilizar o capacitor de saída na operação dos LEDs, ao preço que um certo *ripple* de tensão e corrente irá aparecer sobre esses componentes, o que pode diminuir a vida útil dos mesmos. No entanto, fica evidente que basta um pequeno capacitor para diminuir fortemente esses valores de *ripple*. No caso do valor

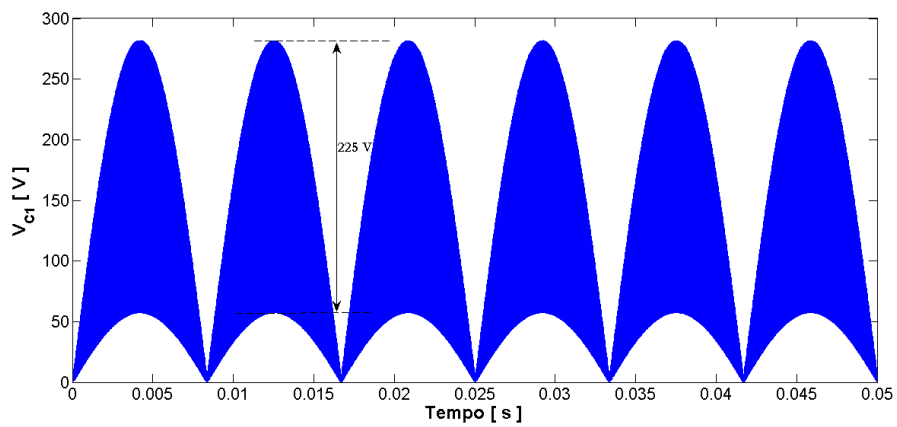
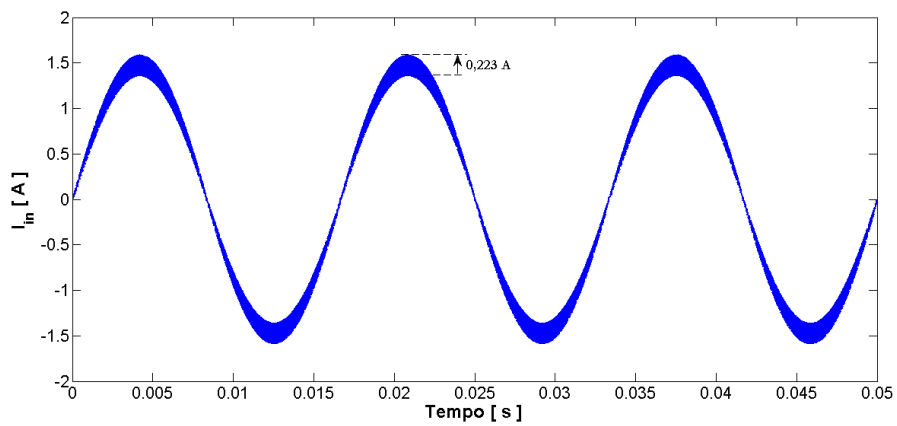
em destaque, estimado no projeto do conversor *buck* (Tabela 4.3), os valores desses *ripple* são praticamente nulos.

4.4.3 Variação do capacitor intermediário do conversor SEPIC

A escolha do capacitor intermediário (C_1) do conversor SEPIC deve ser feita de forma minuciosa, uma vez que, dependendo do valor utilizado, podem aparecer ondulações de tensão na frequência de chaveamento ou oscilações na corrente da rede. A fim de verificar essa influência, foram realizadas simulações em malha aberta para o conversor SEPIC PFC em DCM alimentando uma carga resistiva de 100W a partir da rede elétrica. As especificações para essa simulação são as mesmas apresentadas nas Tabelas 4.1 e 4.4 para a rede e o conversor SEPIC, respectivamente.

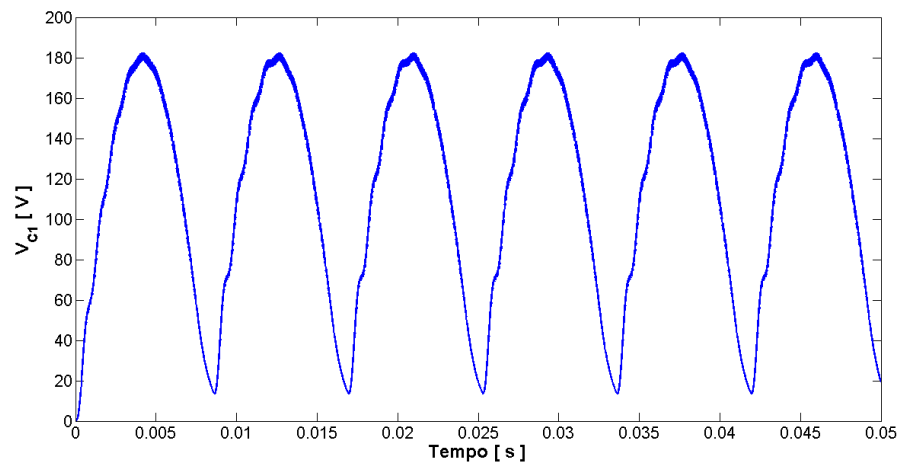
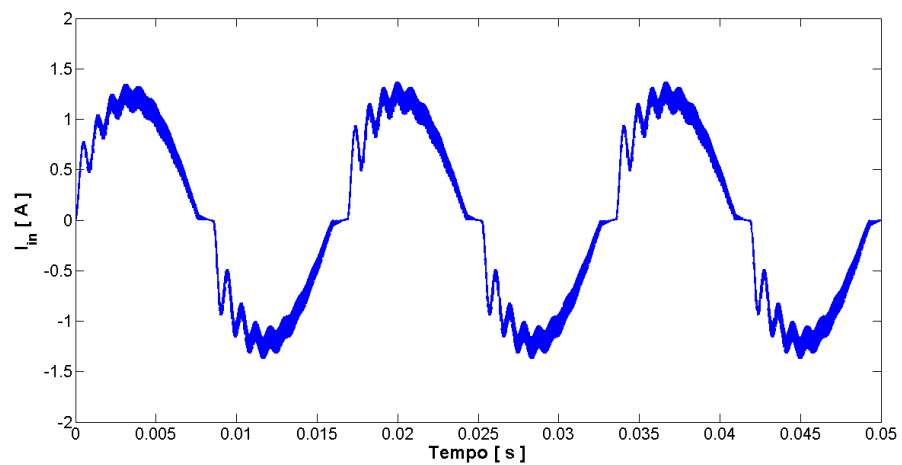
As variações aplicadas ao capacitor intermediário correspondem à utilização de valores diferentes ao previsto para esse capacitor no projeto do conversor SEPIC (Tabela 4.4). Na primeira delas, é usado um valor de capacitor igual 100nF, bem menor ao estimado no projeto desse conversor (470nF). As formas de ondas da tensão sobre esse capacitor e da corrente de entrada são apresentadas na Figura 4.15. Nessa figura, embora não apresente alterações na corrente de entrada, fica evidente o grande *ripple* de tensão sobre o capacitor intermediário, muito além do que foi apresentado para o valor do capacitor estimado no projeto (Figura 4.3). Dessa forma, o valor dessa tensão não pode mais ser considerado como constante para um período de chaveamento, assim como foi feito durante o projeto desse conversor.

A outra variação corresponde à utilização de um valor demasiadamente grande para o capacitor intermediário, escolhido com o valor de $4,7\mu\text{F}$. Esse valor é 10 (dez) vezes maior do que o previsto no projeto do conversor SEPIC (470nF). As formas de ondas para a tensão sobre esse capacitor e a corrente de entrada são apresentadas na Figura 4.16. Nessa figura, a incapacidade do capacitor intermediário de acompanhar a variação da tensão retificada é o primeiro ponto que chama a atenção. Além disso, fica evidente uma oscilação em baixa frequência (aproximadamente 1kHz) na corrente de entrada.

(a) Tensão no capacitor intermediário V_{C1} .

(b) Corrente de entrada.

Figura 4.15: Formas de ondas para um valor do capacitor intermediário do conversor SEPIC igual a 100nF.

(a) Tensão no capacitor intermediário V_{C1} .

(b) Corrente na entrada da fonte.

Figura 4.16: Formas de ondas para um valor do capacitor intermediário do conversor SEPIC igual a $4,7\mu\text{F}$.

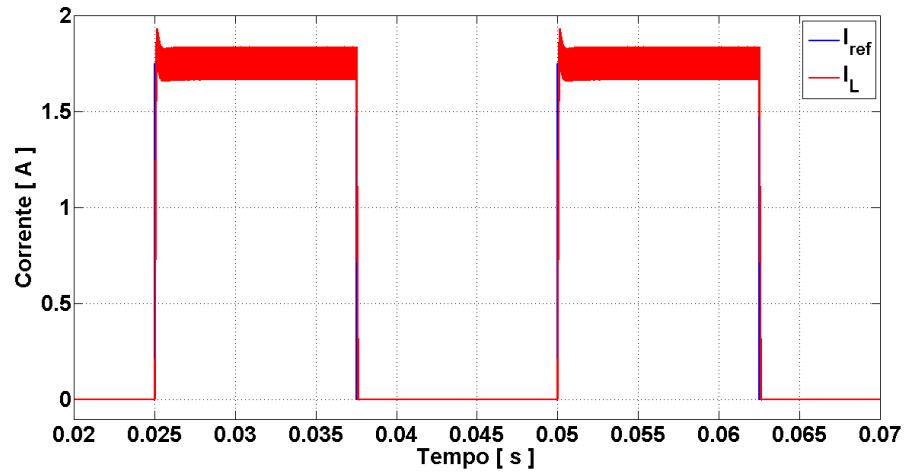
4.4.4 Variação da referência de corrente do conversor *buck* em função de um PWM

Como visto na Figura 4.6, o sistema de controle projetado para o conversor *buck* responde bem à mudança na referência da corrente desse conversor. No entanto, essa referência será agora variada a partir de sinais PWM de 40Hz e 400Hz, com razão cíclica de 50%. Novamente, as simulações foram realizadas para o conversor *buck* alimentando um conjunto de 4 (quatro) *chips* de LEDs de potência a partir de uma fonte de alimentação c.c.. As especificações para essas simulações foram as mesmas apresentadas nas Tabelas 4.2 e 4.3 para os LEDs de potência e o conversor *buck*, respectivamente. Essa forma de variar o fluxo luminoso dos LEDs é comumente chamada de dimerização e o valor do PWM foi definido como sendo a corrente nominal dos LEDs de potência. Os resultados das simulações são apresentados na Figura 4.17 para as duas frequências de PWM avaliadas, onde é observado que, quanto mais lento ocorrer a variação da referência da corrente no indutor do conversor *buck*, mais eficiente será a regulação dessa corrente pelo sistema de controle projetado para esse conversor.

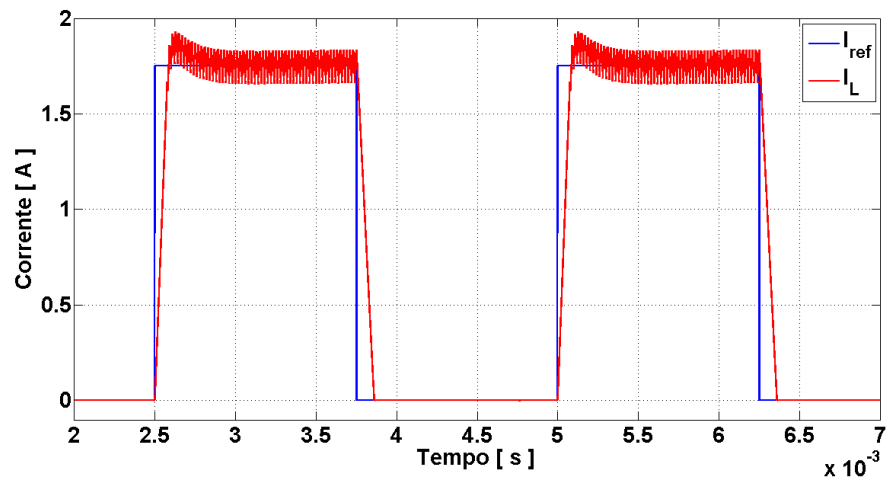
4.5 Comparação entre as Estratégias de Controle

O conversor SEPIC operando no modo de condução descontínuo (DCM) foi usado para construir o estágio PFC do LED *driver* de dois estágios em estudo, cujo conversor principal é o conversor *buck* já especificado. Ao longo deste texto, foram apresentados sistemas de controle para ambos os conversores. Por se tratar de uma topologia já profundamente discutida, até mesmo pela simplicidade, o sistema de controle do conversor *buck* se limitou apenas à abordagem linear, que, como visto neste capítulo, mostrou-se muito eficiente na regulação desse conversor. Quanto ao controle do conversor SEPIC em DCM, foram avaliadas duas abordagens, a linear tradicional e o controle SFL, cuja comparação dos desempenhos dessas técnicas será realizada a seguir.

Para realizar essa comparação, são apresentadas simulações do LED *driver* alimentado a partir da rede elétrica para as especificações presentes nas



(a) PWM em 40Hz.



(b) PWM em 400Hz.

Figura 4.17: Formas de ondas da corrente do conversor *buck* para uma variação PWM da referência com razão cíclica de 50%.

Tabelas 4.1, 4.2, 4.3 e 4.4. A fim de avaliar as respostas dos sistemas de controle para as duas abordagens implementadas, foram aplicadas perturbações tanto na carga desse LED *driver* (variação de 50% para 100% da carga nominal) quanto na tensão da rede elétrica ($\pm 10\%$). A primeira delas a ser avaliada é a variação da carga, que, como feito anteriormente, é realizada a partir da mudança da referência de corrente do conversor *buck*, regulado pelo controlador PI projetado, do valor de 50% para 100% da corrente nominal do conjunto de LEDs de potência (1,75A) no instante de tempo de 0,4 segundo. O impacto dessa perturbação na regulação do barramento c.c. do LED *driver* para as diferentes abordagens do sistema de controle do conversor SEPIC é apresentado na Figura 4.18.

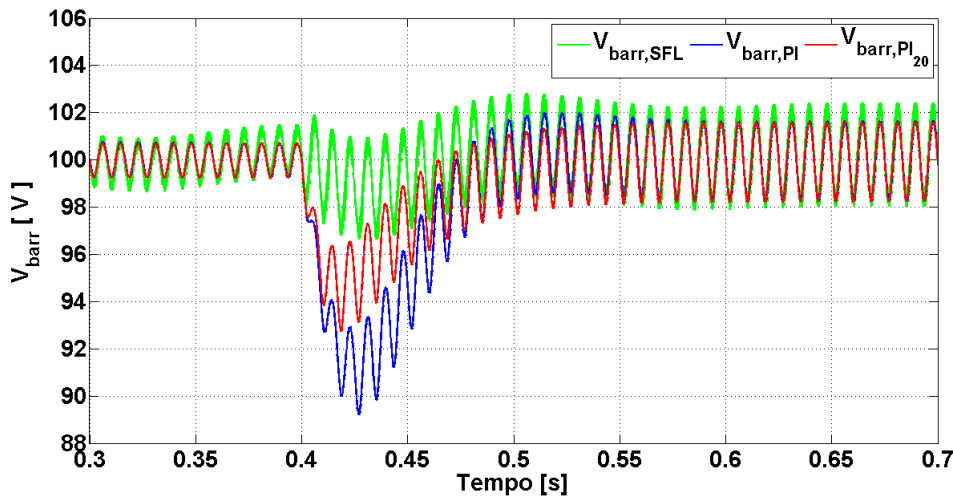


Figura 4.18: Resposta transitória da regulação do barramento c.c. para uma variação da carga (50% – 100% da carga nominal).

Nessa figura, são reunidas as respostas do sistema de controle tanto na abordagem SFL quanto para os dois controladores PI projetados na abordagem linear. Assim como feito anteriormente para diferenciar esses controladores, é usado o subscrito 20 para indicar o ajuste do PI na especificação de uma banda passante da função de transferência da malha compensada igual a 20Hz, enquanto o outro ajuste é feito para 10Hz. Quanto as respostas dos controladores, fica evidente a superioridade do controle SFL na regulação da tensão do barramento c.c. para essa perturbação, sobretudo, em relação ao controlador PI mais lento, que apresentou um afundamento de tensão de

aproximadamente 9% em relação ao valor de referência. Tal característica torna-se mais evidente a partir da análise da Tabela 4.11.

Tabela 4.11: Características das respostas dos controladores ao transitório da carga.

Tipo do controle	$Undershoot[\%]$
PI	9
PI_{20}	5
SFL	1

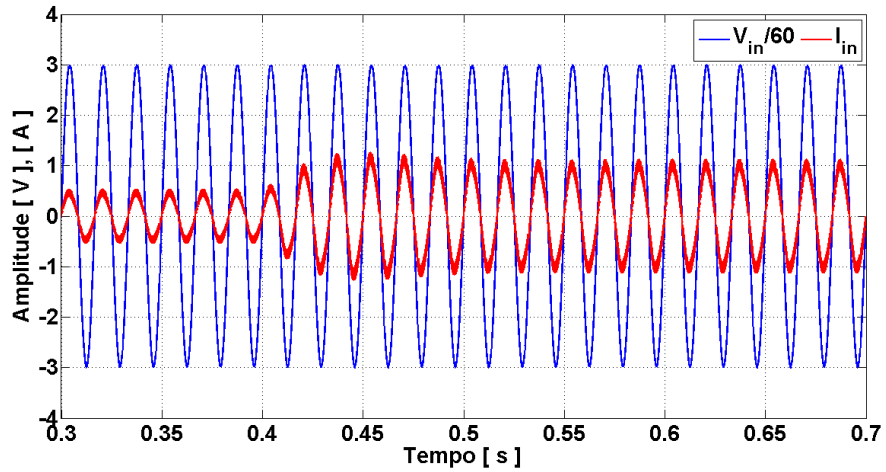
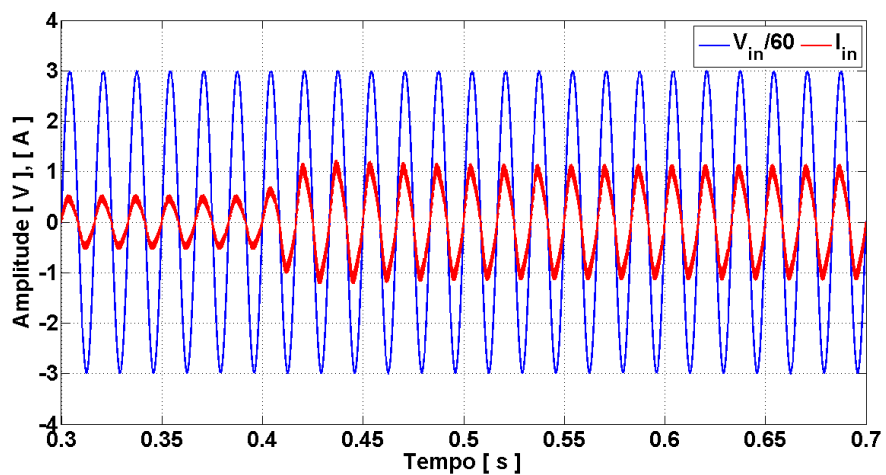
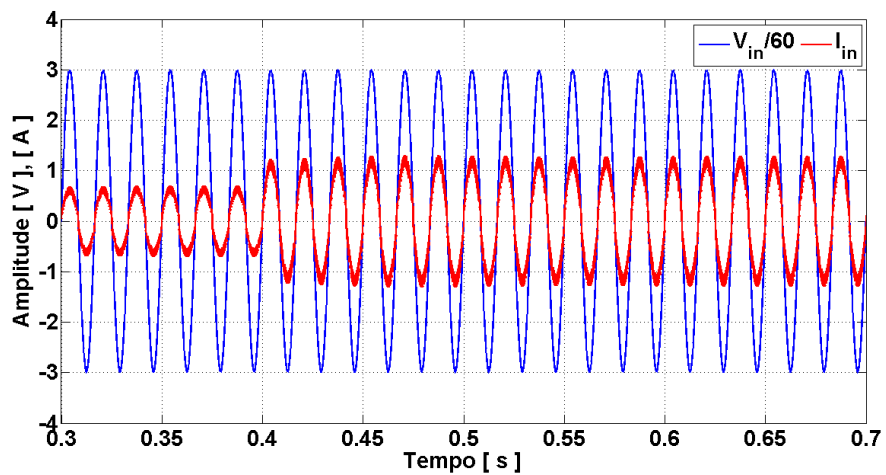
Ainda em relação à perturbação da carga de 50% para 100% da carga nominal, a Figura 4.19 mostra as formas de ondas da tensão e corrente na entrada do LED *driver* nas diferentes abordagens do sistema de controle.

A fim de tornar mais clara a comparação dessas formas de ondas, a Tabela 4.12 resume alguns parâmetros relevantes às performances dos sistemas de controle para as duas situações apresentadas para a carga, sendo eles: o fator de potência, a distorção harmônica total da corrente de entrada, em porcentagem da onda fundamental, a tensão média da tensão do barramento c.c. e a variação de tensão sobre ele, em porcentagem da tensão de referência.

Tabela 4.12: Fator de potência, THD da corrente de entrada e regulação da tensão para diferentes valores de cargas.

Carga	Tipo do controle	FP	$THD_{I_{in}}[\%]$	$\Delta V_{barr}[\%]$	$V_{barr,med}[V]$
50%	PI	0,987	3,63	1,47	100,02
	PI_{20}	0,998	5,23	1,51	99,99
	SFL	0,992	10,0	1,85	99,89
100%	PI	0,993	4,41	3,38	99,95
	PI_{20}	0,989	8,23	3,42	99,99
	SFL	0,996	6,87	4,20	99,99

Analisado esses resultados, observa-se que para todos os controladores foi possível regular bem o barramento c.c. e manter um elevado fator de potência. Torna-se evidente também a influência do ajuste do controlador PI na mitigação do conteúdo harmônico, de forma que quanto mais rápida for a ação da malha regulada por esse controlador, maior será a distorção

(a) Controle PI (b) Controle PI_{20} 

(c) Controle SFL

Figura 4.19: Formas de ondas da tensão e corrente na entrada do LED *driver* para uma variação da carga (50% – 100% da carga nominal).

harmônica observada. Além disso, existe uma certa superioridade quanto à mitigação do conteúdo harmônico da controlador PI mais lento em relação ao controlador SFL.

Essa superioridade torna-se mais evidente na Figura 4.20, onde é apresentada a análise espectral da corrente de entrada do LED *driver* para cada sistema de controle após o transitório da carga, ou seja, na operação do *driver* com a carga nominal. Essa figura também apresenta os limites impostos pela norma regulamentadora IEC 61000 – 3 – 2, Classe C, os quais mostram que os sistemas de controle aplicados na operação do conversor SEPIC PFC em DCM foram capazes de manter os valores da distorção harmônica dentro dos limites aceitáveis.

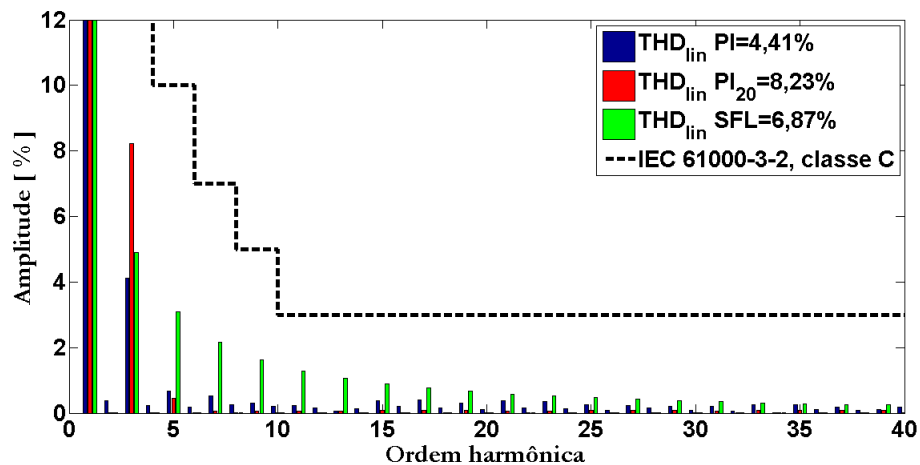


Figura 4.20: Análise espectral da corrente de entrada do LED *driver* operando com carga nominal para os diferentes sistemas de controle.

Por fim, perturbações de $\pm 10\%$ no valor da amplitude da tensão da rede elétrica são avaliadas. Considerando para essa situação a operação do LED *driver* sob carga nominal, simulações foram realizadas contemplando as perturbações a serem avaliadas.

A Tabela 4.13 reúne as informações do valor médio da tensão sobre o barramento c.c. e a variação dessa tensão em porcentagem da tensão de referência (100V) para cada situação de perturbação da rede considerada. Essa tabela mostra que foram satisfatórios os desempenhos dos sistemas de controle projetados quanto à regulação da tensão do barramento c.c. do LED

driver frente as perturbações aplicadas na tensão da rede elétrica.

Tabela 4.13: Regulação da tensão do barramento c.c. para uma variação na tensão de entrada (± 10).

V_{in} [V _{RMS}]	Tipo do controle	ΔV_{barr} [%]	$V_{barr,med}$ [V]
114,3	<i>PI</i>	3,45	100,08
	<i>PI</i> ₂₀	3,40	99,87
	<i>SFL</i>	3,20	99,30
139,7	<i>PI</i>	3,46	100,02
	<i>PI</i> ₂₀	3,41	99,87
	<i>SFL</i>	3,97	100,06

Conclusão

5.1 Conclusões Finais

Esta dissertação apresentou um estudo comparativo de técnicas de controle aplicadas ao conversor SEPIC em DCM, o qual foi utilizado na construção do estágio de correção do fator de potência de um dispositivo para acionamento de LEDs de potência a partir da rede elétrica. Essa aplicação para os LEDs de potência tornou-se uma tendência que vem ganhando força nos últimos anos, devido, principalmente, à proposta de substituição das lâmpadas convencionais por lâmpadas a LEDs, uma vez que essas apresentam uma maior eficiência e já possuem uma eficácia luminosa suficiente para atender à exigência luminosa dos sistemas de iluminação artificial. A partir dessa iniciativa, torna-se possível economizar uma parcela significativa do consumo de energia nacional.

Quanto ao conversor c.c. principal do LED *driver* em estudo, construído com um conversor *buck*, ele apresentou um papel fundamental no atendimento às demandas do acionamento dos LEDs de potência (controle da corrente, rejeição de variações paramétricas, limitação da ondulação da tensão e corrente, etc.). Por se tratar de um circuito muito simples e que foi profundamente discutido na literatura específica, até mesmo com fins didáticos, o sistema de controle em corrente projetado para o conversor *buck* foi limitado à abordagem linear clássica, que apresentou um desempenho satisfatório na regulação desse conversor, tanto para variações da corrente de referência quanto para as variações paramétricas avaliadas.

A necessidade de um estágio de correção do fator de potência na alimentação dos LEDs por meio da fonte de alimentação em estudo, conectada à rede elétrica, torna-se evidente devido às exigências de qualidade de energia impostas na operação de qualquer dispositivo alimentado diretamente a partir dessa rede. Sobretudo, para adequar esse acionamento aos limites de distorção harmônica previstos na norma IEC 61000–3–2, Classe C.

A revisão na literatura específica mostrou que existem vários circuitos, tanto passivos quanto ativos, que podem ser aplicados para a correção do fator de potência. No entanto, embora os circuitos passivos sejam, de uma forma geral, simples, mais fáceis de serem implementados e de menor custo, optou-se neste trabalho por um circuito ativo, na intenção de implementar um retificador quase ideal. Especificamente, foi aplicado o conversor SEPIC chaveado em alta frequência (50kHz), cuja escolha foi direcionada pelas inúmeras vantagens operacionais apresentadas por esse conversor sobre as demais topologias de conversores comumente utilizados em aplicações de correção do fator de potência.

A opção por operar o conversor SEPIC no modo de condução descontínuo (DCM) deve-se à simplicidade do sistema de controle, que passa a exigir apenas uma malha de controle, a qual é destinada à regulação da tensão de saída desse conversor. No entanto, essa escolha conduziu a uma dificuldade na modelagem desse conversor operando em DCM.

Devido às dificuldades encontradas na modelagem em espaço de estados do conversor SEPIC em DCM, migrou-se para uma outra abordagem. Especificamente, a modelagem desse conversor foi realizada a partir da abordagem CIECA, que mostrou ser simples e de fácil entendimento, cujos resultados foram satisfatórios.

Quanto ao tipo do sistema de controle utilizado no conversor SEPIC PFC em DCM, foram aplicadas duas abordagens, a linear tradicional e o controle por realimentação de estado (SFL). O ajuste dos controladores na abordagem linear foi facilitado devido à maturidade e eficiência das técnicas existentes. No entanto, para o controlador SFL, assim como nas demais técnicas de controle não lineares apresentados na literatura específica, o ajuste desse controlador segue um padrão baseado nas características do conversor e nos ganhos presentes na expressão da lei de controle, seguido da avaliação da característica da resposta do mesmo. Tal maneira de ajuste foi então avaliada

para o controlador SFL deste trabalho.

Na comparação dos desempenhos dos sistemas de controle aplicados no conversor SEPIC PFC em DCM, avaliados para perturbações na carga e na rede elétrica, nota-se que o sistema de controle projetado na abordagem SFL apresenta desempenho satisfatório frente a todas as perturbações aplicadas, mantendo um fator de potência elevado, baixa distorção harmônica e uma boa regulação da tensão de saída.

Quanto ao sistema de controle do conversor SEPIC projetado na abordagem linear por meio do controlador PI, fica evidente o compromisso entre a capacidade de correção do fator de potência e a velocidade da malha de controle, que, quanto mais rápida, maior será o comprometimento no fator de potência.

Além disso, caso a malha de controle do conversor SEPIC regulada pelo controlador PI seja ajustada para uma baixa velocidade, ocorrerá um comprometimento no controle da tensão de saída desse conversor, como foi visto no expressivo afundamento de tensão do barramento c.c. resultante do transiente de carga.

Dessa forma, caso a carga conectada ao conversor SEPIC seja sensível à variação da tensão, o ajuste do sistema de controle na abordagem SFL torna-se mais apropriado.

Por fim, o controle SFL mostrou ser bastante eficiente e didático, tornando-se uma ferramenta confiável para a implementação da malha de controle do conversor SEPIC em DCM.

5.2 Propostas de Continuidade

Dentre os diversos temas e possibilidades de continuidade desse trabalho, pode-se destacar:

- A primeira sugestão consiste no desenvolvimento de um protótipo de potência para teste dos sistemas de controle implementados;
- Um estudo de outras técnicas de controle não lineares aplicadas aos

conversores, como o controle baseado em passividade;

- Contemplar a análise das perdas nos conversores;
- Comparar a topologia do LED *driver* em estudo com as topologias de estágio único e conversores integrados.

5.3 Publicações

Durante a realização desta pesquisa, o autor publicou os artigos listados a seguir.

Artigos Publicados

- Thiago M. de Souza, Lenin M.F. Morais, Seleme I. S. Júnior, Arthur H. R. Rosa. *Análise Comparativa Entre Técnicas de Controle Aplicadas ao Conversor SEPIC no Modo de Condução Descontínuo*. XXI Congresso Brasileiro de Automática - XXI CBA, 2016.
- Arthur H. R. Rosa, Lenin M.F. Morais, Thiago M. de Souza, Seleme I.S. Júnior. *Comparison of Nonlinear Control Techniques Applied to SEPIC and CUK Converters with Reduced Modeling and Hybrid Solutions*. International Conference on Industry Applications - INDUSCON, 2016.
- Edmar F. Cota, Thiago M. de Souza, Lenin M.F. Morais, Victor F. Mendes. *Um Estudo da Aplicação de um Restaurador Dinâmico de Tensão em Turbinas Eólicas com a Tecnologia de Geradores de Indução Duplamente Alimentado*. XXI Congresso Brasileiro de Automática - XXI CBA, 2016.

Referências Bibliográficas

- 1 IEC61000-3-2. Electromagnetic compatibility - part 3: Limits - section 2: Limits for harmonic current emissions (equipment input current ≤ 16 ampère per phase). In: IEC. *International Electrotechnical Commission*. [S.l.], 2005. p. 57.
- 2 BASU, S.; BOLLEN, M. H. J.; UNDELAND, T. M. Pfc strategies in light of en 61000-3-2. *APEC, paper A*, v. 123656, 2004.
- 3 COSTA, M. A. D. et al. An analysis about valley fill filters applied to electronic ballasts. *Industrial Electronics Society, IEEE*, v. 1, p. 509–514, 2003.
- 4 ZHOU, K. et al. Quasi-active power factor correction circuit for hb led driver. *Power Electronics, IEEE*, v. 23, n. 3, p. 1410–1415, 2008.
- 5 SIMONETTI, D. S. L. et al. Design criteria for sepic and cuk converters as power factor preregulators in discontinuous conduction mode. *Power Electronics and Motion Control, IEEE*, v. 1, p. 283–288, 1992.
- 6 YANG, Z.; SEN, P. C. Recent developments in high power factor switch-mode converters. *Electrical and Computer Engineering, IEEE*, v. 2, p. 477–480, 1998.
- 7 COSETIN, M. R. et al. Comparison of single stage sepic and integrated sepic-buck converter as off-line led drivers. *Brazilian Power Electronics Conference, IEEE*, p. 1134–1139, 2013.
- 8 SIMONETTI, D. S. L.; SEBASTIAN, J.; UCEDA, J. The discontinuous conduction mode sepic and cuk power factor preregulators: analysis and design. *Industrial Electronics, IEEE*, v. 44, n. 5, p. 630–637, 1997.

- 9 CROMATEK. *LEPW-20CW-WN*. 9 p. <<http://www.cromatek.com.br/pdf/POWERLED20WBRANCOFRIO.pdf>>. Acesso: 12-11-2016.
- 10 GÓMEZ-EXPÓSITO, A.; CONEJO, A. J.; CAÑIZARES, C. *Sistemas de energia elétrica: análise e operação*. 1. ed. [S.l.]: LTC, 2011.
- 11 ELETROBRAS. *Resultados do Procel 2016 - ano base 2015*. 10,11,36 p. <<http://www.procelinfo.com.br/resultadosprocel2016/>>. Acesso: 15-07-2016.
- 12 EPE. *Resenha Mensal do Mercado de Energia Elétrica, ano IX, num 100, Janeiro de 2016*. 3 p. <<http://www.epe.gov.br/ResenhaMensal/Forms/EPEResenhaMensal.aspx>>. Acesso: 15-07-2016.
- 13 EPE. *Plano Nacional de Energia 2030*. 34 p. <http://www.epe.gov.br/PNE/20080512_11.pdf>. Acesso: 17-07-2016.
- 14 ZUKAUSKAS, A.; SHUR, M. S.; GASKA, R. *Introduction to solid-state lighting*. [S.l.]: J. Wiley, 2002.
- 15 DUPUIS, R. D.; KRAMES, M. R. History, development, and applications of high-brightness visible light-emitting diodes. *Journal of Lightwave Technology*, IEEE, v. 26, n. 9, p. 1154–1171, 2008.
- 16 LAUBSCH, A. et al. High-power and high-efficiency ingan-based light emitters. *Electron Devices*, IEEE, v. 57, n. 1, p. 79–87, 2010.
- 17 STEVENSON, R. The led's dark secret. *Spectrum*, IEEE, v. 46, n. 8, p. 26–31, 2009.
- 18 RHAMAN, M. M.; MATIN, M. A.; TOSHON, T. A. Solid state lighting can resolve the present power crisis in bangladesh. *International Conference on Green Energy and Technology (ICGET)*, IEEE, p. 1–5, 2015.
- 19 SUN, B. et al. A review of prognostic techniques for high-power white leds. *Power Electronics*, IEEE, PP, n. 99, p. 1–27, 2016.
- 20 ZACARÍAS, E. V. et al. Design and implementation of a test circuit for characterization of fluorescent lamps operated with the dielectric barrier discharge. *Power Electronics (CIEP)*, IEEE, p. 121–125, 2016.
- 21 CHUNG, H. S.-H. et al. Comparison of dimmable electromagnetic and electronic ballast systems-an assessment on energy efficiency and lifetime. *Industrial Electronics*, IEEE, v. 54, n. 6, p. 3115–3154, 2007.

- 22 CARRARO, G. Solving high-voltage off-line hb-led constantcurrent contro-circuit issues. *Power Electronics Conference and Exposition*, IEEE, p. 1316–1318, 2007.
- 23 ZHOU, K. et al. Quasi-active power factor correction circuit for hb led driver. *Power Electronics*, IEEE, v. 23, n. 3, p. 1410–1415, 2008.
- 24 CHANG, M.-H. et al. Light emitting diodes reliability review. *Microelectronics Reliability*, v. 52, n. 5, p. 762–782, 2012.
- 25 LAMAR, D. G. et al. A sustained increase of input current distortion in active input current shapers to eliminate electrolytic capacitor for designing ac to dc hb-led drivers for retrofit lamps applications. *Applied Power Electronics Conference and Exposition (APEC)*, IEEE, p. 1823–1830, 2016.
- 26 RODRIGUES, C. R. B. S. et al. An experimental comparison between different technologies arising for public lighting: Led luminaires replacing high pressure sodium lamps. *Industrial Electronics*, IEEE, p. 141–146, 2011.
- 27 SEBASTIAN, J. et al. The determination of the boundaries between continuous and discontinuous conduction modes in pwm dc-to-dc converters used as power factor preregulators. *Power Electronics*, IEEE, v. 10, n. 5, p. 574–582, 1995.
- 28 ROSSETTO, L.; TENTI, P.; ZUCCATO, A. Electromagnetic compatibility issues in industrial equipment. *Industry Applications Magazine*, IEEE, v. 5, n. 6, p. 34–46, 1999.
- 29 CHOI, H. Two-switch bcm flyback single-stage pfc for hb led lighting applications. *Power Electronics Conference and Exposition (APEC)*, IEEE, p. 3125–3130, 2013.
- 30 COSETIN, M. R. et al. Dimmable single-stage sepic-cuk converter for led lighting with reduced storage capacitor. *Industry Application Society Annual Meeting*, IEEE, p. 1–7, 2013.
- 31 SANTOS, R. L. d. et al. A dimmable charge-pump zvs led driver with pfc. *Electronics Conference (COBEP/SPEC)*, IEEE, p. 1–6, 2015.
- 32 DO, S.-W. L. H.-L. A single-switch ac-dc led driver based on a boost-flyback pfc converter with lossless snubber. *Power Electronics*, IEEE, PP, n. 99, p. 1–14, 2016.

- 33 YE, Z.; GREENFELD, F.; LIANG, Z. Single-stage offline sepic converter with power factor correction to drive high brightness leds. *Applied Power Electronics Conference and Exposition - APEC*, IEEE, p. 543–553, 2009.
- 34 ALI, M. et al. A single stage sepic pfc converter for led street lighting applications. *Power and Energy - PECTon*, IEEE, p. 501–506, 2010.
- 35 POMILIO, J. A. *Pré-reguladores de Fator de Potência*. 3. ed. [S.l.]: Publicação LTC 03/95, 2007. 95 p.
- 36 SOUZA, F. P. Correção do fator de potência para instalações de baixa potência empregando filtros ativos. *Tese de Doutorado*, Universidade de Santa Catarina, p. 226, 2000.
- 37 ANEEL. *Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional, Módulo 8: Qualidade da Energia Elétrica, Janeiro de 2016*. 21–22 p. <http://www2.aneel.gov.br/arquivos/PDF/M%C3%B3dulo8_Revis%C3%A3o_7.pdf>. Acesso: 25-09-2016.
- 38 KLEIN, J.; NALBANT, M. K. Power factor correction - incentives, standards and techniques. *PCIM*, p. 26, 1990.
- 39 IEC61000-3-4. Electromagnetic compatibility - part 3: Limits - section 4: Limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current greater than 16 a. In: IEC. *International Electrotechnical Commission*. [S.l.], 1998. p. 29.
- 40 MALLIK, A.; FAULKNER, B.; KHALIGH, A. Control of a single-stage three-phase boost power factor correction rectifier. *Power Electronics Conference and Exposition - APEC*, IEEE, p. 54–59, 2016.
- 41 ROSSETTO, L.; SPIAZZI, G.; TENTI, P. Boost pfc with 100-hz switching frequency providing output voltage stabilization and compliance with emc standards. *Industry Applications*, IEEE, v. 36, n. 1, p. 188–193, 2000.
- 42 SCHUTTEN, M. J.; STEIGERWALD, R. L.; KHERALUWALA, M. H. Characteristics of load resonant converters operated in a high-power factor mode. *Power Electronics*, IEEE, v. 7, n. 2, p. 304–314, 1992.
- 43 SULISTYONO, W.; ENJETI, P. N. A series resonant ac-to-dc rectifier with high-frequency isolation. *Applied Power Electronics Conference and Exposition*, IEEE, v. 1, p. 397–403, 1994.

- 44 KHERALUWALA, M. H.; STEIGERWALD, R. L.; GURUMOORTHY, R. A fast-response high power factor converter with a single power stage. *Power Electronics Specialists Conference*, IEEE, p. 769–779, 1991.
- 45 WU, X. et al. Design considerations of soft-switched buck pfc converter with constant on-time (cot) control. *Power Electronics*, IEEE, v. 26, n. 11, p. 3144–3152, 2011.
- 46 XIE, X. et al. An improved buck pfc converter with high power factor. *Power Electronics*, IEEE, v. 28, n. 5, p. 2277–2284, 2013.
- 47 ROSA, A. H. et al. Passivity-based control of boost converters using pll. *Industry Applications (INDUSCON)*, IEEE, p. 1–6, 2012.
- 48 DAS, P. et al. A nonlinear controller based on a discrete energy function for an ac/dc boost pfc converter. *Power Electronics*, IEEE, v. 28, n. 12, p. 5458–5476, 2013.
- 49 CHEN, J.; MAKSIMOVIĆ, D.; ERICKSON, R. W. Analysis and design of a low-stress buck-boost converter in universal-input pfc applications. *Power Electronics*, IEEE, v. 21, n. 2, p. 320–329, 2006.
- 50 ISMAIL, E. H.; SABZALI, A. J.; AL-SAFFAR, M. A. Buck–boost-type unity power factor rectifier with extended voltage conversion ratio. *Industrial Electronics*, IEEE, v. 55, n. 3, p. 1123–1132, 2008.
- 51 PIRES, V. F.; MARTINS, J. F.; SILVA, J. F. A single stage flyback pfc converter for testing distance relay systems. *Power Electronics and Drive Systems*, IEEE, p. 1748–1752, 2007.
- 52 TAHAMI, F.; ABEDI, M. R.; REZAEI, K. Optimum nonlinear model predictive controller design for flyback pfc rectifiers. *Industrial Electronics & Applications (ISIEA)*, IEEE, p. 70–75, 2010.
- 53 SHRIVASTAVA, A.; SINGH, B. Pfc cuk converter based electronic ballast for an 18 w compact fluorescent lamp. *Industrial and Information Systems (ICIIS), 2010 International Conference on*, IEEE, p. 393–397, 2010.
- 54 DIAN, S. et al. Digital control of isolated cuk power factor correction converter under wide range of load variation. *Power Electronics, IET*, IET, v. 8, n. 1, p. 142–150, 2015.

- 55 KANAAN, H. Y.; AL-HADDAD, K. A novel averaged-model-based control of a sepic power factor corrector using the input/output feedback linearization technique. *Power Electronics Specialists Conference, IEEE*, p. 565–571, 2005.
- 56 HWU, K. I.; YAU, Y. T.; LEE, L.-L. Powering led using high-efficiency sr flyback converter. *Industry Applications, IEEE*, v. 47, n. 1, p. 376–386, 2011.
- 57 CHENG, C.-A. et al. A single-stage led driver for street-lighting applications with interleaving pfc feature. *Industry Applications, IEEE*, p. 150–152, 2013.
- 58 ALMEIDA, P. S. Conversor integrado sepic buck-boost aplicado ao acionamento de leds de potência em iluminação pública. *Dissertação de Mestrado*, Universidade Federal de Juiz de Fora, p. 158, 2012.
- 59 RODRIGUES, W. A. Estudo de conversores estáticos para alimentação de leds de potência, com controle de luminosidade. *Dissertação de Mestrado*, Universidade Federal de Minas Gerais, p. 133, 2011.
- 60 CHETTY, P. Current injected equivalent circuit approach to modeling switching dc-dc converters. *Aerospace and Electronic Systems, IEEE Transactions on, IEEE*, n. 6, p. 802–808, 1981.
- 61 ERICKSON, R. W.; MAKSIMOVIC, D. *Fundamentals of power electronics*. [S.l.]: Springer Science & Business Media, 2007.
- 62 SCHUBERT, E. F.; GESSMANN, T.; KIM, J. K. *Light emitting diodes*. 1. ed. [S.l.]: Wiley Online Library, 2005.
- 63 SELEME, S. I. et al. Evaluation of adaptive passivity-based controller for power factor correction using a boost converter. *Control Theory and Applications, IEEE*, v. 6, n. 14, p. 2168–2178, 2012.
- 64 DIXON, L. H. High power factor preregulators for off-line power supplies. In: . [S.l.]: Unitrode Massachusetts. USA, 1988. v. 6, p. 1–16.
- 65 KHALIL, H. K.; GRIZZLE, J. *Nonlinear systems*. [S.l.]: Prentice hall New Jersey, 1996. v. 3.
- 66 CHENG, C.-A. et al. Electronic driver without electrolytic capacitor for dimming high brightness leds. *Industrial Electronics, IEEE*, p. 3518–3523, 2009.

-
- 67 GACIO, D. et al. A universal-input single-stage high-power-factor power supply for hb-leds based on integrated buck-flyback converter. *Power Electronics*, IEEE, p. 570–576, 2009.