

DISSERTAÇÃO DE MESTRADO Nº 1138

**AVALIAÇÃO E IMPLEMENTAÇÃO DE TÉCNICAS DE MODULAÇÃO PWM PARA
APLICAÇÃO EM CONVERSOR NPC/PONTE H DE CINCO NÍVEIS**

Matheus Bezerra Eiras da Silva

DATA DA DEFESA: 02/08/2019

Universidade Federal de Minas Gerais

Escola de Engenharia

Programa de Pós-Graduação em Engenharia Elétrica

**AVALIAÇÃO E IMPLEMENTAÇÃO DE TÉCNICAS DE
MODULAÇÃO PWM PARA APLICAÇÃO EM CONVERSOR
NPC/PONTE H DE CINCO NÍVEIS**

Matheus Bezerra Eiras da Silva

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Marcos Antônio Severo Mendes

Belo Horizonte - MG

Agosto de 2019

S586a Silva, Matheus Bezerra Eiras da.
Avaliação e implementação de técnicas de modulação PWM para aplicação em conversor NPC/ponte H de cinco níveis [recurso eletrônico] / Matheus Bezerra Eiras da Silva. – 2019.
1 recurso online (128 f. : il., color.) : pdf.

Orientador: Marcos Antônio Severo Mendes.

Dissertação (mestrado) Universidade Federal de Minas Gerais, Escola de Engenharia.

Apêndices: f. 109-128.

Bibliografia: f. 106-108.
Exigências do sistema: Adobe Acrobat Reader.

1. Engenharia elétrica - Teses. 2. Conversores - Teses. 3. Modulação de duração do pulso - Teses. I. Mendes, Marcos Antônio Severo. II. Universidade Federal de Minas Gerais. Escola de Engenharia. III. Título.

CDU: 621.3(043)

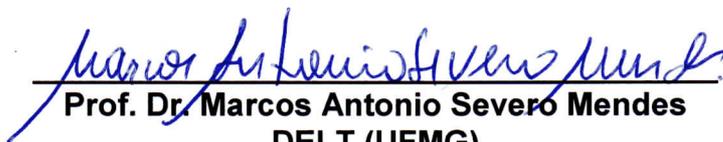
**"Avaliação e Implementação de Técnicas de Modulação Pwm
Para Aplicação Em Conversor Npc/ponte H de Cinco Níveis"**

Matheus Bezerra Eiras da Silva

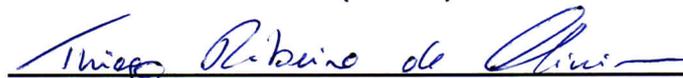
Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica.

Aprovada em 02 de agosto de 2019.

Por:


Prof. Dr. Marcos Antonio Severo Mendes
DELT (UFMG)


Prof. Dr. Lenín Martins Ferreira Moraes
DELT (UFMG)


Prof. Dr. Thiago Ribeiro de Oliveira
DELT (UFMG)

Agradecimentos

Até aqui, tudo foi um grande desafio, mas junto a este desafio muitos frutos foram colhidos. Para a construção deste conhecimento, não poderia deixar de agradecer às pessoas que participaram deste processo:

Em primeiro lugar gostaria de agradecer ao professor Marcos Antônio Severo Mendes pela orientação, pelos conselhos e discussões técnicas que foram fundamentais para a resolução deste trabalho. Gostaria de agradecer não apenas pelo suporte dado, mas também pela paciência e disponibilidade para resolução dos problemas encontrados, além do respeito e amizade construída ao longo da pesquisa.

Agradeço também à minha família, em especial a meus pais, Ana e Paulo, que estiveram sempre presentes ao longo deste caminho, me motivando e acreditando em meu potencial. Obrigado por se preocuparem com minha educação desde pequeno; é sem dúvidas um dos bens mais preciosos que pude receber em minha vida.

Agradeço aos professores do Grupo de Eletrônica de Potência, pela ajuda oferecida ao longo de meu mestrado, suportando não somente os temas deste trabalho, mas também os demais problemas e dúvidas que surgiram ao longo da caminhada. Gostaria de agradecer em especial aos professores Porfírio, Lenin, Seleme e Thiago pelo suporte nos artigos e congressos que pude participar juntamente aos demais colegas do GEP.

Aos demais professores do PPGEE, que contribuíram para minha formação acadêmica, o meu muito obrigado. Gostaria de agradecer também ao Programa de Pós Graduação em Engenharia Elétrica da UFMG que possibilitou a realização desta pesquisa fornecendo os recursos necessários para o desenvolvimento do trabalho.

Aos amigos e colegas do GEP que tanto contribuíram para a minha formação e que participaram ativamente das discussões relativas ao trabalho e às matérias do mestrado, além é claro dos momentos de descontração e pela amizade construída, o meu muito obrigado.

Por fim, aos demais familiares e amigos que me apoiaram ao longo desta jornada, muito obrigado por se preocuparem comigo e estarem presentes em minha vida. Seria impossível concluir esta etapa sem o companheirismo de vocês. Me conforta saber que posso contar com a ajuda de vocês, sempre que precisar.

“Se quisermos encontrar efeitos estranhos e combinações extraordinárias, devemos procurar na própria vida, que vai sempre muito mais longe do que qualquer esforço da imaginação.”

(Sir Arthur Conan Doyle)

Resumo

Com o contínuo crescimento industrial, a demanda pela energia elétrica cresce no mesmo ritmo. Em vista disso, a utilização de conversores multiníveis de alta potência e média tensão, para atendimento às cargas industriais, está cada vez mais presente, em vista das vantagens que os conversores multiníveis apresentam. Dentre estas vantagens, pode-se citar a minimização da THD das formas de onda de tensão, além da minimização de efeitos de EMI, (interferência eletromagnética). No entanto, mesmo que estejam em alta nas aplicações de média tensão, o controle destes conversores ainda tem se mostrado um desafio: o número de variáveis medidas, variáveis de controle e sinais de comando é maior em aplicações multinível, o que tornam os sistemas mais complexos. As técnicas de modulação por largura de pulso, PWM, aplicadas no comando das chaves visam a reduzir impactos como tensões de modo comum, redução de perdas de chaveamento, minimização da THD nos lados da rede e da carga, entre outros problemas. Todos esses parâmetros podem impactar na escolha do hardware utilizado para o controle e comando do conversor. Por esse motivo, a escolha correta da técnica de modulação PWM deve ser feita para garantir a operação adequada do conversor multinível. Neste trabalho as principais técnicas de modulação por largura de pulso, PWM escalares e vetoriais são comparadas, sob o ponto de vista destes parâmetros. A topologia escolhida para estudo das técnicas de modulação é a topologia NPC em ponte H de cinco níveis trifásica. Sua escolha se deve ao fato de o conversor apresentar benefícios consideráveis em relação às outras topologias multiníveis presentes na literatura - como por exemplo menor dv/dt e THD quando comparado ao conversor NPC de três níveis tradicional, ou a menor complexidade de montagem e simplificação dos sinais de comando quando comparado ao NPC de cinco níveis. A implementação e simulação das técnicas de modulação são realizadas no software Matlab/Simulink, sendo os moduladores avaliados através dos resultados de simulação obtidos. As simulações permitem concluir que as técnicas de modulação escalar PD-PWM unipolar e SV-PD-PWM unipolar, melhor se adequam à aplicação de acionamentos elétricos estudada neste trabalho. O trabalho também apresenta a síntese matemática clássica de um modulador vetorial de cinco níveis, discutindo a complexidade matemática imposta pela característica do conversor NPC em ponte H de cinco níveis, que apresenta estados redundantes. Por fim, este estudo também apresenta uma proposta de adaptação do modulador escalar PD-PWM unipolar, visando o balanço das tensões do barramento CC. Uma característica intrínseca das topologias multiníveis é a necessidade de regulação das tensões dos capacitores do barramento, o que justifica a proposta de adaptação do Modulador PD-PWM unipolar na aplicação de acionamentos elétricos estudada. O modulador adaptado é simulado, sendo as formas de onda de tensão e corrente de carga, tensão dos capacitores, CMV e THD apresentados.

Palavras-chaves: Conversores multiníveis, PWM, modulação escalar, modulação vetorial, NPC em ponte H.

Abstract

With the continued industrial growth, the demand for electricity grows at the same pace. In view of this, the use of high power and medium voltage multilevel converters, to meet industrial loads, is increasingly present in view of the advantages that multilevel converters present. The advantages include the minimization of voltage waveform THD and the minimization of EMI (electromagnetic interference) effects. However, even though they are raising in medium voltage applications, the control of these converters has still been a challenge: the number of measured/control variables and command signals is higher in multilevel applications, which makes the systems more complex. Pulse-width modulation techniques, PWM, applied in the command of the switches, aim to reduce impacts such as common mode voltages, reduce switching losses, and minimize the THD on the network and load sides, among other problems. All of these parameters can impact the choice of hardware used in the converter's driver. For this reason, the correct choice of PWM modulation technique must be made to ensure proper operation of the multilevel converter. In this work the main techniques of pulse width modulation, scalar and vector PWM are compared from the point of view of these parameters. The topology chosen for the study of modulation techniques is the three-phase five-level H-bridge NPC converter. This choice is based in the fact that the converter has considerable benefits over other multilevel topologies present in the literature - such as lower dv / dt and THD, when compared to the traditional three-level NPC converter, or the lower assembly complexity and simplification of command signals when compared to the five-level NPC converter. The implementation and simulation of scalar modulation techniques are performed in Matlab / Simulink software, and the modulators are analysed through the simulation results obtained. The simulations allow us to conclude that the unipolar PD-PWM and SV-PD-PWM unipolar scalar modulation techniques are better suited to the application of electric drives studied in this work. The paper also presents the classical mathematical synthesis of a five-level vector modulator, discussing the mathematical complexity imposed by the five-level H-bridge NPC converter feature, which has redundant states. Finally, this study also presents a proposal to adapt the unipolar PD-PWM scalar modulator, aiming at the DC bus voltage balance. An intrinsic feature of multilevel topologies is the need to regulate busbar capacitor voltages, which justifies the proposed adaptation of the unipolar PD-PWM modulator in the application of electric drives studied. The adapted modulator is simulated and the voltage waveforms of the load current, capacitor voltage, CMV and THD are presented.

Keywords: Multilevel converters, PWM, scalar modulation, vectorial modulation, H bridge NPC converter.

Sumário

1	Introdução Geral	19
1.1	<i>Objetivos</i>	20
1.1.1	Objetivos Gerais	20
1.1.2	Objetivos Específicos	20
1.2	<i>Organização do Texto</i>	21
2	Revisão Bibliográfica	22
2.1	<i>Introdução</i>	22
2.2	<i>Conversores Multiníveis</i>	22
2.3	<i>Conversores Modulares Multiníveis</i>	25
2.4	<i>Conversor NPC em ponte-H: Type G 5-level clamped neutral inverter</i>	26
2.4.1	Justificativa da topologia escolhida	29
2.5	<i>Técnicas de Modulação por Largura de Pulso, PWM</i>	31
2.5.1	Modulação Escalar	33
2.6	<i>Comparação das técnicas de modulação escalares</i>	41
2.7	<i>Conclusão</i>	54
3	Técnica de Modulação PWM Vetorial	55
3.1	<i>Introdução</i>	55
3.2	<i>Modulação Vetorial: Princípios</i>	55
3.3	<i>Modulador de cinco níveis SVPWM: Equações Gerais</i>	58
3.4	<i>Representação em espaço vetorial do inversor NPC H-bridge</i>	61
3.4.1	Padrão de Comutação	62
3.4.2	Padrão de comutação da região 1A	64
3.4.3	Equivalência de conversores	66
3.4.4	Padrão de comutação da região 1A - Conversor NPC de 5 níveis	71
3.4.5	Representação gráfica dos limites do setor A	75
3.4.6	Generalizando os resultados	75
3.5	<i>Conclusão</i>	77
4	Síntese e simulação do modulador PD-PWM unipolar proposto	78

4.1	<i>Introdução</i>	78
4.2	<i>Síntese matemática do modulador PD-PWM unipolar escalar</i>	78
4.3	<i>Simulação do sistema com Modulador PWM Proposto</i>	81
4.4	<i>Resultados de Simulação: Sistema em equilíbrio</i>	85
4.5	<i>Síntese de controlador e resultados de simulação</i>	88
4.6	<i>Conclusão</i>	102
5	Conclusões e Trabalhos Futuros	103
5.1	<i>Conclusão</i>	103
5.2	<i>Trabalhos Futuros</i>	105
5.3	<i>Artigos e Publicações</i>	105
	Referências¹	106
A	Padrão de comutação das demais regiões	109
A.1	<i>Padrão de comutação da região 2A</i>	109
A.2	<i>Padrão de comutação da região 3A</i>	110
A.3	<i>Padrão de comutação da região 4A</i>	112
A.4	<i>Padrão de comutação da região 5A</i>	113
A.5	<i>Padrão de comutação da região 6A</i>	114
A.6	<i>Padrão de comutação da região 7A</i>	116
A.7	<i>Padrão de comutação da região 8A</i>	117
A.8	<i>Padrão de comutação da região 9A</i>	118
A.9	<i>Padrão de comutação da região 10A</i>	119
A.10	<i>Padrão de comutação da região 11A</i>	121
A.11	<i>Padrão de comutação da região 12A</i>	122
A.12	<i>Padrão de comutação da região 13A</i>	123
A.13	<i>Padrão de comutação da região 14A</i>	124
A.14	<i>Padrão de comutação da região 15A</i>	126
A.15	<i>Padrão de comutação da região 16A</i>	127

¹ De acordo com a Associação Brasileira de Normas Técnicas. NBR 6023.

Lista de figuras

Figura 2.1 – Diagrama monofásico das topologias multiníveis: a) 3-level NPC, b) 3-level FC, c) 5-level CHB.	23
Figura 2.2 – Estrutura de um Submódulo	25
Figura 2.3 – Possíveis topologias de um conversor MMC: (a) Topologia em meia-ponte; (b) Topologia em ponte completa; (c) Topologia de grampeio duplo ; (d) Topologia em 3L-FC; (e) Topologia em 3L-NPC; (f) Topologia de cinco níveis interconectada.	26
Figura 2.4 – Fase do conversor NPC/H-bridge.	27
Figura 2.5 – Esquemático de ligação proposto para acionamento de motor	29
Figura 2.6 – Comparação das topologias de cinco níveis. a) NPC de cinco níveis, b) FC de cinco níveis, c) CHB de cinco níveis, d) NPC em ponte H de cinco níveis.	30
Figura 2.7 – Fase do conversor NPC/H-bridge implmentada no Simulink.	32
Figura 2.8 – Implementação do modulador PD-PWM no Simulink.	34
Figura 2.9 – Perfil das formas de onda para a modulação PD-PWM.	35
Figura 2.10–Fase do conversor NPC/H-bridge implmentada no Simulink.	35
Figura 2.11–Perfil das formas de onda para a modulação PD-PWM.	36
Figura 2.12–Perfil das formas de onda para um modulador em Phase Shift PWM.	36
Figura 2.13–Perfil das formas de onda para um modulador em Phase Shift PWM.	37
Figura 2.14–Perfil das formas de onda para um modulador em Phase Shift PWM.	38
Figura 2.15–Perfil da forma de onda para um PD-PWM unipolar.	38
Figura 2.16–Implementação analógica de um modulador em Espaço Vetorial.	39
Figura 2.17–Perfil da forma de onda para um SV-PD-PWM.	40
Figura 2.18–Perfil da forma de onda para um SV-PD-PWM unipolar.	40
Figura 2.19–Amplitude da componente fundamental x índice de modulação.	41
Figura 2.20–Distorção harmônica total x índice de modulação: Tensão Fase-neutro.	42
Figura 2.21–Distorção harmônica total x índice de modulação: Tensão Fase-neutro.	43
Figura 2.22–Configurações de estado do conversor.	45
Figura 2.23–Tensao de modo comum instantâneas para um indice de modulação $m = 0.7$	46

Figura 2.24–Tensão de modo comum instantâneas para um índice de modulação $m = 0.7$	47
Figura 2.25–Máxima Tensão de Modo Comum x índice de modulação.	48
Figura 2.26–Número de comutações por ciclo para a fase A - Chaves S11 e S21, PD-PWM Unipolar.	49
Figura 2.27–Número de comutações por ciclo para a fase A - Chaves S11 e S21, SV-PD-PWM Unipolar.	49
Figura 2.28–Sinais de comando para as chaves S11, S12, S21 e S22 - Modulação PD-PWM unipolar.	50
Figura 2.29–Sinais de comando para as chaves S11, S12, S21 e S22 - Modulação SV-PD-PWM unipolar.	51
Figura 2.30–Tensão fase neutro, tensão fase-fase e correntes de fase: PD-PWM unipolar.	52
Figura 2.31–Tensão fase neutro, tensão fase-fase e correntes de fase: SV-PD-PWM unipolar.	52
Figura 2.32–Tensão fase neutro, tensão fase-fase e correntes de fase: PD-PWM multicarrier.	52
Figura 2.33–Tensão fase neutro, tensão fase-fase e correntes de fase: SV-PD-PWM multicarrier.	53
Figura 2.34–Tensão fase neutro, tensão fase-fase e correntes de fase: POD-PWM multicarrier.	53
Figura 2.35–Tensão fase neutro, tensão fase-fase e correntes de fase: SV-POD-PWM multicarrier.	53
Figura 3.1 – Topologia de um inversor de dois níveis.	56
Figura 3.2 – Espaço vetorial de um inversor de dois níveis.	56
Figura 3.3 – Padrão de chaveamento segundo o esquema de 7 segmentos para o setor 1.	57
Figura 3.4 – Diagrama elétrico trifásico da topologia NPC em ponte H.	58
Figura 3.5 – Sinal de comando genérico de um braço do inversor de cinco níveis. . .	59
Figura 3.6 – Sinal de comando genérico de um braço do inversor de cinco níveis. . .	61
Figura 3.7 – Configurações de carga para os vetores: a) vetor V_{12} - QO_1M , b) vetor V_{12} - QO_2M , c) vetor V_{12} - QO_3M , d) vetor V_2 - QQP_1 , e) vetor V_2 - QQP_2 .	63
Figura 3.8 – Padrão de comutação da região 1A..	64
Figura 3.9 – Topologia de um conversor NPC de cinco níveis.	67

Figura 3.10–Sentido de condução das correntes no conversor NPC de cinco níveis. Respectivamente: a) estado Q, b) estado P, c) estado O, d) estado N, e) estado M.	68
Figura 3.11–Sentido de condução das correntes no conversor NPC de cinco níveis. Respectivamente: a) estado Q, b) estado P1, c) estado P2, d) estado 01, e) estado 02, f) estado 03, g) estado N1, h) estado N2, i) estado M.	69
Figura 3.12–Padrão de comutação da região 1A..	71
Figura 3.13–Limites do setor A considerando cada uma de suas regiões.	75
Figura 3.14–Localização dos setores no tempo.	76
Figura 4.1 – Comparação da tensão de referência com triangulares.	79
Figura 4.2 – Princípio do PWM: a) Referência positiva, b) Referência negativa.	79
Figura 4.3 – Diagrama de blocos do sistema simulado.	82
Figura 4.4 – Diagrama de blocos do retificador de 12 pulsos.	83
Figura 4.5 – Diagrama de blocos do modulador.	83
Figura 4.6 – Variação do índice de modulação com o tempo.	85
Figura 4.7 – Formas de onda de tensão fase-neutro e correntes medidas sobre a carga.	86
Figura 4.8 – Tensão de Modo comum instantânea.	86
Figura 4.9 – Tensões medidas do barramento CC.	87
Figura 4.10–Perfil de chaveamento - $V_{AN}>0$	88
Figura 4.11–Contribuição dos estados P1, a) e P2, b), na carga e descarga dos capacitores.	89
Figura 4.12–Perfil de chaveamento - $V_{AN}<0$	91
Figura 4.13–Diagrama de controle para cálculo dos deltas.	93
Figura 4.14–Adaptação do modulador.	94
Figura 4.15–Injeção de 10A sobre o capacitor C2 do barramento.	95
Figura 4.16–Ação de delta sobre as largura de pulso - $V_{AN}>0$, $V_{c1}>V_{c2}$ e $i_a>0$	95
Figura 4.17–Ação de delta sobre as largura de pulso - $V_{AN}<0$, $V_{c1}>V_{c2}$ e $i_a<0$	96
Figura 4.18–Sinal de perturbação de corrente.	97
Figura 4.19–Dinâmica dos barramentos CC frente à perturbação de corrente	97
Figura 4.20–Detalhe das tensões nos barramentos	98
Figura 4.21–Dinâmica dos barramentos CC frente à perturbação de corrente	99
Figura 4.22–Formas de onda de tensão e corrente sobre a carga RL.	100
Figura 4.23–Formas de onda de tensão e corrente sobre a carga RL.	100

Figura 4.24–Tensão de modo comum instantânea.	101
Figura 4.25–Espectro harmônica da tensão Van: a) Regime, b) Transitório.	101

Lista de tabelas

Tabela 1 – Estados possíveis para um braço do conversor	27
Tabela 2 – Estados do conversor de cinco níveis NPC/H-bridge	28
Tabela 3 – Comparativo entre as topologias	30
Tabela 4 – Parâmetros de Simulação	32
Tabela 5 – Região de Operação para $1, 2 > m > 1$	42
Tabela 6 – Estados de chaveamento para um conversor de 2 níveis.	56
Tabela 7 – Estados de chaveamento para um conversor de NPC de 5 níveis.	67
Tabela 8 – Analogia entre as chaves dos conversores	70
Tabela 9 – Restrição de operação do conversor	70
Tabela 10 – Determinação dos setores do conversor	76
Tabela 11 – Determinação das regiões do conversor	77
Tabela 12 – Características de Simulação	84
Tabela 13 – Relação entre tensões, correntes e tempos quando $V_{AN}>0$	90
Tabela 14 – Relação entre tensões, correntes e tempos quando $V_{AN}<0$	92

Lista de abreviaturas e siglas

NPC	Neutral Point Clamped
FC	Flying Capacitor
EMI	Electromagnetic Interference
CC	Corrente Contínua
CMV	Common Mode Voltage
PWM	Pulse Width Modulation
HVDC	High Voltage Direct Current
CHB	Cascade H Bridge
IGBT	Insulated Gate Bipolar Transistor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
IGCT	Integrated Gate-Comutated Thyristor
MV	Medium Voltage
LV	Low Voltage
MMC	Modular Multilevel Converter
THD	Total Harmonic Distortion
PD-PWM	Phase Disposition PWM
SV-PD-PWM	Space Vector Phase Disposition PWM
POD-PWM	Phase Opposition Disposition PWM
SV-POD-PWM	Space Vector Phase Opposition Disposition PWM

PS-PWM Phase Shift PWM

SV-PS-PWM Space Vector Phase Shift PWM

SV PWM Space Vector PWM

CA Corrente Alternada

DSP Digital Signal Processor

PI Proporcional Integral

HIL Hardware in the Loop

Lista de símbolos

V_{dc}	Tensão do barramento CC.
f_s	Frequência de chaveamento.
R	Resistência da carga.
L	Indutância da carga.
f_1	Frequência da componente fundamental.
l	Número de níveis de tensão.
f_c	Frequência da portadora.
V_{xz}	Componente de sequência zero da fase x.
V_x	Sinal de tensão da fase x.
I_x	Sinal de corrente da fase x.
V_{ref}	Vetor de referência de tensão.
ω	Frequência angular do vetor de referência.
T_s	Período de chaveamento.
m	Índice de modulação.
V_{CMV}	Tensão de modo comum.
$V_1 - V_{14}$	Vetores que definem o espaço vetorial do conversor.
c	Sinal de comando do conversor.
T_{qx}	Intervalo onde o conversor está no estado Q.
T_{px}	Intervalo onde o conversor está no estado P.
T_{ox}	Intervalo onde o conversor está no estado O.
T_{nx}	Intervalo onde o conversor está no estado N.
T_{mx}	Intervalo onde o conversor está no estado M.

T_x	Largura de pulso na modulação baseada em portadora.
$ V_{triang} $	Modulo da portadora.
$t_1 - t_5$	Largura de pulsos associadas aos estados.
Δ	Variável de controle.
C_1	Capacitância do capacitor C1 do barramento CC.
C_2	Capacitância do capacitor C2 do barramento CC.
i_c	Corrente de circulação no módulo conversor.
K_i	Ganho integral
K_p	Ganho proporcional.

1 Introdução Geral

Entre as décadas de 60 e 80 as primeiras topologias multinível foram concebidas, [1], sendo os conversores NPC, (*Neutral Point Clamped*), FC, (*Flying Capacitor*) e CHB, (*Cascade H-bridge*), de três níveis, as topologias pioneiras da tecnologia. Nas últimas duas décadas com o avanço da tecnologia de fabricação dos dispositivos semicondutores, inúmeros arranjos foram derivados das topologias de três níveis, possibilitando uma maior capacidade de transferência de energia entre o sistema de geração e cargas residenciais e industriais, atendendo assim, à crescente demanda de energia elétrica.

Não apenas a demanda de energia, mas também a qualidade da energia, isto é, a garantia de que os sinais de tensão e corrente da rede de alimentação permaneçam com baixo conteúdo harmônico, a minimização de interferência eletromagnética (EMI) e a redução nas transições de tensão oriundas de chaveamentos, (dv/dt), também são possibilitadas, graças ao advento dos conversores multiníveis. Todas essas características favorecem à pesquisa por parte dos meios acadêmicos e indústria, sendo que nos últimos anos, os conversores multiníveis se tornaram o principal mecanismo de conversão em aplicações de alta potência e média tensão.

No entanto, a tecnologia também apresenta suas desvantagens, sendo a quantidade de dispositivos semicondutores e o desbalanço nas tensões dos capacitores do barramento CC, desafios intrínsecos das topologias multiníveis [2]. Além destes problemas, é importante mencionar as tensões de modo comum (CMV), originadas do chaveamento de retificadores e inversores, que podem levar à degradação dos enrolamentos de motores elétricos, e a presença de harmônicos nas formas de onda de tensão e corrente que contribuem para as perdas nos enrolamentos e núcleo de motores. Ou seja, a aplicação dos conversores multiníveis como interface entre sistemas de energia e motores elétricos também trazem impactos sobre a rede elétrica e a máquina interligada [3].

A operação, eficiência e capacidade de transferência dos conversores multiníveis está diretamente ligada à estratégia utilizada para comando dos dispositivos semicondutores, isto é, está atrelada ao algoritmo implementado no modulador PWM, (*Pulse Width Modulation*). Dessa forma, considerando as dificuldades características destes conversores multiníveis, paralelamente ao desenvolvimento das topologias, diferentes técnicas de modulação são propostas na literatura para a operação dos conversores [4].

Com o intuito de apresentar as características que as principais técnicas de modulação aplicadas aos conversores multiníveis possuem, o foco deste trabalho é realizar um estudo e implementação das modulações PWM escalares e vetoriais presentes na literatura, considerando a topologia NPC em ponte H [5] como topologia para a aplicação. Além disso, também é foco deste trabalho estender as técnicas de PWM vetorial propostas em [6], [7] para o conversor em questão, discutindo os benefícios e limitações de cada modulador sintetizado.

1.1 *Objetivos*

1.1.1 *Objetivos Gerais*

O objetivo deste trabalho é realizar um estudo acerca das principais técnicas de modulação PWM, escalares e vetoriais, aplicadas ao conversor NPC em ponte H de cinco níveis (*type G converter*), discutindo as vantagens de cada modulação, segundo as seguintes figuras de mérito: aproveitamento do barramento CC, tensões de modo comum, THD, número de chaveamentos por período e complexidade de implementação. Por meio da utilização do Matlab/Simulink é possível implementar os moduladores e verificar as formas de onda associadas à cada técnica de modulação estudada, à medida que o índice de modulação varia, em uma aplicação de acionamentos elétricos. Para tanto, um sistema trifásico, composto pelo conversor *type G converter* e uma carga RL trifásica, é simulado.

1.1.2 *Objetivos Específicos*

- Discutir as diferenças entre cada técnica de modulação para aplicação no conversor NPC em ponte H de cinco níveis.
- Apresentar a síntese do modulador vetorial clássico de cinco níveis, por meio de formalismos matemáticos, com o objetivo de discutir a complexidade desta síntese.
- Levantar as equações matemáticas que definem a modulação PD-PWM unipolar para simulação em um sistema trifásico.
- Adaptar o modulador PD-PWM unipolar para garantir a regulação de tensão do barramento CC e avaliar a adaptação por meio de simulações.

1.2 Organização do Texto

Este trabalho está organizado em 5 capítulos. O capítulo 1 apresenta a relevância de se estudar o tema abordado, além de apresentar os objetivos do trabalho.

No capítulo 2 é feita a revisão bibliográfica a respeito das principais técnicas de modulação PWM escalar, aplicadas a conversores multiníveis. Além disso, o capítulo também apresenta as principais topologias multiníveis. Dentre as topologias apresentadas, a topologia NPC em ponte H de cinco níveis é a topologia escolhida para a análise, sendo também justificada a sua escolha.

No capítulo 3 é apresentado o princípio da modulação em espaço vetorial. Além disso, é apresentada a síntese vetorial clássica para o modulador PWM, segundo procedimentos levantados na literatura. As equações matemáticas da técnica de modulação vetorial de cinco níveis clássica é levantada, sendo discutidas também as dificuldades intrínsecas da técnica de modulação.

No capítulo 4 a técnica de modulação escalar PD-PWM unipolar é estudada em maiores detalhes. As equações matemáticas que permitem calcular as larguras de pulso são apresentadas e na sequência simuladas em um sistema trifásico composto pelo conversor NPC em ponte H no software Matlab/Simulink. O sistema é simulado considerando diferentes situações de operação, com e sem a presença de perturbações típicas em conversores trifásicos. Em vista da necessidade de garantir o equilíbrio das tensões entre os capacitores, o modulador proposto é adaptado por meio da inserção de uma variável de controle que atua diretamente no cálculo dos tempos de condução das chaves semicondutoras. As formas de onda de tensão e corrente da carga, tensão de modo comum e THD são avaliadas nas duas situações de operação, isto é, avaliadas com o sistema operando em regime permanente e durante os transitórios de tensão/corrente oriundos da perturbação do barramento CC.

Por fim, o capítulo 5 apresenta as principais conclusões do trabalho e as propostas para trabalhos futuros.

2 Revisão Bibliográfica

2.1 Introdução

Neste capítulo é apresentada uma revisão bibliográfica a respeito das principais topologias conversoras multinível, com destaque especial para a topologia de cinco níveis de diodo grampeado em ponte-H, ou *Five Level Neutral Point Clamped H bridge converter*. Além disso, o capítulo também apresenta as técnicas de modulação por largura de pulso escalares e vetorial, (*Pulse Width Modulation, PWM*), usualmente aplicadas ao conversor NPC em ponte H de cinco níveis.

2.2 Conversores Multiníveis

Nas últimas três décadas, topologias multinível têm ocupado espaço nos meios industrial e acadêmico, mostrando-se como uma opção flexível em aplicações de média e alta tensão. Atualmente, os conversores são utilizados em um vasto número de aplicações: bombas, compressores, turbinas a gás, propulsão submarina, transmissão de corrente contínua em alta tensão (*High Voltage Direct Current, HVDC*), compensação de energia reativa, conversão de energia eólica, tração de transporte ferroviário, entre outras [8]. Conversores com esta finalidade têm sido comercializados por empresas como ABB, Siemens, WEG, Alstom, General Electric, Schneider Electric, Eaton, entre outras.

O conceito de conversores multiníveis iniciou-se na década de 60, onde o conversor Ponte H em Cascata, (*Cascade H Bridge converter, CHB*), apresentou, pela primeira vez, formas de onda em degrau multinível [9]. Posteriormente, as topologia de diodo grampeado, (1970, *Neutral Point Clamped, NPC*) [10] e capacitor flutuante, (1990, *Flying Capacitor, FC*) [11], se consolidaram como as principais topologias de três níveis em aplicações de média tensão. A topologia CHB foi readaptada na década de 80 para atingir os níveis de tensão em aplicações industriais de média tensão em cinco níveis [12]. Dessa forma, as três topologias, CHB, NPC e FC foram comercialmente as mais aceitas na indústria nas últimas duas décadas. A Fig. 2.1 apresenta o diagrama de circuito para uma fase dos conversores citados:

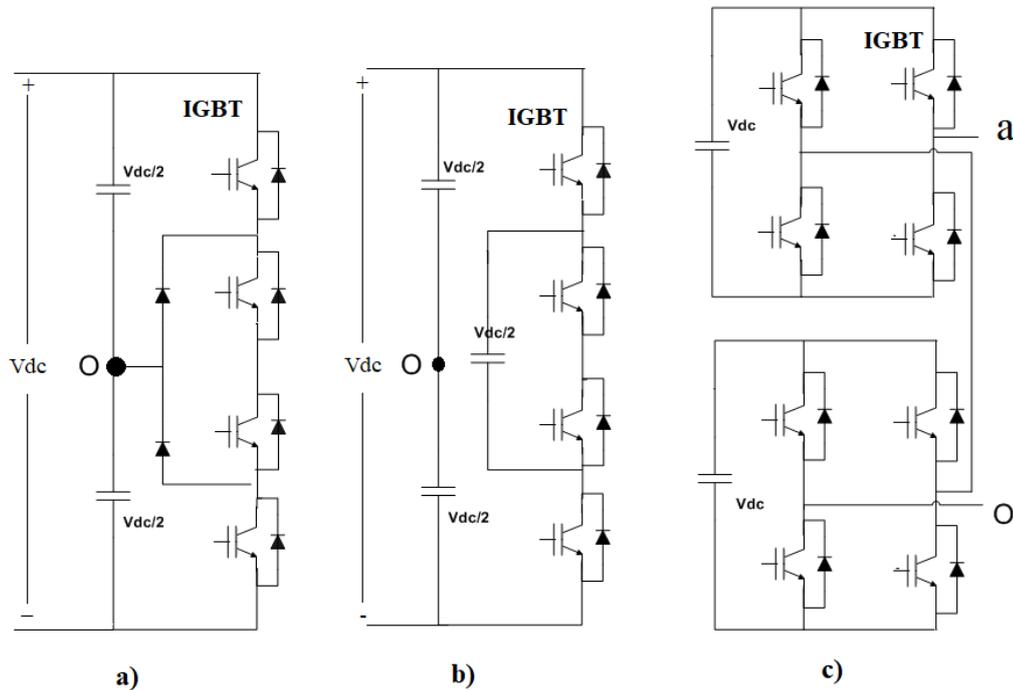


Figura 2.1 – Diagrama monofásico das topologias multiníveis: a) 3-level NPC, b) 3-level FC, c) 5-level CHB.

Conforme observamos pela Fig.2.1 a), no conversor NPC de três níveis, a tensão V_{dc} é igualmente dividida entre os capacitores do barramento positivo e negativo. O ponto médio entre os capacitores, comumente designado pela letra "O", é chamado de ponto de neutro ou tap-central. Cada braço do conversor é formado por quatro chaves semicondutoras, sendo comumente empregadas chaves a IGBT, MOSFET ou IGCT, e dois diodos de grampo conectados ao ponto de neutro. A função destes diodos é garantir que a tensão terminal das chaves seja igual à tensão dos capacitores, isto é, $(V_{dc}/2)$, [6].

Na Fig.2.1 b), verificamos que ao invés da utilização de diodos de grampo, a topologia de capacitor flutuante a 3 níveis, 3L-FC, apresenta um capacitor no braço do conversor, de tal forma a garantir a tensão nas chaves igual à $(V_{dc}/2)$. A topologia apresentada utiliza de quatro chaves a IGBT de média tensão (MV-IGBT), cada qual, com seu respectivo diodo de roda-livre em antiparalelo. Também é possível a utilização de chaves a IGCT ou MOSFET. Por sua vez, a topologia de ponte-H em cascata, Fig.2.1 c), apresenta como estrutura básica uma ponte-H, composta por 4 chaves a IGBT de baixa tensão (LV-IGBT) - o MOSFET também se aplica. À esta estrutura damos também o nome de célula ou módulo, de tal forma que a associação em cascata das

células permite atingir os níveis de tensão desejados, [8]. De acordo com [12], cada célula é alimentada individualmente por um retificador multipulsos, conectado à rede através de um transformador de enrolamentos múltiplos. Também é possível a utilização de módulos back-to-back com duas pontes ligadas pelo barramento CC.

Em [13], [14] e [15] as três topologias são analisadas do ponto de vista de perdas e de qualidade de energia, dentro de aplicações diversas. A topologia em NPC de três níveis (3L-NPC), apresenta-se vantajosa em vista de sua estrutura retificadora apresentar transformadores de menor porte, menor número de dispositivos semicondutores no retificador e no inversor, além de um menor número de capacitores. No entanto, a estrutura torna-se menos adequada à medida que se aumentam os níveis, pois do ponto de vista de perdas, há um desequilíbrio de energia dissipada entre as chaves internas e externas da topologia, [16]. Os diodos de grampeamento, que devem ser conectados em série para bloquearem maiores tensões, contribuem com perdas de condução e correntes reversas que circulam durante as comutações das chaves afetam nas perdas de chaveamento dos dispositivos semicondutores.

A topologia CHB, por sua vez, se adequa às aplicações de alta potência, devido à sua estrutura modular, que permite sintetizar formas de onda multinível com dispositivos semicondutores de menor capacidade de tensão de bloqueio. Por outro lado, a necessidade de transformadores de grande porte, em relação aos transformadores aplicados ao 3L-NPC, consistem em uma desvantagem da topologia. Ganha-se, contudo, correntes de baixo conteúdo harmônico circulando pela rede principal quando da utilização de transformadores em ligação zigue-zague.

A topologia FC, por fim, apresenta-se menos perpertuada no meio industrial em comparação às topologias NPC e CHB, principalmente pela necessidade de chaveamento em altas frequências para o correto balanceio dos capacitores, ($f_s \geq 1200Hz$), e que não se aplicam a conversores de alta potência [8]. Além disso, a topologia exige uma carga prévias dos capacitores flutuantes na inicialização do conversor.

2.3 Conversores Modulares Multiníveis

Outra modalidade de conversores multiníveis foi apresentada pelo Prof. R. Marquadt [17] em 2003, os chamados Conversores Modulares Multiníveis, *Modular Multilevel Converter*, (MMC). No contexto de topologias conversoras de potência a modularidade deve ser compreendida como uma conexão em cascata de células conversoras, que conjuntamente permitem sintetizar tensões elevadas e formas de onda com baixo THD (Total Harmonic Distortion). O conceito apresentado por Marquadt, tem como principal vantagem, em relação à topologias multinível CHB, a não necessidade de um transformador de enrolamentos múltiplos para alimentação dos módulos conversores, problema verificado no conversor de [12]. A Fig.2.2 apresenta a estrutura básica de uma célula em meia ponte, conforme descrita por Marquadt. Nota-se a presença de um capacitor que funciona como fonte na estrutura:

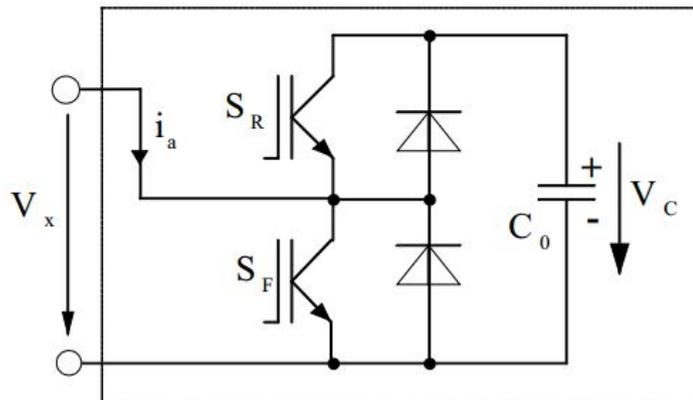


Figura 2.2 – Estrutura de um Submódulo

Fonte: Leniscar, A. e Marquadt, R. 2003

De acordo com [18], os conversores MMC podem ser vistos como uma evolução do conversor CHB, uma vez que as fontes CC isoladas passam a ser substituídas por capacitores nos módulos conversores. Por este motivo, os conversores MMC se tornaram na última década um alternativa atraente em aplicações de média e alta tensão, tal como a transmissão de corrente contínua em alta tensão, HVDC.

No entanto, apesar das vantagens,[19], [20], [21], os conversores MMC apresentam algumas questões complexas do ponto de vista de controle e implementação em hardware, [18], [22]. Quanto à classificação, os MMC podem ser denominados de acordo com o tipo de submódulo utilizado, cujas topologias típicas são:

- Topologia de meia-ponte.
- Topologia de ponte-completa.
- Topologia de grameio duplo.
- Topologia em NPC ou FC.
- Topologia de cinco níveis interconectada.

A Fig.2.3 apresenta as principais topologias presentes na literatura, [18]:

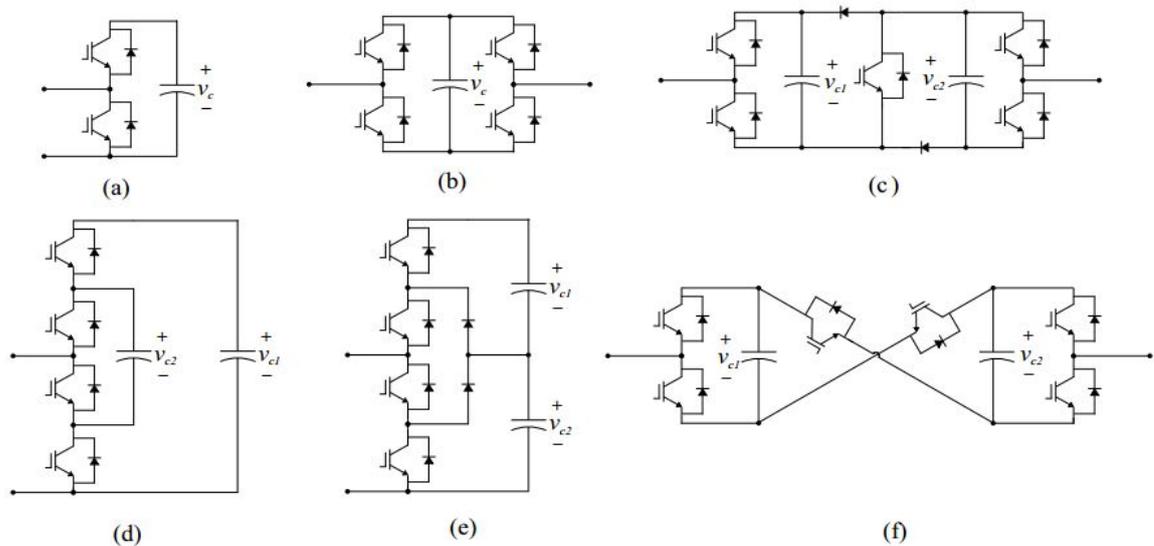


Figura 2.3 – Possíveis topologias de um conversor MMC: (a) Topologia em meia-ponte; (b) Topologia em ponte completa; (c) Topologia de grameio duplo ; (d) Topologia em 3L-FC; (e) Topologia em 3L-NPC; (f) Topologia de cinco níveis interconectada.

Fonte: H.Pereira, A.Cupertino e S.I.Seleme Jr, 2017

Portanto, além das topologias clássicas, NPC, CHB e FC, as topologias MMC também são uma opção interessante em aplicações de média e alta tensão. Na seção seguinte é apresentada uma topologia alternativa que permite sintetizar até cinco níveis de tensão, elaborada a partir da topologia NPC de três níveis.

2.4 Conversor NPC em ponte-H: Type G 5-level clamped neutral inverter

A topologia a ser estudada trata-se de uma topologia multinível, capaz de sintetizar até 5 níveis de tensão. A topologia designada Conversor NPC em ponte-H, ou *Type G 5-Level clamped neutral Inverter* foi inicialmente proposta por [5] e posteriormente [23],

apresentou a topologia em uma aplicação trifásica de média tensão. Cada fase do conversor é composta por dois braços segundo a estrutura convencional de um NPC de três níveis e dispostas em forma de uma ponte-H. As pontes são conectadas uma à outra de maneira semelhante a um conversor em cascata [24], o que permite atingir os cinco níveis de tensão. A Fig.2.4 apresenta a estrutura da topologia trifásica em questão, [5], destacando uma fase do conversor:

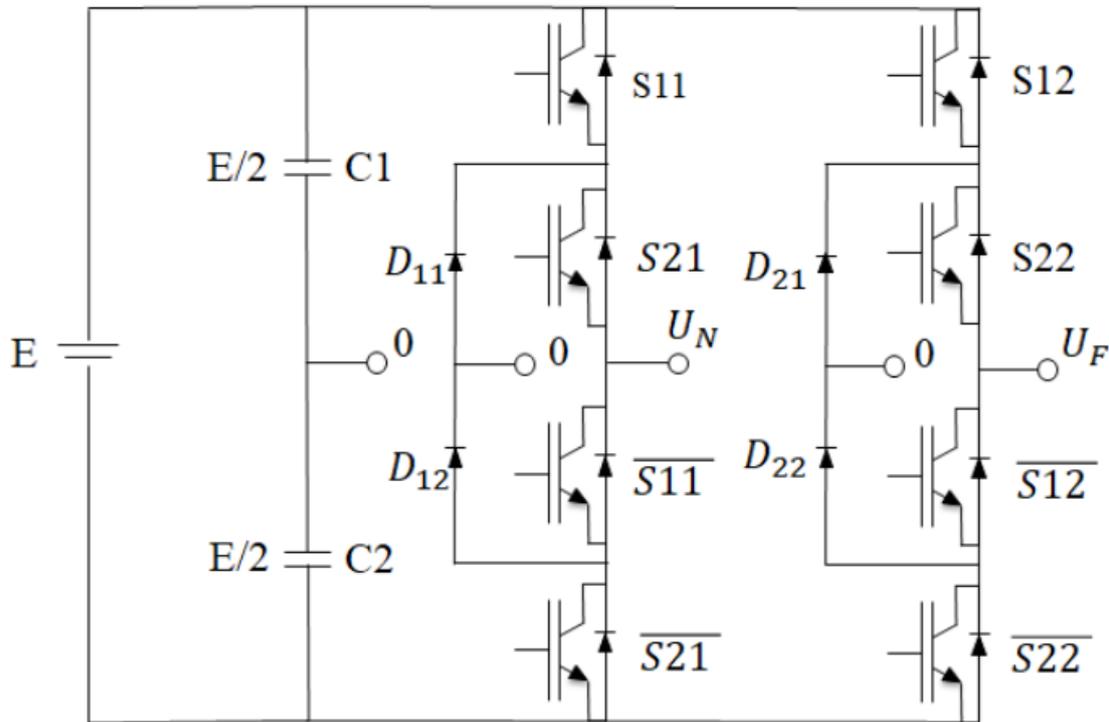


Figura 2.4 – Fase do conversor NPC/H-bridge.

Conforme se observa, a topologia é formada por 4 IGBT's em cada um dos braços das fases - sendo também possível o emprego do MOSFET ou IGCT. A Fig.2.4 não evidencia, mas cada fase da topologia pode ser conectada a um retificador multipulsos (6, 12,18,24 pulsos) ou a outro conversor na disposição Back to Back, para alimentação do barramento CC, [25]. A Tabela 1 a seguir reúne os estados possíveis para as chaves de um dos braços do conversor, designadas por S_{11} , S_{12} , \bar{S}_{11} e \bar{S}_{21} , conforme a Fig.2.4:

Tabela 1 – Estados possíveis para um braço do conversor

Estado	S_{11}	S_{21}	\bar{S}_{11}	\bar{S}_{21}	V_{xO}
1 (+)	ON	ON	OFF	OFF	$E/2$
2 (0)	OFF	ON	ON	OFF	0
3 (-)	OFF	OFF	ON	ON	$-E/2$

Nota-se portanto que o estado 1 equivale à condição em que o terminal de saída enxerga a tensão sobre o capacitor C1, o estado 2 equivale à uma tensão nula e o estado 3 equivale à condição em que o terminal de saída apresenta tensão igual à do capacitor C2. A combinação dos estados possíveis para os dois braços que compõem uma fase do conversor, por sua vez, dão origem aos 5 estados possíveis, equivalentes a 5 níveis de tensão distintos. A Tabela 2 apresenta os estados designados pelas letras Q,P,O,N e M do conversor. A variável de comando Cx associada aos braços de cada fase do inversor, pode assumir os valores 2, 1, 0, -1, -2.

Tabela 2 – Estados do conversor de cinco níveis NPC/H-bridge

Estado	Cx	Realizações	$S11x$	$S21x$	$S1\bar{1}x$	$S2\bar{1}x$	$S12x$	$S22x$	$S1\bar{2}x$	$S2\bar{2}x$
Q	2	-	0	0	1	1	1	1	0	0
P	1	P1	0	1	1	0	1	1	0	0
		P2	0	0	1	1	0	1	1	0
O	0	O1	1	1	0	0	1	1	0	0
		O2	0	1	1	0	0	1	1	0
		O3	0	0	1	1	0	0	1	1
N	-1	N1	1	1	0	0	0	1	1	0
		N2	0	1	1	0	0	0	1	1
M	-2	-	1	1	0	0	0	0	1	1

Nota-se pela tabela que os estados P e N podem ser obtidos por até duas configurações de chave, sendo designadas P1, P2, N1 e N2 na tabela. O estado O, por sua vez pode ser sintetizado por até três configurações de chave O1, O2 e O3. Portanto, verifica-se que o conversor apresenta certa flexibilidade quanto à escolha de configuração das chaves para os estados mais internos. Esta característica deve ser levada em conta quando da elaboração do modulador em espaço vetorial, SVM, uma vez que a escolha das configurações influencia na perdas das chaves, nas tensões de modo comum e na taxa de distorção harmônica, conforme é apresentado mais adiante. Além disso, estes estados redundantes, (P1,P2, N1 e N2), são importantes no processo de equilíbrio das tensões dos capacitores, atuando na carga e descarga dos mesmos.

De acordo com [23] uma aplicação possível para o conversor é no acionamento de motores em média tensão, para níveis de tensão de 3300V e 4160V. É comum a utilização de IGBTs com capacidade de bloqueio de 3300V e capacidade de condução de 400A, para ambos os níveis de tensão. Na aplicação apresentada, o conversor é capaz de suprir motores de 4160V com variação de carga de 500-2000HP, ou motores de 3300V, com variação de carga de 500-1586HP. Este conversor tem se mostrado uma opção interessante em

aplicações de média tensão, sendo atualmente fabricado por companhias como WEG e GE. A Fig.2.5 apresenta o esquemático proposto para a aplicação de [23]:

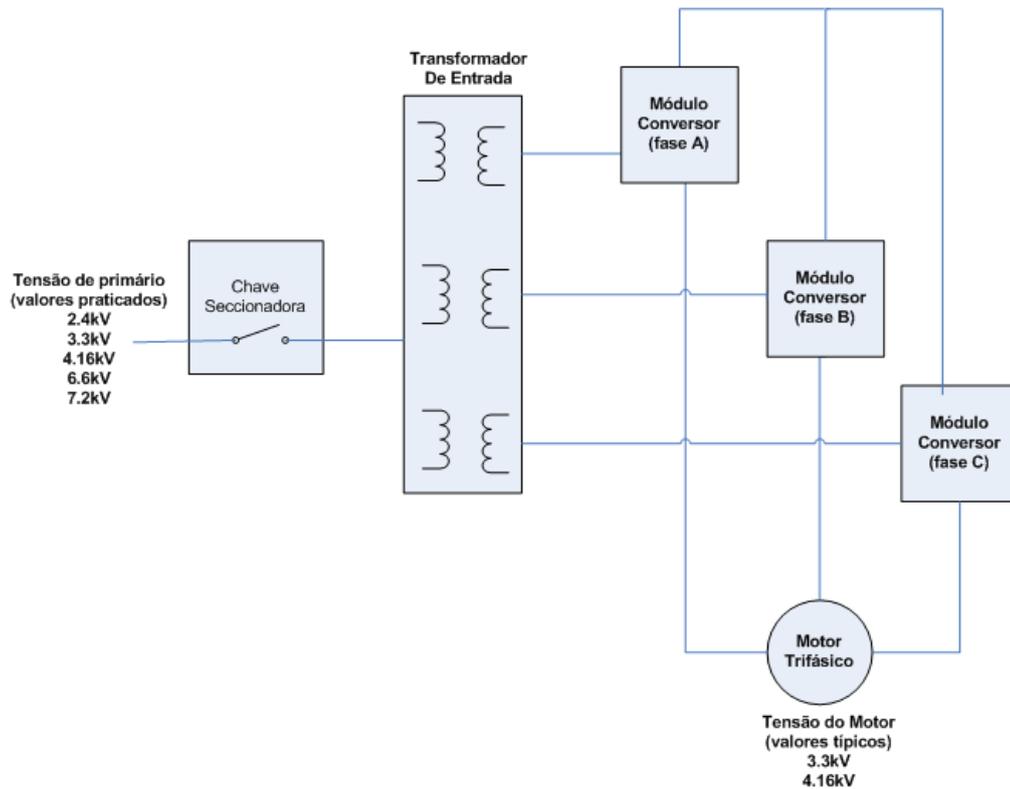


Figura 2.5 – Esquemático de ligação proposto para acionamento de motor

2.4.1 Justificativa da topologia escolhida

Uma vez apresentadas as topologias multiníveis clássicas é importante justificar a escolha do conversor NPC em ponte H de cinco níveis para a análise deste trabalho. Para termos de comparação com a topologia NPC em ponte H, a Fig.2.6, apresenta as topologias dos conversores NPC, FC e CHB de cinco níveis e a Tabela 3, elenca o número de dispositivos necessários à estrutura do conversor para a síntese de 5 níveis de tensão,[26]:

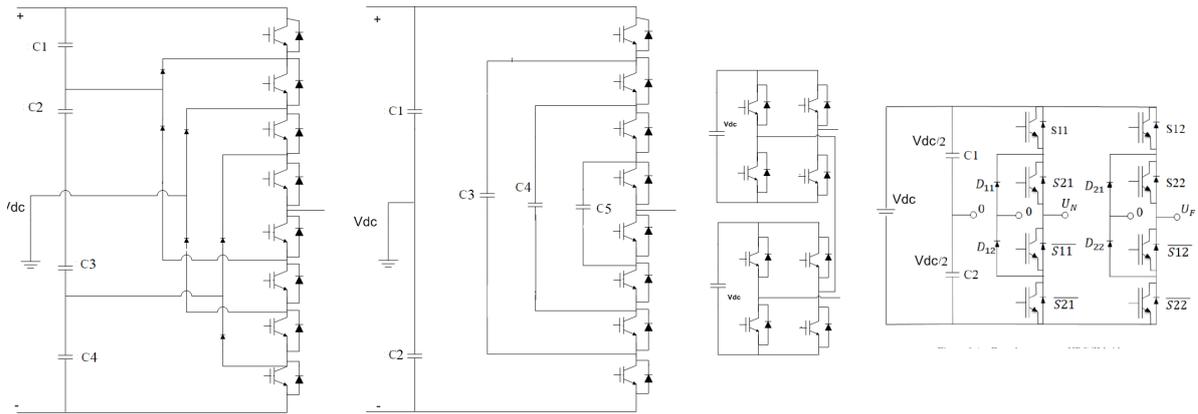


Figura 2.6 – Comparação das topologias de cinco níveis. a) NPC de cinco níveis, b) FC de cinco níveis, c) CHB de cinco níveis, d) NPC em ponte H de cinco níveis.

Tabela 3 – Comparativo entre as topologias

Topologia de 5 níveis	NPC	FC	CHB	Type G
Número de chaves principais	8	8	8	8
Número de diodos de rola livre	8	8	8	8
Dispositivos semicondutores que conduzem simultaneamente	4	4	4	4
Armazenadores de energia no barramento CC	4	2	2	2
Número de diodos de grampeio	6	0	0	4
Número de capacitores de grampeio	0	3	0	0

A avaliação das topologias e da tabela, deixa claro o número de elementos em cada conversor. Comparando com os parâmetros dos demais conversores, fica evidente que a topologia Type G apresenta menos dispositivos semicondutores e de armazenamento em relação às topologias NPC e FC de cinco níveis.

A associação em série das chaves nos conversores NPC e FC de cinco níveis, implicam em uma maior complexidade dos sinais de comando: na implementação dos moduladores deve-se preocupar com os tempos mínimos de condução e bloqueio, além da compensação de tempo morto, para o chaveamento adequado dos dispositivos. Dessa forma, quanto maior o número de chaves associadas em série na topologia, maior a complexidade na implementação destes sinais.

Para comparação com a topologia CHB, deve-se recorrer a outros parâmetros de comparação. Conforme apresentado em [18], topologias que apresentam módulos conversores

em cascata, apresentam sistemas de controle complexos, exigindo maior quantidade de cabecamentos, que aumentam o volume do sistema, e hardware com alta capacidade de processamento, para cálculo das ações de controle. Em vista que a topologia CHB de cinco níveis apresenta dois módulos em cascata em cada fase do conversor trifásico, então sua estrutura de controle é mais complexa que a estrutura necessária para controle do conversor NPC em ponte H. Uma outra vantagem em relação à topologia CHB está no fato que a topologia NPC em ponte H apresenta em sua estrutura transformadores de entrada que minimizam componentes harmônicas no lado da rede principal, melhorando assim o seu THD. O conversor CHB trifásico não apresenta transformadores na entrada de seus retificadores, e há a necessidade de realizar a pré-carga dos capacitores de cada módulo, na inicialização do conversor, o que aumenta a complexidade de operação do CHB em relação ao Type G.

Desa forma, justifica-se a escolha do conversor para a análise de técnicas de modulação.

2.5 Técnicas de Modulação por Largura de Pulso, PWM

Esta seção apresenta as técnicas de modulação usualmente aplicada ao conversor *type G* de cinco níveis, sendo agrupadas em técnicas de modulação escalares, também denominadas *modulação baseada em portadora*, [7], (PD-PWM, PD-PWM unipolar, POD-PWM, PS-PWM, SV-PD-PWM, SV-PD-WM unipolar) e vetorial (SV-PWM). De tal forma a verificar as características que determinada técnica de modulação apresenta, simulações de um sistema composto por um conversor NPC em ponte H, um barramento CC e uma carga RL trifásica são apresentadas. O sistema é implementado e simulado utilizando-se o software MATLAB/SIMULINK.

O barramento CC é modelado pela associação série de duas fontes de tensão. Neste modelo, a dinâmica de carga e descarga dos capacitores que compõem o barramento não é representado. O conversor, por sua vez, é modelado por meio da utilização de modelos discretos dos elementos semicondutores: blocos discretos de IGBTs e diodos de roda de livre. A tabela.4 apresenta os parâmetros de simulação:

Tabela 4 – Parâmetros de Simulação

Tensão do barramento CC	3400V
Resistência da carga RL	3.7 ohms
Indutância da carga RL	3.4mH
Frequência de chaveamento (fs)	720Hz
Frequência da fundamental (f1)	60Hz
Tensão Nominal do Motor (Vlinha)	3.3kV(rms)
Corrente Nominal do Motor (Ilinha)	400A(rms)

A Fig.2.7 apresenta uma das fases do conversor implementada no modelo do Matlab/Simulink:

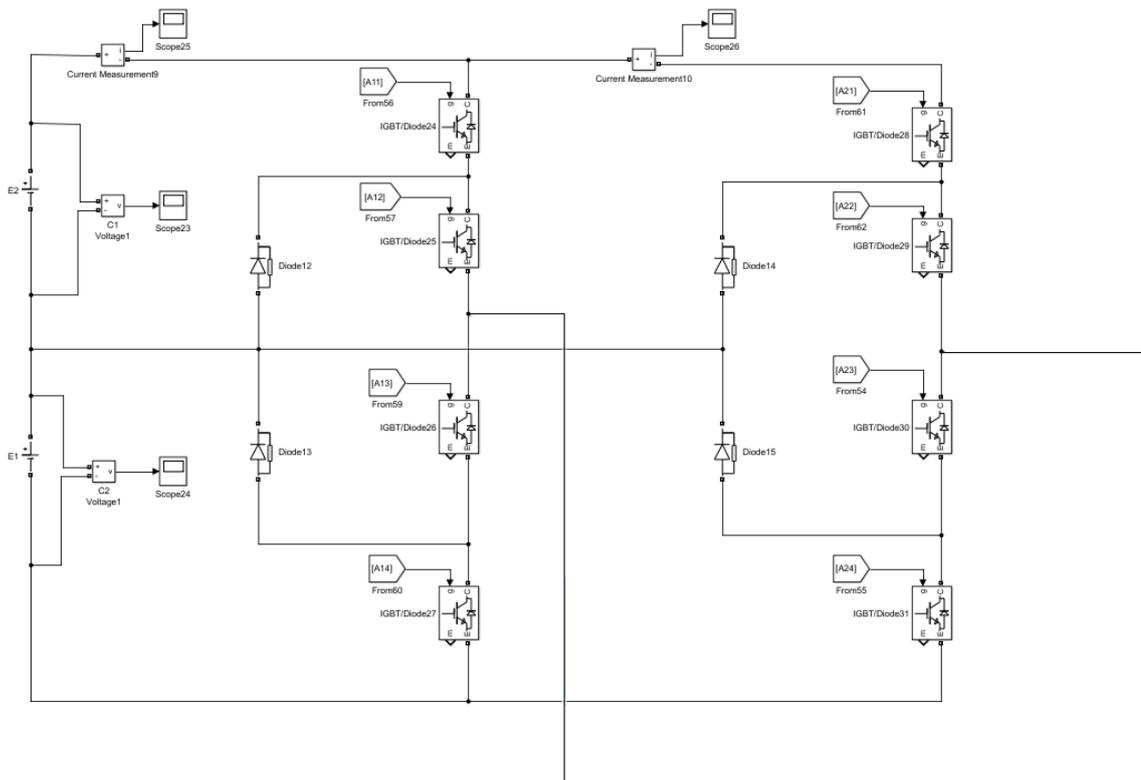


Figura 2.7 – Fase do conversor NPC/H-bridge implementada no Simulink.

2.5.1 Modulação Escalar

Dentre as técnicas de modulação escalar aplicadas à conversores multiníveis é usual recorrer à chamada modulação por largura de pulso com portadoras múltiplas, ou *multicarrier PWM*, [27]. De acordo com [24] para um conversor de l-níveis, onde l é um número inteiro, positivo, é possível comandar as $2(l-1)$ chaves do conversor utilizando l-1 portadoras, uma vez da complementariedade das chaves em cada braço, (há, no entanto, métodos de modulação que utilizam de duas portadoras apenas). Entre as técnicas de modulação com portadoras múltiplas pode-se citar: Phase Disposition PWM,(PD-PWM), Phase Opposition Disposition PWM (POD-PWM) e Phase Shift PWM (PS-PWM),[18].

Para o conversor NPC em ponte-H de cinco níveis, também é aplicada a técnica de modulação PD-PWM com duas portadoras e duas referências defasadas em 180° . A esta modulação dá-se o nome de Phase Disposition PWM unipolar (PD-PWM unipolar).

Conforme apresentado mais adiante, é possível ainda implementar moduladores escalares, cujo comportamento é semelhante ao de moduladores vetoriais. Isso pode ser feito adicionando-se tensões de sequência zero ao sinal de referência. Assim, para cada técnica multipulso apresentada, (PD-PWM, POD-PWM, PD-PWM unipolar) existe a sua implementação com adição de sequência zero, designados por Space vector (SV): SV-PD-PWM, SV-POD-PWM, SV-PD-PWM unipolar.

Índice de Modulação

Antes de iniciar a análise das técnicas de modulação escalares é necessário definir o conceito do índice de modulação, m. Neste trabalho, o índice de modulação é dado pela razão:

$$m = \frac{V1}{V_{cc}} \quad (1)$$

Onde V1 é a amplitude da componente fundamental da tensão de fase-neutro na saída do conversor e Vcc é a tensão do barramento CC. Portanto, para cada gráfico apresentado a seguir, o índice de modulação utilizado ou a sua faixa de operação será especificado.

Phase Disposition PWM, PD-PWM

Para a modulação com portadoras múltiplas em Phase Disposition (PD-PWM), os sinais de chaveamento são obtidos pela comparação de um conjunto de portadoras triangulares, de mesma frequência f_c , e mesma amplitude A , verticalmente deslocadas uma em relação à outra, Fig.2.8. A referência, ou modulante, tem amplitude A_m e frequência f_m , e é centralizada no meio do conjunto de portadoras. Os sinais de comando das chaves são oriundos da comparação das portadoras com a referência. Enquanto a referência for maior que uma dada triangular, então a chave equivalente à portadora liga. Enquanto a referência for menor que uma triangular, então a chave correspondente deve permanecer desligada, [27]. A Fig.2.8 apresenta o diagrama elaborado para implementação do modulador PD-PWM, considerando a fase A:

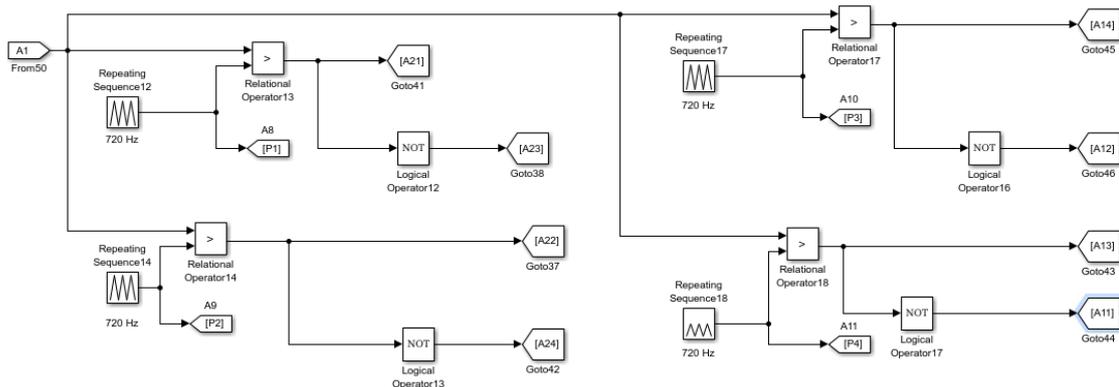


Figura 2.8 – Implementação do modulador PD-PWM no Simulink.

Note que, pelo diagrama apenas uma referência de tensão é utilizada por fase, designada por $A1$ no diagrama. Os sinais de comando resultantes das comparações são identificados pelos rótulos $A11$, $A12$, $A13$, $A14$ para o braço 1, enquanto os sinais de comando do braço 2 são designados por $A21$, $A22$, $A23$ e $A24$. Estes sinais de comando são aplicados às respectivas chaves apresentadas na Fig.2.7. A Fig.2.9 apresenta o perfil das formas de onda para este tipo de modulação, considerando um conversor trifásico, (índice de modulação $m = 1$):

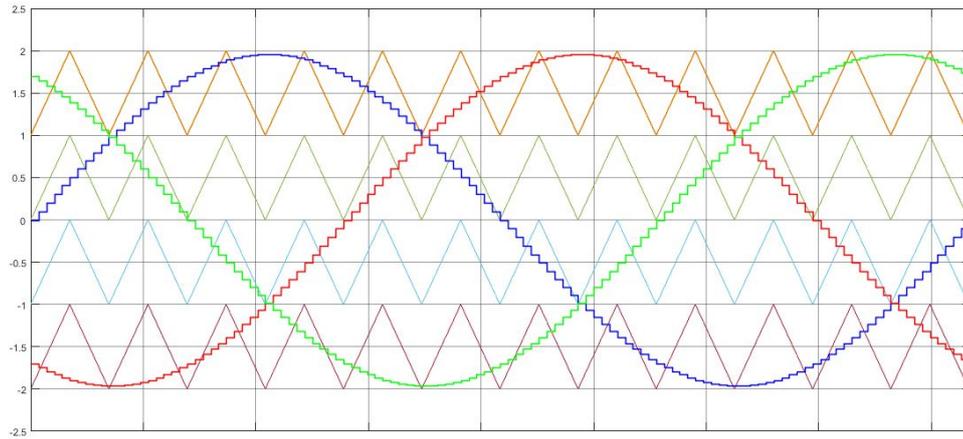


Figura 2.9 – Perfil das formas de onda para a modulação PD-PWM.

Phase Opposition Disposition PWM, POD-PWM

A modulação em Phase Opposition Disposition, consiste em utilizar de portadoras defasadas em 180° em relação ao eixo horizontal. Ou seja, acima do eixo as portadoras estão em fase, porém estão verticalmente deslocadas e defasadas de 180° em relação às portadoras localizadas abaixo do eixo. A referência continua centralizada no meio do conjunto de portadoras, e os sinais de chaveamento continuam sendo gerados pela comparação da modulante com as portadoras, [28]. A Fig.2.10 demonstra a implementação do modulador no Simulink para a fase A:

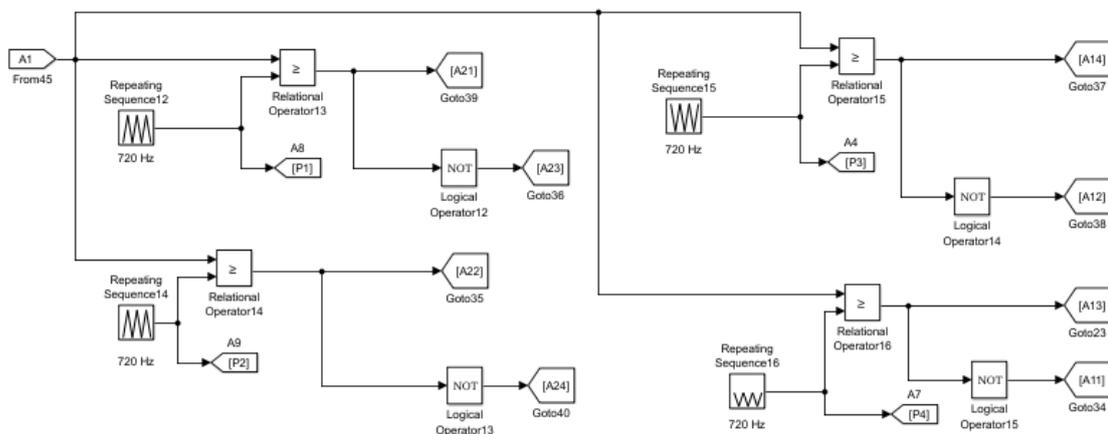


Figura 2.10 – Fase do conversor NPC/H-bridge implmentada no Simulink.

A Fig.2.11 apresenta o perfil das formas de onda para esta modulação, considerando as três fases do conversor. Aqui é possível notar o defasamento angular de 180° entre as portadoras, (índice de modulação $m = 1$):

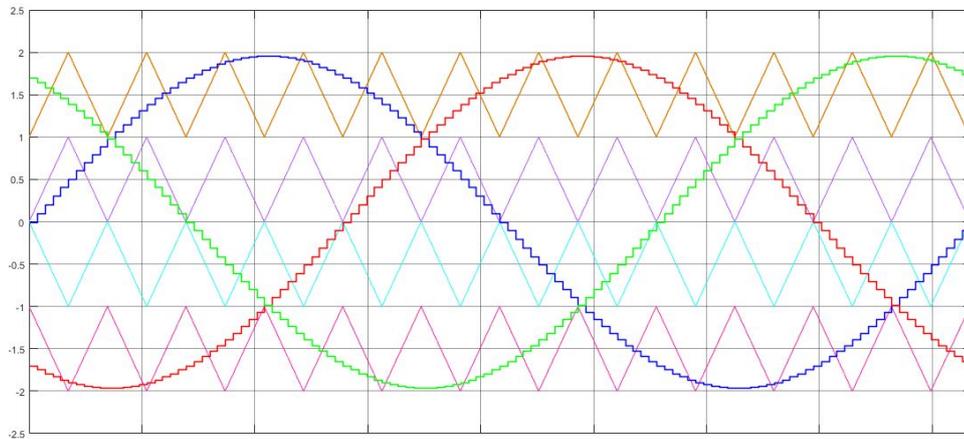


Figura 2.11 – Perfil das formas de onda para a modulação PD-PWM.

Phase Shift PWM, PS-PWM

De acordo com [27] a estratégia de modulação designada como Phase Shift permite sintetizar uma tensão de saída de l níveis a partir de $l-1$ portadoras de mesma amplitude, mas defasadas de $360/(l-1)$ graus, uma em relação à outra. Para um conversor de 5 níveis, por exemplo, a estratégia utilizará de quatro portadoras defasadas em 90° uma das outras. A Fig.2.12 apresenta a implementação do modulador no Simulink para uma fase do conversor:

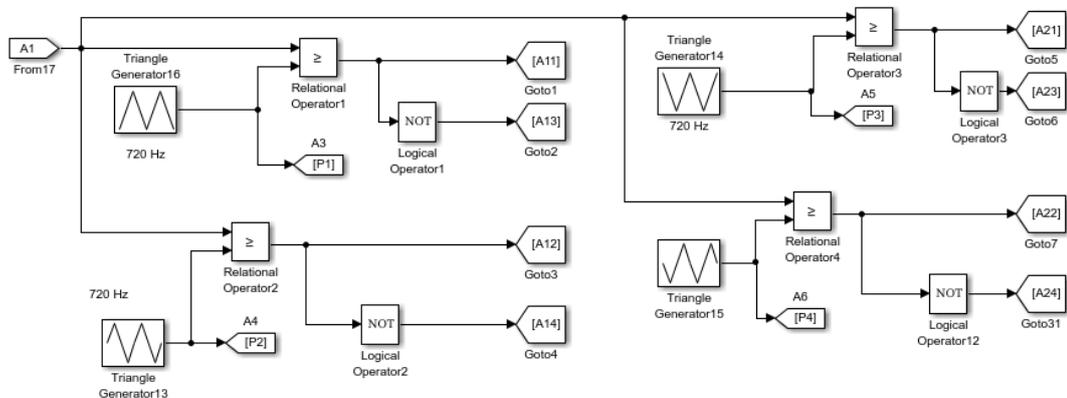


Figura 2.12 – Perfil das formas de onda para um modulador em Phase Shift PWM.

A Fig. 2.13 apresenta o perfil das formas de onda para a modulação PS-PWM. Note que em relação à primeira portadora, com fase de 0° , temos as demais portadoras em 90° , 180° e 270° , (índice de modulação $m = 1$):

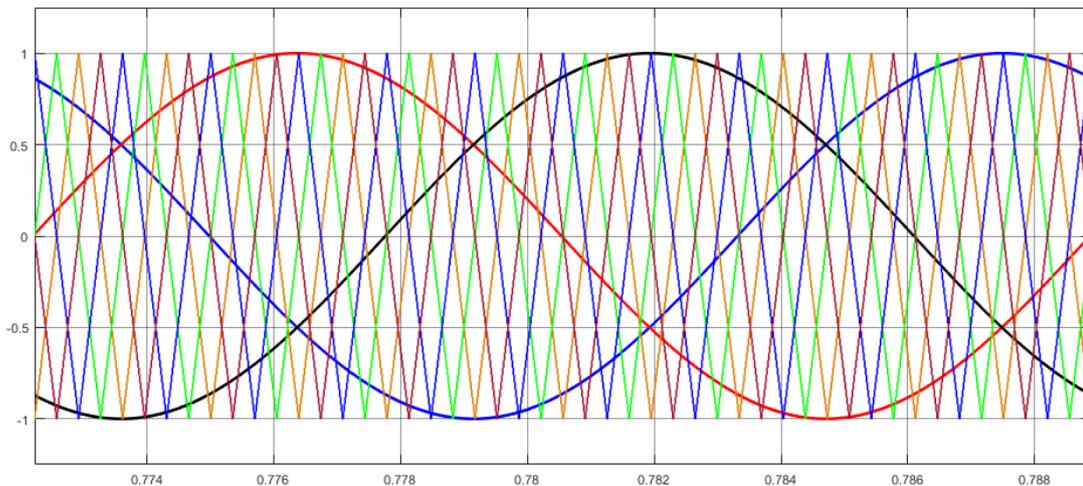


Figura 2.13 – Perfil das formas de onda para um modulador em Phase Shift PWM.

Phase Disposition PWM unipolar , PD-PWM unipolar

Conforme é apresentado em [24], para o conversor NPC em ponte-H de 5 níveis, ou *NPC Type G converter*, é possível comandar as chaves do conversor utilizando da técnica de modulação PD PWM unipolar, comumente aplicado ao conversor NPC de três níveis. Isso é possível graças ao fato de que cada braço do conversor NPC em ponte H, estar arranjado como um conversor NPC de três níveis. O princípio da modulação se baseia na comparação de uma referência senoidal com duas portadoras deslocadas verticalmente. Como existem dois braços por fase, é necessária a utilização de duas referências senoidais, defasadas de 180° uma da outra, sendo cada referência comparada às duas portadoras. O diagrama apresentado na Fig.2.14 demonstra a implementação do modulador, ressaltando a utilização de duas referências distintas para cada braço:

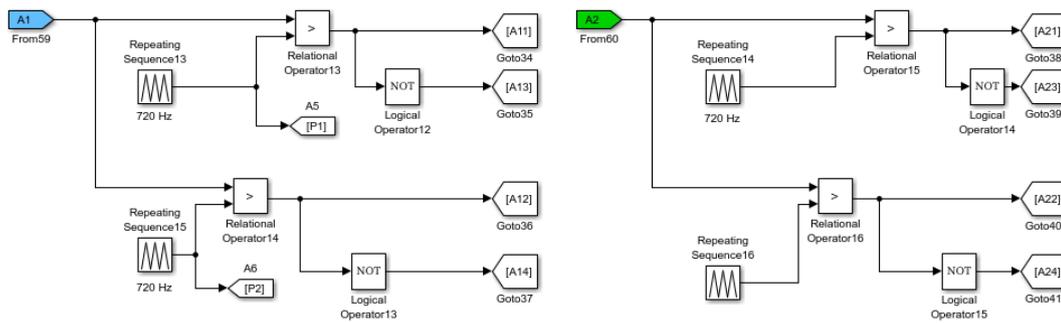


Figura 2.14 – Perfil das formas de onda para um modulador em Phase Shift PWM.

O perfil das formas de onda na implementação de um PD-PWM unipolar é apresentada na Fig.2.15, (índice de modulação $m = 0,7$):

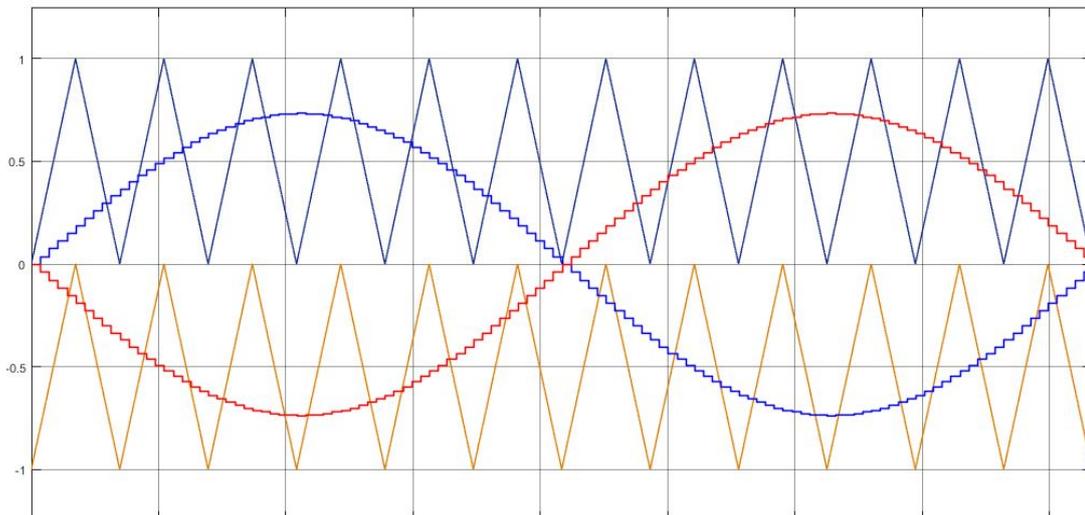


Figura 2.15 – Perfil da forma de onda para um PD-PWM unipolar.

Conforme é apresentado no capítulo 4 deste trabalho, a modulação PD-PWM é explorada do ponto de vista matemático. Seguindo o algebrismo levantado em [7], é possível se obter as equações que permitem o cálculo das larguras de pulso dos sinais de comando, por meio de um formalismo matemático simples. Devido às características e às características da modulação, apresentadas a seguir, o modulador PD-PWM é proposto como modulador a ser aplicado neste trabalho. Além de levantar as equações do modulador PD-PWM, o capítulo 4 apresenta uma proposta de adaptação do modulador, de tal forma a garantir o equilíbrio das tensões dos capacitores do barramento CC.

Space Vector Phase Diposition PWM, SV-PD-PWM e SV-PD-PWM unipolar

De acordo com [29] a adição de uma componente de sequência zero na referência de tensão permite obter o mesmo perfil de modulação característico da modulação PWM em espaço vetorial, *Space Vector PWM*. A implementação proposta, consiste em obter as referências senoidais com a componente de sequência zero, a partir da retificação das tensões V_a , V_b , V_c . A retificação das tensões, dão origem a um sinal de tensão CC acompanhado de um ripple fixo. Dessa forma, às tensões de referência V_a , V_b e V_c , soma-se este sinal de offset, que distorce a forma de onda senoidal, sendo a forma de onda resultante a mesma referência de tensão obtida na implementação vetorial clássica.

A Fig.2.16 apresenta uma maneira de se implementar a referência de tensão com sequência zero, a partir de um circuito analógico [6], [29]. Nesta implementação o sinal de tensão oriundo da saída do retificador é posteriormente escalonado por um fator de 0,5 e em seguida somando às tensões senoidais:

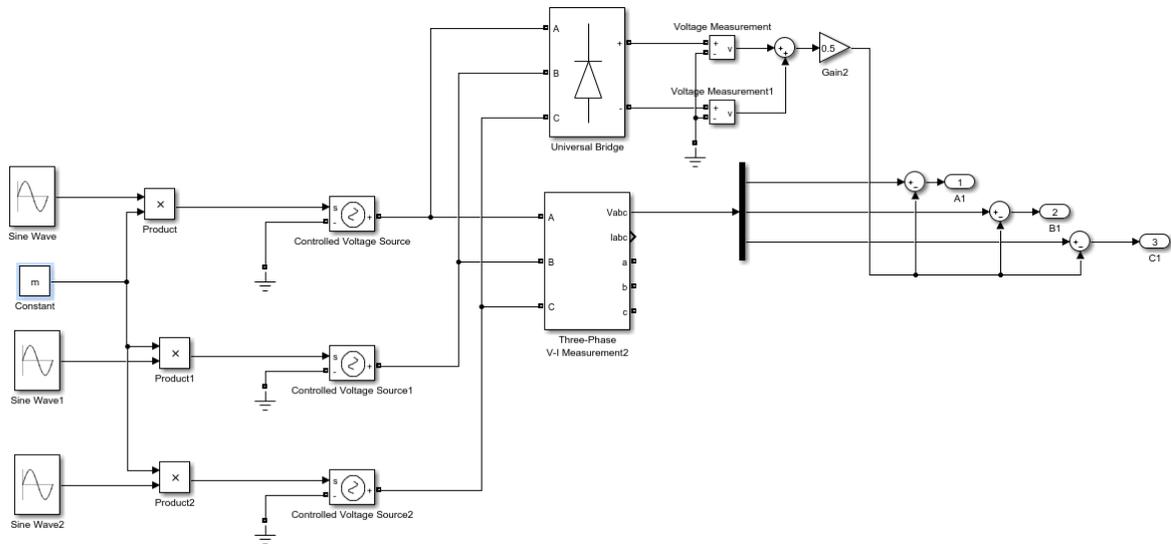


Figura 2.16 – Implementação analógica de um modulador em Espaço Vetorial.

A mesma implementação pode ser realizada matematicamente, conforme a expressão matemática, [29]:

$$V_{az(comp)} = V_{az} * -\frac{\max(V_{az}*, V_{bz}*, V_{cz}*) + \min(V_{az}*, V_{bz}*, V_{cz}*)}{2} \quad (2)$$

De posse desta nova referencia de tensão, é possível a sua aplicação nas técnicas de modulação escalares anteriormente estudadas. De acordo com [27], [30], para cada

técnica escalar, (PD PWM multicarrier, PD PWM unipolar, POD PWM multicarrier) há a sua implementação vetorial correspondente, SV (Space Vector), isto é SV-PD PWM multicarrier, SV-PD PWM unipolar, SV- POD PWM multicarrier, que pode ser facilmente implementada seguindo-se a proposta de [29]. Como exemplo, a Fig.2.17 apresenta o perfil das formas de onda na implementação de um SV-PD-PWM considerando as três referências senoidais, V_a , V_b e V_c , (índice de modulação $m = 1$), enquanto a Fig.2.18 apresenta o perfil das formas de onda na implementação do SV-PD-PWM unipolar, (índice de modulação $m = 0,7$):

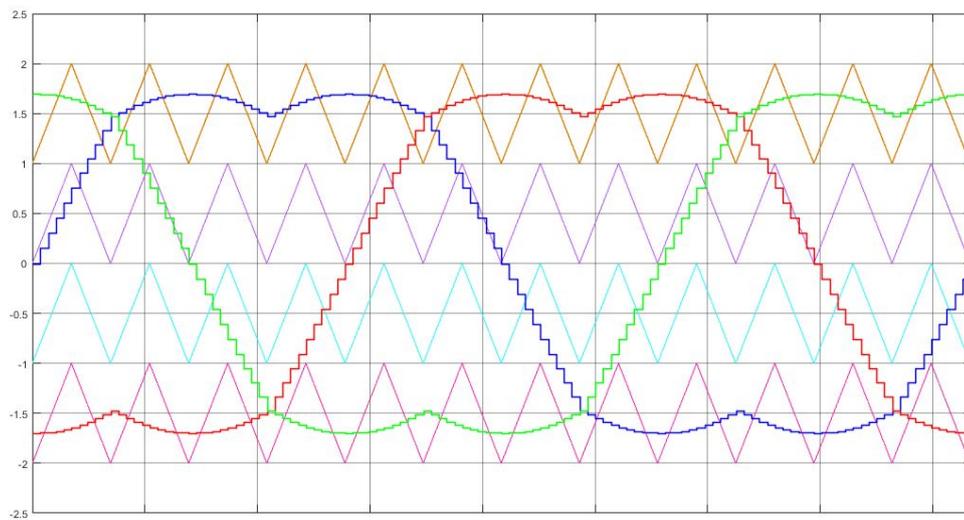


Figura 2.17 – Perfil da forma de onda para um SV-PD-PWM.

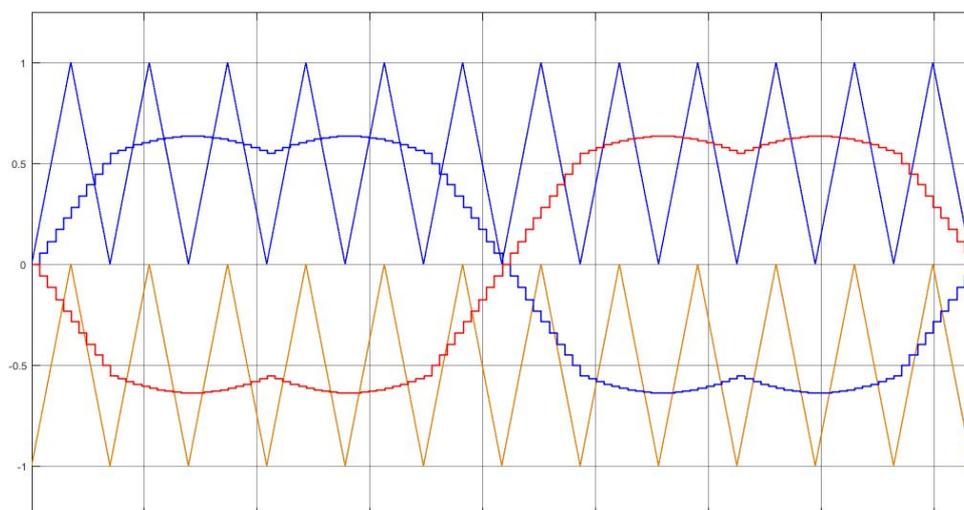


Figura 2.18 – Perfil da forma de onda para um SV-PD-PWM unipolar.

Portanto, uma vez levantados os princípios e características de cada técnica de modulação escalar e suas variantes, usualmente aplicadas a conversores multiníveis se-

gundo descritas na literatura, as próximas seções apresentam um comparativo entre estes moduladores escalares, quando da sua aplicação ao conversor NPC em ponte H de cinco níveis. Novamente, as características do sistema simulado são apresentadas na tabela 4.

2.6 Comparação das técnicas de modulação escalares

Os resultados apresentados a seguir são obtidos considerando uma frequência de chaveamento igual a $f_s = 720\text{Hz}$ e a frequência da fundamental fixa em 60Hz . A Fig.2.19 apresenta a amplitude da componente fundamental da tensão fase-neutro de saída do conversor quando o índice de modulação (m) varia no intervalo de 0 a 1,5.

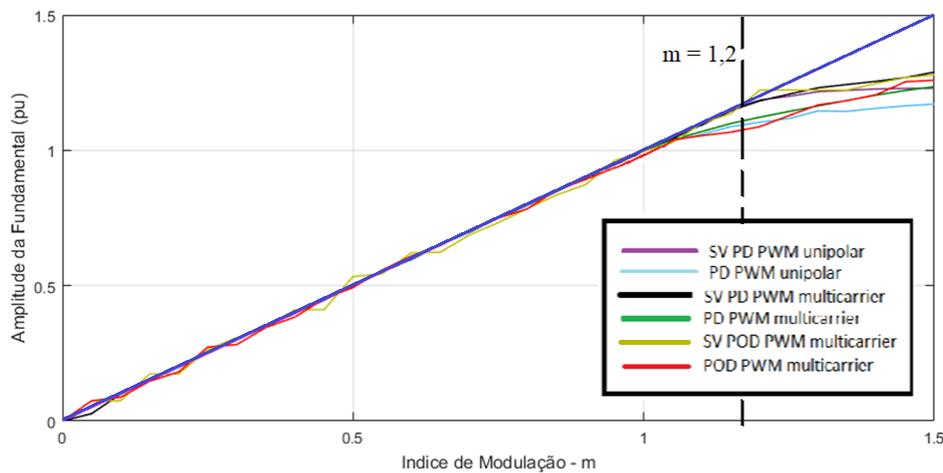


Figura 2.19 – Amplitude da componente fundamental x índice de modulação.

Analisando o gráfico, fica claro que para todas as técnicas de modulação, enquanto o índice de modulação m , está entre $0 < m < 1$, a relação com a amplitude da fundamental se mantém linear, o que está coerente com os resultados apresentados por [24]. À medida que o índice de modulação fica superior à 1, o comportamento deixa de ser linear, variando entre as modulações. De acordo com [29], a inserção da componente de sequência zero garante que para índices de modulação superiores a $m > 1$, a linearidade seja mantida em uma faixa maior de m . Dessa forma, a manutenção da linearidade garante a operação do conversor fora da região de sobremodulação, para uma faixa de $m > 1$, e assim, há uma menor distorção das formas de onda de tensão. A Tabela 5 levanta as regiões de operação do conversor para cada técnica avaliada, considerando o intervalo de $1,2 > m > 1$:

Tabela 5 – Região de Operação para $1, 2 > m > 1$

Técnica de Modulação	Região de Operação para $1, 2 > m > 1$
SV PD PWM unipolar	Região linear
PD PWM Unipolar	Sobremodulação
SV PD PWM mult.	Região linear
PD PWM, mult.	Sobremodulação
SV POD PWM mult.	Região linear
POD PWM mult.	Sobremodulação

Fica evidente pela tabela que as técnicas de modulação SV-PD-PWM unipolar, SV-PD-PWM multicarrier e SV-POD-PWM multicarrier apresentam uma maior faixa de operação na região linear em relação às demais técnicas.

Do ponto de vista de aproveitamento do barramento CC, verifica-se que para o índice de modulação $m = 1,2$, as técnicas SV-PD-PWM unipolar, SV-PD-PWM multicarrier e SV-POD-PWM multicarrier sintetizam tensões de maior amplitude, devido ao efeito da adição da componente de sequência zero. Partindo da definição do índice de modulação da equação (1), as simulações apresentam um aproveitamento em torno de 18% maior para as modulações SV, em relação às correspondentes técnicas que não possuem a componente de sequência zero nas referências de tensão. Na prática, de acordo com [29], o aproveitamento esperado é de 15% maior para técnicas de modulação SV. Assim os resultados de simulação obtidos são coerentes com o comportamento esperado.

A Fig.2.20 apresenta a relação entre a taxa de distorção harmônica da tensão fase-neutro e o índice de modulação, considerando a mesma faixa de variação de m :

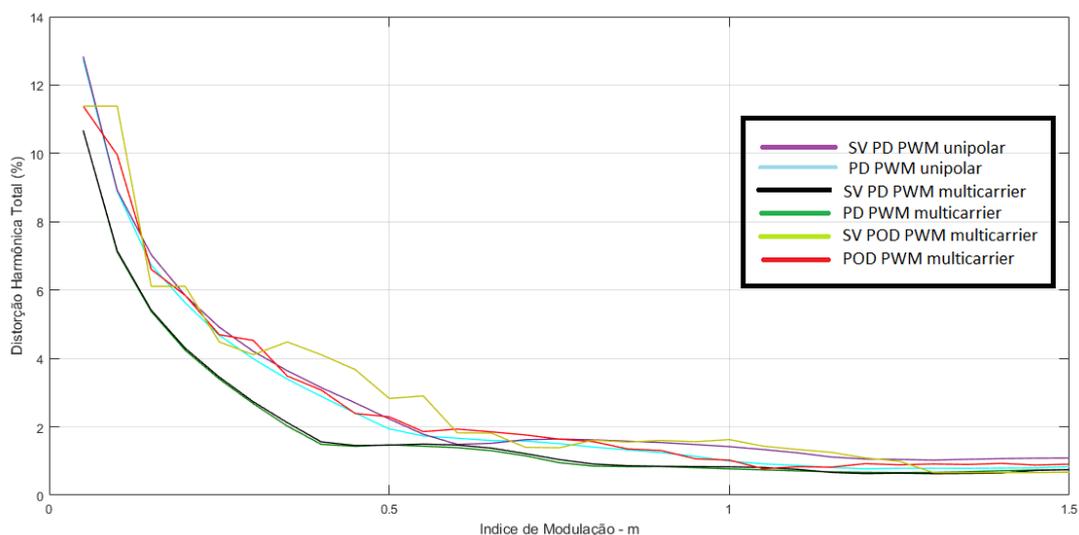


Figura 2.20 – Distorsão harmônica total x índice de modulação: Tensão Fase-neutro.

Neste ponto é importante ressaltar que a tensão de fase- neutro, sob a qual é feita a computação da THD, é medida nos terminais da carga RL trifásica, conforme indicado a seguir, Fig.2.21:

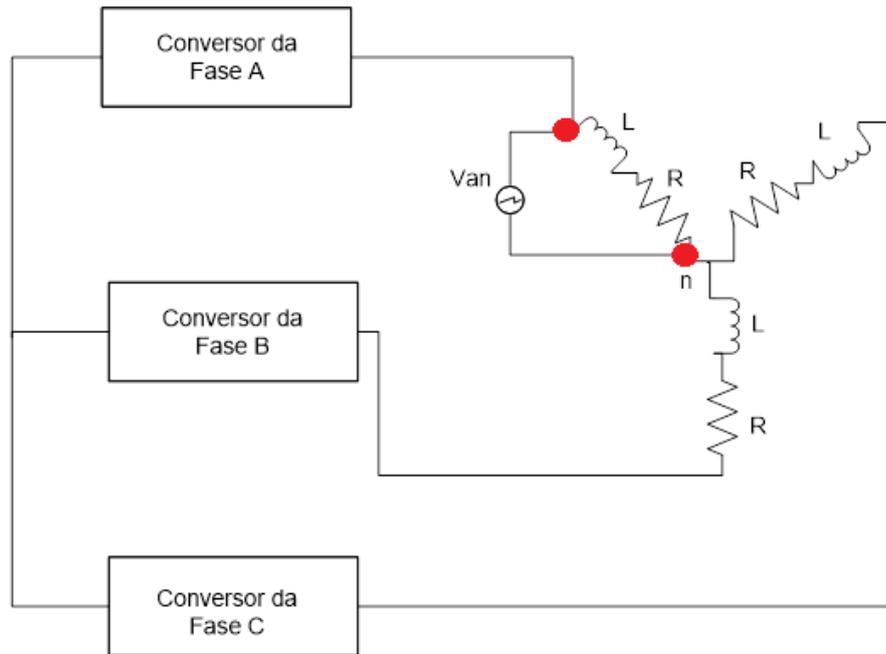


Figura 2.21 – Distorção harmônica total x índice de modulação: Tensão Fase-neutro.

Assim, a componente de sequência zero não influencia nos resultados da THD, graças aos pontos de medição escolhidos para computação da grandeza. Para o cálculo da THD, utilizou-se a ferramenta "FFT" (*Fast Fourier Transform*), do bloco PowerGui do Simulink, que é computada pela equação, [31]:

$$THD = \frac{\sqrt{\sum_{h=2}^{h_{max}} V_h^2}}{V_1} \cdot 100 \quad (3)$$

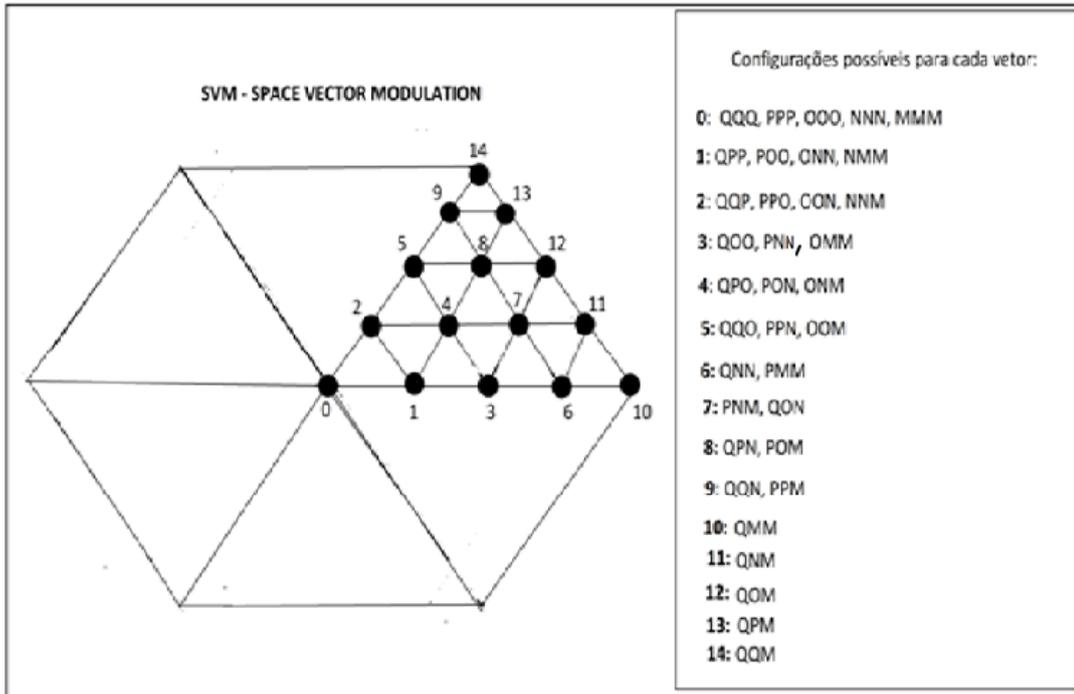
Onde, V_1 é a amplitude da componente fundamental de tensão e h , representa a ordem do harmônico do sinal de tensão. Assim, à cada valor que o índice de modulação assume, extrai-se o valor da THD que permite levantar o gráfico da Fig.2.20.

Considerando-se a modulação PD-PWM unipolar, nota-se pelo gráfico que para determinados valores do índice de modulação, a THD obtida é pequena, (por exemplo, para $m = 1.15$, a THD é igual a 1.18%). Para o mesmo índice de modulação, a modulação SV-PD-PWM apresenta THD igual a 0.98%, demonstrando o bom desempenho do modulador. Avaliando as demais modulações, verifica-se que dentro da faixa de variação de $0 < m < 1.5$,

as menores THD's encontradas são para as modulações SV-PD-PWM multicarrier e PD-PWM multicarrier.

Para continuar a análise acerca das modulações escalares, é interessante avaliar como a chamada tensão de modo comum é influenciada pelas técnicas de modulação levantadas. Segundo [32] as tensões de modo comum podem originar correntes de deslocamento para a terra em todos os acoplamentos capacitivos do conversor, cabo e motor. Do ponto de vista do motor, as correntes originadas fluem do enrolamento trifásico para os núcleos do rotor e estator em direção à sua carcaça aterrada. Assim, essas correntes de alta frequência podem comprometer os rolamentos do motor. De acordo com [33], para drives CA, a tensão de modo comum, ou *Common Mode Voltage*, CMV, é definida como a tensão entre o ponto de neutro do link CC e o neutro da carga trifásica (carga RL ou motor). Portanto, a medição de tensão entre estes dois pontos não é nula.

Prosseguindo com a avaliação, deve-se levantar os possíveis valores de CMV que o conversor Type G pode assumir. Um passo necessário nesta análise é determinar o espaço vetorial do conversor trifásico. A Fig.2.22 demonstra o espaço vetorial de um conversor de cinco níveis, apresentando as regiões que definem cada setor do espaço, os vetores do espaço e as combinações de estado que sintetizam cada vetor (mais detalhes sobre a modulação vetorial estão descritos no capítulo 3). A tabela, por sua vez reúne informações acerca dos vetores, como por exemplo seu módulo e as combinações de estado em cada fase que o sintetizam. Os valores de V_{an} , V_{bn} e V_{cn} equivalem às tensões sintetizadas sobre uma carga trifásica na configuração Y, sendo medidas da fase para o neutro da carga. Assim para cada estado do conversor, definido pela sequência de estados das fase, por exemplo "POO", obtém-se diferentes valores de tensão na carga. Da mesma forma, cada estado associado ao vetor, permite obter diferentes configurações de circuito, o que implica em diferentes valores de CMV - ressaltando, novamente, que a tensão é medida entre o ponto de neutro da carga e o neutro do conversor. Logo, para cada configuração de carga associada ao vetor, a CMV é medida e computada na tabela.



Grupo	V	Vetor	Configurações	Ca	Cb	Cc	Van	Vbn	Vcn	Θ	CMV
0	0	V_0	QQQ PPP OOO NNN MMM	2 1 0 -1 -2	2 1 0 -1 -2	2 1 0 -1 -2	0	0	0	0°	-E -E/2 0 E/2 E
1	E/6	V_1	QPP POO ONN NMM	2 1 0 -1	1 0 -1 -2	1 0 -2 -2	E/6	-E/12	-E/12	0°	-2E/3 -E/6 E/3 5E/6
		V_2	QQP PPO OON NNM	2 1 0 -1	2 1 0 -1	1 0 -1 -2	E/12	E/12	-E/6	60°	-5E/6 -E/3 E/6 2E/3
2	$\sqrt{3}E/6$	V_4	QPO PON ONM	2 1 0	1 0 -1	0 -1 -2	E/4	0	-E/4	30°	-E/2 0 E/2
3	E/3	V_3	QOO PNN OMM	2 1 0	0 -1 -2	0 -2 -2	-2E/6	E/6	E/6	0°	E/3 -E/6 -2E/3
		V_5	QQO PPN OOM	2 1 0	2 1 0	0 -1 -2	-E/6	-E/6	2E/6	60°	2E/3 E/6 -E/3
4	$\sqrt{7}E/6$ (0.441E)	V_7	QON PNM	2 1	0 -1	-1 -2	5E/12	-E/12	-E/3	20°	E/6 -E/3
		V_8	QPN POM	2 1	1 0	-1 -2	E/3	E/12	-5E/12	40°	E/3 -E/6
5	E/2	V_6	QNN PMM	2 1	-1 -2	-1 -2	E/2	-E/4	-E/4	0°	0 -E/2
		V_9	QQN PPM	2 1	2 1	-1 -2	E/4	E/4	-E/2	60°	E/2 0
6	$\sqrt{3}E/3$	V_{12}	QOM	2	0	-2	E/2	0	-E/2	30°	0
7	$\sqrt{13}E/6$ (0.6009E)	V_{11}	QNM	2	-1	-2	7E/12	-E/6	-5E/12	15°	-E/6
		V_{13}	QPM	2	1	-2	5E/12	E/6	-7E/12	45°	E/6
8	2E/3	V_{10}	QMM	2	-2	-2	2E/3	-E/3	-E/3	0°	-E/3
		V_{14}	QQM	2	2	1	E/3	E/3	-2E/3	60°	E/3

Figura 2.22 – Configurações de estado do conversor.

Assim, mesmo que a modulação em questão não possua natureza vetorial, os valores instantâneos de VCM não devem diferir dos apresentados na tabela, isto é, $\pm E, \pm \frac{5}{6}E, \pm \frac{2}{3}E, \pm \frac{1}{2}E, \pm \frac{1}{3}E, \pm \frac{1}{6}E$ e 0, [33].

As Fig.2.23 e Fig.2.24 por sua vez, apresenta a forma de onda da tensão de modo comum no tempo, considerando-se um índice de modulação $m = 0,7$ - Optou-se pela escolha deste índice de modulação para verificar a CMV quando o conversor opera na região linear. Como todas as técnicas de modulação garantem esta operação no valor de $m = 0,7$, isso justifica sua escolha . Nota-se um comportamento simétrico para o sinal dentro de quatro períodos de chaveamento:

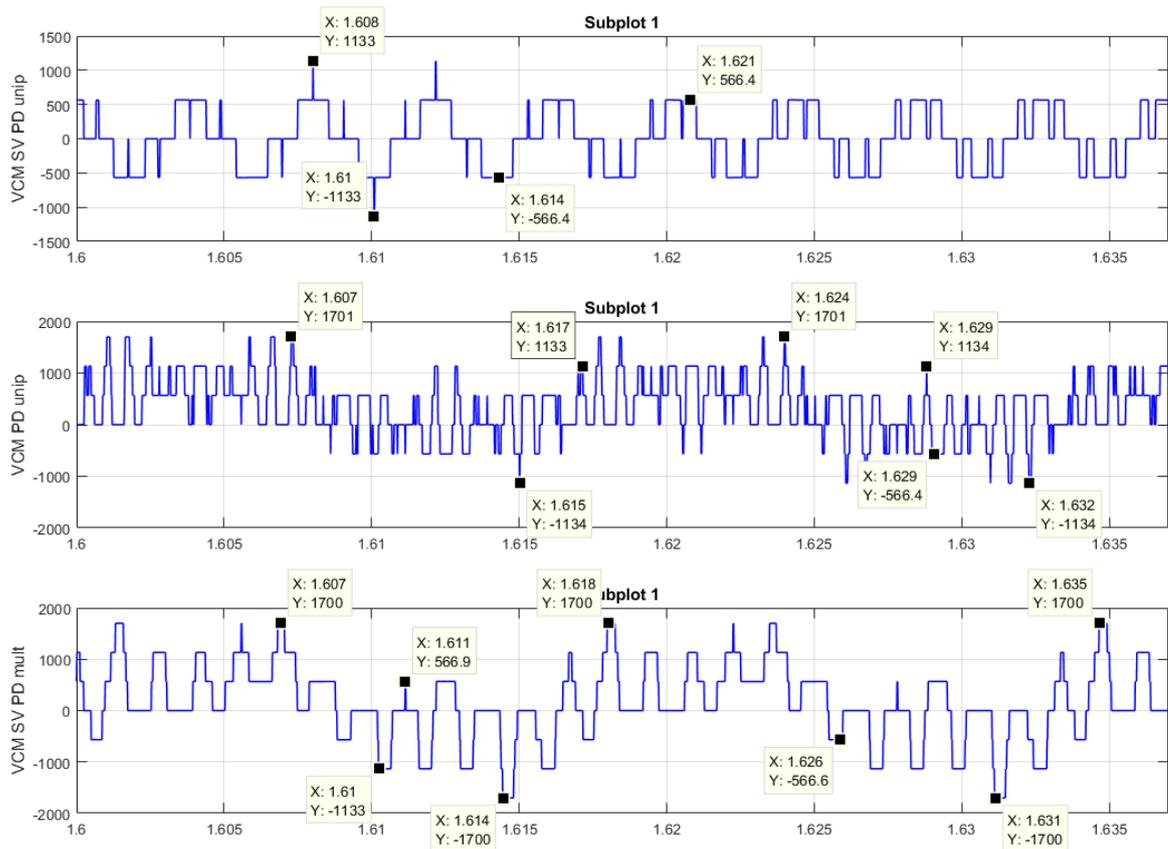


Figura 2.23 – Tensão de modo comum instantâneas para um índice de modulação $m = 0.7$

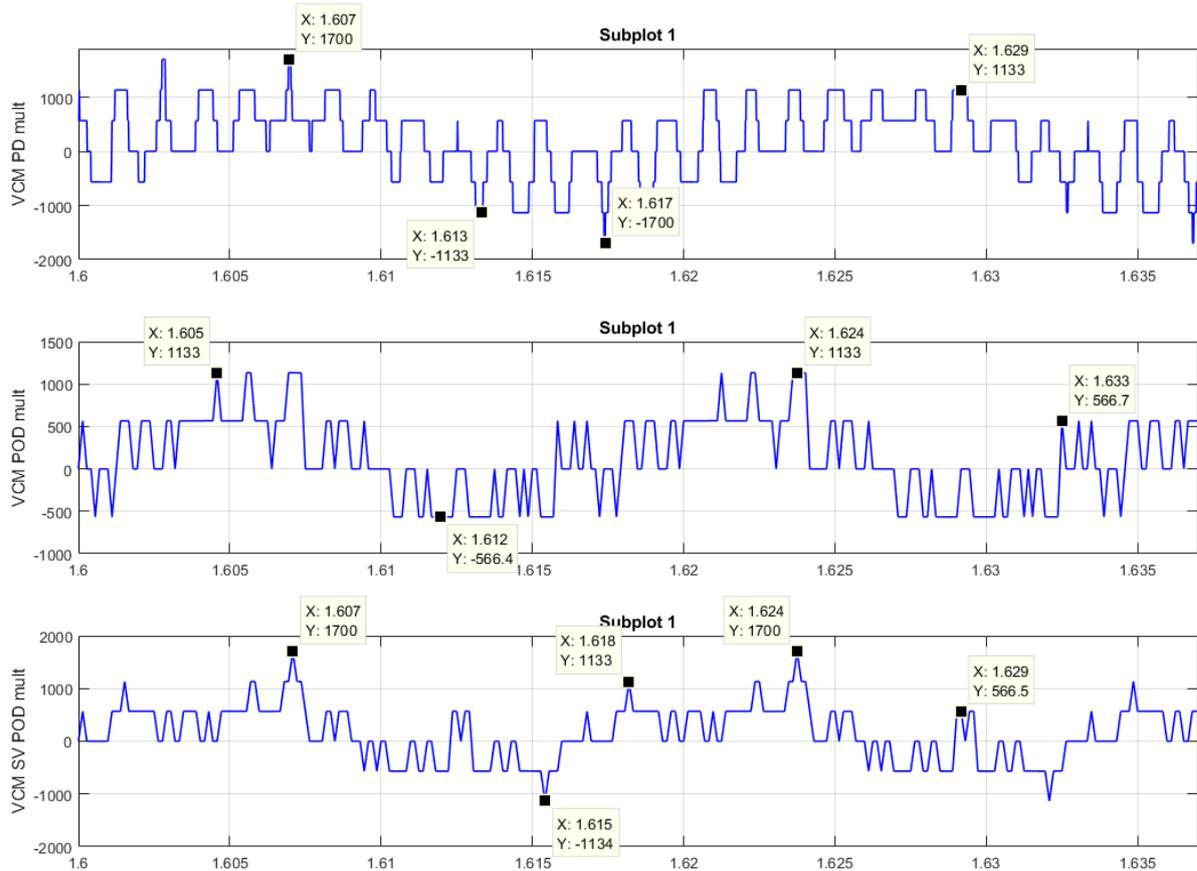


Figura 2.24 – Tensão de modo comum instantâneas para um índice de modulação $m = 0.7$

Observa-se pelas formas de onda que os valores instantâneos assumidos são $0V, \pm 1134V$ e $\pm 566V, \pm 1700V$ que equivalem a $1/3, 1/6$ e $1/2$, respectivamente do valor do barramento CC, $E = 3400V$. Portanto, para este índice de modulação, além de se observar o comportamento simétrico dos sinais, verifica-se que o sinal assume valores instantâneos conforme os previstos em [33], também apresentados na Fig.2.22. Vale ressaltar ainda que, para o índice de modulação considerado, $m = 0,7$, as técnicas de modulação SV-PD-PWM unipolar e PD-PWM unipolar apresentam os menores valores instantâneos de CMV.

Considerando que a aplicação estudada é uma aplicação de acionamento elétricos, a análise das tensões de modo comum não deve se restringir apenas à magnitude de V , mas também deve considerar o número de transições observadas dentro da janela de tempo amostrada, isto é, deve-se avaliar o dv/dt que cada sinal de CMV apresenta. Quanto menor é o número de transições, minimizam-se as correntes induzidas nos enrolamentos do motor. A observação dos resultados deixar claro que o número de transições apresentadas pela modulação PD-PWM unipolar é a menor, dentre as modulações estudadas, para o índice

de modulação considerado. A máxima dv/dt observada é da ordem de $1/3$ da tensão do barramento CC, sendo detectadas apenas três transições (três pulsos) no intervalo.

Avaliando as duas técnicas de modulação, SV-PD-PWM unipolar e PD-PWM unipolar em mais detalhes, a Fig.2.25 apresenta o máximo valor instantâneo atingido pela tensão de modo comum à medida que o índice de modulação varia:

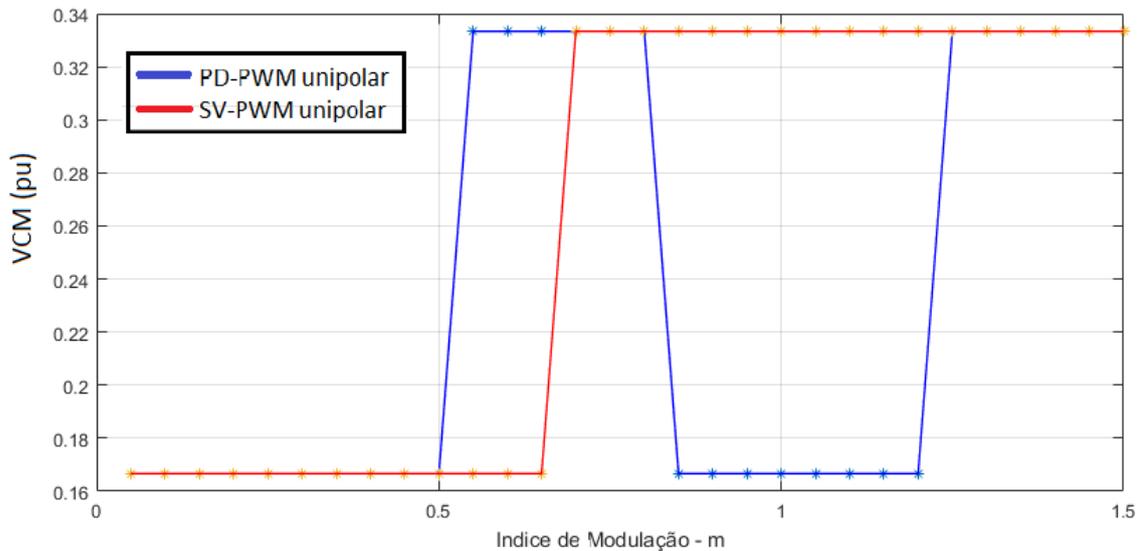


Figura 2.25 – Máxima Tensão de Modo Comum x índice de modulação.

Nota-se que para a modulação PD-PWM, os valores máximos de CMV não ultrapassam o valor equivalente a $E/6$ (verifica-se que o valor instantâneo mínimo verificado dentro desta faixa de m é igual a $-E/6$, o que era de se esperar considerando a simetria no sinal de CMV). Para a modulação SV-PD-PWM também se verifica este comportamento. Aqui nota-se que quando $0,5 > m > 0,7$, a modulação em space vector apresenta menores valores de CMV, enquanto que para o intervalo de $0,9 > m > 1,25$, a modulação PD-PWM unipolar passa a apresentar menor valor de CMV. Novamente, do ponto de vista de redução dos impactos de correntes de modo comum, as duas modulações se apresentam vantajosas, dentro do intervalo de m .

As duas modulações também podem ser comparadas quanto ao número de chaveamentos em uma das fases, por ciclo. A Fig.2.26 apresenta como varia o número de chaveamentos durante um período, para diferentes valores de m , considerando as chaves S11 e S21, para a técnica de modulação PD-PWM Unipolar - os números apresentados nos gráficos indicam a soma do número de comutações das chaves S11 e S21 à medida que m varia:

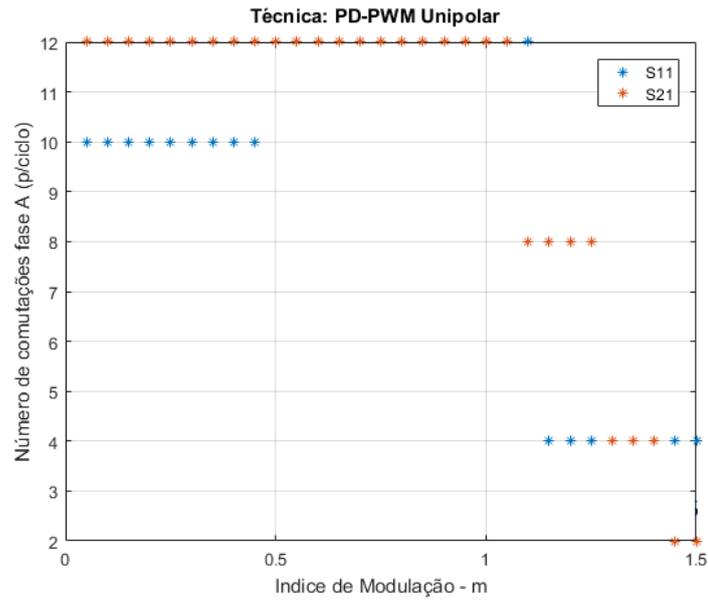


Figura 2.26 – Número de comutações por ciclo para a fase A - Chaves S11 e S21, PD-PWM Unipolar.

Por sua vez a Fig.2.27 apresenta como varia o número de chaveamentos durante um período, para diferentes valores de m , considerando as chaves S11 e S21, para a técnica de modulação SV-PD-PWM Unipolar:

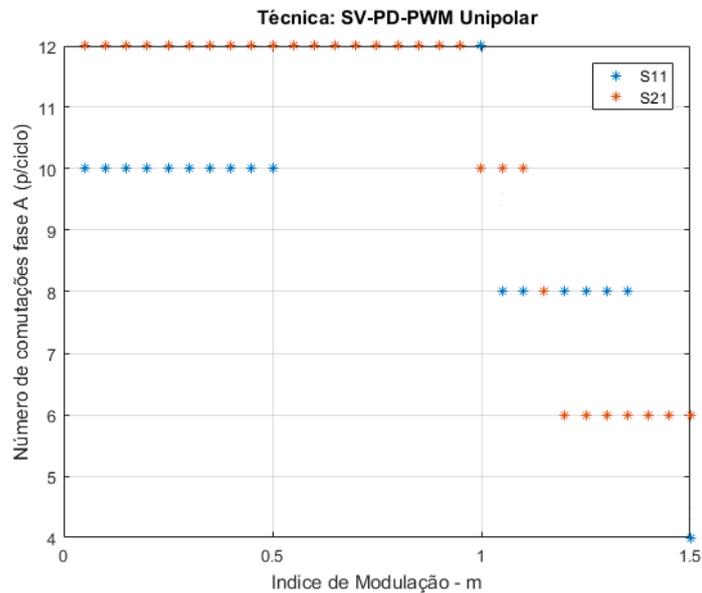


Figura 2.27 – Número de comutações por ciclo para a fase A - Chaves S11 e S21, SV-PD-PWM Unipolar.

A avaliação das duas figuras permite concluir que para índices de modulação inferiores a 1, $m < 1$, o número de comutações para as chaves, considerando as duas técnicas de modulação, é o mesmo. No entanto, à medida que o índice de modulação cresce, isto é $m > 1$, o número de comutações entre as técnicas deixa de ser igual. Fica evidente pelos gráficos que a técnica SV-PD-PWM tende a ter mais comutações que a técnica PD-PWM. O resultado obtido é coerente, em vista que a modulação PD-PWM entra na região de sobremodulação primeiro. Dessa forma é esperado que à medida que m cresça, que o número de chaveamentos seja inferior. Do ponto de vista de perdas, considerando uma faixa de operação do conversor com $m > 1$, então a técnica de modulação PD-PWM seria uma forte candidata à modulação escolhido, pois menos comutações implicam em menores perdas de chaveamento.

Podemos estender essa análise, considerando um valor fixo de m . A Fig.2.28 apresenta os sinais de comando da modulação PD-PWM unipolar para as chaves S11, S12, S21 e S22 durante um período da referência senoidal, $t = 0.0167s$ e considerando o índice de modulação, $m = 0.7$. Devido à complementariedade das chaves S11, S12 com $\bar{S}11$ e $\bar{S}12$, respectivamente, os sinais de comando podem ser obtidos barrando-se os sinais de S11 e S12. De maneira semelhante, o princípio pode ser aplicado para obtenção dos sinais de comando das chaves S21, S22 e $\bar{S}21$ e $\bar{S}22$.

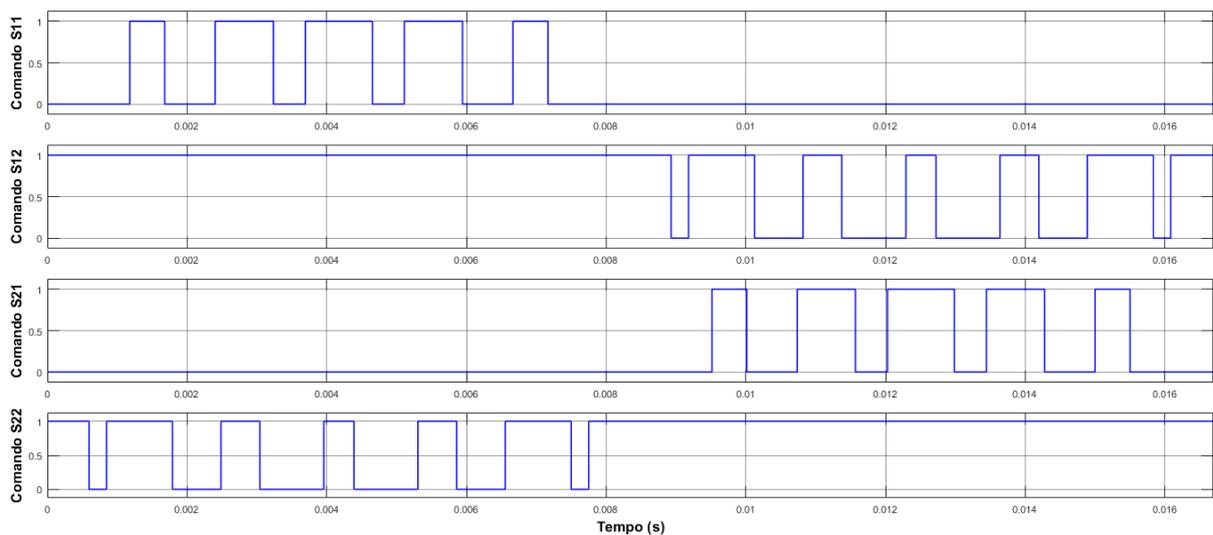


Figura 2.28 – Sinais de comando para as chaves S11, S12, S21 e S22 - Modulação PD-PWM unipolar.

Conforme é apresentado mais adiante, este padrão de chaveamento obtido é utilizado para determinação das equações que permitem o cálculo dos tempos de condução de cada chave. A Fig.2.29 apresenta os sinais de comando para as chaves S11, S12, S21 e S22 para a modulação SV-PD-PWM unipolar, sob as mesmas condições:

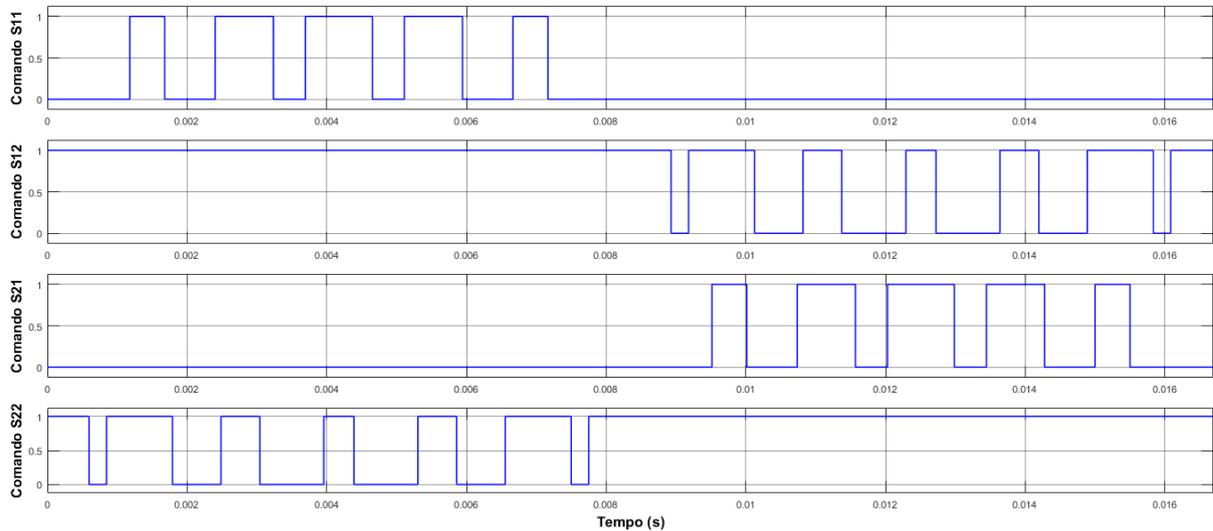


Figura 2.29 – Sinais de comando para as chaves S11, S12, S21 e S22 - Modulação SV-PD-PWM unipolar.

Os resultados apresentados nas figuras, confirmam que para um mesmo índice de modulação, abaixo de 1, o número de comutações para as modulações PD-PWM e SV-PD-PWM é o mesmo, para as chaves avaliadas, mantendo a coerência com os resultados apresentados nas Fig.2.26 e Fig.2.27.

Por fim, para finalizar a análise das técnicas de modulação escalares, são apresentadas as formas de onda de tensão e corrente sintetizadas pelo conversor. As Fig.2.30 - Fig.2.35 apresentam as formas de onda de tensão fase neutro V_{an} , tensão fase-fase V_{ab} e as correntes de fase I_a , I_b e I_c considerando o índice de modulação igual a $m = 0,7$, para cada técnica de modulação. Novamente, a escolha do índice de modulação igual a 0,7 permite :

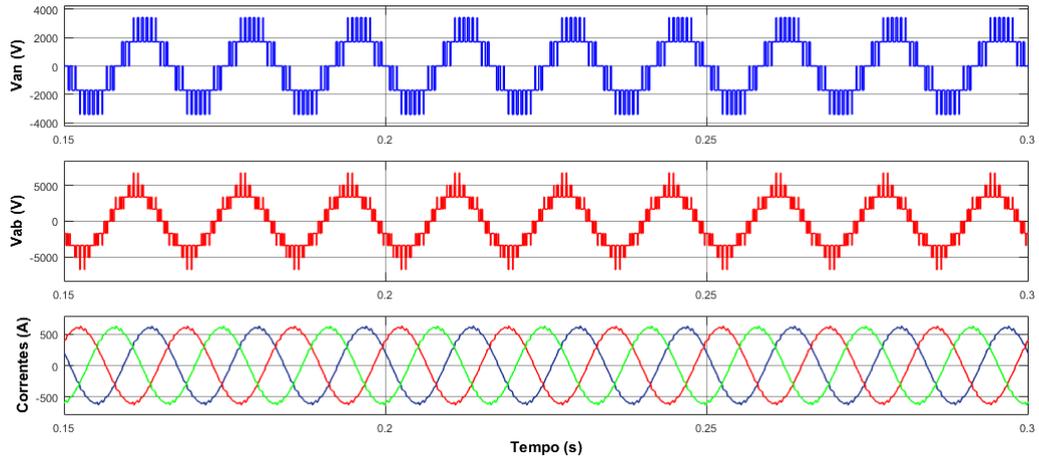


Figura 2.30 – Tensão fase neutro, tensão fase-fase e correntes de fase: PD-PWM unipolar.

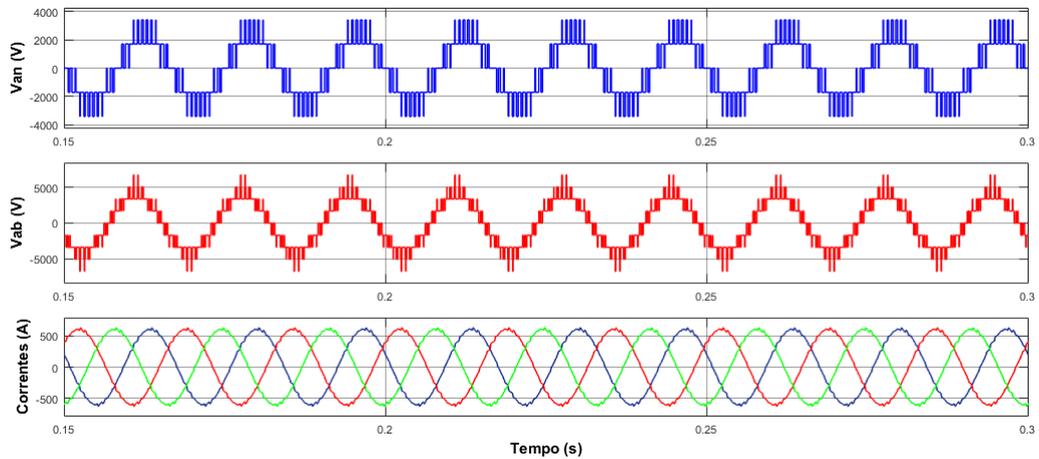


Figura 2.31 – Tensão fase neutro, tensão fase-fase e correntes de fase: SV-PD-PWM unipolar.

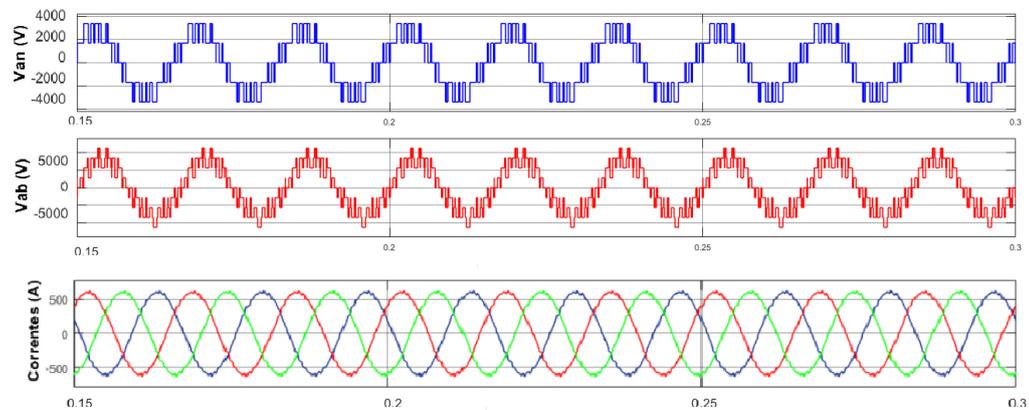


Figura 2.32 – Tensão fase neutro, tensão fase-fase e correntes de fase: PD-PWM multicarrier.

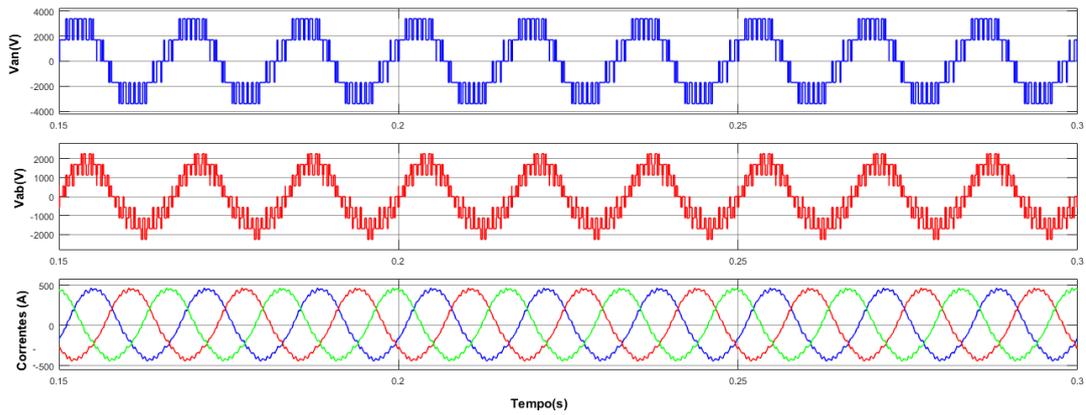


Figura 2.33 – Tensão fase neutro, tensão fase-fase e correntes de fase: SV-PD-PWM multicarrier.

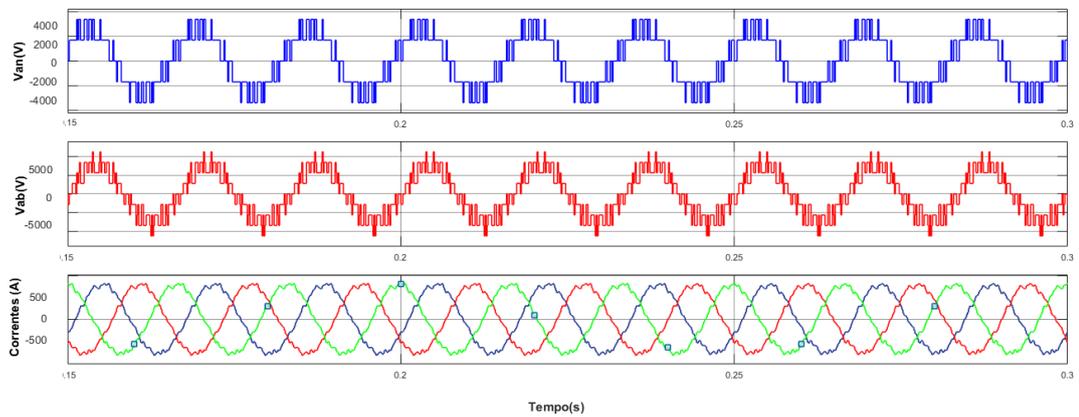


Figura 2.34 – Tensão fase neutro, tensão fase-fase e correntes de fase: POD-PWM multicarrier.

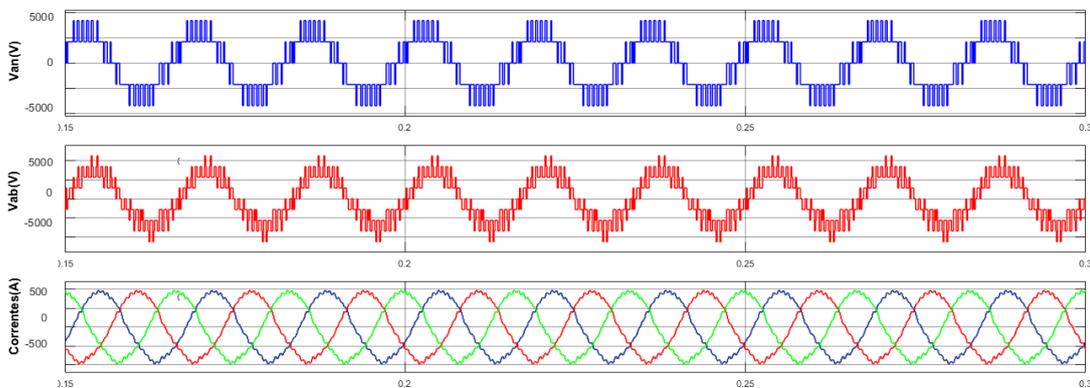


Figura 2.35 – Tensão fase neutro, tensão fase-fase e correntes de fase: SV-POD-PWM multicarrier.

2.7 Conclusão

Neste capítulo foram apresentadas as principais topologias conversoras multiníveis presentes no meio industrial e acadêmico. As topologias NPC, FC e CHB se demonstram até hoje presentes em aplicações de média tensão, enquanto os conversores modulares multiníveis se apresentam como alternativa recente em aplicações de média e alta tensão.

A topologia NPC em ponte-H de cinco níveis, a ser estudada neste trabalho, do ponto de vista de técnica de modulação para o controle do conversor, também foi apresentada neste capítulo, sendo seu princípio de funcionamento básico discutido.

Por fim, este capítulo também apresentou as principais técnicas de modulação escalares usualmente aplicadas aos conversores multiníveis, sob o ponto de vista de THD, CVM, e formas de onda sintetizadas pelo conversor. É verificado pelas simulações apresentadas, que as técnicas de modulação PD-PWM unipolar e SV-PD-PWM unipolar apresentaram os melhores resultados, sob os aspectos analisados, sendo forte candidatas para modulação em um projeto que foque na minimização de perdas e de tensões de modo comum. Conforme é apresentado no capítulo 4, a técnica de modulação PD-PWm unipolar será explorada do ponto de vista matemático, sendo levantadas as equações algébricas que permitem calcular as larguras de pulso dos sinais de comando. Além disso, o modulador será adaptado de tal forma a incluir uma algoritmo que permita regular a tensão dos capacitores do barramento CC.

3 Técnica de Modulação PWM Vetorial

3.1 Introdução

Neste capítulo é analisada a modulação do tipo vetorial, que permite gerar os sinais de comando das chaves do conversor. A modulação baseada na síntese apresentada em [6] é abordada, segundo o formalismo matemático que a define, sendo discutidas também as dificuldades de implementação desta modulação. O capítulo se inicia apresentando o princípio básico da modulação vetorial, e na sequência a síntese do modulador clássico de cinco níveis é abordada. O foco deste capítulo é apresentar a síntese, discutindo a sua complexidade matemática intrínseca.

3.2 Modulação Vetorial: Princípios

A modulação por largura de pulso em espaço vetorial, ou *Space Vector PWM*, SVPWM, se baseia no fato de que existem apenas duas variáveis independentes em um sistema trifásico de tensões, [34]. Pode-se recorrer à um sistema de coordenadas ortogonais para representar as tensões trifásicas, pela seguinte transformação:

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_{AO} \\ V_{BO} \\ V_{CO} \end{bmatrix} \quad (4)$$

Ou seja, o princípio do SVPWM se baseia no fato de que as tensões trifásicas podem ser representadas por um sistema de referências vetorial que rotaciona com uma frequência angular de $\omega = 2\pi.f$. A função do SVM é utilizar das combinações possíveis para as chaves de cada estado para se aproximar do vetor de referência, V_{ref} . De acordo com [29] e [6], para um conversor de 2 níveis, oito estados de chaveamento são possíveis para se expressar a referência V_{ref} , sendo 2 vetores nulos e 6 vetores ativos. A Fig.3.2 apresenta a estrutura básica de um inversor de dois níveis:

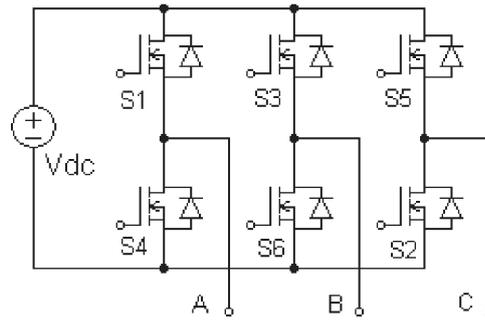


Figura 3.1 – Topologia de um inversor de dois níveis.

Por sua vez, a tabela 6 apresenta os estados possíveis de chaveamento para o conversor:

Tabela 6 – Estados de chaveamento para um conversor de 2 níveis.

	Vetor	Estado das chaves	Chaves Ligadas
Vetor Nulo	V7	[111]	1,3,5
	V0	[000]	4,6,2
Vetores Ativos	V1	[001]	4,6,5
	V2	[010]	4,3,2
	V3	[011]	4,3,5
	V4	[100]	1,6,2
	V5	[101]	1,6,5
	V6	[110]	1,3,2

Assim, os vetores V_0 a V_7 definem um plano vetorial, cujo aspecto é o de um hexágono. O vetor que representa a tensão de referência, é um vetor girante e pode ser aproximado a cada ciclo de chaveamento por dois vetores ativos adjacentes e pelos vetores nulos. A Fig.3.2 apresenta o espaço vetorial definido pelos vetores de estados do inversor:

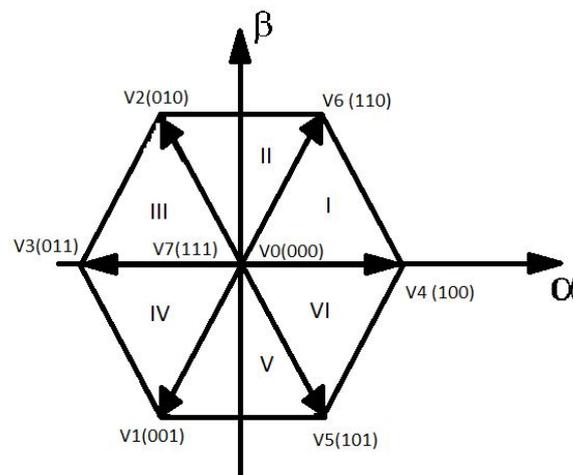


Figura 3.2 – Espaço vetorial de um inversor de dois níveis.

De acordo com [34], diferentes esquemas de SVPWM podem ser obtidos pela escolha do vetor nulo, isto é, quanto ao tempo de duração em que o vetor é aplicado, dentro do padrão de chaveamento. Um esquema usualmente aplicado consiste em alternar o vetor nulo em cada ciclo e inverter a sequência após a aplicação do vetor nulo. Este esquema recebe o nome de técnica de chaveamento de sete segmentos simétricos, ou *symetric 7-segment swithcing sequence*. A Fig.3.3 apresenta o padrão de chaveamento para a técnica, considerando o setor 1 do hexágono:

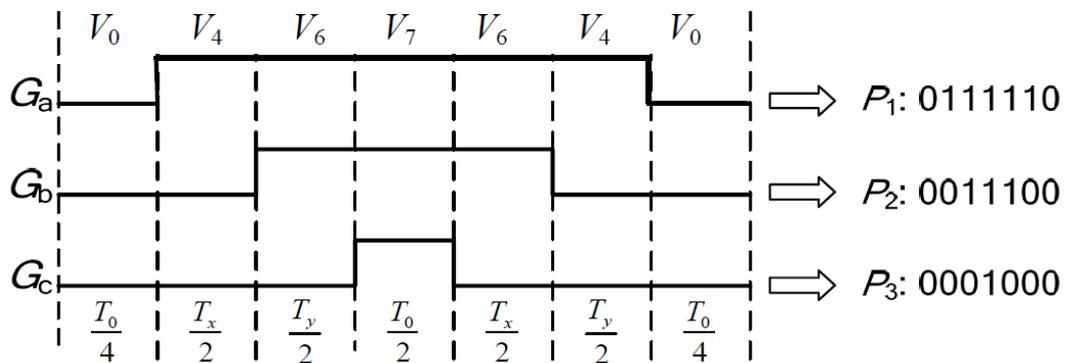


Figura 3.3 – Padrão de chaveamento segundo o esquema de 7 segmentos para o setor 1.

Fonte: ZHANG, W.F, YU, 2007

Conforme se observa a sequência V_0, V_4, V_6, V_7 é utilizada durante o primeiro semiperíodo de chaveamento, $T_s/2$, enquanto a sequência V_7, V_6, V_4, V_0 no semiperíodo restante, evidenciando a simetria no padrão de chaveamento.

A técnica de modulação em espaço vetorial pode ser expandida para um conversor de l -níveis. A síntese apresentada em [29] pode ser aplicada na elaboração de moduladores, como por exemplo, em aplicações de 3 e 5 níveis de tensão, conforme demonstrado em [6] e [35]. A seguir, são apresentadas duas sínteses de um modulador SVPWM para o conversor NPC em ponte H.

3.3 Modulador de cinco níveis SVPWM: Equações Gerais

No capítulo anterior, a topologia NPC em ponte H foi apresentada, detalhando-se o princípio de funcionamento de uma das fases do conversor. A Fig.3.4 a seguir, apresenta o diagrama elétrico simplificado do inversor, apresentando agora a conexão entre os módulos em uma aplicação trifásica:

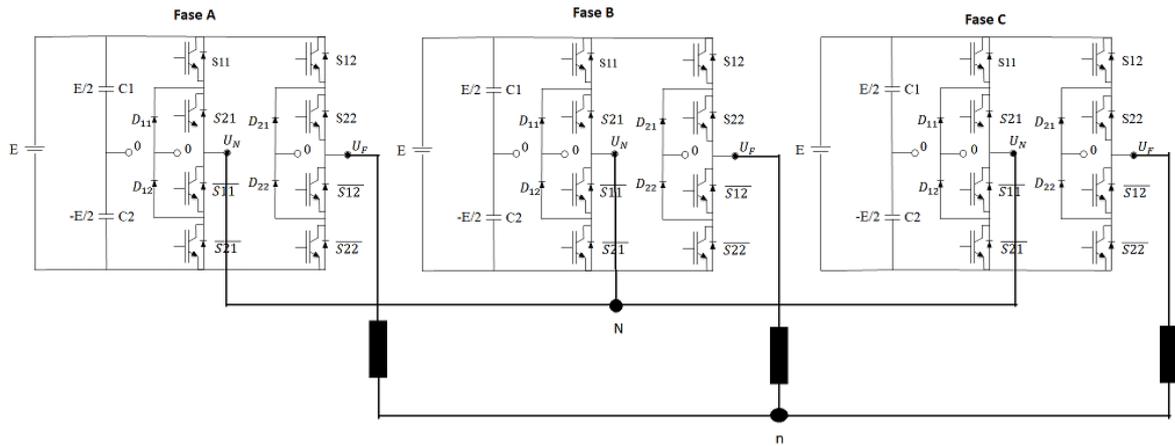


Figura 3.4 – Diagrama elétrico trifásico da topologia NPC em ponte H.

De tal forma a auxiliar na análise a seguir, tomemos a tabela.2 novamente:

Estado	Cx	Realizações	S11x	S21x	S11x	S21x	S12x	S22x	S12x	S22x
Q	2	-	0	0	1	1	1	1	0	0
P	1	P1	0	1	1	0	1	1	0	0
		P2	0	0	1	1	0	1	1	0
O	0	O1	1	1	0	0	1	1	0	0
		O2	0	1	1	0	0	1	1	0
		O3	0	0	1	1	0	0	1	1
N	-1	N1	1	1	0	0	0	1	1	0
		N2	0	1	1	0	0	0	0	1
M	-2	-	1	1	0	0	0	0	1	1

A partir da tabela, é verificado que um sinal de comando genérico Cx, pode assumir os valores de 2, 1, 0, -1, -2, correspondetes aos estados Q, P, O, N e M, respectivamente. Dessa forma, pode-se levantar um sinal genérico para um braço do conversor, durante um período de chaveamento, conforme mostra a Fig.3.5:

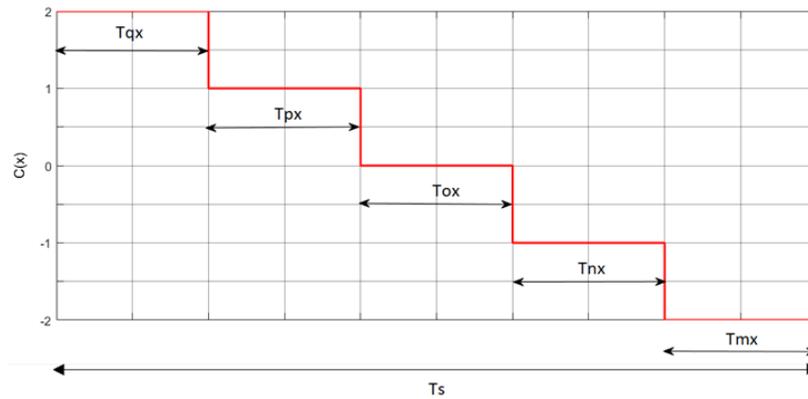


Figura 3.5 – Sinal de comando genérico de um braço do inversor de cinco níveis.

Onde, os tempos T_{qx} , T_{px} , T_{ox} , T_{nx} e T_{mx} , representam os intervalos no qual o conversor está setado nos estados Q, P, O, N e M, respectivamente - o período de chaveamento é designado por, T_s .

A síntese do modulador PWM deste trabalho é baseada na determinação das larguras de pulso, T_{qx} , T_{px} , T_{ox} , T_{nx} e T_{mx} , apresentadas na Fig.3.5, [6],[36]. Utilizando também as informações presentes na Fig,2.22 pode-se levantar a seguinte equação que relaciona as tensões de fase-neutro, com o sinais de comando em cada fase:

$$\begin{bmatrix} Van(t) \\ Vbn(t) \\ Vcn(t) \end{bmatrix} = \frac{E}{12} \cdot \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \cdot \begin{bmatrix} c_a(t) \\ c_b(t) \\ c_c(t) \end{bmatrix} \quad (5)$$

Note que, os valores de tensão aprensetados são instantâneos. A aplicação do operador média sobre a equação, considerando um período de PWM, dá origem a:

$$\begin{bmatrix} Van\bar{(t)} \\ Vbn\bar{(t)} \\ Vcn\bar{(t)} \end{bmatrix} = \frac{E}{12} \cdot \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \cdot \begin{bmatrix} \bar{c}_a(t) \\ \bar{c}_b(t) \\ \bar{c}_c(t) \end{bmatrix} \quad (6)$$

Portanto, o valor médio das tensões exige o cálculo do valor médio de um sinal de comando, dentro de um período de PWM. Avaliando a Fig.3.5 é possível levantar a seguinte expressão para $\bar{C}_{xn}(k)$:

$$\bar{C}_{xn}(k) = \frac{2T_{qx}(x) + T_{px}(k) - T_{nx}(k) - 2T_{mx}(k)}{T} \quad (7)$$

Em termos de componentes d,q, o vetor de tensão médio em um período de PWM, é definido pela transformada de Clarke:

$$V\bar{d}q(k) = \frac{2}{3}(Van\bar{(k)} + \alpha Vbn\bar{(k)} + \alpha^2 Vcn\bar{(k)}) \quad (8)$$

Onde α é o operador $e^{j\frac{2\pi}{3}}$, responsável pela defasagem de 120° . Dessa forma, a substituição de (5) em (7), resulta na seguinte relação:

$$V\bar{d}q(k) = \frac{E}{4} \left[\frac{2}{3}(Van\bar{(k)} + \alpha Vbn\bar{(k)} + \alpha^2 Vcn\bar{(k)}) \right] = \frac{E}{4} C\bar{d}q(k) \quad (9)$$

Manipulando-se a expressão, é fácil obter a relação entre um vetor de comando calculando em um período do PWM (k) e um vetor de tensão no referencial d,q:

$$C\bar{d}q(k) = \frac{4}{E} V\bar{d}q(k) \quad (10)$$

O vetor de comando depende de uma componente de sequência zero, definida da seguinte forma:

$$\bar{C}_0(k) = \frac{1}{3}(\bar{c}_a(t) + \bar{c}_b(t) + \bar{c}_c(t)) \quad (11)$$

Portanto, utilizando as expressões (9) e (10), e a transformada inversa de Clarke, o sinal de comando em uma fase, dentro de um período de PWM, será dado, por:

$$2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = \frac{4T}{E} vx\bar{n}^*(k) + \bar{C}_0(k) \quad (12)$$

Note que a expressão é dependente das larguras de pulso, da tensão do barramento CC, do vetor de referência, da componente de sequência zero e do período de chaveamento do conversor. Todos os estados apresentados na tabela da Fig.2.22 estão incluídos nessa expressão.

3.4 Representação em espaço vetorial do inversor NPC H-bridge

No capítulo anterior, ao discutirmos sobre os modos comuns de tensão realizáveis ao inversor, no ponto de vista vetorial, foi apresentada a Fig.2.22. A tabela apresentada junto à figura, não apenas descreve os valores possíveis de CMV, como também engloba informações sobre todos os estados possíveis para a região A do conversor, uma das seis regiões que compõem o seu espaço vetorial. A observação da tabela demonstra que a combinação dos estados em cada fase do inversor é capaz de gerar até 15 vetores de estado, numerados de 0 – 14, cada qual com módulo bem definido. Pode-se ver ainda pela tabela que os vetores são organizados em nove grupos, de acordo com o módulo que possuem.

Na técnica de modulação vetorial, a tensão de referência é sintetizada pela aplicação de três vetores adjacentes. A Figura 3.6 apresenta as 6 regiões que compõem o espaço vetorial do conversor, designadas pelas letras A, B, C, D, E, F, destacando os vetores de estado da região A:

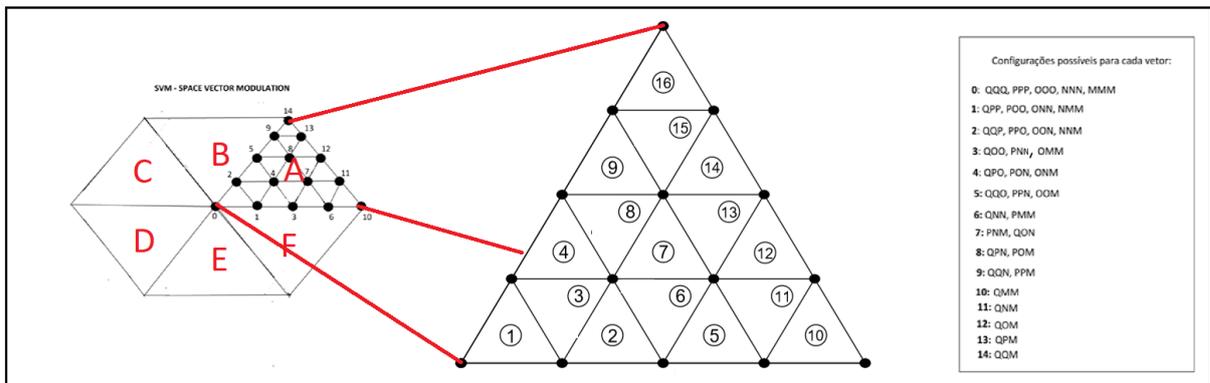


Figura 3.6 – Sinal de comando genérico de um braço do inversor de cinco níveis.

Note que a região A é dividida em 16 subtriângulos, sendo que esta subdivisão também se aplica às demais regiões, totalizando 96 triângulos no espaço do conversor. Partindo do princípio anterior, qualquer vetor de referência que estiver em uma mesma região das 16 apresentadas, poderá ser sintetizados pelos mesmos três vetores de estado. De posse destes conceitos pode-se levantar expressões para as larguras de pulso que compõem o sinal de comando. O formalismo matemático é apresentado na seção a seguir.

3.4.1 Padrão de Comutação

Cada uma das 16 regiões que compõem a região 1A, é determinada por um conjunto de vetores, conforme apresentado na Fig.3.6. Conforme apresentado em [29] e aplicado em [6], é importante verificar quais vetores participam do processo de carga/descarga dos capacitores. Avaliando a tabela da Fig.2.22, nota-se que apenas os vetores pertencentes aos grupos 0 e 8 não participam deste processo, uma vez que a configuração de carga resultante das possíveis combinações de estados não conectam a carga a um dos capacitores do barramento. Se tomarmos o grupo 1, por exemplo, nota-se que os vetores V_1 e V_2 podem ser sintetizado por até 4 combinações distintas de estado, cada, todas quais influenciando na dinâmica da tensão do tap central. Por outro lado, há também vetores, como o vetor V_{12} , que podem ser sintetizada por uma combinação de estados. À sequência de estados que definem um vetor, dá-se o nome de padrão de comutação:

Um padrão de comutação é uma sequência de estados capaz de definir um vetor de referência em uma dada região. Essa sequência deve, idealmente estabelecer o menor número de comutações entre um grupo de estados sequenciais, de tal forma a minimizar as perdas do sistema. Como exemplo, dada a sequência:

QQQ, QQP, QPP

O primeiro grupo de estados é formado pelos estados QQQ, o segundo QQP e o terceiro QPP. Nota-se que entre uma sequência e a outra há a alteração em apenas um estado, o que minimiza o número de comutações.

Antes de continuar com a análise, é necessário retomar um ponto importante. Tomando a tabela 2, nota-se que os estados P, O e N podem ser sintetizados por 2, 3 e 2 configurações de chaves, respectivamente. A análise algébrica apresentada em [6] para um conversor NPC de três níveis, parte do princípio que para este conversor, cada estado é realizado por uma configuração de chaves apenas. Esta flexibilidade do conversor NPC em ponte H, pode configurar uma dificuldade na síntese proposta, pois é necessário garantir o balanço das tensões dos capacitores, igualando a duração de tempo entre sequências simétricas que participam deste processo. A Fig.3.7 a seguir apresenta três possíveis configurações para o vetor V_{12} e duas sequências utilizadas para o vetor V_2 :

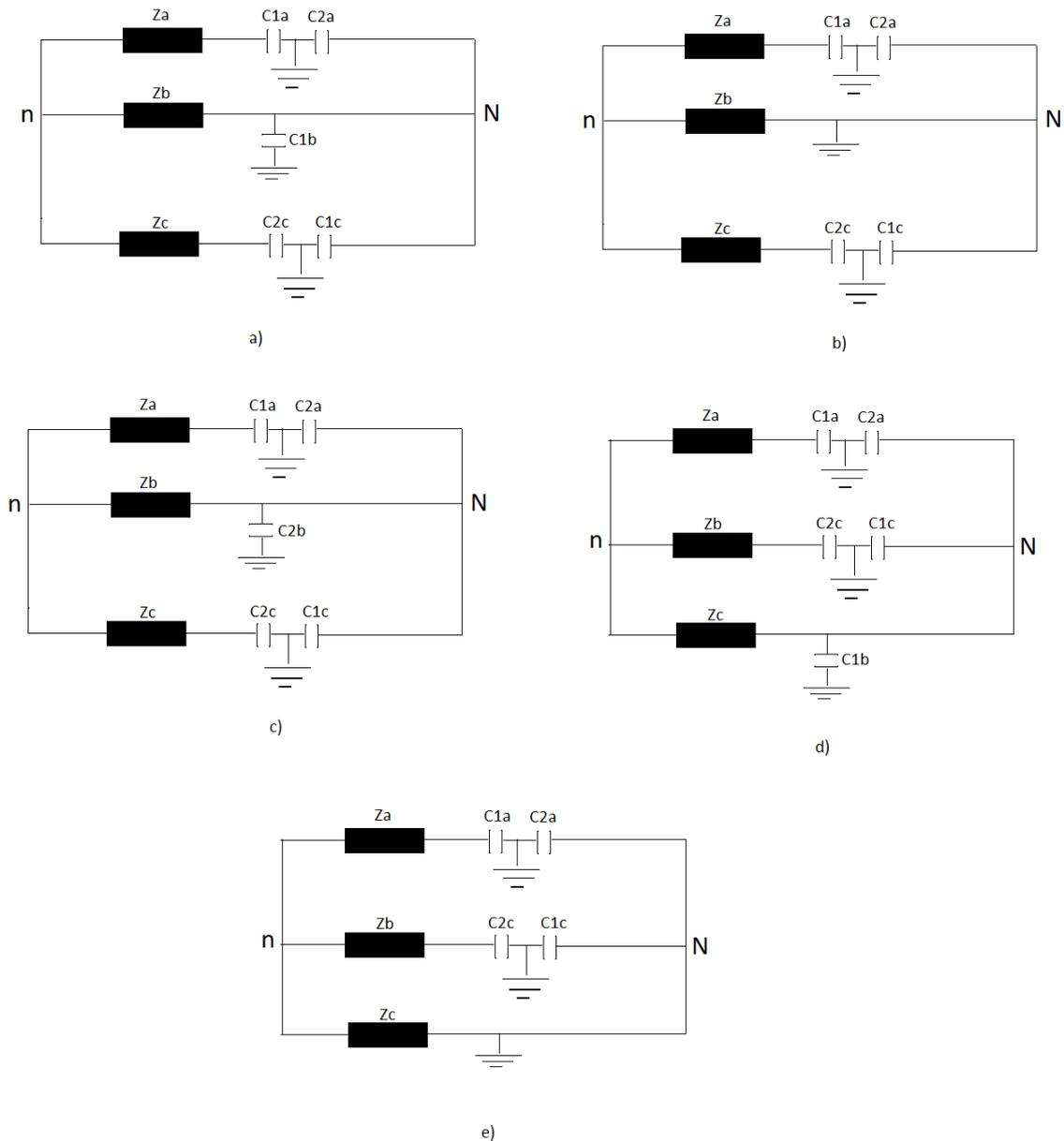


Figura 3.7 – Configurações de carga para os vetores: a) vetor $V_{12} - QO_1M$, b) vetor $V_{12} - QO_2M$, c) vetor $V_{12} - QO_3M$, d) vetor $V_2 - QQP_1$, e) vetor $V_2 - QQP_2$.

A observação da Fig.3.7, deixa claro que a sequência QOM, pode ser sintetizada por QO_1M , QO_2M ou QO_3M , Fig.3.7 a), b) e c). Note que, entre cada opção, o capacitor conectado à carga Z_b , varia. Dessa forma, uma mesma sequência gera perfis de carga distintos que impactam sobre a carga/descarga dos capacitores. Conforme mostrado na síntese a seguir, é necessário determinar sequências simétricas dentro de um período de chaveamento e igualar a duração dos tempos em que são aplicadas, para assim minimizar

os desequilíbrios de tensão. Esta características do conversor NPC em ponte H, do ponto de vista matemático, torna difícil igualar os tempos. Note que além da sequência QQP, é possível gerar o vetor 2, também pelas sequências PPO, OON e NNM. Apenas a sequência PPO pode ser sintetizada por até 12 combinações de chaves, o que torna a análise complexa. A seguir é apresentada a síntese matemática, formalizando esta problemática e em seguida uma proposta de solução a este problema.

3.4.2 Padrão de comutação da região 1A

Uma vez definido o conceito de padrão de comutação, o próximo passo é determinar quais sequências definem uma determinada região. Observando novamente a Fig.3.6, temos que a região 1A é formada pelos vetores V0, V1 e V2. Considerando as realizações possíveis de cada vetor, existem no total 13 conjuntos de estados que podem ser organizados sequencialmente. Levando em consideração a regra de minimização de comutações, então a sequência ideal é:

QQQ, QQP, QPP, PPP, PPO, POO, OOO, OON, ONN, NNN, NNM, NMM, MMM

Ou seja, dentro de um período de chaveamento, os sinais de comando $C(x)$ de cada fase, devem seguir este padrão de chaveamento - seja da esquerda para a direita, como da direita para a esquerda, Portanto, dentro da região 1A, este padrão de comutação deve ser espelhado a cada período de chaveamento, conforme mostra a Fig.3.12:

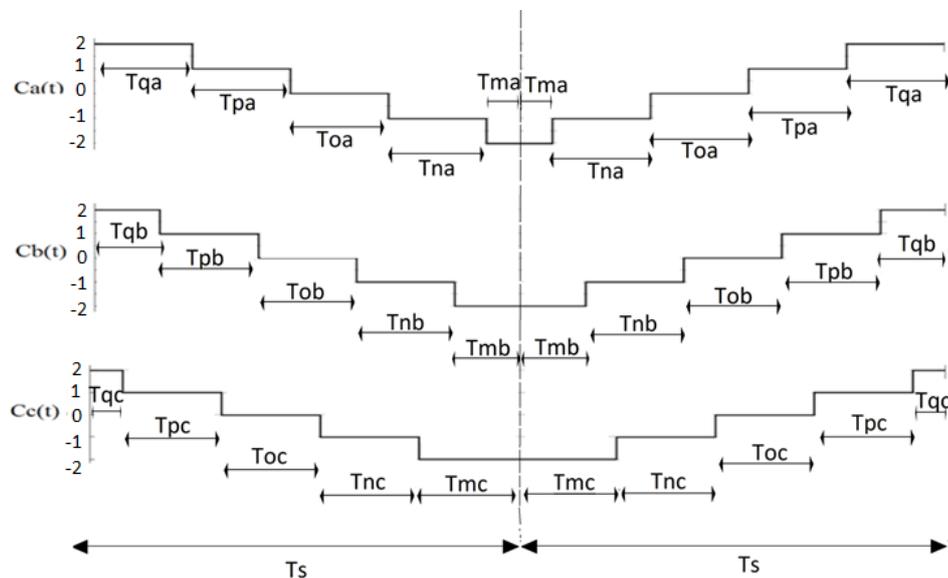


Figura 3.8 – Padrão de comutação da região 1A..

Onde, os tempos T_{qx} , T_{px} , T_{ox} , T_{nx} e T_{mx} , representam os intervalos no qual o conversor está setado nos estados Q, P, O, N e M - x pode assumir a, b ou c. Além de minimizar as comutações, devemos reduzir as variações de corrente de carga. Isso pode ser feito distribuindo-se uniformemente os períodos de aplicação de tensão nula. Matematicamente, deve-se respeitar às seguintes restrições:

$$\left\{ \begin{array}{l} 2T_{MMM}(k) = T_{OOO}(k) \rightarrow 2Tm_a(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ 2T_{QQQ} = T_{OOO} \rightarrow 2Tq_c(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ T_{NNN}(k) = T_{OOO}(k) \rightarrow Tn_a(k) + Tm_a(k) - Tm_c(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ T_{PPP}(k) = T_{OOO}(k) \rightarrow Tq_c(k) + Tp_c(k) - Tq_a(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \end{array} \right. \quad (13)$$

Note que, até este ponto, as diferentes possibilidades de gerar P, O e N não foram incluídas na análise - para os padrões que geram tensão nula não há participação de capacitores e portanto, não há impactos na carga/descarga dos mesmos. Para auxiliar no balanço de tensão dos capacitores, todas as configurações devem ser aplicadas em tempos iguais, Na sequência apresentada, as sequências que participam da carga/descarga são: PPO, POO, OON, ONN, QQP, QPP, NNM, NMM, que totalizam 72 combinações possíveis para as sequências:

- PPO : 2 . 2 . 3 = 12 possibilidades
- POO : 2 . 3 . 3 = 18 possibilidades
- OON : 3 . 3 . 2 = 18 possibilidades
- ONN : 3 . 2 . 2 = 12 possibilidades
- QQP : 1 . 1 . 2 = 2 possibilidades
- QPP : 1 . 2 . 2 = 4 possibilidades
- NNM : 2 . 2 . 1 = 4 possibilidades
- NMM : 2 . 1 . 1 = 2 possibilidades

Ou seja, seria preciso verificar dentre as 72 possibilidades, quais configurações são simétricas, o que é uma tarefa trabalhosa e que está fora do escopo deste trabalho. Como uma alternativa à este problema, a próxima seção apresenta uma tentativa de reduzir o número de combinações, aplicando-se o princípio de equivalência de conversores.

Conforme apresentado, a equivalência permite restringir a quantidade de configurações das chaves que geram os estados P, O e N, reduzindo o número de equações que definem a largura de pulso dos sinais de comando.

3.4.3 Equivalência de conversores

Uma vez que este trabalho parte da mesma síntese apresentada em [6], de tal forma a simplificar a síntese do modulador, pode-se recorrer a algumas restrições. Conversores capazes de sintetizar os mesmos níveis de tensão, apresentam o mesmo espaço vetorial e, do ponto de vista da carga, sintetizam tensões e correntes equivalentes. O que pode mudar, no entanto, é como se dá o processo de carga/descarga dos capacitores de um conversor para outro, isto é, as configurações de chave, por mais que gerem tensões de nível e correntes de mesma orientação sobre a carga, originam perfis de carga e descarga distintos no barramento CC.

Partindo deste princípio, um conversor NPC em Ponte H pode ser modelado como um conversor NPC de cinco níveis, desde que sejam aplicadas as seguintes restrições:

- O processo de carga/descarga dos capacitores será desprezado. Isso pode ser feito se os capacitores forem modelados como fontes de tensão ideais.
- Cada estado deve ter o mesmo número de realizações. Isto pode ser feito verificando quais configurações de chave originam as mesmas tensões e correntes sobre a carga. Configurações distintas podem ser desconsideradas.

Levando-se em conta as restrições, fica claro que uma desvantagem associada à esta alternativa está no fato de que as dinâmicas de carga/descarga dos capacitores deixa de ser incluídas, o que na prática é necessário. Além disso, perde-se a flexibilidade característica do conversor Type G, quanto à possibilidade de escolha dos estados redundantes P, O e N. Conforme a síntese clássica, deve-se minimizar o número de comutações dentro de um padrão de comutação e, caso todos os estados do conversor Type G fossem levantados, as perdas de chaveamento poderiam ser minimizadas devido à esta redundância dos estados. A restrição dos estados P,O e N a um único estado reduz essa flexibilidade, o que pode implicar em um aumento das perdas de chaveamento. Ainda assim, a termos de estudo, a minimização da complexidade matemática do modulador para comando das chaves do conversor justifica a escolha desta abordagem.

O primeiro passo a ser feito é levantar a tabela de configurações de chaves que geram os estados Q, P, O, N e M em um conversor NPC de 5 níveis. A Fig.3.9 apresenta a topologia para uma fase do conversor:

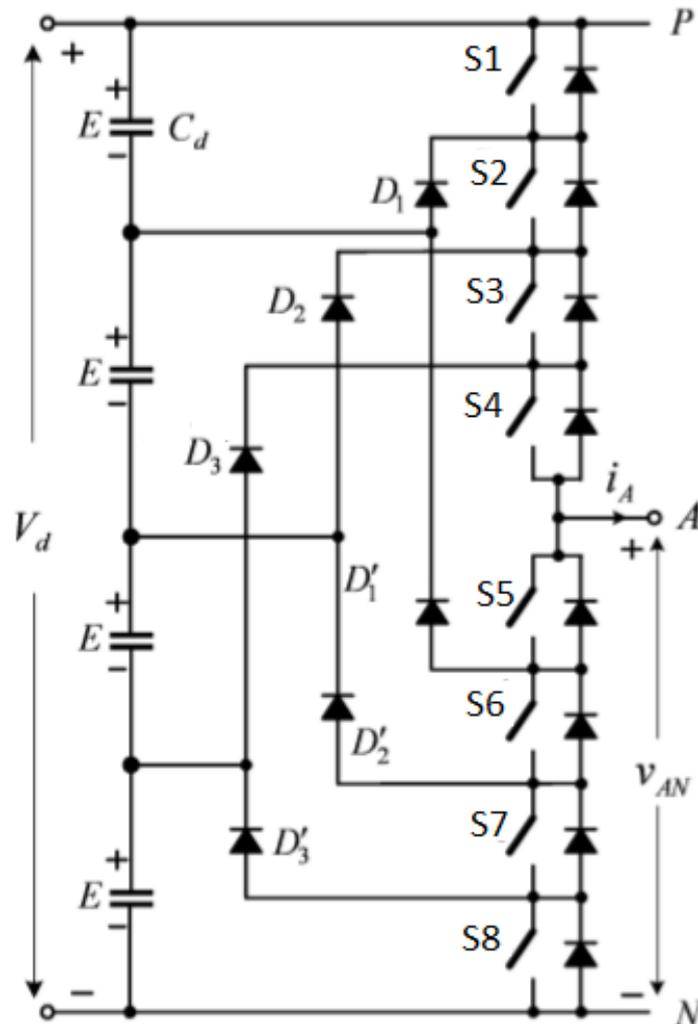


Figura 3.9 – Topologia de um conversor NPC de cinco níveis.

Conforme a Fig.3.9, o conversor é composto por 8 chaves, S1-S8, sendo os pares S1 e S5, S2 e S6, S3 e S7, S4 e S8 complementares. A tabela.7 apresenta as configurações de chave e os respectivos estados associados à cada configuração das chaves.

Tabela 7 – Estados de chaveamento para um conversor de NPC de 5 níveis.

Estado	Cx	S1X	S2X	S3X	S4X	S5X	S6X	S7X	S8X
Q	2	1	1	1	1	0	0	0	0
P	1	0	1	1	1	1	0	0	0
O	0	0	0	1	1	1	1	0	0
N	-1	0	0	0	1	1	1	1	0
M	-2	0	0	0	0	1	1	1	1

A partir da tabela 6, pode-se fazer a analogia entre os dois inversores. A analogia deve levar em conta quais chaves devem conduzir de tal forma a gerar o mesmo nível de tensão na saída do inversor, além de gerar correntes com mesma orientação. A Fig.3.10 apresenta o sentido das correntes para cada estado do conversor NPC:

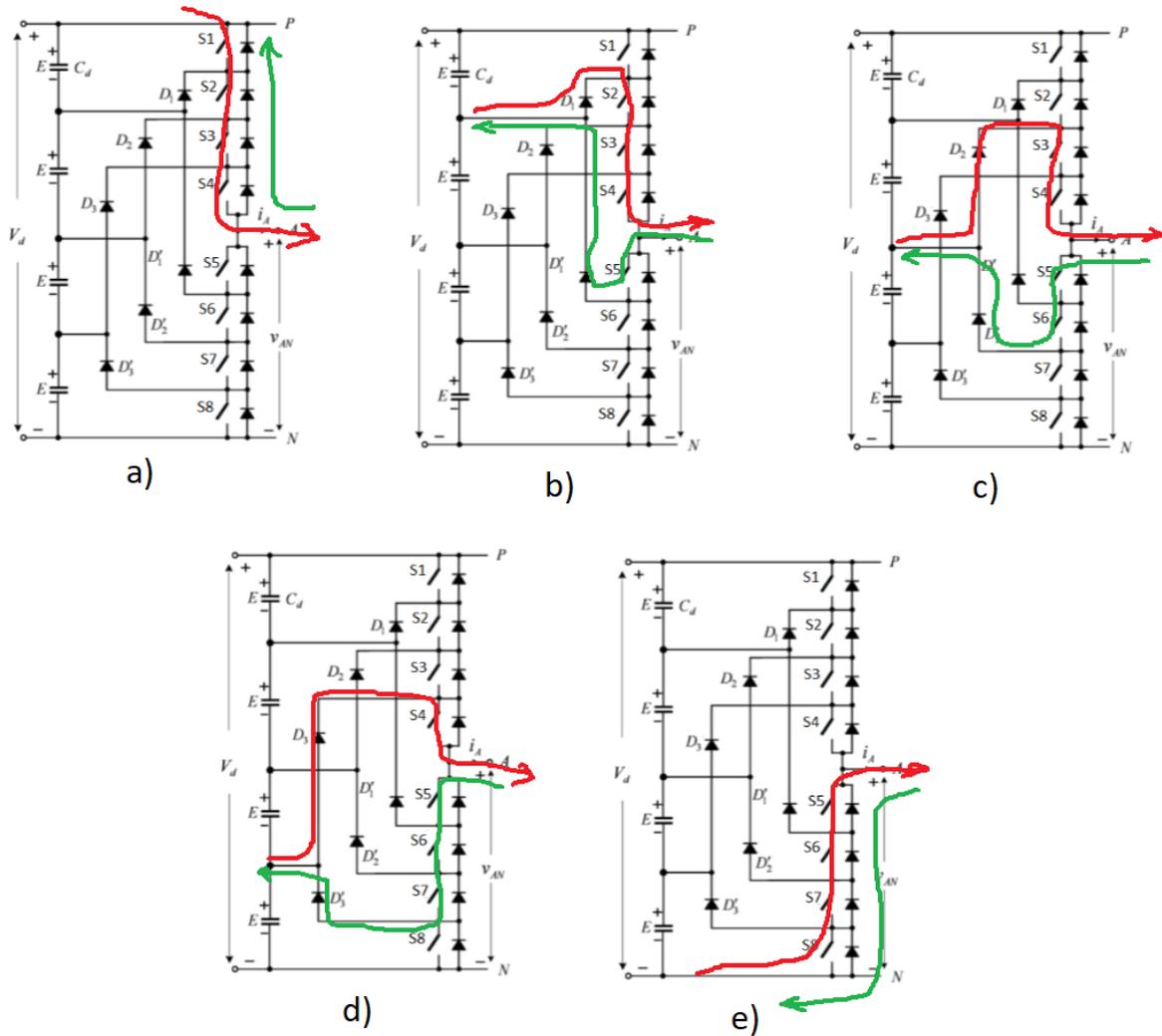


Figura 3.10 – Sentido de condução das correntes no conversor NPC de cinco níveis. Respectivamente: a) estado Q, b) estado P, c) estado O, d) estado N, e) estado M.

Da mesma maneira, para auxiliar na análise, é interessante levantar as correntes para cada estado do conversor NPC em ponte H. A Fig.3.11 apresenta a circulação de correntes para todas as configurações possíveis do conversor:

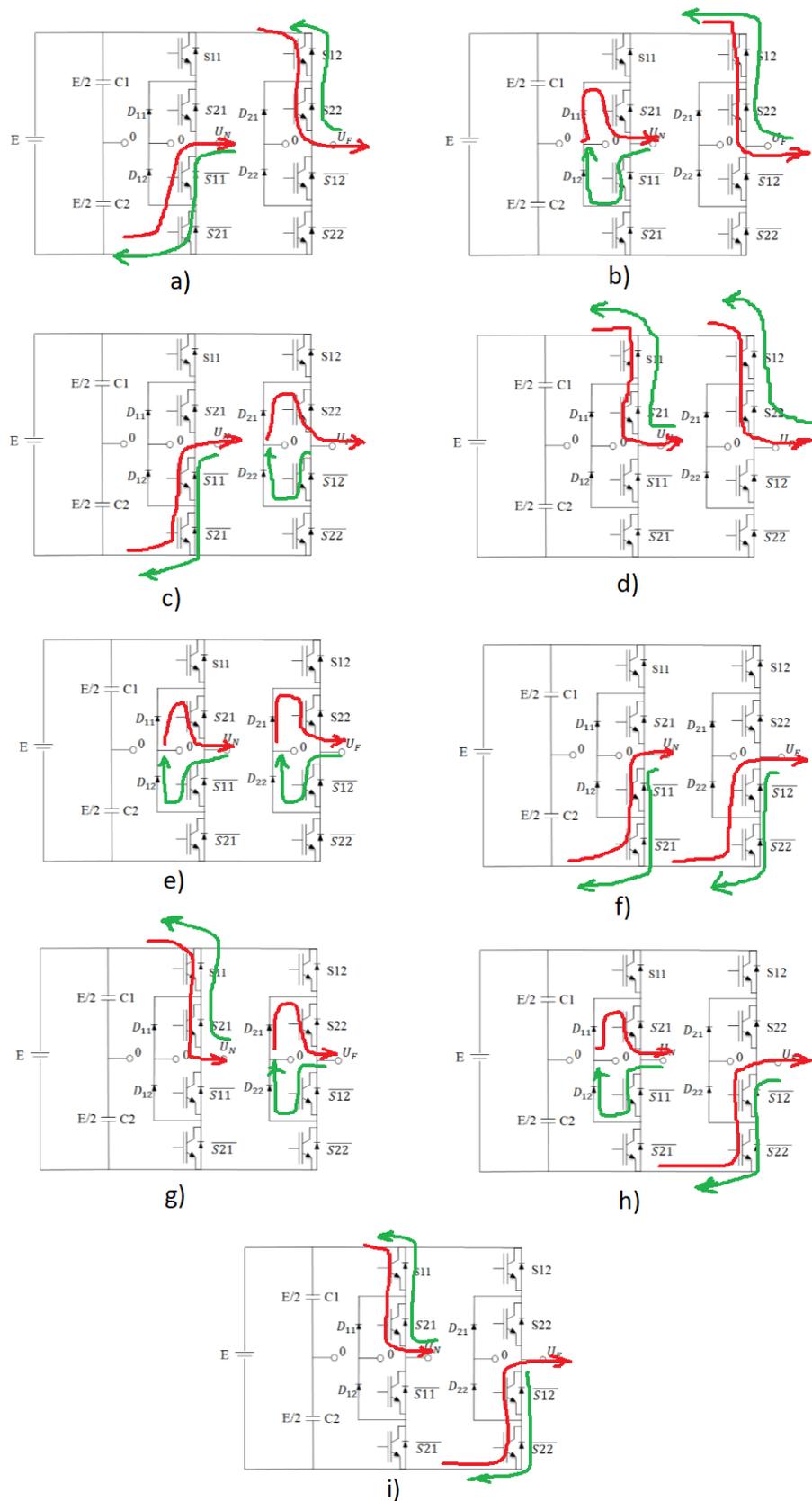


Figura 3.11 – Sentido de condução das correntes no conversor NPC de cinco níveis. Respectivamente: a) estado Q, b) estado P1, c) estado P2, d) estado 01, e) estado 02, f) estado 03, g) estado N1, h) estado N2, i) estado M.

A partir da análise das configurações possíveis, e das tensões e correntes geradas na saída dos conversores, pode-se fazer a seguinte analogia das chaves, tabela.8:

Tabela 8 – Analogia entre as chaves dos conversores

NPC-5 Level	NPC H-Bridge
S1X	S12X
S2X	S22X
S3X	S21X
S4X	S11X
S5X	S12X
S6X	S22X
S7X	S21X
S8X	S11X

Por fim, de posse desta analogia entre as chaves, é possível restringir a tabela 2, retirando as configurações de chave de P2, O1, O2 e N1, tabela.10:

Tabela 9 – Restrição de operação do conversor

Estado	Cx	S11X	S21X	S11X	S21X	S12X	S22X	S12X	S22X
Q	2	0	0	1	1	1	1	0	0
P1	1	0	1	1	0	1	1	0	0
O3	0	0	0	1	1	0	0	1	1
N2	-1	0	1	1	0	0	0	1	1
M	-2	1	1	0	0	0	0	1	1

Desta forma, o conversor NPC em ponte H passa a operar como um conversor NPC de 5 níveis. Novamente, a restrição é interessante, pois a cada estado do conversor passamos a ter somente uma configuração de chave associada. Do ponto de vista matemático isto simplifica a elaboração do modulador. Para termos de notação, daqui para frente os estados P1, O3 e N2 serão designados por P, O e N, respectivamente.

O ponto negativo desta abordagem está no fato de que é necessário desprezar as dinâmicas de carga e descarga dos capacitores, o que, em uma aplicação real não pode ser desconsiderado. Portanto, é importante destacar que, a síntese apresentada a seguir só pode ser válida para o conversor NPC em ponte H completo - cada fase com um retificador de 12 pulsos alimentando o barramento CC. No entanto, se o conversor estudado fosse um conversor NPC de 5 níveis, a síntese a seguir se aplicaria, pois, conforme é apresentado na próxima seção, mesmo que as dinâmicas de carga/descarga sejam desprezadas na análise, as equações levantadas para os estados que ligam os barramentos ao ponto de neutro do

inversor, são aplicáveis em situações reais, minimizando os desbalanços de tensão entre os capacitores do conversor NPC em 5 níveis.

3.4.4 Padrão de comutação da região 1A - Conversor NPC de 5 níveis

Considerando agora um conversor NPC de cinco níveis, é possível retomar a síntese iniciada na seção 3.3.2. Conforme discutido, o espaço vetorial apresentado na Fig.3.6 se aplica a todo conversor capaz de sintetizar cinco níveis de tensão. Retomando à síntese inicial, o primeiro passo é determinar quais sequências definem uma determinada região. Pela Fig.3.6, temos que a região 1A é formada pelos vetores V_0 , V_1 e V_2 . Considerando as realizações possíveis de cada vetor, existem no total 13 conjuntos de estados que podem ser organizados sequencialmente. Levando em consideração a regra de minimização de comutações, então a sequência ideal é:

QQQ, QQP, QPP, PPP, PPO, POO, OOO, OON, ONN, NNN, NNM, NMM, MMM

Ou seja, dentro de um período de chaveamento, os sinais de comando $C(x)$ de cada fase, devem seguir este padrão de chaveamento - seja da esquerda para a direita, como da direita para a esquerda, Portanto, dentro da região 1A, este padrão de comutação deve ser espelhado a cada período de chaveamento, conforme mostra a Fig.3.12:

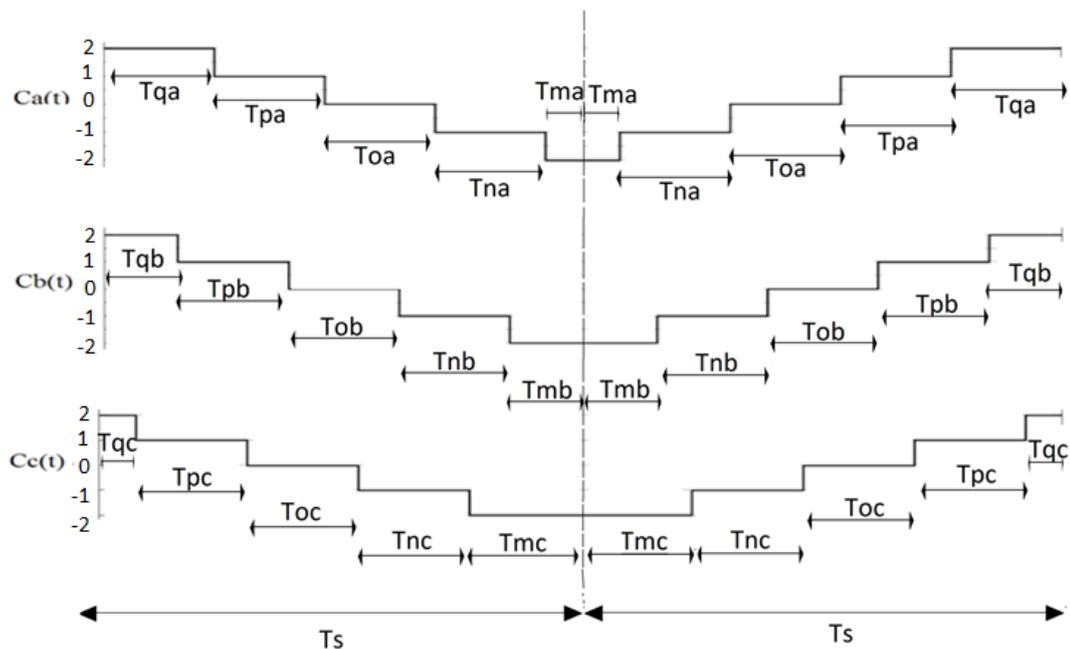


Figura 3.12 – Padrão de comutação da região 1A..

Onde, os tempos T_{qx} , T_{px} , T_{ox} , T_{nx} e T_{mx} , representam os intervalos no qual o conversor está setado nos estados Q, P, O, N e M - x pode assumir a, b ou c. Além de minimizar as comutações, devemos reduzir as variações de corrente de carga. Isso pode ser feito distribuindo-se uniformemente os períodos de aplicação de tensão nula. Matematicamente, deve-se respeitar às seguintes restrições:

$$\left\{ \begin{array}{l} 2T_{MMM}(k) = T_{OOO}(k) \rightarrow 2Tm_a(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ 2T_{QQQ} = T_{OOO} \rightarrow 2Tq_c(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ T_{NNN}(k) = T_{OOO}(k) \rightarrow Tn_a(k) + Tm_a(k) - Tm_c(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) \\ \dots - Tm_c(k) \\ T_{PPP}(k) = T_{OOO}(k) \rightarrow Tq_c(k) + Tp_c(k) - Tq_a(k) = T - Tq_a(k) - Tp_a(k) \\ \dots - Tn_c(k) - Tm_c(k) \end{array} \right. \quad (14)$$

Para auxiliar no balanço de tensão dos capacitores, todas as configurações devem ser aplicadas em tempos iguais, conforme as restrições:

$$\left\{ \begin{array}{l} T_{QPP}(k) = T_{POO}(k) \rightarrow Tq_a(k) - Tq_b(k) = Tq_a(k) + Tp_a(k) - Tq_b(k) - Tp_b(k) \\ T_{POO} = T_{ONN}(k) \rightarrow Tq_a(k) + Tp_a(k) - Tq_b(k) - Tp_b(k) = Tn_b(k) + Tm_b(k) \\ \dots - Tn_a(k) - Tm_a(k) \\ T_{ONN}(k) = T_{NQO} \rightarrow Tn_b(k) + Tq_b(k) - Tn_a(k) - Tm_a(k) = Tm_b(k) - Tm_a(k) \\ T_{QQP}(k) = T_{PPO}(k) \rightarrow Tq_b(k) - Tq_c(k) = Tq_b(k) + Tp_b(k) - Tq_c(k) - Tp_c(k) \\ T_{PPO}(k) = T_{OON}(k) \rightarrow Tq_b(k) + Tp_b(k) - Tq_c(k) - Tp_c(k) = Tn_c(k) + Tm_c(k) \\ \dots - Tn_b(k) - Tm_b(k) \\ T_{OON}(k) = T_{NMM}(k) \rightarrow Tn_c(k) + Tm_c(k) - Tn_b(k) - Tm_b(k) = Tm_c(k) - Tm_b(k) \end{array} \right. \quad (15)$$

Assim, levando em conta as restrições impostas por (12) e (13), a equação (11), para o sinal de comando em um período de PWM e o tempo necessário para se completar um período, $T_{0x}(k)$, obtém-se o seguinte sistema de equações:

$$\left\{ \begin{array}{l} 2Tm_a(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ 2Tq_c(k) = T - Tq_a(k) - Tp_a(k) - Tn_c(k) - Tm_c(k) \\ Tn_a(k) + Tm_a(k) - Tm_c(k) = T - Tq_a(k) - Tp_a - Tn_c - Tm_c(k) \\ Tq_c(k) + Tp_c(k) - Tq_a(k) = T - Tq_a(k) - Tp_a - Tn_c - Tm_c(k) \\ Tq_a(k) - Tq_b(k) = Tq_a(k) + Tp_a(k) - Tq_b(k) - Tp_b(k) \\ Tq_a + Tp_a - Tq_b(k) - Tp_b(k) = Tn_b(k) + Tm_b(k) - Tn_a(k) - Tm_a(k) \\ Tn_b(k) + Tq_b(k) - Tn_a(k) - Tm_a(k) = Tm_b - Tm_a \\ Tq_a(k) - Tq_b(k) = Tq_a(k) + Tp_a(k) - Tq_b(k) - Tp_b(k) \\ Tq_b + Tp_b - Tq_c(k) - Tp_c(k) = Tn_c(k) + Tm_c(k) - Tn_b(k) - Tm_b(k) \\ Tn_c(k) + Tm_c(k) - Tn_b(k) - Tm_b(k) = Tm_c(k) - Tm_b(k) \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = \frac{4T}{E}v\bar{x}\bar{n}^*(k) + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (16)$$

Avaliando o sistema de equações (16), verifica-se um total de 16 expressões, com 16 variáveis, sendo 12 larguras de pulso, 3 tempos de estado nulo e a sequência zero - Essa característica torna possível a solução do sistema. Por meio da substituição direta das equações, obtém-se a solução:

$$\left\{ \begin{array}{l} T_{Qa}(k) = T_{Mc}(k) = \frac{T}{8} + \frac{T}{2E}(Van(k) - Vcn(k)) \\ T_{Qb}(k) = \frac{T}{8} + \frac{3T}{2E}(Vbn(k)) \\ T_{Qac}(k) = T_{Mc}(k) = \frac{T}{8} - \frac{T}{2E}(Van(k) - Vcn(k)) \\ T_{Mb}(k) = \frac{T}{8} - \frac{3T}{2E}(Vbn(k)) \\ T_{Px}(k) = T_{Nx}(k) = T_{0x}(k) = \frac{T}{4} \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (17)$$

É necessário agora estabelecer restrições e determinar os limites da solução obtida. Levando em conta que os tempos não podem assumir valores negativos e que dentro do período de PWM todos os tempos devem ser aplicados, tem-se as seguintes restrições:

$$\left\{ \begin{array}{l} T_{Qx}(k) \geq 0 \\ T_{Px}(k) \geq 0 \\ T_{Nx}(k) \geq 0 \\ T_{Mx}(k) \geq 0 \\ T_{Qx}(k) + T_{Px}(k) + T_{Nx}(k) + T_{Mx}(k) \leq T \\ Van^*(k) + Vbn^*(k) + Vcn^*(k) = 0 \end{array} \right. \quad (18)$$

A substituição de (18) em (17) gera os limites do domínio das equações, descrito por:

$$\left\{ \begin{array}{l} -\frac{E}{4} \leq Van^*(k) - Vcn^*(k) \leq \frac{E}{4} \\ -\frac{E}{12} \leq Vbn^*(k) \leq \frac{E}{12} \end{array} \right. \quad (19)$$

Para levantar as equações das demais regiões (2A - 16A), o mesmo procedimento deve ser aplicado. As equações para as demais regiões do setor A podem ser encontradas no Anexo A, ao final deste trabalho.

3.4.5 Representação gráfica dos limites do setor A

De posse de todos os domínios que limitam cada uma das regiões do setor A, pode-se representar graficamente, através de diagonais, os limites, Fig.3.13:

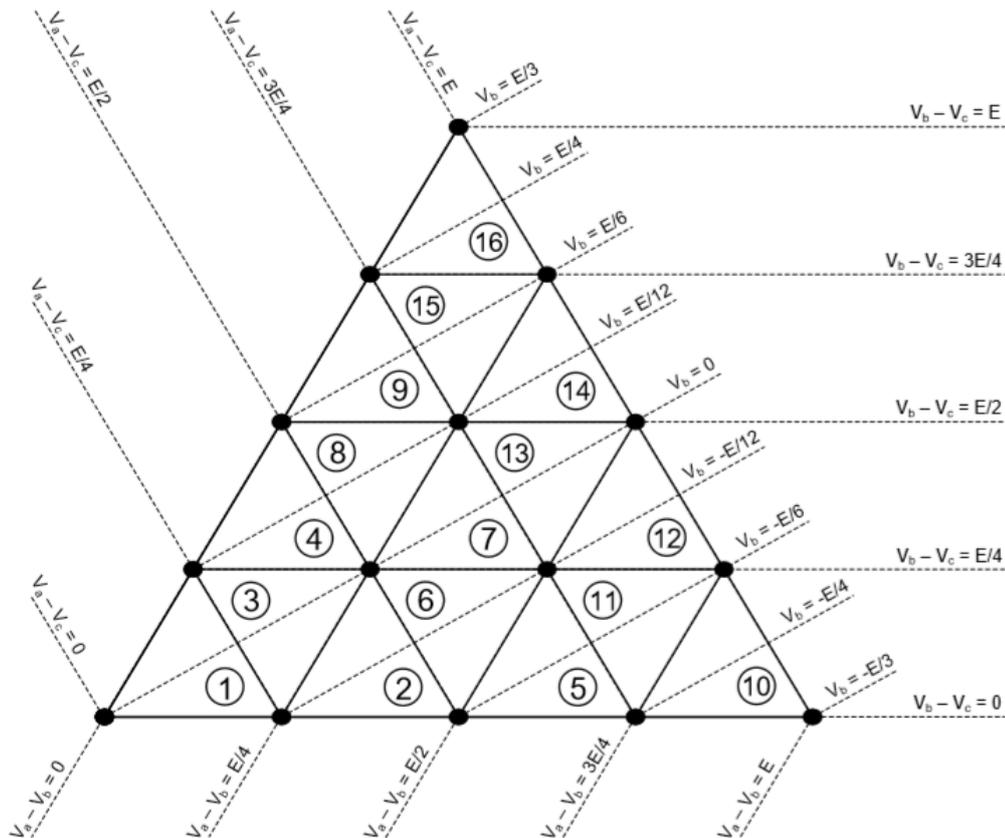


Figura 3.13 – Limites do setor A considerando cada uma de suas regiões.

3.4.6 Generalizando os resultados

As equações apresentadas nesta seção permitem o cálculo da largura de pulso dos sinais de comando para os interruptores do inversor, de acordo com as referências de tensão, $V_{an}^*(k)$, $V_{bn}^*(k)$ e $V_{cn}^*(k)$, dentro da região A de seu espaço vetorial. Para as demais regiões que compõem o espaço, isto é, regiões B a F, o mesmo princípio de cálculo pode ser aplicado, bastando apenas organizar as tensões de maior para menor. Ou seja, é possível se generalizar os resultados obtidos para a região 1A nas demais regiões.

A generalização das equações pode ser feita substituindo-se as tensões $V_{an}^*(k)$, $V_{bn}^*(k)$ e $V_{cn}^*(k)$ das expressões por $V_{1n}^*(k)$, $V_{2n}^*(k)$ e $V_{3n}^*(k)$, onde 1 recebe a maior tensão, 2 a segunda maior e 3 a menor. A tabela 10 apresenta a relação entre as tensões, numeradas de 1-3, setores e referência:

Tabela 10 – Determinação dos setores do conversor

Setor	$V_{1n}^*(k) > V_{2n}^*(k) > V_{3n}^*(k)$
A	$V_{an}^*(k) > V_{bn}^*(k) > V_{cn}^*(k)$
B	$V_{bn}^*(k) > V_{an}^*(k) > V_{cn}^*(k)$
C	$V_{bn}^*(k) > V_{cn}^*(k) > V_{an}^*(k)$
D	$V_{cn}^*(k) > V_{bn}^*(k) > V_{an}^*(k)$
E	$V_{cn}^*(k) > V_{an}^*(k) > V_{bn}^*(k)$
F	$V_{an}^*(k) > V_{cn}^*(k) > V_{bn}^*(k)$

Uma maneira de se expressar a tabela é através do gráfico apresentado na Fig.3.14 a seguir, onde uma forma de onda de tensão trifásica evolui no tempo. A amplitude da onda senoidal varia de $\pm V_m$ e o setor muda a cada 60 graus, demonstrando a relação apresentada na tabela:

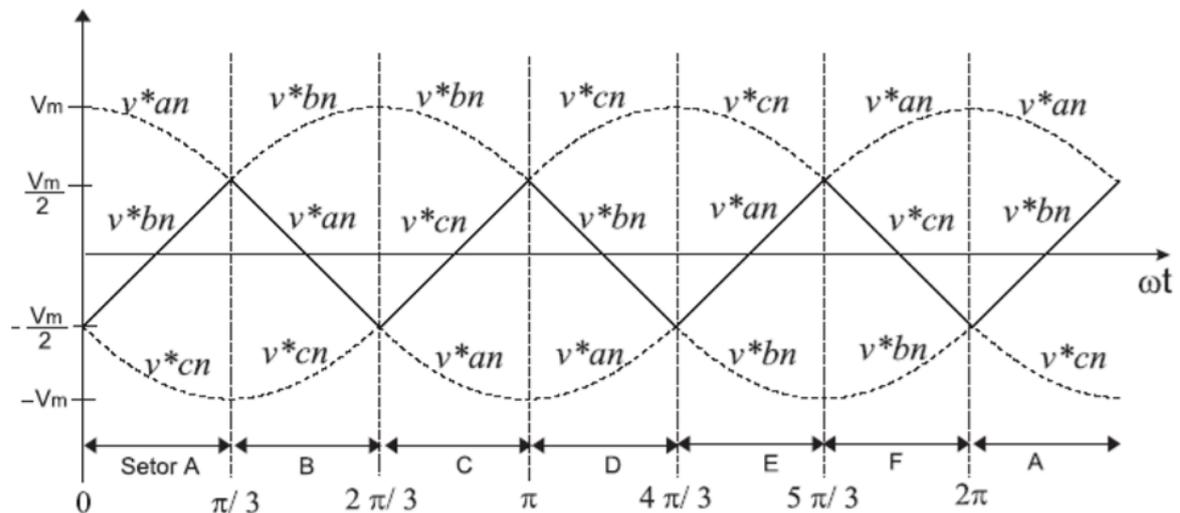


Figura 3.14 – Localização dos setores no tempo.

Identificado o setor, o cálculo das larguras de pulso depende da região onde se localiza o vetor de referência de tensão, As regiões de 1 a 16 são identificadas pelas desigualdades apresentadas na tabela 11:

Tabela 11 – Derterminação das regiões do conversor

Região	Regra
1	$V_{1n}^*(k) - V_{3n}^*(k) \leq E/4$
	$V_{1n}^*(k) - V_{3n}^*(k) \leq E/2$
2	$V_{1n}^*(k) - V_{2n}^*(k) \geq E/4$
4	$V_{2n}^*(k) - V_{3n}^*(k) \geq E/4$
3	$V_{1n}^*(k) - V_{2n}^*(k) < E/4$
	$V_{2n}^*(k) - V_{3n}^*(k) < E/4$
	$V_{1n}^*(k) - V_{3n}^*(k) \leq 3E/4$
5	$V_{1n}^*(k) - V_{2n}^*(k) \geq E/2$
9	$V_{2n}^*(k) - V_{3n}^*(k) \geq E/2$
8	$V_{2n}^*(k) - V_{3n}^*(k) \leq E/2$
6	$V_{2n}^*(k) - V_{3n}^*(k) \leq E/4$
7	$V_{2n}^*(k) - V_{3n}^*(k) \geq E/4$
	$V_{1n}^*(k) - V_{2n}^*(k) \geq E/4$
16	$V_{2n}^*(k) - V_{3n}^*(k) \geq 3E/4$
10	$V_{1n}^*(k) - V_{2n}^*(k) \geq 3E/4$
11	$V_{2n}^*(k) - V_{3n}^*(k) \leq E/4$
12	$V_{1n}^*(k) - V_{2n}^*(k) \geq E/2$
15	$V_{1n}^*(k) - V_{2n}^*(k) \leq E/4$
14	$V_{2n}^*(k) - V_{3n}^*(k) \leq E/2$
13	$V_{1n}^*(k) - V_{2n}^*(k) \leq E/2$
	$V_{2n}^*(k) - V_{3n}^*(k) \leq E/2$

Uma vez definidos o setor e a região do vetor tensão de referência, as expressões para cálculos das larguras de pulso são semelhantes às levantadas na região A, sendo necessária apenas substituir nas expressões do trabalho, $V_{an}^*(k)$, $V_{bn}^*(k)$ e $V_{cn}^*(k)$ respectivamente por $V_{1n}^*(k)$, $V_{2n}^*(k)$ e $V_{3n}^*(k)$.

3.5 Conclusão

Neste capítulo foi apresentada a síntese clássica que permite calcular a largura de pulso de cada sinal de comando. A síntese, baseada no trabalho apresentado em [6], se mostra robusta, uma vez que pode ser aplicada à sistemas com e sem equilíbrio. No entanto, conforme discutido, existem esforços computacionais na síntese que tornam a síntese complexa. A complexidade pode ser reduzida se forem aplicadas restrições, sendo possível a equivalência entre um conversor NPC em ponte H e o NPC clássico de 5 níveis. No entanto, em situações reais estas restrições não se aplicam.

4 Síntese e simulação do modulador PD-PWM unipolar proposto

4.1 Introdução

O objetivo deste capítulo é apresentar as equações matemáticas que definem a modulação PD-PWM unipolar e elaborar um modelo de simulação mais detalhado do conversor, considerando uma aplicação típica do conversor NPC de 5 níveis em ponte H. O modulador PD-PWM unipolar, levantado no capítulo 2, é aplicado a um sistema composto pelo conversor, uma carga RL trifásica e a rede elétrica. O modelo de simulação é mais detalhado em vista que leva em conta a presença do retificador de 12 pulsos, o transformador de entrada colocado entre a rede e o retificador, e a dinâmica do barramento CC que passa a ser apresentada pela inclusão dos capacitores. Uma vez apresentado o modelo de simulação, os resultados obtidos são apresentados.

Além disso, o capítulo também apresenta a implementação de um controlador que atua diretamente sobre as equações de cálculo das larguras de pulso do modulador PD-PWM unipolar, de tal forma a minimizar os desvios entre as tensões dos capacitores do barramento CC, equilibrando as tensões. A síntese do controlador é apresentada sendo o mesmo integrado ao sistema estudado. Por fim são apresentados os resultados obtidos pela simulação do sistema com controle.

4.2 Síntese matemática do modulador PD-PWM unipolar escalar

Uma maneira de se levantar equações que permitam o cálculo do tempo de condução das chaves do conversor se baseia na comparação entre a portadora e o sinal de referência, [7]. Nesta análise, o conhecimento dos estados completos do conversor, conforme a tabela 1, é necessário, pois dependendo da polaridade do sinal de referência, aos tempos de condução das chaves, atribui-se uma equação de cálculo. O princípio a ser apresentado se aplica sobre cada fase do conversor, ou seja, apesar de monofásico, a análise se aplica ao controle de um conversor trifásico.

O chaveamento de uma das fases do conversor NPC em ponte H pode ser feito pela comparação do sinal da referência com duas triangulares - considerando um dos braços do conversor. A Fig.4.1 apresenta graficamente este princípio:

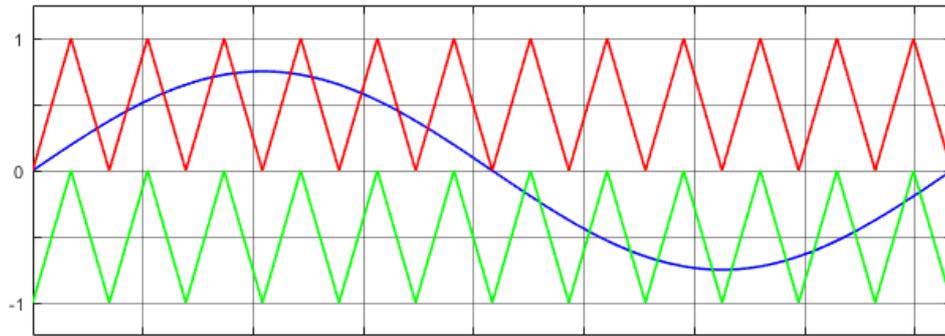


Figura 4.1 – Comparação da tensão de referência com triangulares.

Tomando um intervalo equivalente ao período de chaveamento T_s , em dois intervalos distintos, isto é, quando a tensão de referência V_{ref} é positiva e outro quando V_{ref} é negativa, é razoável que a referência seja um valor constante dentro deste período. A Fig.4.2 apresenta a extração de dois períodos de chaveamento distintos, demonstrando também o sinal de comando obtido quando da comparação entre a referência e a portadora triangular:

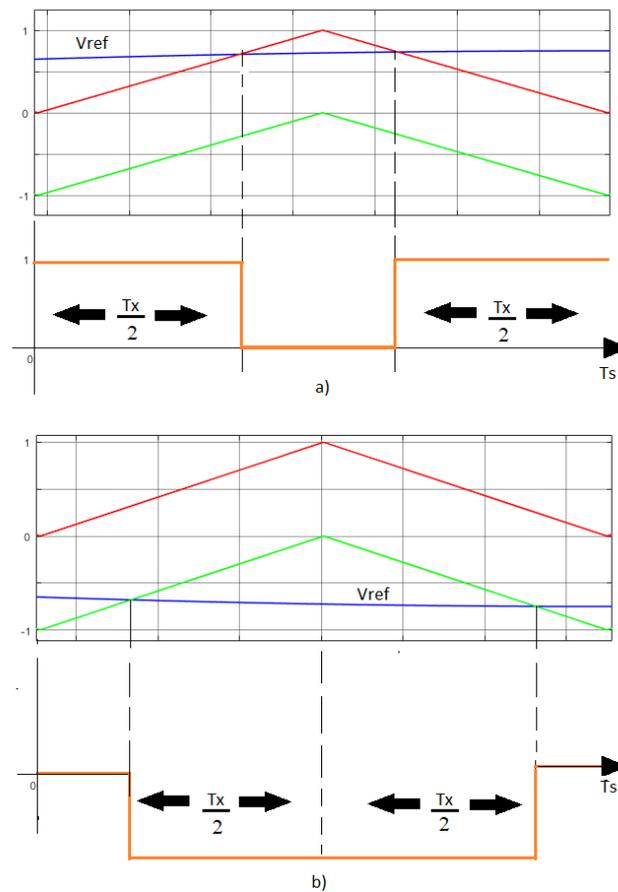


Figura 4.2 – Princípio do PWM: a) Referência positiva, b) Referência negativa.

A Fig.4.2 a) apresenta a situação onde a tensão de referência é positiva. Além da referência de tensão e das portadoras, também é apresentado o sinal de comando obtido pela comparação. A largura de pulso T_x , pode ser calculada por simples análise gráfica, aplicando-se o teorema de Tales:

$$\frac{T_s - T_x}{T_s} = \frac{(1 - V_{ref})}{|V_{triang}|}, \quad (20)$$

onde $|V_{triang}| = 1$, então:

$$T_x = V_{ref}.T_s \quad (21)$$

Por sua vez, a Fig.4.2 b) apresenta a situação onde a tensão de referência é negativa. A largura de pulso T_x também pode ser obtida aplicando-se o teorema de Tales:

$$\frac{T_x}{T_s} = \frac{(1 - V_{ref})}{|V_{triang}|}, \quad (22)$$

onde $|V_{triang}| = 1$, então:

$$T_x = (1 - V_{ref}).T_s \quad (23)$$

Note que para as equações levantadas, o domínio é dado por $0 < T_x < 1$, isto é, o pulso pode ser no máximo igual ao período de chaveamento. Portanto, as equações levantadas podem ser utilizadas para determinação dos pulsos. Fica evidente que para definir qual equação utilizar, é necessário verificar qual a polaridade do sinal de referência. Para termos de exemplificação, considere o conversor da fase A. Considerando as chaves $S_{\bar{2}2}$, S_{11} , $S_{\bar{1}2}$ e S_{21} e as configurações de chave da tabela 1, tem-se as seguintes equações para $V_a > 0$:

$$\begin{cases} T_{S_{\bar{2}2}} = V_{ref}.T_s \\ T_{S_{11}} = (1 - V_{ref}).T_s \\ T_{S_{\bar{1}2}} = 0 \\ T_{S_{21}} = T_s \end{cases} \quad (24)$$

Da mesma forma, quando $Va < 0$, temos:

$$\begin{cases} T_{S\bar{2}2} = 0 \\ T_{S11} = Ts \\ T_{S\bar{1}2} = |Vref|.Ts \\ T_{S21} = (1 - |Vref|).Ts \end{cases} \quad (25)$$

As equações levantadas permitem, portanto determinar o tempo de condução de cada chave. Conforme é mostrado no próximo capítulo, é necessário amostrar a referência de tensão, para determinar qual equação, (24) ou (25), a ser aplicada - na prática isso pode ser feito por um dispositivo de controle, como um DSP, por exemplo.

Outro ponto importante a ser destacado, está no fato de que essa implementação funciona quando o sistema está em equilíbrio. Para situações de perturbação sobre o barramento CC, é necessário garantir o equilíbrio entre as tensões dos capacitores. No próximo capítulo, é apresentado um sistema de controle que atua diretamente sobre as equações (24) e (25), de tal modo a garantir este equilíbrio. Portanto, este modulador apresentado é adaptado para atingir o objetivo de controle.

4.3 Simulação do sistema com Modulador PWM Proposto

Com o intuito de verificar o funcionamento do modulador PWM proposto, um sistema composto pelo conversor NPC em pont H de 5 níveis é implementado por meio do software de simulação Matlab Simulink. O sistema é composto por:

- Rede trifásica
- Transformador de entrada configuração Y-Delta: Zig-zague
- Retificador a diodos de 12 pulsos
- Barramento CC
- Conversor NPC em pont H
- Carga RL trifásica
- Modulador SVPWM

O modelo utilizado para simulação dos dispositivos semicondutores é um modelo ideal. Da mesma forma, os modelos para transformadores e elementos passivos do sistema

são modelos lineares. Em vista que o foco é a verificação do modulador PWM elaborado, frente à uma aplicação típica do conversor NPC de 5 níveis, isso justifica a simplificação do modelo. A Fig.4.3 apresenta o sistema implementado no Simulink. Cada bloco do diagrama representa um elemento do sistema:

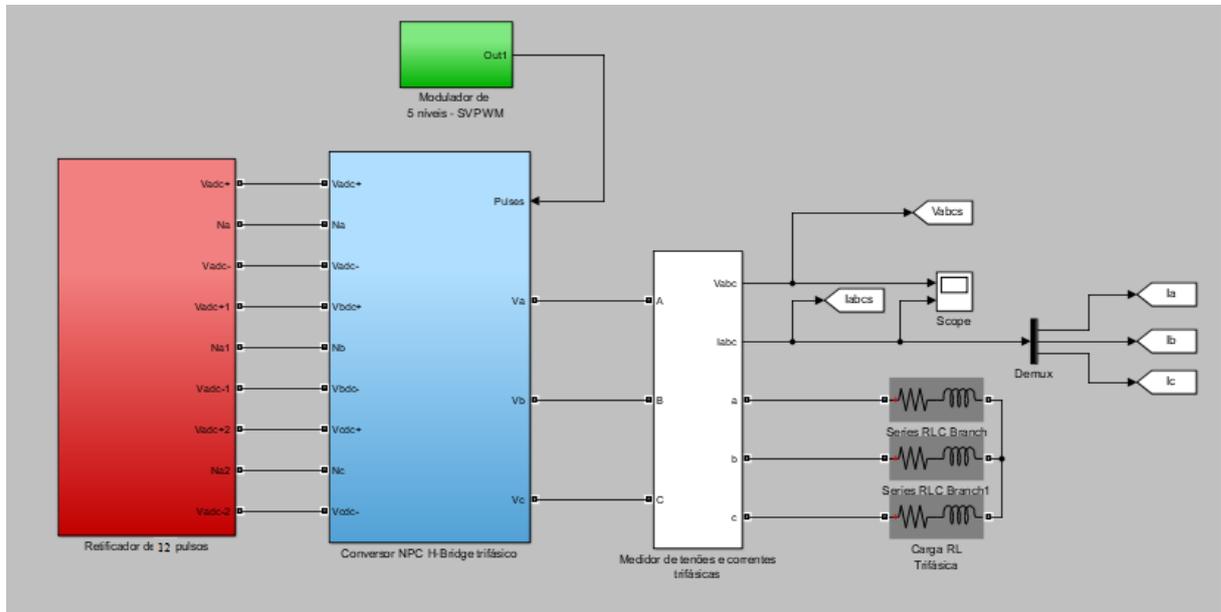


Figura 4.3 – Diagrama de blocos do sistema simulado.

O bloco retificador é composto pela fonte trifásica, transformador na configuração estrela-delta no primário, zig-zague no secundária, refitricadores trifásicos à diodos e barramento CC (sendo este formado apenas por capacitores). De tal forma a garantir os 12 pulsos na corrente do retificador é necessário se recorrer ao arranjo apresentado na Fig.4.4:

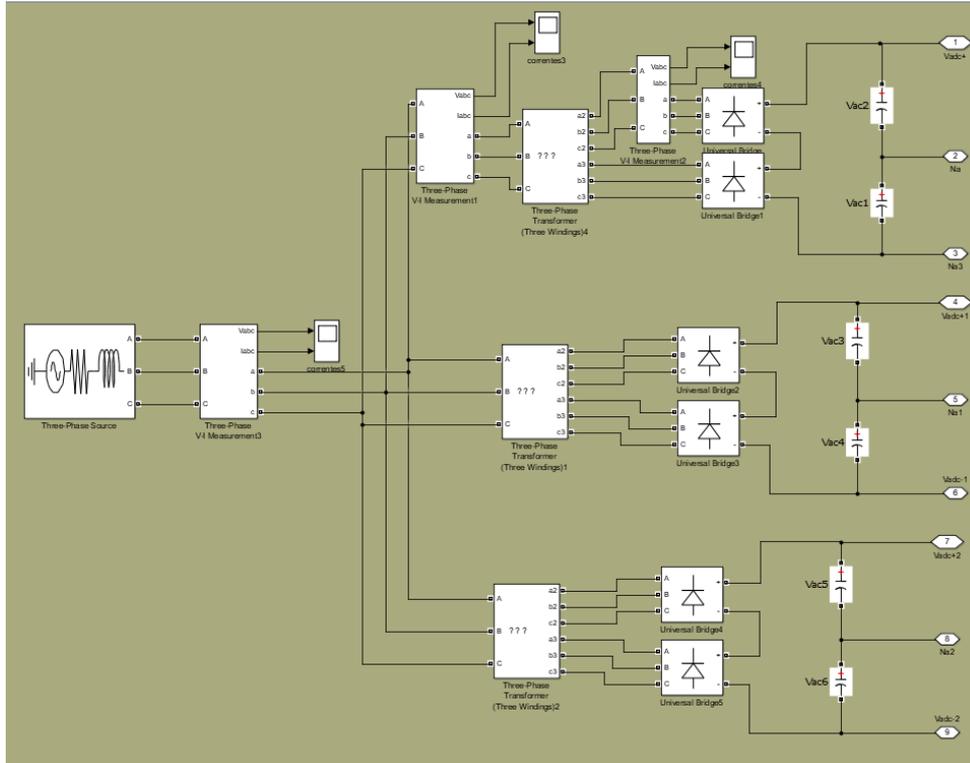


Figura 4.4 – Diagrama de blocos do retificador de 12 pulsos.

Seguindo o algoritmo apresentado na seção anterior, os sinais de comando das chaves são gerados no bloco do modulador, sendo então aplicados sobre as chaves de cada conversor nas fases a, b e c. A Fig.4.5 apresenta um diagrama que esquematiza o princípio de funcionamento do modulador:

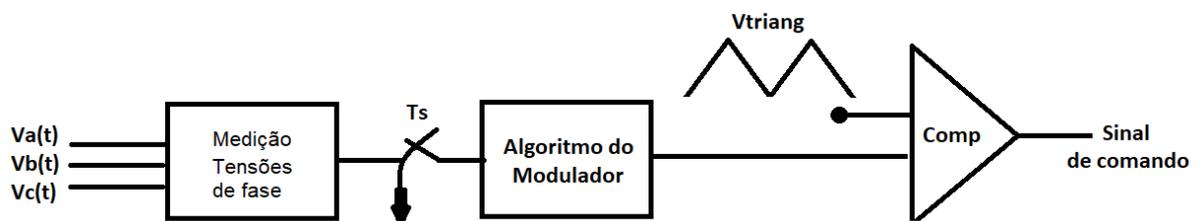


Figura 4.5 – Diagrama de blocos do modulador.

Os sinais de referência são amostrados, à cada período T_s , múltiplo do período de chaveamento, o que permite a amostragem correta das tensões de referência. Na prática, o DSP (Digital Signal Processor), responsável pelo processamento dos cálculos do modulador

e amostragem dos sinais, possui um timer interno que habilita a função de amostragem do DSP à cada evento de subida da portadora do timer.

Uma vez amostrados os sinais, o bloco Algoritmo do Modulador é responsável por calcular as larguras de pulso de cada sinal de comando das chaves, conforme as equações levantadas na seção anterior. Na sequência, as larguras de pulso são enviadas pelo bloco de geração de pulso de PWM do DSP, que compara os valores calculados com contadores triangulares. A partir desta comparação são gerados os sinais de comando de cada uma das 24 chaves distribuídas entre as três fases do conversor. Portanto, este diagrama de blocos esquematiza o funcionamento de um microcontrolador.

O bloco "Conversor NPC H bridge trifásico", por sua vez apresenta cada fase do conversor, modelando os dispositivos semicondutores através do seu modelo discreto. O mesmo modelo apresentado na Fig.2.7 foi aproveitado para a implementação deste bloco. Por fim, o modelo também apresenta uma carga RL trifásica, tendo a carga RL as seguintes características: $R = 15$ ohms e $L = 20$ mH, (observação: a carga é teórica e não representa uma carga real).

A tabela.12 apresenta as principais características do sistema simulado, destacando também alguns parâmetros do Simulink, como tipo de solver utilizado:

Tabela 12 – Características de Simulação

Tensão Nominal da Rede	2,4kV
Frequência da Rede	60Hz
Tensão barramento CC	5,3kV
Capacitância do barramento	2,8 mF
Resistência da carga	15 ohm
Indutância da carga	20mH
Frequência de chaveamento	720Hz
Solver	ode23tb
Type	Fixed step

Note que aqui, a frequência de chaveamento utilizada é igual a $f_s = 720$ Hz. Uma vez apresentado o sistema, as próximas seções apresentam os resultados de simulação, sendo organizadas da seguinte forma: A primeira seção apresenta os resultados de simulação do sistema, sem que perturbações sejam aplicadas sobre os capacitores do barramento CC. A seção seguinte apresenta a síntese de um controlador cuja ação deve compensar a injeção de corrente nos capacitores do barramento CC, equilibrando assim as tensões entre

os capacitores. A lógica de controle é apresentada e o sistema é simulado considerando a ação do controlador (PI).

4.4 Resultados de Simulação: Sistema em equilíbrio

Esta seção apresenta os resultados de simulação, sem as perturbações no link CC, o que garante um equilíbrio ideal das tensões dos capacitores. Nesta situação apenas a referência de tensão nas fases a, b e c varia com o índice de modulação. Desta forma, é possível verificar a ação do modulador. O índice de modulação varia linearmente até o instante $t = 1s$, permanecendo fixo no valor $m = 0.577$ até o final da simulação em $t = 2s$, conforme a Fig.4.6 a seguir:

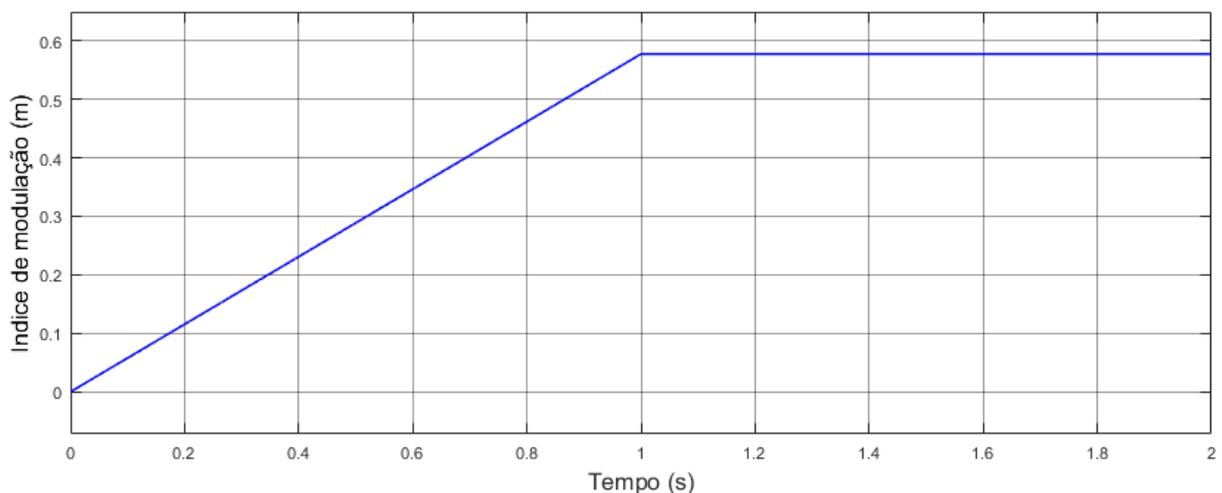


Figura 4.6 – Variação do índice de modulação com o tempo.

O valor de $m = 0.577$ é escolhido, baseando-se na linearidade que a técnica de modulação PD-PWM unipolar apresenta neste valor - valor arbitrariamente escolhido, dentro da faixa linear de m apresentada na Fig.2.19. Considerando a variação do índice de modulação, a Fig.4.7 apresenta as formas de onda de tensão nas fases a, b e c, além das correntes de carga sintetizadas quando o índice de modulação atinge o seu valor de regime.

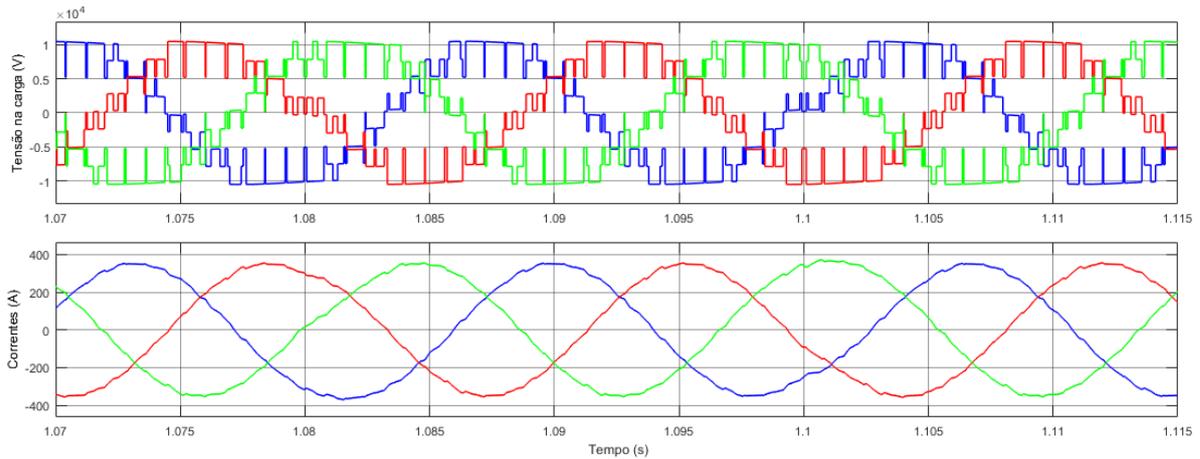


Figura 4.7 – Formas de onda de tensão fase-neutro e correntes medidas sobre a carga.

Pela avaliação do gráfico fica evidente que as correntes de carga atingem o valor máximo de $\pm 350A$, enquanto as tensões trifásicas assumem o valor máximo de $\pm 10kV$. Conforme feito no capítulo 2, a forma de onda da tensão de modo comum, (CMV), também é avaliada para um índice de modulação fixo, sendo $m = 0,577$. A Fig.4.8 apresenta a tensão instantânea de modo comum obtida:

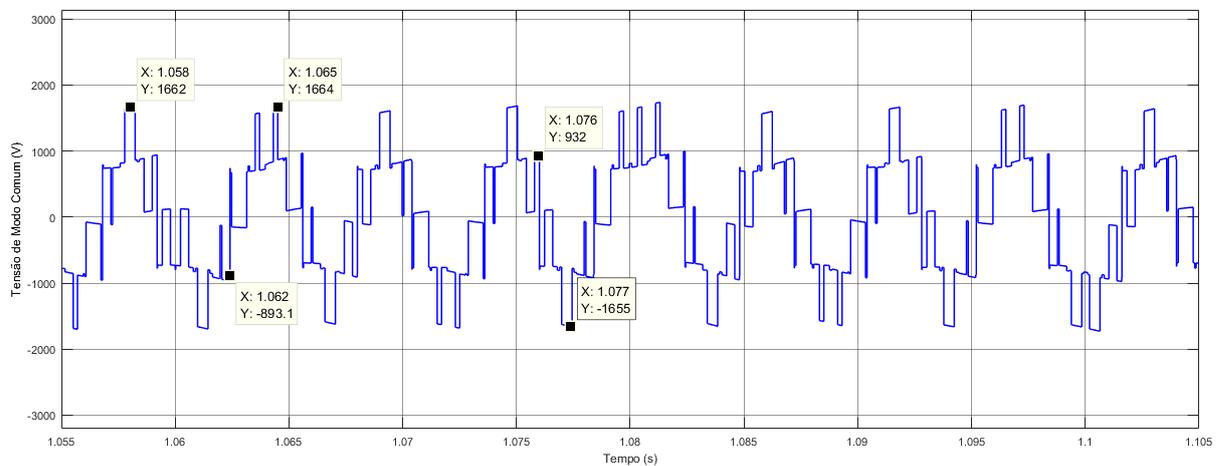


Figura 4.8 – Tensão de Modo comum instantânea.

De acordo com a tabela 12, temos que o valor do barramento DC é igual a $5,3kV$. Considerando o mesmo intervalo apresentado na Fig.4.9, nota-se que os valores instantâneos apresentados são equivalente a $0, \pm E/6$ e $\pm E/3$, estando de acordo com os valores de CMV apresentados na Fig.2.22:

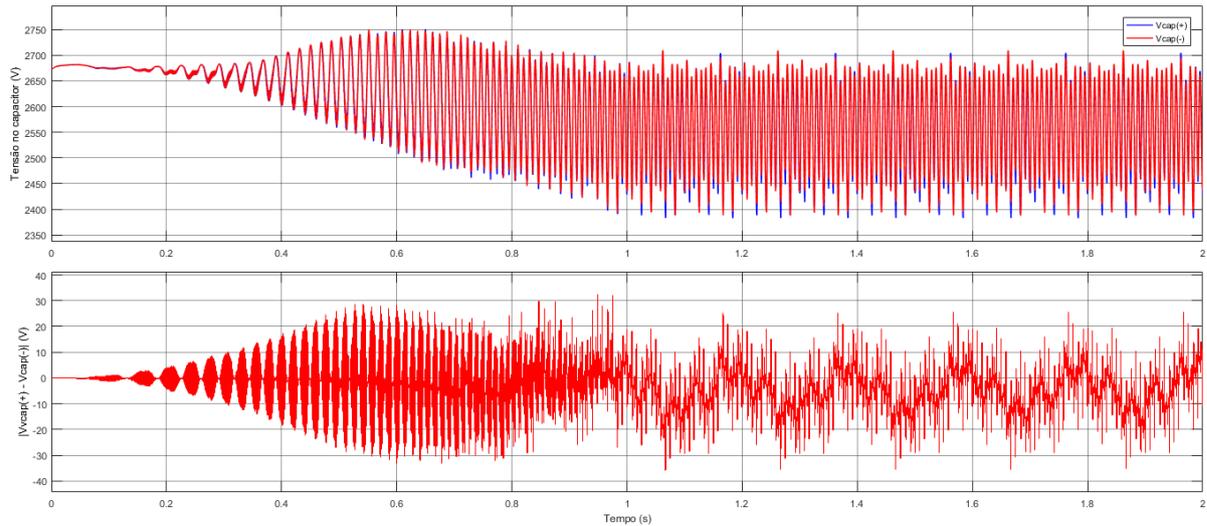


Figura 4.9 – Tensões medidas do barramento CC.

Na situação apresentada, onde não existe uma perturbação sendo aplicada sobre o sistema, além dos capacitores serem iguais e ideais, nota-se que as tensões nos capacitores possuem valor próximo, aproximadamente de $2,7kV$, com um ripple de tensão de $4V$ - o que equivale a um erro de menos de 1% do valor do barramento.

Conforme discutido no capítulo 2, um dos problemas associados aos conversores multiníveis está na necessidade de implementar controles que garantam o equilíbrio das tensões dos capacitores. Uma das propostas deste trabalho é adaptar as equações (24) e (25) do modulador proposto, de tal forma a atuar diretamente sobre os estados relacionados ao processo de carga/descarga dos capacitores. Na seção seguinte, é apresentada a elaboração de um controlador PI, que permite atuar diretamente sobre o cálculos dos tempos, garantindo assim o equilíbrio das tensões dos capacitores.

4.5 Síntese de controlador e resultados de simulação

A síntese do controlador apresentada nesta seção se baseia na observação dos sinais de comando das chaves. De posse do mapeamento do conversor de potência, vamos observar os sinais de comando obtidos em um período de chaveamento para quatro das oito chaves. A Fig.4.10 apresenta o perfil de chaveamento obtido considerando as chaves S_{22} , S_{11} , S_{12} e S_{21} da fase A do conversor, respectivamente, na situação onde $V_{AN} > 0$.

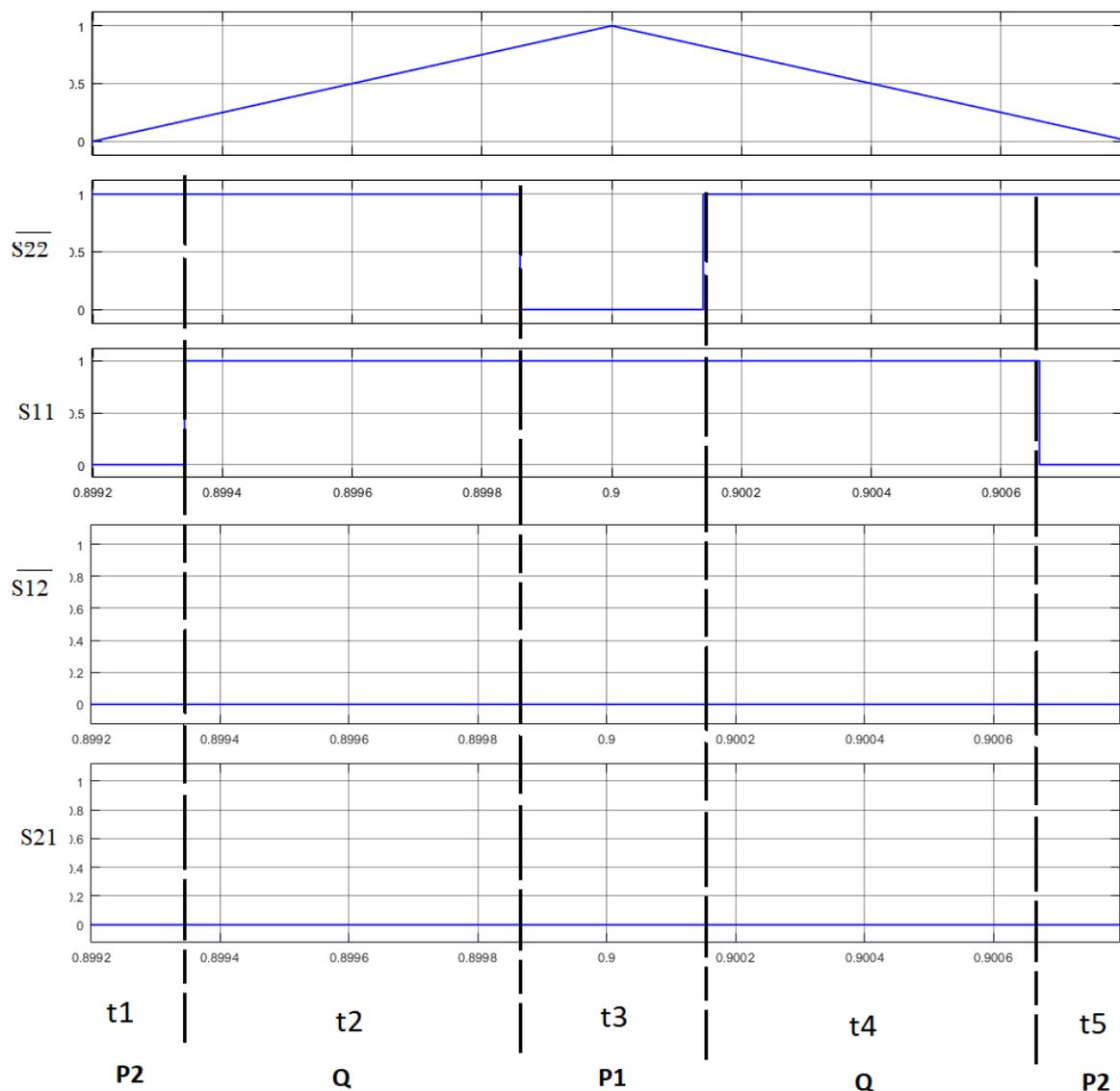


Figura 4.10 – Perfil de chaveamento - $V_{AN} > 0$.

Cada estado do conversor relacionado à sequência das chaves está identificado, verificando-se a ocorrência dos estados P2, Q, P1, Q e P2, nessa ordem, durante o período amostrado. A cada estado, associa-se uma largura de pulso, designadas na figura por t_1 , t_2 , t_3 , t_4 e t_5 , respectivamente.

Avaliando os estados presentes no período amostrado, verifica-se a presença de dois estados que participam do processo de carga e descarga dos capacitores, os estados P1 e P2. Apesar de gerarem a mesma tensão de saída do conversor, os estados contribuem de forma complementar na carga e descarga dos capacitores, Fig.4.11:

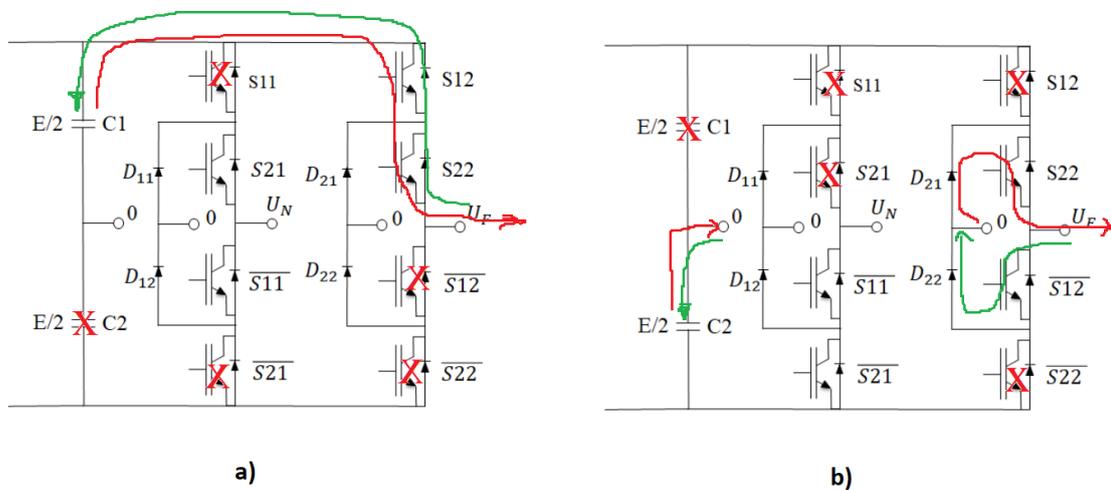


Figura 4.11 – Contribuição dos estados P1, a) e P2, b), na carga e descarga dos capacitores.

Para a configuração de chaves que geram o estado P1, Fig.4.11 a), apenas o capacitor C1 é conectado à carga RL, enquanto o capacitor C2 está fora do arranjo equivalente entre carga e barramento CC. Dessa forma, de acordo com o sentido da corrente apresentado na figura, o capacitor C1 irá se carregar/descarregar. De maneira semelhante, no estado P2, Fig.4.11 b), apenas o capacitor C2 é conectado à carga, enquanto C1 está fora do arranjo equivalente carga-barramento. A presença de dois estados de carga/descarga se estende a todos os períodos de chaveamento, sendo que esta característica pode ser explorada para o controle de tensão dos capacitores C1 e C2 da topologia.

Uma vez que os estados P1 e P2 participam diretamente do processo de carga e descarga dos capacitores, é possível implementar um controle dos tempos t_1 a t_5 e assim controlar as tensões de C1 e C2, de tal maneira à minimizar a diferença de tensão entre os capacitores do barramento CC. Pela Fig.4.10, fica claro que ao alterar as larguras de pulso

t_1, t_2, t_3, t_4 e t_5 , poderiam-se alterar a duração dos estados P1, P2 e Q. No entanto, vale ressaltar que o estado Q não está associado ao processo de carga e descarga, e portanto, a lógica a ser trabalhada deve garantir que os tempos t_2 e t_4 , permaneçam fixos, enquanto os tempos t_1, t_3 e t_5 tenham largura variável.

De acordo com [6], o controle de tensão dos capacitores deve levar em conta os valores das tensões V_{C1} e V_{C2} e o sentido das correntes que circulam nas fases. Uma maneira de se realizar este controle é garantir que o tempo de duração de um estado, por exemplo T_{P1} para o estado P1, tenha duração suficiente para que a tensão V_{C1} fique próxima à de V_{C2} , dentro dos limites permitidos. Neste ponto, vale destacar que esta abordagem se estende aos demais períodos de chaveamentos e estados do conversor. A Tabela 13 relaciona diferentes situações de tensão e corrente capacitiva e a ação a ser tomada quanto aos tempos T_{P1} e T_{P2} :

Tabela 13 – Relação entre tensões, correntes e tempos quando $V_{AN} > 0$

Erro	Corrente	TP1, TP2	Δ Sinal
$V_{c1} = V_{c2}$	xx	TP1 = TP2	$\Delta = 0$
$V_{c1} > V_{c2}$	$i_a > 0$	TP1 > TP2	$\Delta < 0$
$V_{c1} > V_{c2}$	$i_a < 0$	TP1 < TP2	$\Delta > 0$
$V_{c1} < V_{c2}$	$i_a > 0$	TP1 < TP2	$\Delta > 0$
$V_{c1} < V_{c2}$	$i_a < 0$	TP1 > TP2	$\Delta < 0$

De posse desta tabela, as seguintes ações devem ser tomadas, de tal forma a garantir a igualdade entre T_{P1} e T_{P2} :

- Primeira condição ($V_{c1} = V_{c2}$):

Nesta situação, os tempos são iguais e nenhuma ação deve ser tomada quanto à t_1, t_2, t_3, t_4 e t_5 .

- Segunda condição ($V_{c1} > V_{c2}$ e $i_a > 0$):

Para esta situação t_3 deve decrescer, enquanto t_1 e t_5 devem crescer. Isso pode ser feito adicionando-se um Δ negativo aos tempos.

- Terceira condição ($V_{c1} > V_{c2}$ e $i_a < 0$):

Para esta situação t_3 deve decrescer, enquanto t_1 e t_5 devem crescer adicionando-se um Δ positivo aos tempos.

- Quarta condição ($V_{c1} < V_{c2}$ e $i_a > 0$):

Para esta situação t_3 deve crescer, enquanto t_1 e t_5 devem decrescer adicionando-se um Δ positivo aos tempos.

- Quinta condição ($V_{c1} < V_{c2}$ e $i_a < 0$): Para esta situação t_3 deve decrescer, enquanto t_1 e t_5 devem crescer adicionando-se um Δ negativo aos tempos.

Neste ponto, vale ressaltar que a tabela e os sinais de comando estudados leva em conta a situação em que onde $V_{AN} > 0$. O controlador elaborado também deve ser capaz de atuar sobre os tempos $t_1 - t_5$ na situação onde $V_{AN} < 0$ e portanto, o mesmo estudo deve ser feito. Além disso, é importante destacar que Δ é uma variável cujo domínio é dado por, $[-T_s, T_s]$, isto é, seu valor nunca deve exceder o período de chaveamento, T_s . A Fig.4.12 a seguir apresenta o perfil de chaveamento obtido considerando as chaves \bar{S}_{22} , S_{11} , \bar{S}_{12} e S_{21} da fase A do conversor, respectivamente, na situação onde $V_{AN} < 0$:

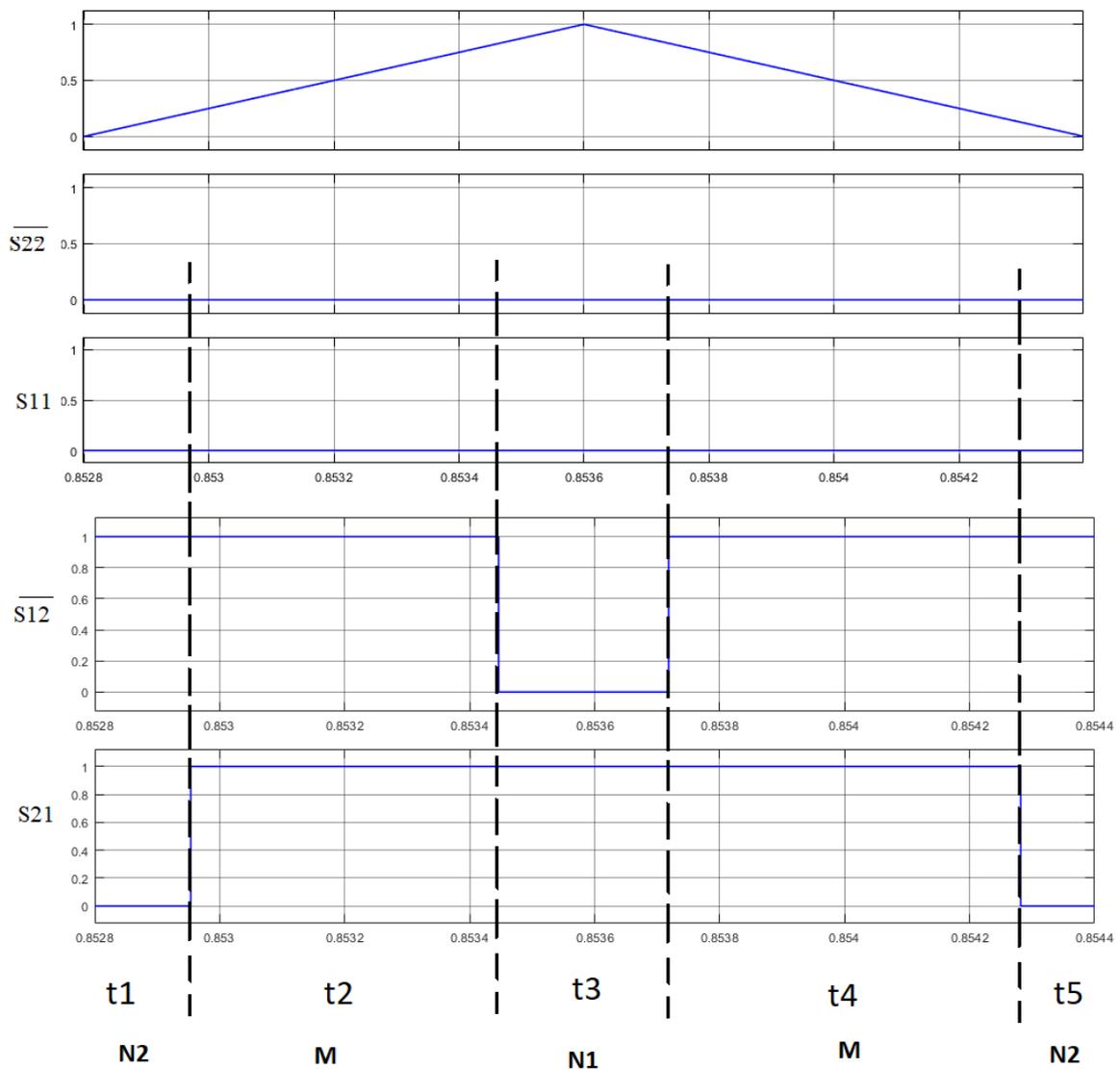


Figura 4.12 – Perfil de chaveamento - $V_{AN} < 0$.

Cada estado do conversor relacionado à sequência das chaves está identificado, verificando-se a ocorrência dos estados N2, M, N1, M e N2, nessa ordem, durante o período amostrado. Novamente, a cada estado, associa-se uma largura de pulso, designadas na figura por t1, t2, t3, t4 e t5, respectivamente. Avaliando os estados presentes no período amostrado, verifica-se a presença de dois estados que participam do processo de carga e descarga dos capacitores, os estados N1 e N2. Partindo-se do mesmo princípio anterior, de tal forma a garantir o balanço das tensões dos capacitores, o controlador elaborado deve ser capaz de atuar sobre a duração dos estados N1 e N2, aqui designados por T_{N1} para o estado N1, T_{N2} para o estado N2, de tal forma que os tempos tenham duração suficiente para que a tensão V_{C1} fique próxima à de V_{C2} . A Tabela 14 relaciona diferentes situações de tensão e corrente capacitiva e a ação a ser tomada quanto aos tempos T_{N1} e T_{N2} :

Tabela 14 – Relação entre tensões, correntes e tempos quando $V_{AN} < 0$

Erro	Corrente	TN1, TN2	Δ Sinal
$V_{c1} = V_{c2}$	xx	$T_{N1} = T_{N2}$	$\Delta = 0$
$V_{c1} > V_{c2}$	$i_a > 0$	$T_{N1} < T_{N2}$	$\Delta > 0$
$V_{c1} > V_{c2}$	$i_a < 0$	$T_{N1} < T_{N2}$	$\Delta < 0$
$V_{c1} < V_{c2}$	$i_a > 0$	$T_{N1} < T_{N2}$	$\Delta < 0$
$V_{c1} < V_{c2}$	$i_a < 0$	$T_{N1} < T_{N2}$	$\Delta > 0$

De posse desta tabela, as seguintes ações devem ser tomadas, de tal forma a garantir as desigualdades entre T_{P1} e T_{P2} :

- Primeira condição ($V_{c1} = V_{c2}$):

Nesta situação, os tempos são iguais e nenhuma ação deve ser tomada quanto à t1, t2, t3, t4 e t5.

- Segunda condição ($V_{c1} > V_{c2}$ e $i_a > 0$):

Para esta situação t3 deve crescer, enquanto t1 e t5 devem decrescer. Isso pode ser feito adicionando-se um Δ positivo aos tempos.

- Terceira condição ($V_{c1} > V_{c2}$ e $i_a < 0$):

Para esta situação t3 deve decrescer, enquanto t1 e t5 devem crescer adicionando-se um Δ negativo aos tempos.

- Quarta condição ($V_{c1} < V_{c2}$ e $i_a > 0$):

Para esta situação t3 deve crescer, enquanto t1 e t5 devem decrescer adicionando-se um Δ negativo aos tempos.

- Quinta condição ($V_{c1} < V_{c2}$ e $i_a < 0$): Para esta situação t_3 deve crescer, enquanto t_1 e t_5 devem decrescer adicionando-se um Δ positivo aos tempos.

Aqui, novamente, tem-se que o domínio de Δ é igual a $[-T_s, T_s]$. De posse das tabelas e das ações a serem tomadas, a estratégia de controle apresentada nas duas tabelas pode ser implementada por meio de um controle proporcional-integral (PI), [6]. A Fig.4.13 apresenta o diagrama de blocos do controlador PI:

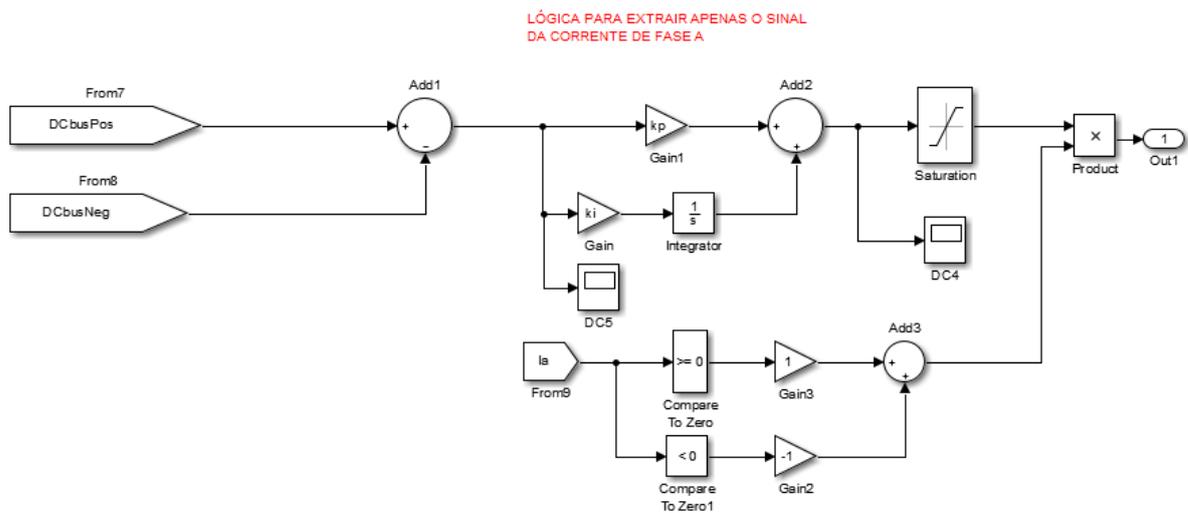


Figura 4.13 – Diagrama de controle para cálculo dos deltas.

A referência de tensão é igual à média de tensão dos capacitores, ou seja, $E/2$. O erro entre as tensões dos capacitores é processado por um controlador PI, cuja saturação na saída garante um sinal de controle excursionando entre -1 e 1. O bloco comparador na porção inferior do diagrama serve para determinar o sinal da corrente. O produto do sinal de corrente pelo sinal de saída do saturador dá origem à variável de controle, ou seja, o valor de Δ . Dessa forma, os valores de delta calculados são somados às equações que permitem o cálculo das larguras de pulso pelo modulador, conforme mostra a Fig.4.14:

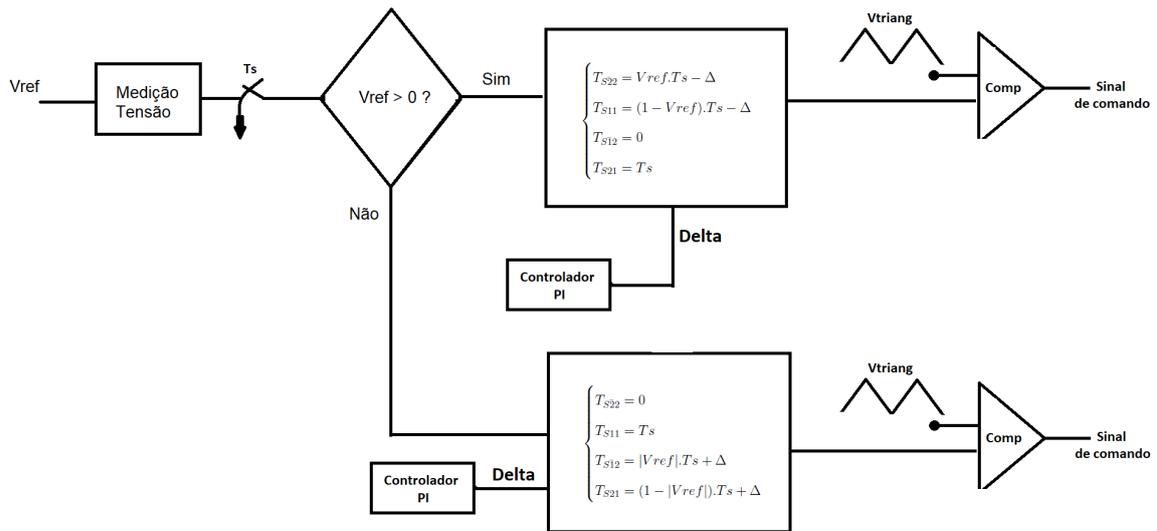


Figura 4.14 – Adaptação do modulador.

Logo, os deltas calculados são adicionados às equações (24) e (25). Desta forma, as equações adaptadas ficam:

Para $V_a > 0$:

$$\begin{cases} T_{S\bar{2}2} = Vref.Ts - \Delta \\ T_{S11} = (1 - Vref).Ts - \Delta \\ T_{S\bar{1}2} = 0 \\ T_{S21} = Ts \end{cases} \quad (26)$$

Da mesma forma, quando $V_a < 0$, temos:

$$\begin{cases} T_{S\bar{2}2} = 0 \\ T_{S11} = Ts \\ T_{S\bar{1}2} = |Vref|.Ts + \Delta \\ T_{S21} = (1 - |Vref|).Ts + \Delta \end{cases} \quad (27)$$

Fica claro que o acréscimo de Δ às equações afeta diretamente na largura de tempo dos sinais de comando. De posse do diagrama de controle, a próxima etapa é verificar se o controlador é capaz de gerar as ações levantadas para as condições de $V_{AN} > 0$ e $V_{AN} < 0$, uma vez aplicada uma perturbação de corrente no barramento CC. Conforme é apresentado

mais adiante, de fato o controlador é capaz de atender às situações levantadas e garantir o controle das tensões no barramento, quando se aplicam perturbações sucessivas sobre o no capacitor C2 de cada barramento trifásico. No entanto, para simplificar a análise, primeiro é verificado como as larguras de pulso variam quando se aplica uma perturbação permanente sobre o capacitor C2. A Fig.4.15 ilustra a perturbação aplicada:

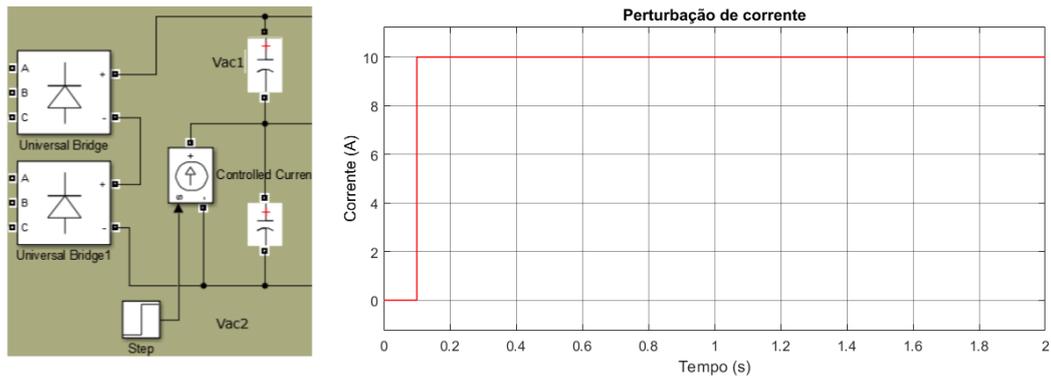


Figura 4.15 – Injeção de 10A sobre o capacitor C2 do barramento.

No instante $t = 0,1s$, uma corrente contínua de 10A é injetada no capacitor, permanecendo até o final da simulação. Ao mesmo tempo da injeção de corrente, o controlador PI, cujos ganhos utilizados são $K_p = 0,005$ e $K_i = -0,0001$ entra em atuação, atuando diretamente sobre as larguras de pulso (sistema em malha fechada). Com a finalidade de resumir esta discussão, apenas duas situações das dez condições listadas, são apresentadas neste trabalho. A Fig.4.16 apresenta a ação do controlador PI sobre as larguras de pulso, quando $V_{AN} > 0$, $V_{c1} > V_{c2}$ e $i_a > 0$:

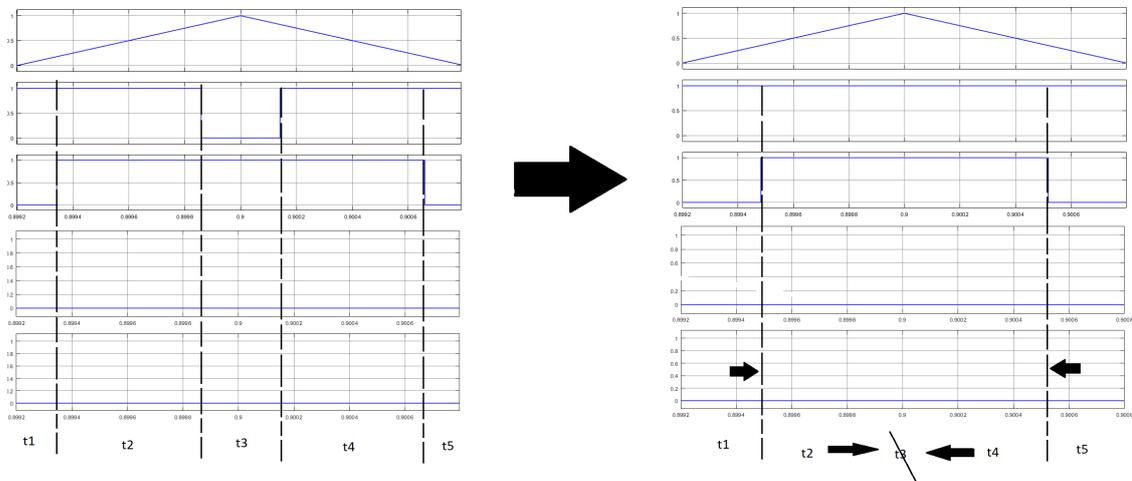


Figura 4.16 – Ação de delta sobre as largura de pulso - $V_{AN} > 0$, $V_{c1} > V_{c2}$ e $i_a > 0$.

Conforme se observa pelo gráfico, a largura de pulso de t_1 e t_5 aumentou, enquanto o tempo t_3 caminhou para zero. Esse comportamento está coerente com a descrição da tabela. Quanto aos tempos t_2 e t_4 , a soma das duas parcelas de tempo antes e após o acrescimento de Δ , permanece constante, evidenciando a não alteração dos tempos, conforme esperado. Por sua vez, a Fig.4.17 apresenta a ação do controlador PI sobre as larguras de pulso, quando $V_{AN} < 0$, $V_{c1} > V_{c2}$ e $i_a < 0$:

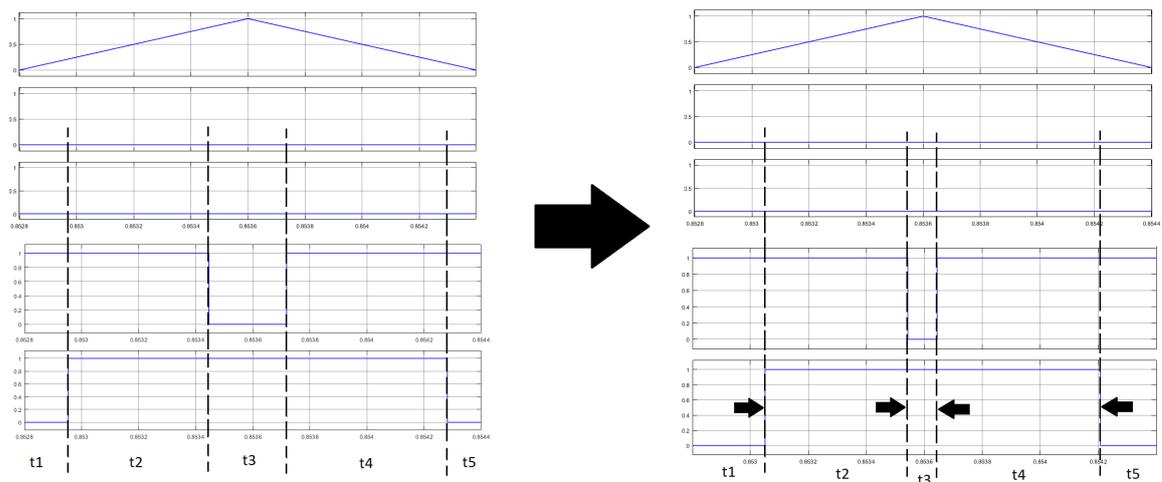


Figura 4.17 – Ação de delta sobre as larguras de pulso - $V_{AN} < 0$, $V_{c1} > V_{c2}$ e $i_a < 0$.

Conforme se observa pelo gráfico, a largura de pulso de t_1 e t_5 aumentou, enquanto o tempo t_3 diminuiu. Esse comportamento está coerente com a descrição da tabela. Quanto aos tempos t_2 e t_4 , a soma das duas parcelas de tempo antes e após o acrescimento de Δ , permanece constante, evidenciando a não alteração dos tempos, conforme esperado. Os resultados apresentados, deixam claro que o controlador é capaz de impor as ações listadas sobre as larguras de pulso. Neste ponto, é importante ressaltar que os ganhos foram obtidos pelo ajuste manual de K_i e K_p .

Uma vez verificado o efeito do controlador sobre as larguras de pulso, o próximo passo é apresentar o comportamento do sistema frente à sucessivas aplicações de perturbação sobre o barramento CC. Considerando-se o mesmo sistema trifásico, a mesma variação de m e os valores de $K_p = 0,005$ e $K_i = -0,0001$, aplica-se a seguinte perturbação de corrente sobre o capacitor C_2 , Fig.4.18:

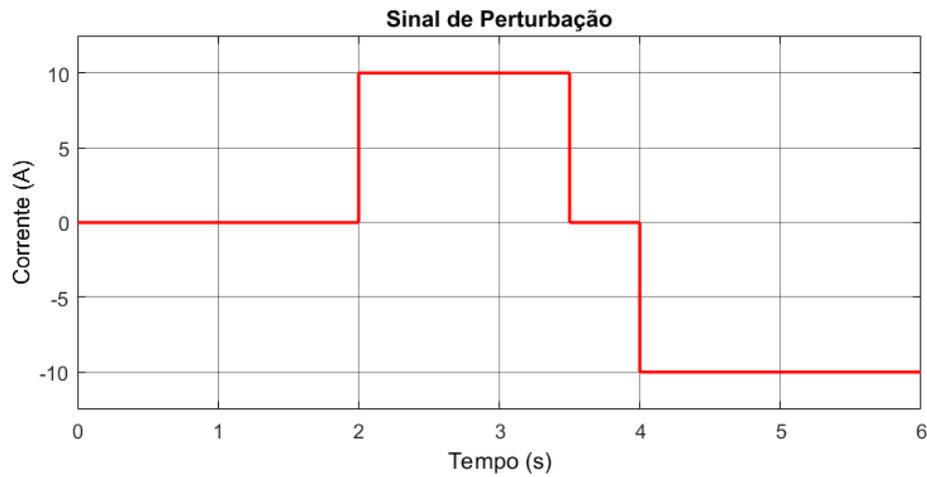


Figura 4.18 – Sinal de perturbação de corrente.

No instante $t = 2s$ aplica-se uma perturbação positiva de +10A de corrente que permanece até o instante $t = 3,5s$. A partir deste instante, aplica-se um degrau negativo de -10A, retirando-se a perturbação. No momento em que o tempo $t = 4s$, aplica-se novamente um degrau negativo de -10A de corrente sobre o capacitor C2, mantendo-se a perturbação até o final da simulação no instante $t = 6s$. A Fig.4.19 apresenta a dinâmica das tensões do barramento CC, para cada fase do conversor, frente às perturbações sucessivas de corrente:

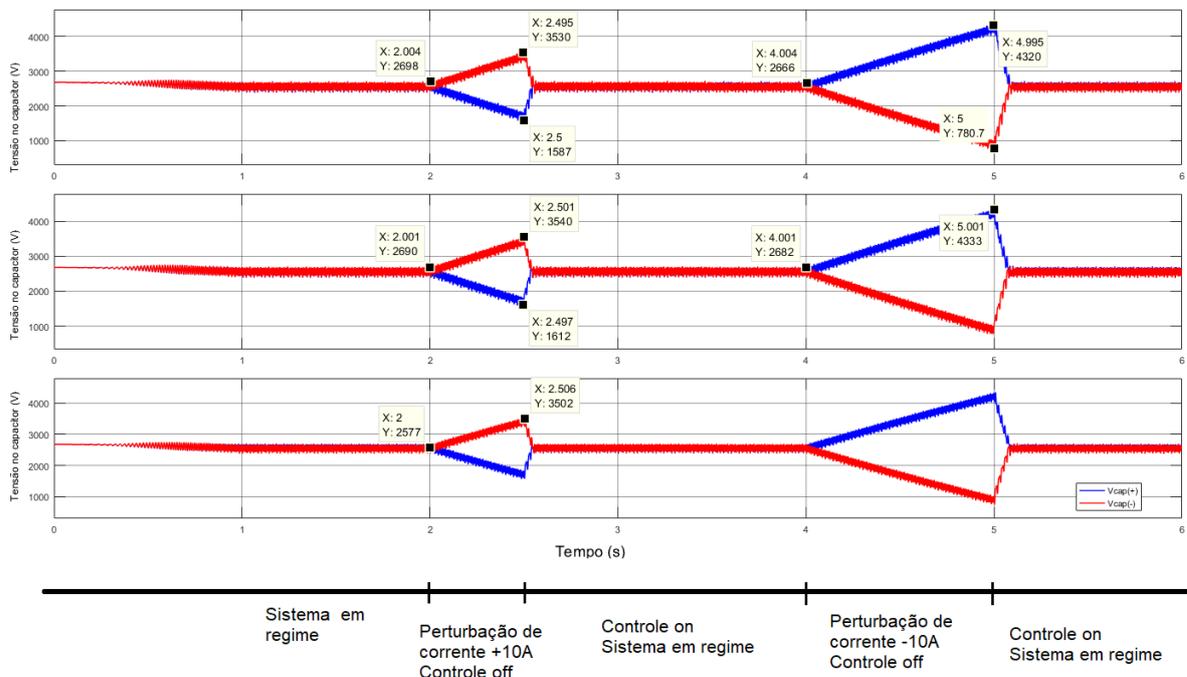


Figura 4.19 – Dinâmica dos barramentos CC frente à perturbação de corrente .

Conforme é demonstrado na Fig.4.19, o sistema trifásico entra em regime no tempo $t = 1s$, permanecendo neste estado até o instante $t = 2s$, momento da aplicação da primeira perturbação de corrente - note que as tensões dos capacitores C1 (sinal em azul) e C2 (sinal em vermelho) oscilam em torno do mesmo valor de 2,7kV. O sistema responde à perturbação, desequilibrando as tensões dos capacitores até que o controlador entra em ação no instante $t = 2,5s$. A partir deste momento, os sinais de Δ são processados no modulador e as devidas correções sobre as larguras de pulso dos sinais de comando ocorrem. Do ponto de vista das tensões dos capacitores, é necessário um intervalo de 0,1s para que as tensões dos capacitores se igualem novamente, levando o sistema à operação normal, isto é, oscilando em torno do valor de 2,7kV novamente. Durante esta ação de controle, observa-se um amortecimento nas dinâmicas de tensão, que convergem com um *overshoot* nulo. No instante $t = 3,5$ retira-se a perturbação de 10A, retirando-se também o controlador PI. Ou seja, entre o intervalo de $3,5 < t < 4s$, o sistema permanece em regime. Na sequência aplica-se uma perturbação de -10A de corrente sobre o barramento, que leva o sistema novamente ao desequilíbrio. A perturbação é mantida durante um intervalo maior, de 1s, sem que haja a ação do controlador PI. A partir do tempo $t = 5s$, o controlador passa atuar novamente, levando em torno de 0,2s, para que o sistema convirja novamente ao estado de regime. Aqui, se observa novamente uma dinâmica amortecida nas tensões do capacitores, sem a ocorrência de overshoot. De tal forma a demonstrar a pequena diferença entre as tensões de C1 e C2, a Fig.4.20 apresenta o detalhe das tensões medidas, em um intervalo de tempo onde a perturbação de corrente e o controlador PI estão em ação:

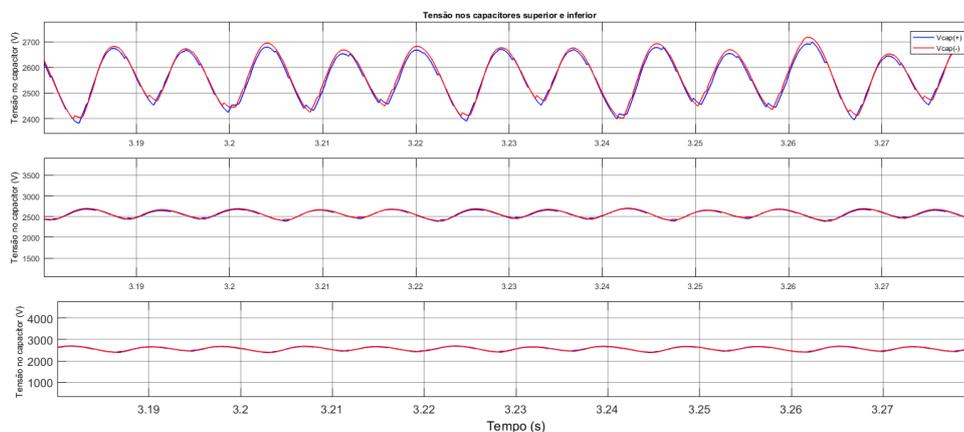


Figura 4.20 – Detalhe das tensões nos barramentos .

A análise dos gráficos, evidencia uma diferença de 10V entre as tensões de C1 e C2, o que é inferior à 1% da tensão de regime dos capacitores. Na análise de controle é importante apresentar os sinais gerados pelo controlador. A Fig.4.21 apresenta os sinais de Δ calculados pelo controlador PI, para cada fase do conversor, no momento em que o controle é aplicado no sistema em $t = 2,5$ s:

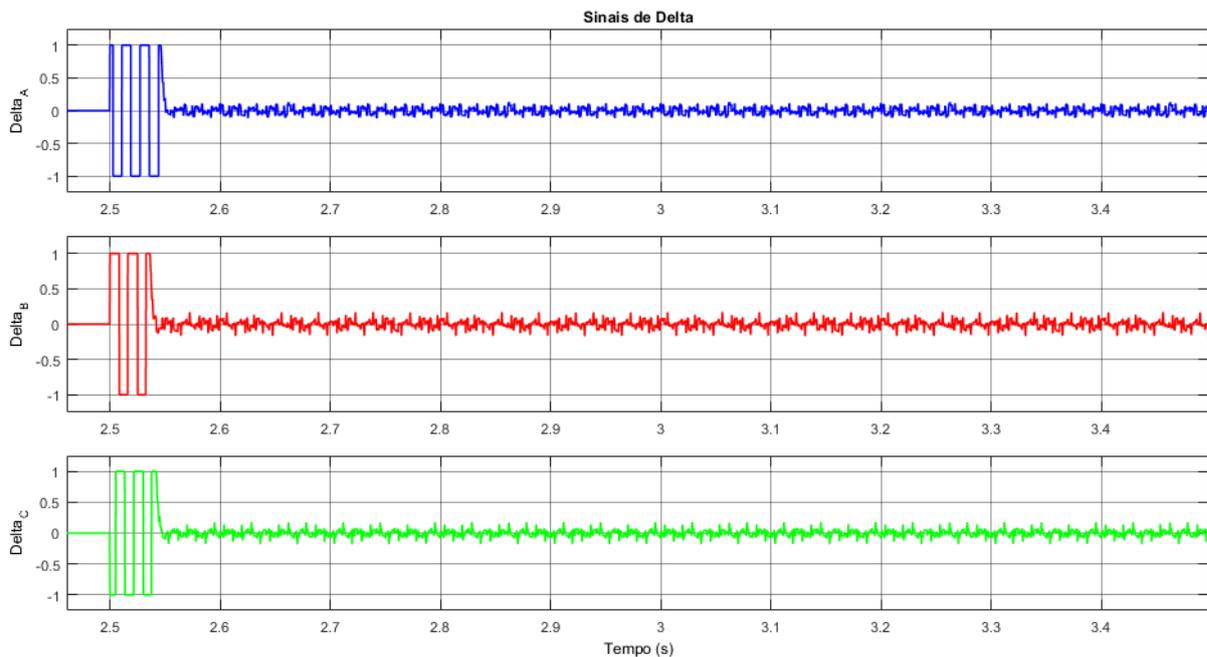


Figura 4.21 – Dinâmica dos barramentos CC frente à perturbação de corrente .

A observação dos sinais de controle evidencia que o sinal de Δ , em cada uma das fases está dentro do domínio previamente levantado, isto é, $[-T_s, T_s]$. Inicialmente é verificada a saturação do sinal de controle, nos 0,04s iniciais da perturbação, sendo que o sinal entra em regime imediatamente após este intervalo. Fica claro que o transitório entre o estado de saturação e a operação de regime ocorre de maneira amortecida, dentro deste intervalo.

Para encerrar esta análise, é interessante apresentar os perfis de corrente e tensão aplicados sobre a carga RL, ao longo da dinâmica, verificando não apenas as formas de onda gerada, mas como a inclusão de Δ influencia na THD e tensão de modo comum do sistema. A Fig.4.22 apresenta as formas de tensão e corrente sobre a carga durante os 6s de simulação:

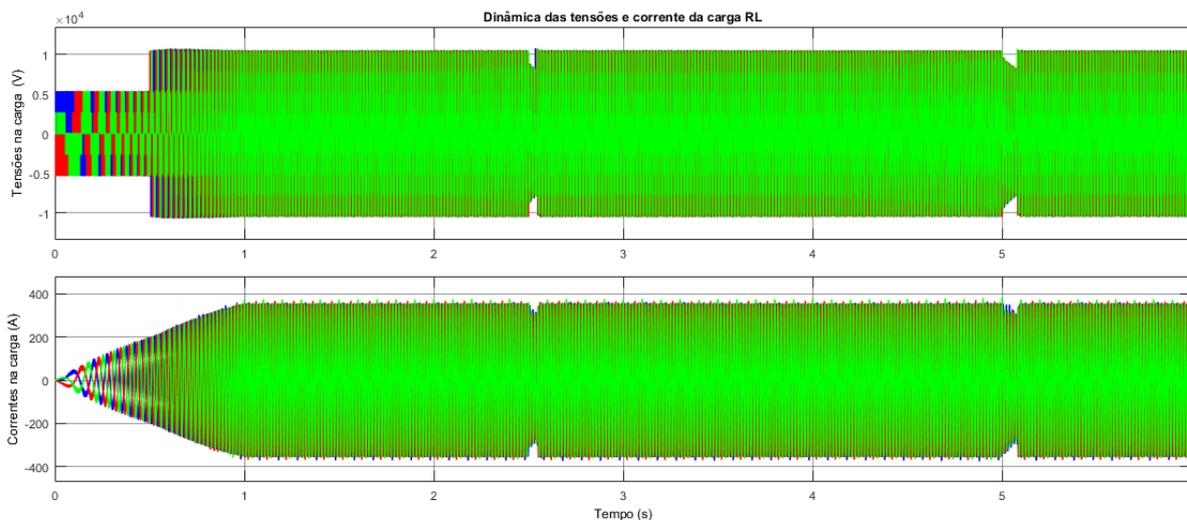


Figura 4.22 – Formas de onda de tensão e corrente sobre a carga RL.

Por sua vez, a Fig.4.23 apresenta as formas de onda de tensão e corrente em detalhe, evidenciando o impacto do controlador PI sobre as formas de onda sintetizadas. É evidente que a inclusão de Δ no cálculo das larguras de pulso, perturba o sistema em um intervalo de tempo curto, de aproximadamente 0,04s. no intervalo apresentado:

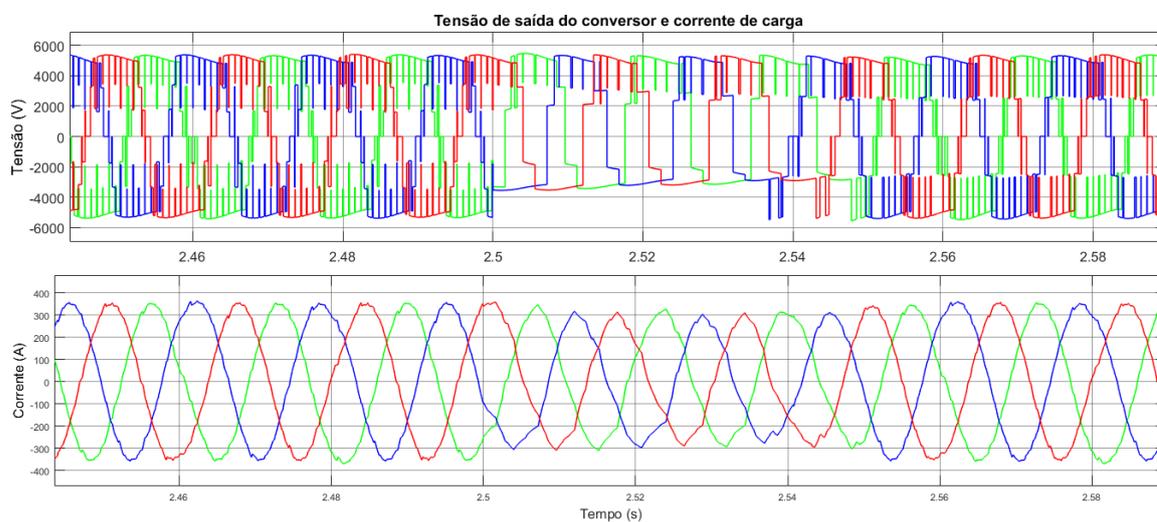


Figura 4.23 – Formas de onda de tensão e corrente sobre a carga RL.

A Fig.4.24 apresenta a forma de onda da tensão de modo comum instantânea, considerando o mesmo intervalo da Fig.4.23 :

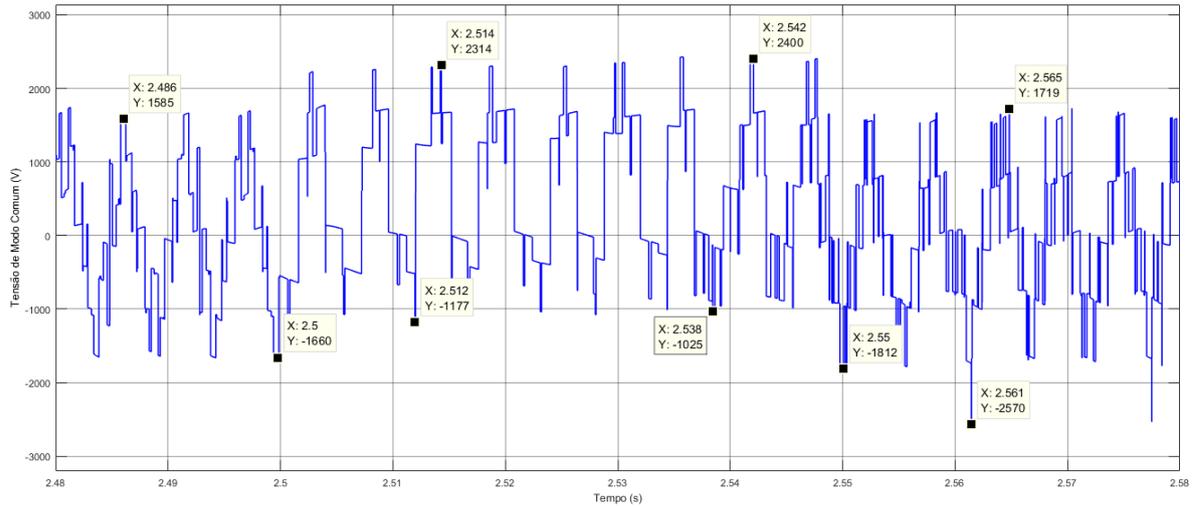


Figura 4.24 – Tensão de modo comum instantânea.

Do ponto de vista de tensões de modo comum, ao compararmos os resultados com os apresentados na Fig.4.24, fica evidente que durante o transitório de Δ , a CMV atinge um valor máximo de aproximadamente $E/2$. Do ponto de vista de valores possíveis de CMV que o conversor pode assumir, o valor encontrado é coerente com a Fig.2.22. Ou seja, um ponto negativo da ação de controle é o aumento da CMV instantânea. Para finalizar o estudo acerca da adaptação do modulador, a Fig.4.25 apresenta uma comparação do espectro harmônico da tensão V_{an} , aplicada sobre uma das cargas RL, durante a operação em perturbação sem a ação de controle versus o espectro harmônico da tensão durante a aplicação da perturbação e a ação de controle atuando:

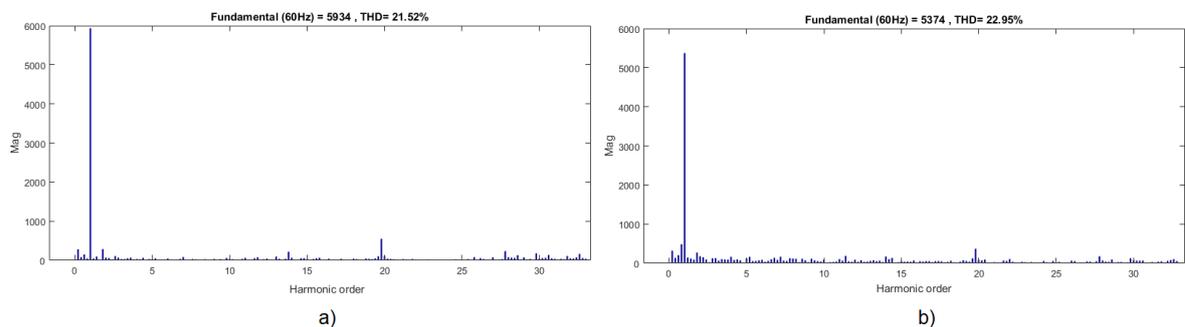


Figura 4.25 – Espectro harmônica da tensão V_{an} : a) Regime, b) Transitório.

A Fig.4.25 a) apresenta o espectro harmônico da tensão V_{an} , a partir do instante $t = 2s$, quando o sistema está operando em perturbação, mas sem a ação do controlador

PI. Por sua vez, a Fig.4.25 b) apresenta o espectro harmônico da tensão Van, a partir do instante $t = 2.5s$, quando a ação de controle passa a atuar sobre o sistema em perturbação. Fica evidente pela figura, que a ação de Δ degrada pouco a THD do sistema, uma vez que há uma pequena amplificação de componentes harmônicas pares e ímpares do sinal de tensão (THD(a)= 21,52% , versus THD(b) = 22,95%). É importante ressaltar que essa análise é computada pela ferramenta FFT do Matlab/Simulink, sendo utilizados 6 ciclos da forma de onda, nos resultados apresentados.

4.6 Conclusão

Neste capítulo, o modulador PD-PWM unipolar pode ser avaliado em maiores detalhes. Por meio da observação dos sinais de comando gerados pela comparação da referência de tensão com as portadoras, é possível levantar as equações matemáticas que permitem calcular as larguras de pulso. As equações matemáticas podem ser facilmente levantadas pela aplicação da semelhança de triângulos. Uma vez levantadas a síntese do modulador, foi possível avaliar as equações por meio da simulação de um sistema trifásico composto pelo conversor Type G, uma carga RL trifásica e o modulador implementado. Verificando as formas de onda de tensão e corrente de carga, além das tensões nos capacitores do barramento CC, que na operação do sistema em regime, os resultados são coerentes, sugerindo a correta síntese do modulador PD-PWM unipolar.

O capítulo também apresenta a adaptação do modulador, por meio da inserção da variável Δ nas equações de cálculo dos pulsos, gerada por um controlador PI, que atua diretamente sobre as larguras de pulso, permitindo assim a regulação das tensões dos capacitores no barramento CC. Além de apresentar o efeito da adição de Δ nas larguras de pulso, foi possível avaliar os impactos da variável dentro da dinâmica do sistema trifásico, quando da aplicação de sucessivas perturbações sobre o barramento CC. Dentre os resultados apresentados, verifica-se as tensões dos capacitores em cada módulo trifásico, as formas de onda de tensão e corrente sobre a carga, as tensões de modo comum e a THD de tensão. Os resultados apresentados são satisfatórios, uma vez que a ação de Δ sobre as larguras de pulso implica em transitórios amortecidos e de curta duração (0,04s), impactando minimamente as tensões de modo comum e a THD da tensão aplicada sobre a carga.

5 Conclusões e Trabalhos Futuros

5.1 Conclusão

Este trabalho apresenta as principais técnicas de modulação aplicadas a conversores multiníveis, tendo como aplicação, o conversor NPC em ponte H de cinco níveis. Os moduladores são apresentados e comparados do ponto de vista de aproveitamento do barramento CC, tensões de modo comum, número de chaveamentos e conteúdo harmônico. Sob esta ótica, dentre as técnicas de modulação escalares, [18], [24], [30], as modulações PD-PWM e SV-PD-PWM se demonstram como boas candidatas na modulação do conversor, (considerando a operação do conversor dentro da região linear, $m < 1$). A partir dos resultados apresentados, as tensões de modo comum das duas técnicas apresentam as menores taxas de dv/dt , além das menores amplitudes de VCM. Além disso, é importante ressaltar a menor complexidade destes moduladores, em vista da possibilidade de utilização de duas portadoras triangulares apenas, para a correta operação do conversor.

Por sua vez, o modulador vetorial clássico de cinco níveis, levantado a partir da síntese apresentada em [6] é descrito, sendo levantadas a complexidade computacional da técnica de modulação. Para o conversor NPC em ponte H, as realizações possíveis dos estados configuram um problema de maior complexidade matemática, em vista da necessidade de resolução de sistemas de equação complexos. A aplicação do princípio de equivalência com o conversor NPC de cinco níveis clássico, e as restrições impostas, isto é, desprezar as dinâmicas de carga/descarga dos capacitores do barramento CC, minimizam as equações e a complexidade do problema para modulação vetorial baseada em [6].

Por fim, este trabalho permitiu levantar as equações que definem a técnica de modulação PD-PWM unipolar. O modulador apresenta síntese matemática simples, sendo as equações que permitem o cálculo das larguras de pulso facilmente obtidas por meio da semelhança de triângulos. As equações levantadas são avaliadas por meio da implementação de um modelo trifásico, composto por uma carga RL, o conversor trifásico e o modulador PD-PWM, implementado a partir das equações levantadas. Os resultados obtidos com o sistema operando em regime são satisfatórios, verificando-se a igualdade das tensões do barramento CC, quando não existem perturbações no sistema. Ao aplicar uma perturbação de corrente sobre o barramento CC, no entanto, verifica-se a necessidade de adaptação

do modulador, de tal forma que a regulação das tensões dos capacitores C1 e C2 seja garantida.

A análise dos sinais de comando, para diferentes condições de tensão de referência e corrente de fase, permite estudar o efeito da adição de uma variável, Δ , na duração dos estados que participam do processo de carga/descarga dos capacitores. A variável, calculada por meio de um controlador PI, é adicionada às equações de largura de pulso, garantindo assim a regulação de tensão dos capacitores C1 e C2. Por meio de simulações computacionais foi possível avaliar a ação de Δ nas formas de onda de tensão e corrente de carga, tensão dos capacitores, tensão de modo comum e THD. Os resultados obtidos revelam um pequeno impacto de *Delta* sobre as tensões de modo comum e THD, além de uma rápida ação de controle nas tensões dos capacitores, levando o sistema à operação em regime em até 0.04s, após a aplicação do controle.

5.2 *Trabalhos Futuros*

Como proposta de trabalhos futuros, é sugerido:

- Levantar a síntese vetorial completa do modulador baseando em [6], considerando todas as realizações do conversor NPC em pont H e o balanço de tensões dos capacitores.
- Implementação das técnicas escalares e vetoriais em um DSP comercial, para verificação e validação dos sinais de comando - é necessário implementar o tempo mínimo de condução e bloqueio, importante para a chave de maior potência e também incluir a compensação de tempo morto.
- Validar experimentalmente os resultados de simulação apresentados para as modulações estudadas. A utilização de módulos monofásicos e de uma carga motora real, ou simulação em um sistema de HIL (Hardware in the Loop), conforme [37], [38], são ferramentas que auxiliam na validação da técnica de modulação.

5.3 *Artigos e Publicações*

Em paralelo à esta dissertação, artigos foram elaborados, juntamente aos colegas do GEP (Grupo de Eletrônica de Potência). Conceitos trabalhados neste trabalho e durante a elaboração dos artigos foram aplicados em todos os trabalhos. Os artigos foram apresentados nos principais congressos da área de Eletrônica de Potência, havendo também uma publicação em revista internacional, como discriminados abaixo:

- Congresso Brasileiro de Eletrônica de Potência (COBEP), [37]
- IEEE Southern Power Electronics Conference (Spec), [39]
- Electronics, Volume 7, Issue 10 (Revista publicada pela MDPI), [38]

Referências¹

- 1 SHEHU, G. S. et al. A review of multilevel inverter topology and control techniques. *JOACE*, 2016. Citado na página 19.
- 2 COLAK, I.; KABALCI, E.; BAYINDIR, R. Review of multilevel voltage source inverter topologies and control schemes. *Energy conversion and management*, Elsevier, v. 52, n. 2, p. 1114–1128, 2011. Citado na página 19.
- 3 WU, B.; NARIMANI, M. *High-power converters and AC drives*. [S.l.]: John Wiley & Sons, 2017. v. 59. Citado na página 19.
- 4 TUTEJA, A.; MAHOR, A.; SIRSAT, A. A review on mitigation of harmonics in cascaded h-bridge multilevel inverter using optimization techniques. *International Journal of Emerging Technology and Advanced Engineering*, Citeseer, v. 3, n. 2, p. 30–34, 2013. Citado na página 19.
- 5 LYONS, J. P. et al. *Five level high power motor drive converter and control system*. [S.l.]: Google Patents, 2000. US Patent 6,058,031. Citado 3 vezes nas páginas 20, 26 e 27.
- 6 MENDES, M. S. Técnicas de modulação em largura de pulso vetorial para inversores multiníveis. *Tese de Doutorado Universidade Federal de Minas Gerais*, 2000. Citado 13 vezes nas páginas 20, 23, 39, 55, 57, 59, 62, 66, 77, 90, 93, 103 e 105.
- 7 BANDEIRA, M. M. et al. Técnica pwm baseada em portadora para balanceamento da tensão no capacitor em conversores monofásicos de três níveis com diodo de grampeamento. *Universidade Federal da Paraíba*, 2014. Citado 4 vezes nas páginas 20, 31, 38 e 78.
- 8 KOURO, S. et al. Recent advances and industrial applications of multilevel converters. *IEEE Transactions on industrial electronics*, IEEE, v. 57, n. 8, p. 2553–2580, 2010. Citado 2 vezes nas páginas 22 e 24.
- 9 MCMURRAY, W. *Fast response stepped-wave switching power converter circuit*. [S.l.]: Google Patents, 1971. US Patent 3,581,212. Citado na página 22.
- 10 NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. *IEEE Transactions on industry applications*, IEEE, n. 5, p. 518–523, 1981. Citado na página 22.
- 11 MEYNARD, T.; FOCH, H. Dispositif électronique de conversion d'énergie électrique. *French Patent*, v. 267, p. 971, 1991. Citado na página 22.
- 12 HAMMOND, P. W. A new approach to enhance power quality for medium voltage drives. In: IEEE. *Petroleum and Chemical Industry Conference, 1995. Record of Conference Papers., Industry Applications Society 42nd Annual*. [S.l.], 1995. p. 231–235. Citado 3 vezes nas páginas 22, 24 e 25.
- 13 KRUG, D. et al. Comparison of 2.3-kv medium-voltage multilevel converters for industrial medium-voltage drives. *IEEE Transactions on Industrial Electronics*, IEEE, v. 54, n. 6, p. 2979–2992, 2007. Citado na página 24.

¹ De acordo com a Associação Brasileira de Normas Técnicas. NBR 6023.

- 14 FAZEL, S. S. et al. Design and comparison of 4-kv neutral-point-clamped, flying-capacitor, and series-connected h-bridge multilevel converters. *IEEE Transactions on Industry Applications*, IEEE, v. 43, n. 4, p. 1032–1040, 2007. Citado na página 24.
- 15 PAPASTERGIOU, K.; WHEELER, P.; CLARE, J. Comparison of losses in multilevel converters for aerospace applications. In: IEEE. *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*. [S.l.], 2008. p. 4307–4312. Citado na página 24.
- 16 RODRÍGUEZ, J. et al. Multilevel voltage-source-converter topologies for industrial medium-voltage drives. *IEEE Transactions on industrial electronics*, IEEE, v. 54, n. 6, p. 2930–2945, 2007. Citado na página 24.
- 17 LESNICAR, A.; MARQUARDT, R. An innovative modular multilevel converter topology suitable for a wide power range. In: IEEE. *Power Tech Conference Proceedings, 2003 IEEE Bologna*. [S.l.], 2003. v. 3, p. 6–pp. Citado na página 25.
- 18 H.PEREIRA; A.CUPERTINO; S.I.SELEME. *Basic Concepts of Modular Multilevel Converters and Applications in Medium and High Voltage Fields*. [S.l.]: COBEP 2017, 2017. Vol.1. Citado 5 vezes nas páginas 25, 26, 30, 33 e 103.
- 19 HAGIWARA, M.; AKAGI, H. Control and experiment of pulsewidth-modulated modular multilevel converters. *IEEE Transactions on Power Electronics*, IEEE, v. 24, n. 7, p. 1737–1746, 2009. Citado na página 25.
- 20 DEBNATH, S. et al. Operation, control, and applications of the modular multilevel converter: A review. *IEEE transactions on power electronics*, IEEE, v. 30, n. 1, p. 37–53, 2015. Citado na página 25.
- 21 TSOLARIDIS, G. et al. Losses and cost comparison of ds-hb and sd-fb mmc based large utility grade statcom. In: IEEE. *Environment and Electrical Engineering (EEEIC), 2016 IEEE 16th International Conference on*. [S.l.], 2016. p. 1–6. Citado na página 25.
- 22 NADEMI, H.; DAS, A.; NORUM, L. E. Modular multilevel converter with an adaptive observer of capacitor voltages. *IEEE Transactions on Power Electronics*, IEEE, v. 30, n. 1, p. 235–248, 2015. Citado na página 25.
- 23 HILL, W.; HARBOURT, C. Performance of medium voltage multi-level inverters. In: IEEE. *Industry Applications Conference, 1999. Thirty-Fourth IAS Annual Meeting. Conference Record of the 1999 IEEE*. [S.l.], 1999. v. 2, p. 1186–1192. Citado 3 vezes nas páginas 26, 28 e 29.
- 24 LUIZ, A.-S. A.; STOPA, M. M. An alternative five level npc converter for medium voltage ac drives and technical issues. In: IEEE. *Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC), 2015 IEEE 13th Brazilian*. [S.l.], 2015. p. 1–6. Citado 5 vezes nas páginas 27, 33, 37, 41 e 103.
- 25 KOLAR, J. W. et al. Review of three-phase pwm ac–ac converter topologies. *IEEE Transactions on Industrial Electronics*, IEEE, v. 58, n. 11, p. 4988–5006, 2011. Citado na página 27.
- 26 LUIZ, A.-S. A.; FILHO, B. J. C. Sinusoidal voltages and currents in high power converters. In: IEEE. *2008 34th Annual Conference of IEEE Industrial Electronics*. [S.l.], 2008. p. 3315–3320. Citado na página 29.

- 27 BALAMURUGAN, C.; NATARAJAN, S.; BENSRAJ, R. Control techniques for various bipolar pwm strategies of three phase five level cascaded inverter. *Journal of Engineering Science and Technology*, v. 10, n. 7, p. 878–897, 2015. Citado 4 vezes nas páginas 33, 34, 36 e 39.
- 28 LIU, X.; LINDEMANN, A.; AMIRI, H. Theoretical and experimental comparison of different control strategies for modular multilevel converters. In: IEEE. *Control and Modeling for Power Electronics (COMPEL), 2014 IEEE 15th Workshop on*. [S.l.], 2014. p. 1–9. Citado na página 35.
- 29 HOLMES, D. G.; LIPO, T. A. *Pulse width modulation for power converters: principles and practice*. [S.l.]: John Wiley & Sons, 2003. v. 18. Citado 7 vezes nas páginas 39, 40, 41, 42, 55, 57 e 62.
- 30 RAMON, d. S. e. Analysis of modulation techniques for and alternative five level npc converter used on adjustable-speed drives. p. 1–8, 2017. Citado 2 vezes nas páginas 39 e 103.
- 31 MOHAN, N.; UNDELAND, T. M. *Power electronics: converters, applications, and design*. [S.l.]: John wiley & sons, 2007. Citado na página 43.
- 32 ALMEIDA, W. P. de. *Contribuições ao Estudo das Tensões de Eixo e Correntes de Modo Comum em Motores de Indução Aficionados por Conversores PWM*. Tese (Doutorado) — Dissertação (Mestrado em Engenharia Elétrica)—Universidade Federal de Minas Gerais, Belo Horizonte, 2011. Citado na página 44.
- 33 LONG, L.; ZHANG, Y.; KUANG, G. A modified space vector modulation scheme to reduce common mode voltage for cascaded npc/h-bridge inverter. In: IEEE. *Power Electronics and Motion Control Conference (IPEMC), 2012 7th International*. [S.l.], 2012. v. 3, p. 1837–1841. Citado 3 vezes nas páginas 44, 46 e 47.
- 34 ZHANG, W.-F.; YU, Y.-H. Comparison of three svpwm strategies. *Journal of Electronic Science and Technology*, v. 5, n. 3, p. 283–287, 2007. Citado 2 vezes nas páginas 55 e 57.
- 35 ÁVILA, D. M. de A. Método de comando para conversores multiníveis com reduzido número de comutações—paralelismo de conversores estáticos. 2012. Citado na página 57.
- 36 SOARES, F. A. B. *Técnicas de Modulação em Largura de Pulso com Redução do Número de Comutações para Conversores Multiníveis*. Tese (Doutorado) — Dissertação de Mestrado, Escola de Engenharia, UFMG, 2004. Citado na página 59.
- 37 ROSA, A. et al. Hil simulation of non linear control methods applied for buck-boost and flyback converters. In: IEEE. *2017 Brazilian Power Electronics Conference (COBEP)*. [S.l.], 2017. p. 1–6. Citado na página 105.
- 38 ROSA, A. et al. Shil and dhil simulations of nonlinear control methods applied for power converters using embedded systems. *Electronics*, Multidisciplinary Digital Publishing Institute, v. 7, n. 10, p. 241, 2018. Citado na página 105.
- 39 ROSA, A. et al. Thdi qualitative method for tuning of non-linear sfl and pbc controllers applied to boost pfc converter. In: IEEE. *2017 IEEE Southern Power Electronics Conference (SPEC)*. [S.l.], 2017. p. 1–6. Citado na página 105.

A Padrão de comutação das demais regiões

Neste apêndice são levantadas as equações para as demais regiões do setor A do modulador vetorial de cinco níveis, apresentado no capítulo 3.

A.1 Padrão de comutação da região 2A

Para a determinação das soluções das demais regiões que compõem o setor A, o procedimento matemático será o mesmo apresentado para o cálculo da região 1A. Levando em conta todos os vetores que compõem a região 2A, o padrão de comutação é dado por:

$$\text{QPP, QPO, QOO, QON, QNN, ONN, ONM, OMM, NMM}$$

Nesta região, o balanço de tensão dos capacitores não pode ser garantido ordenando-se as configurações dos interruptores. Porém o desbalanceio é minimizado pelas seguintes restrições:

$$\left\{ \begin{array}{l} T_{QPP}(k) = T_{POO}(k) \rightarrow T_{p_c}(k) = T - T_{q_a}(k) - T_{n_c}(k) - T_{m_c}(k) \\ T_{POO}(k) = T_{ONN}(k) \rightarrow T - T_{q_a}(k) - T_{n_c}(k) - T_{m_c}(k) = T - T_{q_a}(k) - T_{p_a} - T_{m_c} \\ T_{ONN}(k) = T_{NMM}(k) \rightarrow T - T_{q_a}(k) - T_{p_a}(k) - T_{m_c}(k) = T_{n_a}(k) \\ T_{QPO}(k) = T_{PON}(k) \rightarrow T_{p_b}(k) - T_{p_c}(k) = T_{n_c}(k) + T_{m_c}(k) - T_{n_b}(k) - T_{m_b}(k) \\ T_{PON}(k) = T_{ONM}(k) \rightarrow T_{n_c}(k) + T_{m_c}(k) - T_{n_b}(k) - T_{m_b}(k) = T_{m_c}(k) - T_{m_b}(k) \\ T_{QOO}(k) = T_{PNN}(k) \rightarrow T_{q_a}(k) - T_{p_b}(k) = T_{q_a}(k) + T_{p_a}(k) + T_{n_b}(k) + T_{m_b}(k) - T \\ T_{QOO}(k) = T_{PNN} \rightarrow T_{q_a}(k) + T_{p_a}(k) + T_{n_b}(k) + T_{m_b}(K) - T = T_{m_b}(k) - T_{n_a}(k) \end{array} \right. \quad (28)$$

Dessa forma, levando em conta a equação (11) e incluindo-se o cálculo de $T_{0x}(k)$, o seguinte sistema de equações é obtido:

$$\left\{ \begin{array}{l} Tp_c(k) = T - Tq_a(k) - Tn_c(k) - Tm_c(k) \\ T - Tq_a(k) - Tn_c(k) - Tm_c(k) = T - Tq_a(k) - Tp_a(k) - Tm_c(k) \\ T - Tq_a(k) - Tp_a(k) - Tm_c(k) = Tn_a(k) \\ Tp_b(k) - Tp_c(k) = Tn_c(k) + Tm_c(k) - Tn_b(k) - Tm_b(k) \\ Tn_c(k) + Tm_c(k) - Tn_b(k) - Tm_b(k) = Tm_c(k) - Tm_b(k) \\ Tq_a(k) - Tp_b(k) = Tq_a(k) + Tp_a(k) + Tn_b(k) + Tm_b(k) - T \\ Tq_a(k) + Tp_a(k) + Tn_b(k) + Tm_b(k) - T = Tm_b(k) - Tn_a(k) \\ Tm_a(k) = Tq_b(k) = Tq_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = \frac{4T}{E}v\bar{x}n^*(k) + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (29)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = Tn_b(k) = Tn_c(k) = Tp_a(k) = T_{0x}(k) = \frac{T}{6} + \frac{T}{3E}(Van(k) - Vcn(k)) \\ Tq_b(k) = \frac{T}{6} - \frac{T}{3E}(5Vbn(k) - 2Vcn(k)) \\ TN_a(k) = Tp_c(k) = \frac{T}{2} - (Van(k) - Vcn(k)) \\ Tp_b(k) = \frac{T}{2} - \frac{T}{3E}(2Van(k) - 5Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (30)$$

As restrições apresentadas na equação (16) é válida para todas as regiões e permite determinar os limites em que a solução é valida. Assim, a substituição da solução em (16) gera os limites:

$$-\frac{E}{2} \leq Van^*(k) - Vcn^*(k) \leq \frac{E}{2} \quad (31)$$

A.2 Padrão de comutação da região 3A

Levando em conta todos os vetores que compõem a região 3A, o padrão de comutação é dado por:

QQP, QPP, QPO, PPO, POO, PON, OON, ONN, ONM, NNM, NMM

As restrições que minimizam o desbalanceio de tensão nos capacitores na região 3A são:

$$\left\{ \begin{array}{l}
 T_{QQP}(k) = T_{PPO}(k) \rightarrow Tq_b(k) = Tp_b(k) + Tq_b(k) - Tq_a(k) \\
 T_{PPO}(k) = T_{OON}(k) \rightarrow Tp_b(k) + Tq_b(k) - Tq_a(k) = T - Tn_b(k) - Tm_b(k) - Tb_a(k) - Tp_a \\
 T_{OON}(k) = T_{NNM}(k) \rightarrow T - Tn_b - Tm_b(k) - Tq_a(k) - Tp_a(k) = Tn_a(k) - Tm_b(k) \\
 T_{QPP}(k) = T_{POO}(k) \rightarrow Tp_c(k) - Tq_b(k) = T - Tq_b(k) - Tp_b(k) - Tn_c - Tm_c(k) \\
 T_{POO}(k) = T_{ONN}(k) \rightarrow T - Tq_b(k) - Tp_b(k) - Tn_c(k) - Tm_c(k) = Tn_b(k) + Tm_b(k) \\
 \dots - Tm_c(k) \\
 T_{ONN}(k) = T_{NMM}(k) \rightarrow Tn_b(k) + Tm_b(k) - Tm_c(k) \\
 T_{QPO}(k) = T_{PON}(k) \rightarrow Tq_a(k) - Tp_c(k) = Tq_a(k) + Tp_a(k) + Tn_c(k) + Tm_c(k) - T \\
 T_{PON}(k) = T_{ONM}(k) \rightarrow Tq_a(k) + Tp_a(k) + Tn_c(k) + Tm_c(k) - T = Tm_c(k) - Tn_a(k)
 \end{array} \right. \quad (32)$$

Assim, o sistema de equações da região 3A fica:

$$\left\{ \begin{array}{l}
 Tq_b(k) = Tp_b(k) + Tq_b(k) - Tq_a(k) \\
 Tp_b(k) + Tq_b(k) - Tq_a(k) = T - Tn_b(k) - Tm_b(k) - Tb_a(k) - Tp_a \\
 T - Tn_b - Tm_b(k) - Tq_a(k) - Tp_a(k) = Tn_a(k) - Tm_b(k) \\
 Tp_c(k) - Tq_b(k) = T - Tq_b(k) - Tp_b(k) - Tn_c - Tm_c(k) \\
 T - Tq_b(k) - Tp_b(k) - Tn_c(k) - Tm_c(k) = Tn_b(k) + Tm_b(k) - Tm_c(k) \\
 Tn_b(k) + Tm_b(k) - Tm_c(k) \\
 Tq_a(k) - Tp_c(k) = Tq_a(k) + Tp_a(k) + Tn_c(k) + Tm_c(k) - T \\
 Tq_a(k) + Tp_a(k) + Tn_c(k) + Tm_c(k) - T = Tm_c(k) - Tn_a(k) Tq_c(k) = Tm_a(K) = 0 \\
 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = \frac{4T}{E} v\bar{x}\bar{n}^*(k) + \bar{C}_0(k) \\
 T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k)
 \end{array} \right. \quad (33)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = Tn_b(k) = Tn_c(k) = Tp_a(k) = Tp_b(k) = T_{0x}(k) = \frac{T}{6} + \\ \dots \frac{T}{3E}(Van(k) - Vcn(k)) \\ Tq_b(k) = \frac{T}{4} + (Van(k) - Vbn(k)) \\ Tq_c(k) = Tm_a(k) = 0 \\ Tm_b(k) = \frac{T}{4} - (Vbn(k) - Vcn(k)) \\ Tn_a(k) = Tp_c(k) = \frac{T}{2} - (Van(k) - Vcn(k))\bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (34)$$

Novamente, substituindo a solução na restrição (16), tem-se os limites:

$$\left\{ \begin{array}{l} -\frac{E}{2} \leq Van^*(k) - Vcn^* \leq \frac{E}{2} \\ Van^*(k) - Vcn^*(k) \leq \frac{E}{4} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{E}{4} \end{array} \right. \quad (35)$$

A.3 Padrão de comutação da região 4A

Considerando os vetores de tensão que compõem a região 4A, o padrão de comutação completo é dado por:

QQP, QQO, QPO, PPO, PPN, PON, OON, OOM, ONM, NNM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{PPP}(k) = T_{PPO}(k) \rightarrow Tp_c(k) = T_{0c}(k) + Tp_c(k) - Tq_a(k) \\ T_{PPO}(k) = T_{OON}(k) \rightarrow T_{0c}(k) + Tp_c(k) - Tq_a(k) = T_{0a}(k) + Tn_a(k) - Tm_c(k) \\ T_{OON}(k) = T_{NNM}(k) \rightarrow T_{0a}(k) + Tn_a - Tm_c(k) = Tn_a(k) \\ T_{QQO}(k) = T_{PPN}(k) \rightarrow Tq_c(k) - Tp_c(k) = Tq_b(k) + Tp_b - Tp_c(k) - T_{0c}(k) \\ T_{PPN}(k) = T_{OOM}(k) \rightarrow Tq_b(k) + Tp_b(k) - Tp_c - T_{0c}(k) = Tm_c(k) - Tn_b \\ T_{BPQ}(k) = t_{PON} \rightarrow Tq_a(k) - Tq_b(k) = Tq_a(k) + Tp_a(k) - Tq_b(k) - Tp_b(k) \\ T_{PON}(k) = t_{ONM} \rightarrow Tq_a(k) + Tp_a(k) - Tq_b(k) + Tp_b(k) = Tn_b(k) - Tn_a(k) \end{array} \right. \quad (36)$$

Dão origem ao seguinte sistema de equações:

$$\left\{ \begin{array}{l} T p_c(k) = T_{0c}(k) + T p_c(k) - T q_a(k) \\ T_{0c}(k) + T p_c(k) - T q_a(k) = T_{0a}(k) + T n_a(k) - T m_c(k) \\ T_{0a}(k) + T n_a - T m_c(k) = T n_a(k) \\ T q_c(k) - T p_c(k) = T q_b(k) + T p_b - T p_c(k) - T_{0c}(k) \\ T q_b(k) + T p_b(k) - T p_c - T_{0c}(k) = T m_c(k) - T n_b \\ T q_a(k) - T q_b(k) = T q_a(k) + T p_a(k) - T q_b(k) - T p_b(k) \\ T q_a(k) + T p_a(k) - T q_b(k) + T p_b(k) = T n_b(k) - T n_a(k) \\ T q_c(k) = T m_a(k) = T m_b(k) = 0 \\ 2T q_x(k) + T p_x(k) - T n_x(k) - 2T m_x(k) = \frac{4T}{E} v \bar{x} n^*(k) + \bar{C}_0(k) \\ T_{0x}(k) = T - T q_x(k) - T p_x(k) - T n_x(k) - T m_x(k) \end{array} \right. \quad (37)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} T q_a(k) = T m_c(k) = T n_c(k) = T p_a(k) = T p_b(k) = T_{0x}(k) = \frac{T}{6} + \frac{T}{3E} (V a n(k) - V c n(k)) \\ T q_b(k) = \frac{T}{6} - \frac{T}{3E} (2V a n(k) - 5V b n(k)) \\ T q_c(k) = T m_a(k) = T m_b(k) = 0 \\ T n_a(k) = T p_c(k) = \frac{T}{2} - (V a n(k) - 2V c n(k)) \\ T n_b(k) = \frac{T}{2} - \frac{T}{3E} (5V b n(k) - 2V c n(k)) \\ \bar{C}_0(k) = -\frac{2T}{E} (V a n(k) + V c n(k)) \end{array} \right. \quad (38)$$

A substituição na equação (16) gera os seguintes limites:

$$-\frac{E}{2} \leq V a n^*(k) - V c n^*(k) \leq \frac{E}{2} \quad (39)$$

A.4 Padrão de comutação da região 5A

Levando em conta todos os vetores que compõem a região 5A, o padrão de comutação é dado por:

QOO, QON, QNN, PNN, PNM, PMM, OMM

As restrições para a região 5A estão listadas em:

$$\left\{ \begin{array}{l} T_{QOO}(k) = T_{PNN}(k) \rightarrow T - Tn_c(k) - Tm_c(k) = T - Tq_a - Tm_c(k) \\ T_{PNN}(k) = T_{OMM}(k) \rightarrow T - Tq_a(k) - Tm_c(k) = T - Tq_a - Tp_a(k) \\ T_{QON}(k) = T_{PNM}(k) \rightarrow Tn_c(k) + Tq_c(k) - Tn_b(k) - Tm_b(k) = Tm_c(k) - Tm_b(k) \\ T_{QNN}(k) = T_{PMM}(k) \rightarrow Tq_a(k) - T + Tn_b(k) + Tm_b(k) = Tm_b(k) - T + Tq_a(k) + Tp_a(k) \end{array} \right. \quad (40)$$

Dessa forma, levando em conta a equação (11) e incluindo-se o cálculo de $T_{0x}(k)$, o seguinte sistema de equações é obtido:

$$\left\{ \begin{array}{l} T - Tn_c(k) - Tm_c(k) = T - Tq_a - Tm_c(k) \\ T - Tq_a(k) - Tm_c(k) = T - Tq_a - Tp_a(k) \\ Tn_c(k) + Tq_c(k) - Tn_b(k) - Tm_b(k) = Tm_c(k) - Tm_b(k) \\ Tq_a(k) - T + Tn_b(k) + Tm_b(k) = Tm_b(k) - T + Tq_a(k) + Tp_a(k) \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tp_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = \frac{4T}{E}vx\bar{n}^*(k) + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (41)$$

A solução do sistema é dado por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = Tn_b(k) = Tn_c(k) = Tp_a(k) = \frac{2T}{3E}(Van(k) - Vcn(k)) \\ Tm_b(k) = -\frac{2T}{3E}(4Vbn(k) - Vcn(k)) \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tp_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ T_{0a}(k) = T_{0c}(k) = T - \frac{4T}{3E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = T - \frac{2T}{3E}(5Van(k) + 4Vcn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (42)$$

Cujo domínio é:

$$0 \leq Van^*(k) - Vcn^*(k) \leq \frac{3E}{4} \quad (43)$$

A.5 Padrão de comutação da região 6A

Levando em conta todos os vetores que compõem a região 6A, o padrão de comutação é dado por:

QPO, QOO, QON, PON, PNN, PNM, ONM, OMM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{QPO}(k) = T_{PON}(k) \rightarrow T_{p_b}(k) = T - T_{q_a}(k) - T_{n_b}(k) - T_{m_b}(k) \\ T_{PON}(k) = T_{ONM}(k) \rightarrow T - T_{q_a}(k) - T_{n_b}(k) - T_{m_b}(k) = T - T_{b_a}(k) - T_{p_a}(k) - T_{m_b}(k) \\ T_{QOO}(k) = T_{PNN}(k) \rightarrow T - T_{n_c}(k) - T_{m_c}(k) - T_{p_b}(k) = T_{n_b}(k) + T_{m_b}(k) - T_{m_c}(k) \\ T_{PNN}(k) = T_{OMM} \rightarrow T_{n_b}(k) + T_{m_b}(k) - T_{m_c}(k) = T_{m_b}(k) \\ T_{QON}(k) = T_{PNM}(k) \rightarrow T_{q_a}(k) + T_{n_c}(k) + T_{m_c}(k) - T = T_{m_c}(k) + T_{q_a}(k) + T_{p_a}(k) - T \\ T_{ION}(k) = T_{PNM}(k) \rightarrow T_{q_a}(k) + T_{n_c}(k) + T_{m_c}(k) - T = T_{m_c}(k) + T_{q_a}(k) + T_{p_a}(k) - T \end{array} \right. \quad (44)$$

O sistema de equações lineares referentes a esta região é:

$$\left\{ \begin{array}{l} T_{p_b}(k) = T - T_{q_a}(k) - T_{n_b}(k) - T_{m_b}(k) \\ T - T_{q_a}(k) - T_{n_b}(k) - T_{m_b}(k) = T - T_{b_a}(k) - T_{p_a}(k) - T_{m_b}(k) \\ T - T_{n_c}(k) - T_{m_c}(k) - T_{p_b}(k) = T_{n_b}(k) + T_{m_b}(k) - T_{m_c}(k) \\ T_{n_b}(k) + T_{m_b}(k) - T_{m_c}(k) = T_{m_b}(k) T_{q_a}(k) + T_{n_c}(k) + T_{m_c}(k) - T = T_{m_c}(k) + T_{q_a}(k) \\ \dots + T_{p_a}(k) - T \\ T_{n_a}(k) = T_{m_a}(k) = T_{q_b}(k) = T_{q_c}(k) = T_{p_c}(k) = 0 \\ 2T_{q_x}(k) + T_{p_x}(k) - T_{n_x}(k) - 2T_{m_x}(k) = \frac{4T}{E} v \bar{x} \bar{n}^*(k) + \bar{C}_0(k) \\ T_{0_x}(k) = T - T_{q_x}(k) - T_{p_x}(k) - T_{n_x}(k) - T_{m_x}(k) \end{array} \right. \quad (45)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} T_{q_a}(k) = T_{m_c}(k) = T_{n_b}(k) = T_{n_c}(k) = T_{p_a}(k) = t_{0_b}(k) = \frac{2T}{3E} (Van(k) - Vcn(k)) \\ T_{m_b}(k) = \frac{T}{3} - \frac{4T}{3E} (Van(k) - Vcn(k)) \\ T_{q_b}(k) = T_{q_c}(k) = T_{m_a}(k) = T_{n_a}(k) = T_{p_c}(k) = 0 \\ T_{0_a}(k) = T_{0_c}(k) = T - \frac{4T}{3E} (Van(k) - Vcn(k)) \\ T_{p_b}(k) = \frac{2T}{E} - \frac{4T}{3E} (Van(k) - Vbn(k)) \end{array} \right. \quad (46)$$

O domínio da solução encontrada para a região 6A é:

$$\begin{cases} 0 \leq Van^*(k) - Vcn^* \leq \frac{3E}{4} \\ Van^*(k) - Vcn^*(k) \leq \frac{E}{2} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{E}{4} \end{cases} \quad (47)$$

A.6 Padrão de comutação da região 7A

Levando em conta todos os vetores que compõem a região 7A, o padrão de comutação é dado por:

QPO, QPN, QON, PON, POM, PNM, ONM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QPO}(k) = T_{PON}(k) \rightarrow T_{0c}(k) = Tp_a(k) + T_{0a}(k) - Tm_c(k) \\ T_{PON}(k) = T_{ONM}(k) \rightarrow Tp_a(k) + T_{0a}(k) - Tm_c(k) = T_{0a}(k) \\ T_{QPN}(k) = T_{POM}(k) \rightarrow Tp_b(k) - T_{0c}(k) = Tm_c(k) - Tn_b(k) \\ T_{QON}(k) = T_{PNM}(k) \rightarrow Tq_a(k) - Tp_b(k) = Tn_b(k) - T_{0a}(k) \end{cases} \quad (48)$$

O sistema de equações lineares referentes a esta região é:

$$\begin{cases} Tm_c(k) = Tp_a(k) + T_{0a}(k) - T_{0c}(k) \\ Tp_a(k) = Tm_c(k) \\ Tp_b(k) = Tm_c(k) + Tm_c(k) - Tn_b(k) \\ Tq_a(k) = Tp_b(k) + Tn_b(k) - T_{0a}(k) \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (49)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = Tn_c(k) = Tp_a(k) = T_{0b}(k) = \frac{2E}{3E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tb_c(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = Tp_c(k) = 0 \\ Tn_b(k) = \frac{T}{2} - \frac{2T}{3E}(4Vbn(k) - Vcn(k)) \\ T_{0a}(k) = T_{0c}(k) = T - \frac{4T}{3E}(Van(k) - Vcn(k)) \\ Tp_b(k) = \frac{T}{2} - \frac{2T}{3E}(Van(k) - 4Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (50)$$

O domínio da solução encontrada para a região 7A é:

$$0 \leq Van^*(k) - Vcn^*(k) \leq \frac{3E}{4} \quad (51)$$

A.7 Padrão de comutação da região 8A

Levando em conta todos os vetores que compõem a região 8A, o padrão de comutação é dado por:

QQO, QPO, QPN, PPN, PON, POM, OOM, ONM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{QQO}(k) = T_{PPN}(k) \rightarrow Tq_b(k) = Tq_b(k) + Tp_b(k) - Tq_a(k) \\ T_{PPN}(k) = T_{OOM}(k) \rightarrow Tq_b(k) + Tp_b(k) - Tq_a(k) - Tn_b(k) \\ T_{QPO}(k) = T_{PON}(k) \rightarrow T_{0c}(k) - Tq_b(k) = T_{0b}(k) + Tm_b(k) - Tm_c(k) \\ T_{PON}(k) = T_{ONM}(k) \rightarrow T_{0b}(k) + Tn_b(k) - Tm_c(k) = Tn_b(k) \\ T_{QPN}(k) = T_{POM}(k) \rightarrow Tq_a(k) - T_{0c}(k) = Tm_c(k) - T_{0a}(k) \end{array} \right. \quad (52)$$

O sistema de equações lineares referentes a esta região é:

$$\left\{ \begin{array}{l} Tq_b(k) = Tq_b(k) + Tp_b(k) - Tq_a(k) \\ Tq_b(k) + Tp_b(k) - Tq_a(k) - Tn_b(k) \\ T_{0c}(k) - Tq_b(k) = T_{0b}(k) + Tm_b(k) - Tm_c(k) \\ T_{0b}(k) + Tn_b(k) - Tm_c(k) = Tn_b(k) \\ Tq_a(k) - T_{0c}(k) = Tm_c(k) - T_{0a}(k) \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (53)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = Tn_c(k) = Tp_a(k) = T_{0b}(k) = \frac{2T}{3E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_c(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = Tp_c(k) = 0 \\ Tn_b(k) = \frac{T}{2} - \frac{2T}{3E}(4Vb(k) - Vcn(k)) \\ T_{0a}(k) = T_{0c}(k) = T - \frac{4T}{3E}(Van(k) - Vcn(k))Tp_b(k) = \frac{T}{2} - 3E(Van(k) - 4Vbn(k)) \\ \bar{C}_0(k) = \frac{-2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (54)$$

O domínio da solução encontrada para a região 8A é:

$$\left\{ \begin{array}{l} 0 \leq Van^*(k) - Vcn^* \leq \frac{3E}{4} \\ Van^*(k) - Vcn^*(k) \leq \frac{E}{4} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{E}{2} \end{array} \right. \quad (55)$$

A.8 Padrão de comutação da região 9A

Levando em conta todos os vetores que compõem a região 9A, o padrão de comutação é dado por:

QQO, QQN, QPN, PPN, PPM, POM, OOM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QO}(k) = T_{PPN}(k) \rightarrow T_{0c}(k) = T_{0c}(k) + Tn_c(k) - Tq_a(k) \\ T_{PPN}(k) = T_{00M}(k) \rightarrow T_{0c}(k) + Tn_c(k) - Tq_a(k) = T_{0a}(k) \\ T_{QON}(k) = T_{PPN}(k) \rightarrow Tq_b(k) - T_{0c}(k) = Tm_c(k) - T_{0b}(k) \\ T_{QPN}(k) = T_{POM}(k) \rightarrow Tq_a(k) - Tq_b(k) = T_{0b}(k) - T_{0a}(k) \end{cases} \quad (56)$$

O sistema de equações lineares referentes a esta região é:

$$\begin{cases} T_{0c}(k) = T_{0c}(k) + Tn_c(k) - Tq_a(k) \\ T_{0c}(k) + Tn_c(k) - Tq_a(k) = T_{0a}(k) \\ Tq_b(k) - T_{0c}(k) = Tm_c(k) - T_{0b}(k) \\ Tq_a(k) - Tq_b(k) = T_{0b}(k) - T_{0a}(k) \\ Tn_a(k) = Tm_a(k) = Tn_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (57)$$

Cuja solução é dada por:

$$\begin{cases} Tq_a(k) = Tm_c(k) = Tn_c(k) = Tp_a(k) = Tp_b = \frac{2T}{3E}(Van(k) - Vcn(k)) \\ Tq_c(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = Tn_b(k) = Tp_c(k) = 0 \\ Tq_b(k) = -\frac{2T}{3E}(Van(k) - 4Vbn(k)) \\ T_{0a}(k) = T_{0c}(k) = T - \frac{4T}{3E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = T + \frac{2T}{3E}(Vcn(k) - 4Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{cases} \quad (58)$$

O domínio da solução encontrada para a região 9A é:

$$0 \leq Van^*(k) - Vcn^*(k) \leq \frac{3E}{4} \quad (59)$$

A.9 Padrão de comutação da região 10A

Levando em conta todos os vetores que compõem a região 10A, o padrão de comutação é dado por:

QNN, QNM, QMM, PMM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{QNN}(k) = T_{PMM}(k) \rightarrow Tn_c(k) = Tp_a \\ Tq_a(k) + Tp_a(k) = T \\ Tn_b(k) + Tm_b(k) = T \\ Tn_c(k) + Tm_c(K) = T \end{array} \right. \quad (60)$$

O sistema de equações lineares referentes a esta região é:

$$\left\{ \begin{array}{l} Tn_c(k) = Tp_a \\ Tq_a(k) + Tp_a(k) = T \\ Tn_b(k) + Tm_b(k) = T \\ Tn_c(k) + Tm_c(K) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tp_b(k) = Tb_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (61)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_c(k) = Tm_a(k) = Tn_a(k) = T_{0a}(k) = 0 \\ T_{0b}(k) = T_{0c}(k) = Tp_b(k) = Tp_c(k) = 0 \\ Tm_b(k) = -T - \frac{6T}{E}(Vbn(k)) \\ Tn_b(k) = 2T + \frac{6T}{E}(Vbn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (62)$$

O domínio da solução encontrada para a região 10A é:

$$\left\{ \begin{array}{l} -\frac{E}{2} \leq Van^*(k) - Vcn^*(k) \leq E \\ -\frac{E}{3} \leq Vbn^*(k) \leq -\frac{E}{6} \end{array} \right. \quad (63)$$

A.10 Padrão de comutação da região 11A

Levando em conta todos os vetores que compõem a região 11A, o padrão de comutação é dado por:

QON, QNN, QNM, PNM, PMM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QON}(k) = T_{PNM}(k) \rightarrow T - Tn_b(k) - Tm_b(k) = Tp_a(k) - Tm_b(k) \\ T_{QNN}(k) = T_{PMM}(k) \rightarrow Tn_c(k) - T + Tn_b(k) + Tm_b(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \end{cases} \quad (64)$$

O sistema de equações lineares referentes a esta região é:

$$\begin{cases} T - Tn_b(k) - Tm_b(k) = Tp_a(k) - Tm_b(k) \\ Tn_c(k) - T + Tn_b(k) + Tm_b(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tp_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (65)$$

Cuja solução é dada por:

$$\begin{cases} Tq_a(k) = Tn_b(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_c(k) = Tm_a(k) = Tn_a(k) = T_{0a}(k) = T_{0c}(k) = Tp_b(k) = Tp_c(k) = 0 \\ Tq_b(k) = \frac{T}{2} - \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = \frac{3T}{2} - \frac{2T}{E}(Van(k) - Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{cases} \quad (66)$$

O domínio da solução encontrada para a região 11A é:

$$\begin{cases} \frac{E}{2} \leq Van^*(k) - Vcn^* \leq E \\ Van^*(k) - Vcn^*(k) \leq \frac{3E}{4} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{E}{4} \end{cases} \quad (67)$$

A.11 Padrão de comutação da região 12A

Levando em conta todos os vetores que compõem a região 12A, o padrão de comutação é dado por:

QON, QOM, QNM, PNM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QON}(k) = T_{PNM}(k) \rightarrow Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \end{cases} \quad (68)$$

O sistema de equações lineares referentes a esta região é

$$\begin{cases} Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tp_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (69)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_c(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = 0 \\ T_{0a}(k) = T_{0c}(k) = Tp_b(k) = Tp_c(k) = 0 \\ Tn_b(k) = -\frac{6T}{E}(Vbn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = T + \frac{6T}{E}(Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (70)$$

O domínio da solução encontrada para a região 12A é:

$$\left\{ \begin{array}{l} \frac{E}{2} \leq Van^*(k) - Vcn^*(k) \leq E \\ -\frac{E}{6} \leq Vbn^*(k) \leq 0 \end{array} \right. \quad (71)$$

A.12 Padrão de comutação da região 13A

Levando em conta todos os vetores que compõem a região 13A, o padrão de comutação é dado por:

QPN, QON, QOM, POM, PNM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{QPN}(k) = T_{POM}(k) \rightarrow Tp_b(k) = Tp_a(k) - Tn_b(k) \\ T_{QON}(k) = T_{PNM} \rightarrow Tn_c(k) - Tp_b(k) = Tn_b(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \end{array} \right. \quad (72)$$

O sistema de equações lineares referentes a esta região é:

$$\left\{ \begin{array}{l} Tp_b(k) = Tp_a(k) - Tn_b(k) \\ Tn_c(k) - Tp_b(k) = Tn_b(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (73)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = T_{0b}(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_c(k) = Tm_a(k) = Tm_b(k) = 0 \\ Tn_a(k) = T_{0a}(k) = T_{0c}(k) = Tp_c(k) = 0 \\ Tn_b(k) = T - \frac{2T}{E}(Vbn(k) - Vcn(k)) \\ Tn_c(k) = Tp_a(k) = 2T = \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tp_b(k) = T - \frac{2T}{E}(Van(k) - Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{array} \right. \quad (74)$$

O domínio da solução encontrada para a região 13A é:

$$\left\{ \begin{array}{l} \frac{E}{2} \leq Van^*(k) - Vcn^* \leq E \\ Van^*(k) - Vcn^*(k) \leq \frac{E}{2} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{E}{2} \end{array} \right. \quad (75)$$

A.13 Padrão de comutação da região 14A

Levando em conta todos os vetores que compõem a região 14A, o padrão de comutação é dado por:

QPN, QPM, QOM, POM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QPN}(k) = T_{POM}(k) \rightarrow Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \end{cases} \quad (76)$$

O sistema de equações lineares referentes a esta região é:

$$\begin{cases} Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tn_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (77)$$

Cuja solução é dada por:

$$\begin{cases} Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tq_b(k) = Tn_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{cases} \quad (78)$$

O domínio da solução encontrada para a região 14A é:

$$\begin{cases} Tq_a(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tq_b(k) = Tq_b(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = 0 \\ T_{0a}(k) = T_{0c}(k) = Tn_b(k) = Tp_c(k) = 0 \\ Tp_b(k) = \frac{6T}{E}(Vbn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = T - \frac{6T}{E}(Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) + Vcn(k)) \end{cases} \quad (79)$$

$$\begin{cases} \frac{E}{2} \leq Van^*(k) - Vcn^*(k) \leq E \\ -\frac{E}{6} \leq Vbn^*(k) \leq 0 \end{cases} \quad (80)$$

A.14 Padrão de comutação da região 15A

Levando em conta todos os vetores que compõem a região 15A, o padrão de comutação é dado por:

QQN, QPN, QPM, PPM, POM

Restrições para balanceio de tensão nos capacitores:

$$\begin{cases} T_{QQN}(k) = T_{PPM}(k) \rightarrow T_{q_b}(k) = T_{p_a}(k) - T_{0b}(k) \\ T_{QPN}(k) = T_{POM}(k) \rightarrow T_{n_c}(k) - T_{q_b}(k) = T_{0b}(k) \\ T_{q_a}(k) + T_{p_a}(k) = T \\ T_{n_c}(k) + T_{m_c}(k) = T \end{cases} \quad (81)$$

O sistema de equações lineares referentes a esta região é:

$$\begin{cases} T_{q_b}(k) = T_{p_a}(k) - T_{0b}(k) \\ T_{n_c}(k) - T_{q_b}(k) = T_{0b}(k) \\ T_{q_a}(k) + T_{p_a}(k) = T \\ T_{n_c}(k) + T_{m_c}(k) = T \\ T_{n_a}(k) = T_{m_a}(k) = T_{n_b}(k) = T_{m_b}(k) = T_{q_c}(k) = T_{p_c}(k) = 0 \\ 2T_{q_x}(k) + T_{p_x}(k) - T_{n_x}(k) - 2T_{m_x}(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - T_{q_x}(k) - T_{p_x}(k) - T_{n_x}(k) - T_{m_x}(k) \end{cases} \quad (82)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tp_b(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tn_b(k) = Tq_c(k) = Tm_a(k) = Tm_b(k) = 0 \\ Tn_a(k) = T_{0a}(k) = T_{0c}(k) = Tp_c(k) = 0 \\ Tq_b(k) = \frac{T}{2} - \frac{2T}{E}(Van(k) - Vbn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ T_{0b}(k) = \frac{3T}{2} - \frac{2T}{E}(Vbn(k) - Vcn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) - Vcn(k)) \end{array} \right. \quad (83)$$

O domínio da solução encontrada para a região 15A é:

$$\left\{ \begin{array}{l} \frac{E}{2} \leq Van^*(k) - Vcn^* \leq E \\ Van^*(k) - Vcn^*(k) \leq \frac{E}{4} \\ Vbn^*(k) - Vcn^*(k) \leq \frac{3E}{4} \end{array} \right. \quad (84)$$

A.15 Padrão de comutação da região 16A

Levando em conta todos os vetores que compõem a região 16A, o padrão de comutação é dado por:

QQN, QQM, QPM, PPM

Restrições para balanceio de tensão nos capacitores:

$$\left\{ \begin{array}{l} T_{QQN}(k) = T_{PPM}(k) \rightarrow Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \end{array} \right. \quad (85)$$

O sistema de equações lineares referentes a esta região é:

$$\left\{ \begin{array}{l} Tn_c(k) = Tp_a(k) \\ Tq_a(k) + Tp_a(k) = T \\ Tn_c(k) + Tm_c(k) = T \\ Tn_a(k) = Tm_a(k) = Tn_b(k) = Tm_b(k) = Tq_c(k) = Tp_c(k) = 0 \\ 2Tq_x(k) + Tp_x(k) - Tn_x(k) - 2Tm_x(k) = 4V_{xn}^* \frac{T}{E} + \bar{C}_0(k) \\ T_{0x}(k) = T - Tq_x(k) - Tp_x(k) - Tn_x(k) - Tm_x(k) \end{array} \right. \quad (86)$$

Cuja solução é dada por:

$$\left\{ \begin{array}{l} Tq_a(k) = Tp_b(k) = Tm_c(k) = -T + \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tn_b(k) = Tq_c(k) = Tm_a(k) = Tm_b(k) = Tn_a(k) = 0 \\ T_{0a}(k) = T_{0b}(k) = T_{0c}(k) = Tp_c(k) = 0 \\ Tq_b(k) = -T + \frac{6T}{E}(Vbn(k)) \\ Tn_c(k) = Tp_a(k) = 2T - \frac{2T}{E}(Van(k) - Vcn(k)) \\ Tp_b(k) = 2T - \frac{6T}{3}(Vbn(k)) \\ \bar{C}_0(k) = -\frac{2T}{E}(Van(k) - Vcn(k)) \end{array} \right. \quad (87)$$

O domínio da solução encontrada para a região 16A é:

$$\left\{ \begin{array}{l} \frac{E}{2} \leq Van^*(k) - Vcn^*(k) \leq E \\ \frac{E}{6} \leq Vbn^*(k) \leq \frac{E}{3} \end{array} \right. \quad (88)$$