DISSERTAÇÃO DE MESTRADO Nº 1122

#### COMPENSADORES SÉRIE DE TENSÃO EM ONDA QUADRADA COM RETIFICADOR CONTROLADO POR SELEÇÃO DE TAPS DO TRANSFORMADOR DE SHUNT

Marcos Paulo Brito Gomes

DATA DA DEFESA: 29/05/2019

Marcos Paulo Brito Gomes

Compensador Série de Tensão em Onda Quadrada com Retificador Controlado por Seleção de Taps do Transformador Shunt

> Belo Horizonte Maio de 2019

## Compensador Série de Tensão em Onda Quadrada com Retificador Controlado por Seleção de Taps do Transformador Shunt

Dissertação de mestrado submetida à banca examinadora designada pelo colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários para a obtenção do título de Mestre em Engenharia Elétrica. Área de Concentração: Engenharia de Potên-

cia. Linha de Pesquisa: Eletrônica de Potência

### UNIVERSIDADE FEDERAL DE MINAS GERAIS PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Orientador: Prof. Igor Amariz Pires, Dr.

Belo Horizonte Maio de 2019

G633c	Gomes, Marcos Paulo Brito. Compensador série de tensão em onda quadrada com retificador controlado por seleção de taps do transformador shunt [recurso eletrônico] / Marcos Paulo Brito Gomes 2019. 1 recurso online (182 f. : il., color.) : pdf. Orientador: Igor Amariz Pires
	Ohenlauor. Iyor Amariz Fires.
	Dissertação (mestrado) - Universidade Federal de Minas Gerais, Escola de Engenharia.
	Apêndices: f. 173-189.
	Bibliografia: f. 159-172. Exigências do sistema: Adobe Acrobat Reader.
	<ol> <li>Engenharia elétrica - Teses. 2. Afundamento de tensão - Teses.</li> <li>Energia elétrica - Qualidade - Teses. I. Pires, Igor Amariz.</li> <li>II. Universidade Federal de Minas Gerais. Escola de Engenharia.</li> <li>III. Título.</li> </ol>
	CDU: 621.3(043)

Г

Ficha catalográfica: Biblioteca Profº Mário Werneck, Escola de Engenharia da UFMG

"Compensa Retificador C	adores Série de Tensão em Onda Quadrada com controlado por Seleção de Taps do Transformador Shunt"
	Marcos Paulo Brito Gomes
Disserta designada pe Engenharia Elé Minas Gerais, Engenharia Elé	ção de Mestrado submetida à Banca Examinadora lo Colegiado do Programa de Pós-Graduação em trica da Escola de Engenharia da Universidade Federal de como requisito para obtenção do grau de Mestre em trica.
Aprovada em 2	9 de maio de 2019.
Por:	11 P
	Prof. Dr. Igor Amariz Pires DELT (UFMG) - Orientador - Stondio Prof. Dr. Danilo Iglesias Brandão DEE (UFMG) - Artico Prof. Dr. Sidelmo Magalhães Silva DEE (UFMG)
	THE PART OF THE PA
	Grilherme Ribas Rodrigues SAPE: 2052198 UFMG: 256323 Assistente em Administração Portaria UFMG nº 618. de 10/07/2013

(increased)

dominus illuminatio mea, et salus mea.

## Agradecimentos

A Deus, pela vida, saúde e sabedoria.

Aos meus pais, pela dedicação, educação e apoio.

Ao meu orientador professor Igor Amariz Pires, por toda orientação, motivação suporte e conhecimentos. Ao professor Braz de Jesus Cardoso Filho, um agradecimento por me receber no laboratório TESLA, pelo convívio diário e ensinamentos, ao professor Sidelmo Magalhães Silva, pela ajuda adicional no tema desta pesquisa, e ao professor Danilo Iglesias Brandão pelos conhecimentos adicionais e suporte que me foram dados nestes dois anos.

Aos colegas do laboratório TESLA na UFMG, especialmente José Ronaldo, Gideon, Fernando, Reginaldo, Camila, Thiago, Hélio, Alysson, Patrícia, Tamires, Rodrigo, Rafael, Bruno, Diogo, Lucas, Daniele pela amizade, cumplicidade e troca de conhecimentos de todos as dias.

Aos colegas de trabalho da CEMIG, e meus supervisores diretos Tiago Vilela Menezes e Marcos Vinícios Silva pelo conhecimento adicional sobre as questões que envolvem qualidade energia, normas e regulamentos vigentes no cenário nacional bem como o controle de indicadores e desempenho da Companhia Energética de Minas Gerais.

Ao PPGEE-UFMG - Programa de Pós-graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais e à CAPES pelo apoio financeiro que proporcionou a realização deste trabalho.

Muito Obrigado!

## Resumo

A qualidade de energia elétrica (QEE) é uma preocupação mundial para consumidores e concessionárias de energia elétrica que visam investigar os fenômenos relacionados e atender às normas e padrões que garantam a conformidade dos sistemas elétricos de potência. Os afundamentos momentâneos de tensão ou *voltage sag*, de acordo com a comunidade científica norte-americana, ou *voltage dips* de acordo com a comunidade europeia, se enquadram no grupos dos fenômenos qualidade de energia mais severos implicando em prejuízos para os mais variados segmentos produtivos. Compensadores Série de Tensão (CST) conhecidos nos meios científicos como *Series Voltage Compensators* (SVC) ou *Dinamic Voltage Restorers* (DVR) se tornaram soluções eficazes para mitigação dos afundamentos e elevações de tensão, sendo equipamentos baseados em Eletônica de Potência apresentando várias topologias eficientes.

A evolução dos CSTs se dá de forma a melhorar o custo-benefício do equipamento, redução de componentes armazenadores de energia, filtros, transformadores de acoplamento com a rede bem como a simplificação do controle e sincronismo. Este trabalho apresenta um estudo de CSTs com topologias igualmente simplificadas que são capazes de manter tensão em cargas suscetíveis. Estima-se que os problemas de qualidade de energia geram perdas produtivas e paralisações no processo de fabricação nas indústrias, por consequência de cargas sensíveis à variação de tensão e problemas oriundos da rede elétrica, tais como afundamentos de tensão. Primeiro, o CST senoidal convencional será citado, e em seguida três topologias simplificadas serão discutidas, com o proposta de um compensador série de tensão em onda quadrada ou do termo em inglês *Square Wave Series Voltage Compensators* (SW-SVC) capazes de compensar quedas e elevações de tensão com melhor custo-benefício.

Serão apresentados simulações e resultados experimentais do SW-SVC simplificado. O projeto inclui uma descrição das partes inerentes dos sistemas, como o transformador de acoplamento, filtro harmônico na saída do conversor estático de potência, topologia do conversor, configuração e seus semicondutores, o retificador de entrada, e sistema de sincronismo com a rede. Em seguida, será discutido o desempenho do compensador atuando durante afundamentos de tensão, melhorando a susceptibilidade de cargas eletrônicas locais a níveis de baixa tensão conhecido como *low voltage ride through capability* (LVRT).

**Palavras-chaves**: Qualidade de Energia Elétrica (QEE), Afundamento Momentâneo de Tensão (AMT), Voltage sag, Voltage dip, Voltage swell, Compensador Série de Tensão (CST), Dynamic Voltage Restorer (DVR), Series Voltage Compensators (SVC), Square-Wave Series Voltage Compensators (SW-SVC), Low voltage ride through capability (LVRT).

#### Abstract

Electric power quality (PQ) is a worldwide concern for consumers and electric utilities that aims to investigate related phenomena and meet standards that ensure the compliance of power systems. Voltage sag, according to the American scientific community, or voltage dips according to the European community, fit into the groups of higher severe power quality phenomena, implying losses for the most varied productive segments. Series Voltage Compensators (SVC) or Dynamic Voltage Restorers (DVRs) have become effective solutions for mitigating voltage sags and voltage swell, based on Power Electronics with several efficient topologies.

The evolution of SVCs is in order to improve the cost-benefit of equipment, reduction of energy storage components, filters, coupling transformers with the network as well as the simplification of control and synchronism. This work presents a study of SVCs with equally simplified topologies that are capable to maintaining voltage in susceptible loads. It is estimated that the problems of power quality generate productive losses and stops in the manufacturing process at industries, because of sensitive loads to voltage variation and problems from the power grid, such as voltage sag. First, the conventional sinusoidal SVC will be introduced, and then three simplified topologies will be discussed with the proposal of Square Wave Series Voltage Compensators (SW-SVC), capable to compensating voltage sags and swells with better cost-benefit ratio.

Simulations and experimental results of simplified SW-SVC will be presented. The design includes a description of the inherent systems parts, such as the coupling transformer, harmonic filter at the output of the static power converter, topology, configuration and its semiconductors, input rectifier, and grid synchronization system. Next, will be discussed the compensator performance acting during voltage sag, improving the susceptibility of local electronic loads at low voltage level known as low voltage ride through capability (LVRT).

**Keywords**: Power Quality (PQ), Voltage sag, Voltage dip, Voltage swell, Compensador Série de Tensão (CST), Dynamic Voltage Restorer (DVR), Series Voltage Compensators (SVC), Square-Wave Series Voltage Compensators (SW-SVC), Low voltage ride through capability (LVRT).

# Lista de ilustrações

Figura 1 –	Áreas sob AMT representando vulnerabilidade de cargas conectadas à rede sob falta.	32
Figura 2 –	Conhecimento dos equipamentos industriais <i>versus</i> custos de soluções	30
Figure 2	Organização das principais topologias de Componsadoros Sório de Topoão	02 20
Figure 4	Organização das principais topologias de Compensadores Serie de Tensão.	90
rigura 4 –	18 chaves	30
Figure 5	ITEL DVD a) Ten elegie com transformador com derivação control b) Ten eleg	39
rigura 5 –	convencional.	40
Figura 6 $-$	DVRs baseados em conversores matriciais. a)Topologia convencional.	
	b) Topologia com transformador em phase-shifting. $\ldots$ $\ldots$ $\ldots$ $\ldots$	42
Figura 7 $-$	DVRs baseados em conversores AC choppers. a)Topologia trifásica.	
	b)AC chopper detalhado.	44
Figura 8 $-$	DVRs baseados em conversores Z-Source. a)Topologia Z-Source e b)Topologi	a
	quasi Z-Source.	45
Figura 9 $$ –	DVRs baseados em topologias Cascade	47
Figura 10 –	DVRs baseados em topologias com Diode-Clamped	48
Figura 11 –	DVRs baseados em topologias em Flying Capacitor	49
Figura 12 –	DVRs baseados em topologias monofásicas. a)Ponte completa. b) Meia	
	Ponte	51
Figura 13 –	DVRs baseados em topologias trifásicas. a) Três braços e três fios. b)	
	Três braços e quatro fios. c) Quatro braços e quatro fios. $\ldots$ . 	52
Figura 14 –	Topologia DySC monofásica.	55
Figura 15 –	Topologias $D^2 i PS$ . a) Topologia monofásica com retificador de meia-	
	onda, b) Topologia monofásica com retificador de onda-completa, c)	
	Topologia monofásica com retificador de meia-onda versão alternativa,	
	d) Topologia monofásica com retificador PWM, e) Topologia monofásica	
	com retificador PWM trifásico	57
Figura 16 –	Preenchimento de vetores para cálculo da média móvel.	62
Figura 17 –	Diagrama representando a implementação discreta da média móvel	63
Figura 18 –	Transformada de Fourier de tempo discreto - DTFT	66
Figura 19 –	Diagrama do PLL trifásico em tempo contínuo.	69
Figura 20 –	Modelo do PLL trifásico para análise de pequenos sinais	71
Figura 21 –	Rigidez dinâmica para a sintonia rápida $PLL_1, K_{pll} = 12,04$ e $T_{pll} =$	
	$0,576.10^{-3}$ . a) $ \Delta V_{\alpha}/\Delta V_{\theta} $ e b) $ \Delta V_{\beta}/\Delta V_{\theta} $	72

Figura 22 –	Rigidez dinâmica para a sintonia lenta $PLL_2$ , $K_{pll} = 0,96 \text{ e } T_{pll} = 0,9$ .	
	a) $ \Delta V_{\alpha}/\Delta V_{\theta} $ e b) $ \Delta V_{\beta}/\Delta V_{\theta} $	72
Figura 23 –	Diagrama do PLL trifásico em tempo discreto.	73
Figura 24 –	Resposta do PLL trifásico em tempo discreto rastreando afundamento	
	trifásico.	74
Figura 25 –	Resposta do PLL trifásico em tempo discreto rastreando afundamento	
	monofásico.	74
Figura 26 –	Diagrama do PLL monofásico em tempo discreto.	75
Figura 27 –	Resposta do PLL monofásico em tempo discreto.	76
Figura 28 –	Resposta dos métodos de detecção de eventos de QEE para afundamento	
	de tensão livre de harmônicos	78
Figura 29 –	Resposta dos métodos de detecção de eventos de QEE para afundamento	
	de tensão real com presença de harmônicos.	78
Figura 30 –	Resposta dos métodos de detecção de eventos de QEE para elevação de	
	tensão com presença de harmônicos.	79
Figura 31 –	Métodos de compensação e inserção série de potência ativa e reativa na	
	rede	80
Figura 32 –	Métodos de compensação utilizados nos restauradores dinâmicos de	
	tensão. a) Compensação da amplitude ou Compensação em fase, b)	
	Compensação reativa ou Compensação em quadratura, c) Limite para	
	Compensação reativa ou Compensação em quadratura, d) Compensação	
	com otimização de potência ativa, e) Compensação total ou Compensa-	
	ção pré-afundamento	81
Figura 33 –	Compensador Série de Tensão senoidal convencional, ilustração do	
	sistema de controle e sincronismo, filtro LC e transformadores de aco-	
	plamento série com a rede	88
Figura 34 –	Estágio retificador, esquemático simplificado representando entrada	
	típica de cargas eletrônicas industriais	89
Figura 35 –	Contator, circuito eletromecânico simplificado	89
Figura 36 –	Efeito de um afundamento de tensão de 0,5 pu em uma carga retificadora,	
	estágio de entrada de equipamentos eletrônicos	91
Figura 37 –	Efeito de elevação de tensão de 0,5 pu em uma carga retificadora, estágio	
	de entrada de equipamentos eletrônicos.	92
Figura 38 –	CST em Onda Quadrada com Células em Cascata - Topologia com duas	
	células.	94
Figura 39 –	Estratégia para compensação de afundamentos de tensão para o CST em	
	Onda Quadrada Controlado com Células em Cascata - Topologia com	
	2células. a) Seleção das relações de transformação do transformador	
	shunt. b) Procedimento de compensação.	95

Figura 40 –	Estratégia para compensação de afundamentos e elevações de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 2 células. a) Seleção das relações de transformação do transformador <i>shunt</i> b) Procedimento de compensação 97
Figura 41 –	Estratégia para compensação de afundamentos de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 3 células. a) Seleção das relações de transformação do transformador <i>shunt.</i> b) Procedimento de compensação
Figura 42 –	Estratégia para compensação de afundamentos e elevações de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 3 células. a) Seleção das relações de transformação do transformador <i>shunt</i> . b) Procedimento de compensação
Figura 43 –	Sistema de controle e sincronismo do CST em Onda Quadrada com Células em Cascata
Figura 44 –	Modos de operação do CST em Onda Quadrada com Células em Cascata.  104 $\!$
Figura 45 –	Compensação de afundamento de tensão de 0,5pu pelo CST em Onda Quadrada com Células em Cascata. a) afundamento de tensão em carga eletrônica. b) tensão compensada
Figura 46 –	Compensação de afundamento de tensão de 0,7pu e 0,5pu pelo CST em Onda Quadrada com Células em Cascata. a) afundamento de tensão em carga eletrônica. b) tensão compensada
Figura 47 –	Compensação de elevação de tensão de 1,5pu pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica. b) tensão compensada
Figura 48 –	Compensação de elevação de tensão de 1,3pu e 1,5pu pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica b) tensão compensada.
Figura 49 –	Compensação de afundamento de tensão medido pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica b) tensão compensada
Figura 50 –	CST em Onda Quadrada Controlado por Seleção de Taps do Trans- formador Shunt - Topologia com 2 braços de tiristores e 1 braço de
Figura 51 –	Estratégia para compensação de afundamentos de tensão do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt - Topologia com 2 braços de tiristores e 1 braço de diodos. a) Seleção das relações de transformação do transformador shunt. b) Procedimento de compensação

Figura 52 –	Estratégia para compensação de afundamentos e elevações de tensão do	
	CST em Onda Quadrada Controlado por Seleção de Taps do Transfor-	
	mador Shunt - Topologia com 2 braços de tiristores e 1 braço de diodos.	
	a) Seleção das relações de transformação do transformador shunt. b)	
	Procedimento de compensação.	112
Figura 53 –	CST em Onda Quadrada Controlado por Seleção de Taps do Transfor-	
	mador Shunt - Topologia com 3 braços de tiristores	114
Figura 54 –	Estratégia para compensação de afundamentos de tensão do CST em	
	Onda Quadrada Controlado por Seleção de Taps do Transformador	
	Shunt - Topologia com 3 braços de tiristores. a) Seleção das relações de	
	transformação do transformador <i>shunt</i> . b) Procedimento de compensação	.115
Figura 55 –	Estratégia para compensação de afundamentos e elevações de tensão	
_	do CST em Onda Quadrada Controlado por Seleção de Taps do Trans-	
	formador <i>Shunt</i> - Topologia com 3 braços de tiristores. a) Seleção das	
	relações de transformação do transformador <i>shunt</i> . b) Procedimento de	
	compensação.	117
Figura 56 –	CST em Onda Quadrada Controlado por Seleção de Taps do Transfor-	
	mador Shunt - Topologia com 4 braços de tiristores	119
Figura 57 –	Estratégia para compensação de afundamentos e elevações de tensão	
	do CST em Onda Quadrada Controlado por Seleção de Taps do Trans-	
	formador <i>Shunt</i> - Topologia com 4 braços de tiristores. a) Seleção das	
	relações de transformação do transformador <i>shunt</i> . b) Procedimento de	
	compensação.	121
Figura 58 –	Estratégia para compensação de afundamentos e elevações de tensão	
0	do CST em Onda Quadrada Controlado por Seleção de <i>Taps</i> do Trans-	
	formador <i>Shunt</i> - Topologia com 4 braços de tiristores. a) Seleção das	
	relações de transformação do transformador <i>shunt</i> . b) Procedimento de	
	compensação.	124
Figura 59 –	Sistema de controle e sincronismo do CST em Onda Quadrada Contro-	
	lado por Seleção de Taps do Transformador Shunt.	126
Figura 60 –	Modos de operação do CST em Onda Quadrada Controlado por Seleção	
	de Taps do Transformador Shunt.	129
Figura 61 –	Compensação de afundamento de tensão de 0,5pu pelo CST em Onda	
<u> </u>	Quadrada Controlado por Seleção de Taps do Transformador Shunt. a)	
	afundamento de tensão em carga eletrônica. b) tensão compensada	130
Figura 62 –	Compensação de afundamento de tensão de 0,7 e 0,5pu pelo CST em	
0	Onda Quadrada Controlado por Seleção de Taps do Transformador	
	Shunt. a) afundamento de tensão em carga eletrônica. b) tensão com-	
	pensada	131
	÷	

Figura 63 –	Compensação de elevação de tensão de 1,5pu pelo CST em Onda	
	Quadrada Controlado por Seleção de Taps do Transformador Shunt. a)	
	elevação de tensão em carga eletrônica. b) tensão compensada	131
Figura 64 –	Compensação de elevação de tensão de 1,3pu e 1,5pu pelo CST em	
	Onda Quadrada Controlado por Seleção de Taps do Transformador	
	Shunt. a) elevação de tensão em carga eletrônica. b) tensão compensada.	132
Figura 65 –	Compensação de afundamento de tensão medido pelo CST em Onda	
	Quadrada Controlado por Seleção de Taps do Transformador Shunt. a)	
	elevação de tensão em carga eletrônica. b) tensão compensada	132
Figura 66 –	CST em Onda Quadrada com Retificador Controlado por IGBT	133
Figura 67 –	Sistema de controle e sincronismo do CST em Onda Quadrada com	
	Retificador Controlado por IGBT	134
Figura 68 –	Modos de operação do CST em Onda Quadrada com Retificador Con-	
	trolado por IGBT.	134
Figura 69 –	Compensação de afundamento de tensão pelo CST em Onda Quadrada	
	com Retificador Controlado por IGBT. a) afundamento de tensão em	
	carga eletrônica. b) tensão compensada.	135
Figura 70 –	Compensação de elevação de tensão pelo CST em Onda Quadrada	
	com Retificador Controlado por IGBT. a) elevação de tensão em carga	
	eletrônica. b) tensão compensada	136
Figura 71 –	Compensação de afundamento de tensão medido pelo CST em Onda	
	Quadrada com Retificador Controlado por IGBT. a) elevação de tensão	
	em carga eletrônica. b) tensão compensada. $\ldots$ . $\ldots$ . $\ldots$ . $\ldots$ . $\ldots$	136
Figura 72 –	SW-SVC topologia com seleção de <i>taps</i> do transformador <i>shunt</i>	140
Figura 73 –	Montagem experimental em bancada	140
Figura 74 –	Sistema de controle e sincronismo do CST em Onda Quadrada através	
	de compoentes discretos	150
Figura 75 –	Detecção de passagem por zero e sincronismo do SW-SVC topologia	
	com seleção de <i>taps</i> do transformador <i>shunt</i>	151
Figura 76 –	Afundamento de tensão com $0,5pu$ residual programado na fonte de	
	tensão programável 345 ASX da Pacific Power Source $^{\ensuremath{\mathbb{R}}}$	152
Figura 77 –	Atraso de compensação do SW-SVC	152
Figura 78 –	Compensação correta do SW-SVC, sem carga	153
Figura 79 –	Compensação correta do SW-SVC, com carga	153
Figura 80 –	Afundamento de tensão de $0,5pu$ residual em uma carga eletrônica	
	retificadora.	154
Figura 81 –	SW-SVC compensando afundamento de tensão de $0,5pu$ residual em	
	uma carga eletrônica retificadora.	154
Figura 82 –	Elevação de tensão de $0, 5pu$ em uma carga eletrônica retificadora	155

Figura 83 – SW-SVC compensando elevação de tensão de $0,5pu$ em uma carga
eletrônica retificadora
Figura 84 – SW-SVC compensando elevação de tensão de $0,5pu$ em uma carga
eletrônica retificadora. Escala de tempo expandida da compensação em
oposição de fase
Figura 85 – Diagrama do circuito de Alimentação
Figura 86 – Diagrama do circuito do Microcontrolador
Figura 87 – Diagrama do circuito de Disparo dos Tiristores. $\ldots$ $\ldots$ $\ldots$ $\ldots$ $\ldots$ $178$
Figura 88 – Diagrama do circuito de Medição de Tensão e Instrumentação 179
Figura 89 – Diagrama do circuito de Comando do Inversor. $\ldots$
Figura 90 – Programação do Arduino Arduino DUE^® via Matlab/simulink^® $\ .\ .\ .\ 181$
Figura 91 – Programação do Texas Instruments $^{\ensuremath{\mathbb{R}}}$ o TMS320F28335 via Matlab/simulink $^{\ensuremath{\mathbb{R}}}$ 182

## Lista de tabelas

Tabela 1 –	Caracterização dos AMTs de acordo com a duração segundo IEEE Std. 1159-2009 e PRODIST
Tabela 2 –	Razões mais comuns para o desligamento da esquipamentos relacionados
	com AMT para 33 ferramentas testadas
Tabela 3 –	Relatório de custos industriais devido à eventos de afundamentos de
	tensão em indústrias de diferentes segmentos produtivos
Tabela 4 –	Capacidade de proteção de compensadores da topologias DySC $\ldots$ . 56
Tabela 5 –	Sintonias ajustadas para o controlador PI do PLL
Tabela 6 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de $\mathit{Taps}$ do Transformador $\mathit{Shunt}$ -
	Topologia com 2 braços de tiristores - Compensação de afundamento
	de tensão $\ldots \ldots 111$
Tabela 7 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de $\mathit{Taps}$ do Transformador $\mathit{Shunt}$ -
	Topologia com 2 braços de tiristores e 1 braço de diodos - Compensação
	de afundamento e elevação de tensão 
Tabela 8 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de $\mathit{Taps}$ do Transformador $\mathit{Shunt}$ -
	Topologia com 3 braços de tiristores - Compensação de afundamento
	de tensão
Tabela 9 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de $\mathit{Taps}$ do Transformador $\mathit{Shunt}$ -
	Topologia com 3 braços de tiristores - Compensação de afundamento e
	elevação de tensão
Tabela 10 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de $Taps$ do Transformador $Shunt$ -
	Topologia com 4 braços de tiristores - Compensação de afundamento
	de tensão
Tabela 11 –	Capacidade de proteção do Compensador Série de Tensão com Re-
	tificador Controlado por Seleção de Taps do Transformador Shunt -
	Topologia com 4 braços de tiristores - Compensação de afundamento e
	elevação de tensão
Tabela 12 –	Estados das chaves do estágio inversor do Compensador Série de Tensão
	com Retificador Controlado por Seleção de Taps do Transformador Shunt129

## Lista de abreviaturas e siglas

ADC Analog/Digital Converter ANEEL Agência Nacional de Energia Elétrica AMT Afundamento Momentâneo de Tensão CST Compensador Série de Tensão DSP Digital Signal Processor DVR Dynamic Voltage Restorer FPE Fonte primária de energia GD Gerador distribuído GPIO General Purpose Input/Output HVDC High-voltage direct current HFIT High-frequency-isolating transformer HFL-DVR High-frequency-link Dynamic Voltage Restorer HV-DVR high-voltage Dynamic Voltage Restorer Institute of Electrical and Electronics Engineers IEEE LCL Filtro passivo com dois indutores e um capacitor LVRT Low Voltage Ride Through MG Microgerador MMC Modular Multilevel Cpnverter MPPT Maximum Power Point Tracking NPC Neutral Point clamped PAC Ponto de acoplamento comum PEP Processador eletrônico de potência ΡI Proporcional-integral

PLL	Phase-locked loop
PQ	Power Quality
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional
PV	Fotovoltáico
PWM	Pulse Width Modulation
QEE	Qualidade de Energia Elétrica
RMS	Root Mean Square
SEP	Sistema Elétrico de Potência
STATCOM	Static synchronous compensator
SVC	Series Voltage Compensators
SW-SVC	Square-Wave Series Voltage Compensators
THD	Total Harmonic Distortion
VeSC	Vector Switching Converters
VSI	Voltage Source Inverter
VTCD	Variação de Tensão de Curta Duração

# Sumário

1	INTRODUÇÃO	27
1		21
1.1		27
1.2		33
1.3	Contribuições esperadas	34
1.4	Organização do texto	35
2	A TECNOLOGIA DOS COMPENSADORES SÉRIE DE TENSÃO.	37
2.1	Introdução	37
2.2	Principais Topologias dos Compensadores Série de Tensão	37
2.2.1	Topologias (CA-CA) sem armazenamento de energia	38
2.2.1.1	Conversores CA-CA diretos	38
2.2.1.2	Ciclo-conversores	40
2.2.1.3	Conversores Matriciais	41
2.2.1.4	Choppers CA	43
2.2.1.5	Z-Source	44
2.2.2	Topologias (CC-CA) de alta potência com armazenamento de energia	45
2.2.2.1	Cascade	46
2.2.2.2	Diode-Clamped	48
2.2.2.3	Flying Capacitor	49
2.2.3	Topologias (CC-CA) de baixa potência com armazenamento de energia	51
2.2.3.1	Monofásica em ponte completa e meia ponte	51
2.2.3.2	Trifásica a três braços (três e quatro fios) e quatro braços (quatro fios)	52
2.2.4	Topologias sem transformadores e com minimização de componentes	53
2.2.4.1	Topologias DySC	53
2.2.4.2	Topologias $D^2 i PS$	56
2.3	O transformador de acoplamento com a rede e inserção série de	
	tensão	58
2.4	Filtros de tensão CA	59
2.5	Sistemas de sincronismo e detecção de afundamentos	60
2.5.1	Amplitude do vetor de tesão	61
2.5.2	RMS pelo cálculo da média móvel	62
2.5.3	DTFT - Transformada de Fourier de tempo discreto com janela de amostragem	63
2.5.4	PLL - Phase Locked Loop	67
2.5.4.1	Sintonia do Controle PI do PLL	67
2.5.4.1.1	PLL Rápido	67

2.5.4.1.2	PLL Lento	68
2.5.4.2	Rigidez Dinâmica do PLL	70
2.5.4.3	Modelo do PLL trifásico em tempo discreto	73
2.5.4.4	Modelo do PLL monofásico em tempo discreto	75
2.5.5	Teste dos algoritmos de detecção de afundamentos de tensão	77
2.6	Estratégias de controle e métodos de compensação de tensão	80
2.6.1	Compensação da amplitude ou Compensação em fase	81
2.6.2	Compensação reativa ou Compensação em quadratura	82
2.6.3	Compensação com otimização de potência ativa	82
2.6.4	Compensação total ou Compensação pré-afundamento	83
2.7	O barramento CC e o armazenamento de energia	84
2.8	Conclusões	86
3	COMPENSADORES SÉRIE DE TENSÃO EM ONDA QUADRADA	87
3.1	Introdução	87
3.2	Efeito do afundamento de tensão em equipamentos eletrônicos	90
3.3	Efeito da elevação de tensão em equipamentos eletrônicos	91
3.4	Compensadores Série de Tensão com Células em Cascata	93
3.4.1	Topologia com 2 Células	93
3.4.2	Topologia com 3 Células	98
3.4.3	Sistema de sincronismo e compensação	102
3.4.4	Resultados Simulados	105
3.5	Compensadores Série de Tensão com Retificador Controlado por	
	Seleção de Taps do Transformador Shunt	108
3.5.1	Topologia com 2 braços de tiristores e 1 braço de diodos	109
3.5.2	Topologia com 3 braços de tiristores	113
3.5.3	Topologia com 4 braços de tiristores	119
3.5.4	Sistema de sincronismo e compensação	125
3.5.5	Resultados Simulados	130
3.6	Compensadores Série de Tensão com Retificador Controlado por	
	IGBT	133
3.6.1	Sistema de sincronismo e compensação	133
3.6.2	Resultados Simulados	135
3.7	Conclusões	137
4	PROTÓTIPO DO COMPENSADOR DE TENSÃO EM ONDA QUA-	
	DRADA	139
4.1	Introdução	139
4.2	Características do Projeto	141
4.2.1	Inversor:	141

4.2.2	Gate Driver:	. 141
4.2.3	Capacitor do barramento CC:	. 141
4.2.4	Retificadores Controlados:	. 141
4.2.5	Transformador shunt:	. 142
4.2.6	Filtro senoidal:	. 142
4.2.7	Dissipador:	. 142
4.2.8	Medição de Tensão e Instrumentação:	. 143
4.2.8.1	Medição da tensão da rede:	. 143
4.2.8.2	Medição da tensão do barramento CC:	. 144
4.2.8.3	Medição da corrente da carga:	. 145
4.2.9	Microcontroladores:	. 145
4.2.9.1	Programação com STMicroelectronics <sup>®</sup> STM32F103C8T6:	. 147
4.2.9.2	$Programa_{f} for an Arduino^{\mathbb{R}} ArduinoDUE: \ . \ . \ . \ . \ . \ . \ . \ . \ . \ $	. 147
4.2.9.3	Programação com Texas Instruments $^{\mathbb{R}}$ o TMS320F28335:	. 148
4.3	Sistemas de controle e Sincronismo	. 148
4.3.1	Implementação através de elementos discretos:	. 149
4.3.2	Implementação com uso de microcontroladores (implementação digital): .	. 150
4.4	Resultados Experimentais	. 151
4.5	Conclusões	. 156
5	CONCLUSÕES E PROPOSTAS DE CONTINUIDADE	. 157
5.1	Conclusões	. 157
5.2	Propostas de Continuidade	. 158
	REFERÊNCIAS	. 159

## APÊNDICES

173

	APÊNDICE A – ESQUEMÁTICOS DO PROJETO DO COMPEN-
	SADOR EM ONDA QUADRADA
A.1	Diagrama do circuito de Alimentação.
A.2	Diagrama do circuito do Microcontrolador
A.3	Diagrama do circuito de Disparo dos Tiristores
A.4	Diagrama do circuito de Medição de Tensão e Instrumentação 179
A.5	Diagrama do circuito de Comando do Inversor.
	APÊNDICE B – PROGRAMAÇÃO DO DSP
B.1	Programação do Arduino $^{ extsf{R}}$ ArduinoDUE via Matlab/simulink $^{ extsf{R}}$ 181
B.2	Programação do Texas Instruments $^{ extsf{R}}$ o TMS320F28335 via Matlab/simulink $^{ extsf{R}}$

## 1 Introdução

E ste capítulo introdutório apresenta as motivações acerca do tema escolhido para este trabalho de dissertação. Primeiramente os principais distúrbios relacionados à qualidade de energia elétrica serão abordados e em seguida será dado foco aos fenômenos relacionados aos afundamentos momentâneos de tensão e aspectos gerais relacionados a este tema. Serão explicados os objetivos e contribuições deste trabalho bem como um resumo explicativo de cada capítulo que compõe este texto de dissertação.

#### 1.1 Aspectos Gerais

A Qualidade de Energia Elétrica (QEE), referenciada pelo termo inglês *Power Quality* (PQ), é uma preocupação para as concessionárias de energia elétrica e consumidores. Os fenômenos prejudiciais ao Sistema Elétricos de Potência (SEP) têm sido estudados e caracterizados, bem como formas de mitigá-los. As concessionárias têm o requisito de fornecer aos consumidores energia de alta confiabilidade e gerenciam a energia em consumo de acordo com padrões e indicadores. O Afundamento Momentâneo de Tensão (AMT) ou Variação de Tensão de Curta Duração (VTCD), ou de acordo com a comunidade científica americana *valtage sag*, ou de acordo com a comunidade científica européia *valtage dip*, é um desses problemas de qualidade de energia e tem sido estudado extensivamente nas últimas duas décadas.

O afundamento de tensão é caracterizado pela IEEE Std. 1159-2009, como uma diminuição súbita no valor eficaz da tensão de alimentação para grandezas que variam de 0,1 a 0,9 pu em relação aos valores nominais da forma de onda da componente fundamental, com duração de 0,5 ciclo a 30 ciclos, 30 ciclos a 3 segundos e de 3 segundos a 1 minuto para afundamentos instantâneos, momentâneos e temporários respectivamente, [1,2]. O Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST) considera durações entre 1 ciclo e 3 segundos como momentâneas e entre 3 segundos e 3 minutos como temporárias, [3,4]. Estes dados estão organizados na Tabela 1.

Pesquisas revelam que as principais causas do fenômeno AMT são falhas do sistema de transmissão, falhas do sistema de distribuição remota, falhas no sistema de distribuição local, corrente de partida de grandes motores e transformadores, interrupções curtas e ações de proteção, [1]. Em relação às causas de falhas nos sistemas de transmissão e distribuição, elas podem variar de acordo com a configuração local de clima e linhas de transmissão. Em países europeus como o Reino Unido, falhas nas instalações respondem por 39% das falhas do sistema de distribuição, interferência na rede 21%, descargas atmosféricas 12%, neve e gelo na rede 11%, animais em contato 8%, ventos fortes 7%, e cargas vizinhas

	IEEE Std. 1159-2009		PRODIST	
Instantâneo	Duração: 0,5 cio	clo a 30 ciclos	Duração:	-
	Interrupção:	-	Interrupção:	-
	Afundamento:	0,1 - 0,9 pu	Afundamento:	-
	Elevação:	1,1 - 1,9 pu	Elevação:	-
Momentâneo	Duração: 30 cicl Interrupção: Afundamento: Elevação:	los à 3 segundos < 0,1 pu 0,1 - 0,9 pu 1,1 - 1,4 pu	Duração: 1 ciclo Interrupção: Afundamento: Elevação:	) à 3 segundos < 0,1 pu 0,1 - 0,9 pu > 1,1 pu
Temporário	Duração: 3 segu Interrupção: Afundamento: Elevação:	ndos à 1 minuto < 0,1 pu 0,1 - 0,9 pu 1,1 - 1,2 pu	Duração: 3 segu Interrupção: Afundamento: Elevação:	indos à 3 minutos < 0,1 pu 0,1 - 0,9 pu > 1,1 pu

Tabela 1 – Caracterização dos AMTs de acordo com a duração segundo IEEE Std. 1159-2009 e PRODIST

Fonte: IEEE Std. 1159-2009, [2]. PRODIST, [3].

2%. Em países tropicais, como o Brasil, as causas de falhas são devidas principalmente à descargas atmosféricas 21%, contato com árvores e arbustos 16%, contato com animais 15%, falhas na rede 13%, ações humanas 6%, ventos 5% e causas desconhecidas 24%. O contato com árvores e animais é devido ao padrão de transmissão brasileiro, em que a rede é principalmente disposta por vias aéreas e condutores desencapados. As causas desconhecidas de falhas ocorrem devido ao tamanho do sistema de distribuição. Inclui-se a isto a necessidade de maior aplicação do processo de observação, que identifica tais problemas. Nos Estados Unidos, as condições de clima adverso são as principais, sendo 62% das causas, seguidas de problemas nos equipamentos da rede 10%, contato com animais 7%, fatores desconhecidos 12% e manutenção na rede de 1%, [1,5].

Concessionárias de energia e consumidores industriais devem estar preparados para as condições adversas que geram afundamentos de tensão, fenômeno que pode causar defeitos ou mal funcionamento em equipamentos eletrônicos e cargas sensíveis. Tais impactos devem ser observado com a tendência crescente de equipamentos eletrônicos no ambiente industrial. Quedas e interrupções de tensão levam a perdas financeiras significativas para consumidores residenciais, comerciais e industriais. Em um ambiente industrial com uma tendência crescente de automação e dispositivos controlados/interfaceados, equipamentos como contatores, computadores pessoais (PCs), controladores lógicos programáveis (PLCs) e acionamentos de velocidade ajustável (ASDs) são altamente sensíveis a afundamentos de tensão, conforme demonstrado na Tabela 2, [6–8].

A vulnerabilidade de alguns componentes a quedas de tensão ou interrupções motivou institutos de pesquisa a realizarem testes de compatibilidade com alguns componentes

Classificação de Susceptibilidade à AMT	Equipamento Susceptível	Porcentagem geral
1º	Circuitos de Proteção: Relé piloto (33%) e Contator Principal (14%)	47%
2°	Fontes de energia CC: Computadores Pessoais (PC) (7%), Controladores (7%) e I/O (5%)	19%
30	Fontes de energia trifásicas: Magnetron (5%), RF (%)e Ion (2%)	12%
4º	Bombas à vácuo	12%
5°	Bombas de turbinas	7%
6°	Acionamentos de frequência variável	2%

Tabela 2 – Razões mais comuns para o desligamento da esquipamentos relacionados com AMT para 33 ferramentas testadas.

Fonte: Electric Power Research Institute (EPRI), [8].

eletrônicos e eletromecânicos que são sub-partes integradas de máquinas ou ferramentas inteiras. Alguns dispositivos podem falhar, operar mal ou serem desconectados por um sistema de proteção quando sujeitos a reduções na magnitude da tensão. Esses dados motivaram os fabricantes a praticarem adaptações em seus equipamentos, reduzindo a sensibilidade dos componentes à variação de tensão da fonte de alimentação. Essas medidas podem envolver a substituição de componentes mais sensíveis, a revisão de componentes ou a aplicação de novas tecnologias que melhorem a compatibilidade de máquinas e ferramentas [6–8]. As perdas financeiras devido à qualidade da energia são um problema iminente para o setor industrial. Algumas pesquisas e padrões propõem métricas estatísticas que estimam o custo desses eventos de qualidade de energia e identificam os potenciais de economia financeira associados à compatibilidade dos equipamentos, [6,9]. Para a implementação de soluções de qualidade de energia é necessário um investimento de capital inicial. Para conhecer as vantagens financeiras deste investimento é necessário entender os danos causados por quedas de tensão e interrupções. O retorno financeiro varia de acordo com o segmento produtivo do setor. A Tabela 3 mostra dados obtidos de estudos separados de qualidade de energia realizados pelo instituto de pesquisa norte-americano *Electric Power Research Institute* (EPRI) e indica eventos de qualidade de energia, organizados em relatórios de custos em 20 indústrias de segmentos produtivos diferentes, [8].

A escolha da solução de qualidade de energia mais viável para diferentes segmentos industriais, usando os dados da Tabela 3, demanda a necessidade de calcular um indicador de custo reportado por carga. É possível notar que as indústrias de semicondutores

Nº	Segmento Produtivo	Relatório de Prejuízos	Tensão de Operação	Potência da Carga
1º	Semicondutor	US\$ 1.500.000,00	69 kV	$25 \mathrm{MW}$
2°	Semicondutor	US\$ 1.400.000,00	161 kV	30 MW
3°	Semicondutor	US\$ 700.000,00	$12,5~\mathrm{kV}$	10 MW
4°	Fundição de Metais	US\$ 200.000,00	$13,\!8~\mathrm{kV}$	16 MW
$5^{\mathrm{o}}$	Indústria Química	US\$ 160.000,00	$12,5~\mathrm{kV}$	$5 \mathrm{MW}$
6°	Indústria de Papel e Celulose	US\$ 110.000,00	161 kV	$100 \ \mathrm{MW}$
$7^{\circ}$	Usinagem de motores aeroespaciais	US\$ 100.000,00	$13,\!8~\mathrm{kV}$	$10 \ \mathrm{MW}$
8°	Indústria Alimentícia	US\$ 87.000,00	$12,5~\mathrm{kV}$	$5 \mathrm{MW}$
9°	Indústria Química	US\$ 75.000,00	66  kV	$3 \mathrm{MW}$
$10^{\circ}$	Indústria Química	US\$ 75.000,00	66  kV	$5 \mathrm{MW}$
$11^{\circ}$	Componentes Eletrônicos	US\$ 75.000,00	$12,5~\mathrm{kV}$	$5 \mathrm{MW}$
$12^{\circ}$	Enriquecimento de Cristal	US\$ 60.000,00	$12,5~\mathrm{kV}$	$1 \mathrm{MW}$
$13^{\circ}$	Indústria Química	US\$ 46.000,00	66  kV	$30 \mathrm{MW}$
$14^{\rm o}$	Indústria de Fiação	US\$ 34.000,00	$12,5~\mathrm{kV}$	$2 \mathrm{MW}$
$15^{\circ}$	Indústria Química	US\$ 18.000,00	$12,5~\mathrm{kV}$	$2 \mathrm{MW}$
$16^{\circ}$	Indústria de Fibras	US\$ 15.000,00	$12,5~\mathrm{kV}$	$1 \mathrm{MW}$
$17^{\circ}$	Indústria de Papel e Embalagem	US\$ 10.000,00	$12,5~\mathrm{kV}$	$4 \mathrm{MW}$
$18^{\circ}$	Indústria de sacola plástica	US\$ 10.000,00	480 V	4 MW
19°	Indústria de Plástico	US\$ 7.500,00	12,5  kV	4 MW
$20^{\circ}$	Indústria de Aço Inoxidável	US\$ 5.500,00	12,5  kV	2  MW

Tabela 3 – Relatório de custos industriais devido à eventos de afundamentos de tensão em indústrias de diferentes segmentos produtivos.

Fonte: Electric Power Research Institute (EPRI), [8].
têm o maior valor de perda financeira por demanda de energia, sendo cerca de US\$ 60.000,00/MW, quando submetidas a quedas de tensão e interrupções. Neste contexto, padrões como o SEMI F47 foram desenvolvidos juntamente com a indústria de fabricação de semicondutores, propondo que melhores projetos dos equipamentos possam oferecer ótimas soluções para imunidade contra problemas de afundamento de tensão. Analisando o relatório nº 2 da Tabela 3, indústria com equipamentos já em operação, é possível implementar um Compensador Série de Tensão (CST) industrial para toda a instalação, de média e alta tensão industrial, como o *Dynamic Voltage Restorers* (DVR) com potência nominal próximo a 10 MVA, com um retorno financeiro de um ano, considerando 4 eventos anuais de qualidade de energia. Com base nessa estratégia de compensação de tensão, considerando os custos do DVR, instalações e manutenção anual do equipamento, no final do período de três anos, a economia total resultante dos benefícios do projeto poderia atingir US\$ 10,9 milhões, [8, 10].

No entanto, pesquisas indicam que as implantações de soluções de qualidade de energia distribuídas possam ser mais econômicas. Uma segunda solução seria a instalação de reguladores de tensão e compensadores embutidos em equipamentos que compõem partes mais susceptíveis do processo na instalação. Essa estratégia empregaria soluções como o *Dip Proofing Inverter* (DPI), o *Small Dynamic Sag Corrector* (MiniDySC), o *Dynamic Sag Corrector* (DySC) e o *Constant Voltage Transformer* (CVT). Essa estratégia inclui soluções de baixa tensão instaladas em um barramento da instalação ou nível de painel, elas são eficazes para proteger muitas cargas sensíveis de uma só vez. As soluções são as *Series Compensation technologies* (SSC), *Uninterruptible Power Supply* (UPS), dispositivos *Sag Ride-Through devices* (SRT), tecnologias de baixa tensão, topologias envolvendo volante de inércia *Active Power Flywheels* (APF) e DVRs de baixa potência, [8].

O custo dessas soluções pode ser justificado com base no número de processos ou equipamentos protegidos, instaladas ao longo da linha de produção, usando componentes mais robustos quando possível. Com base nessa solução de controle de tensão, estima-se que a fábrica de semicondutores atingiria uma economia de US\$ 15,6 milhões até o final dos primeiros 3 anos [8,10]. Compensações de tensão próximo à cargas sensíveis são mais econômicas, colocando os compensadores série de tensão perto das cargas suscetíveis, como mostrado na Figura 1, os níveis de potência dos compensadores são projetados para auxiliar principalmente as cargas mais sensíveis, melhorando a capacidade de *Low Voltage Ride Through* (LVRT) do sistema [8–14]. Entende-se que o custo de proteção e compensação de unidades fabris em detrimento aos eventos de QEE diminuem à medida que se conhece cada vez mais os equipamentos e suas subpartes internas funcionais, Figura 2. Será descrito na seção a seguir os objetivos deste trabalho que incluem estudar um CST simplificado de boa relação custo-benefício e seus aspectos funcionais, sendo um *Square-Wave Series Voltage Compensator* (SW-SVC), [15–19].



Fonte: figura do autor.

Figura 1 – Áreas sob AMT representando vulnerabilidade de cargas conectadas à rede sob falta.



dos Equipamentos

Fonte: adaptado de Electric Power Research Institute (EPRI), [8].

Figura 2 – Conhecimento dos equipamentos industriais *versus* custos de soluções para compensação de eventos de qualidade de energia.

# 1.2 Objetivos e Contribuições

O objetivo geral deste trabalho de dissertação consiste em analisar e reunir técnicas de compensação de tensão eficazes que tragam benefícios no tocante aos fenômenos de QEE relacionados à AMT. Será realizada uma revisão de topologias de CSTs, bem como análise da composição de suas partes integrantes tais como armazenamento de energia, configuração das chaves do inversor, estágio retificador, transformador *shunt*, controle e sincronismo com a rede. O entendimento das subpartes funcionais permite reunir informações que possibilitam a simplificação do CST migrando para topologias com menor número de componentes e simplificação do controle na tentativa de se obter um bom *trade off* entre custo e benefício. Neste contexto os seguintes aspectos serão abordados como objetivos gerais:

- Revisão da literatura relacionada aos principais impactos do fenômeno AMT no setor industrial. Neste contexto são esperados problemas em máquinas e equipamentos industriais quando submetidos à tensões inferiores às condições nominais de operação, o que ocasiona custos e prejuízos ao setor produtivo.
- Revisão das principais normas que regem o cenário de QEE, com atenção especial para os fenômenos AMT. Neste contexto estão a revisão das principais normas nacionais como a ABNT e PRODIST relacionada à ANEEL no Brasil, quanto normas interacionais como a SEMIF47, ITIC bem como procedimentos e padrões do IEEE.
- Revisão da literatura relacionada às principais técnicas de compensação em série de tensão que visam mitigar o fenômeno AMT. Isto inclui topologias diversificadas e relação de componentes que compõem os CSTs, bem como estudo e projeto das partes principais (transformador *shunt*, estágio retificador, barramento CC, estágio inversor, filtro de saída, forma de acoplamento série bem como sistemas de controle e sincronismo com a rede).
- Elaboração de simulações e modelagem computacional que permita identificar o comportamento, peculiaridades e requisitos de projetos das principais subpartes dos CSTs comutados em alta frequência (frequência de comutação da ordem de 3kHz a 12kHz) e filtro passivos de saída e/ou transformadores de acoplamento com a rede que permitam a sintetização de uma tensão senoidal para compensação dos AMTs.
- Avaliar por meio de simulações e modelagem computacional o desempenho de um CST simplificado com frequência de comutação das chaves do inversor (ponte-H) sintetizada em forma de onda quadrada. A literatura apresenta topologias que proporcionam esta forma de compensação, as chaves não comutam mais em frequências

altas e sim na frequência fundamental da rede, em 60Hz, tais topologias são conhecidas como SW-SVC, [15–19]. É esperado que tal operação traga benefícios como redução de componentes como filtros e transformadores de acoplamento com a rede.

Como objetivos específicos desenvolvidos nesta dissertação destacam-se:

- Montagem do protótipo em pequena escala do SW-SVC compensando AMTs com tensão em onda quadrada bem como testes de funcionamento.
- Avaliação do SW-SVC protótipo compensando AMTs de diferentes magnitudes e duração. Esta etapa será realizada dispondo-se de valores estatísticos de ocorrência de AMTs, que podem ter ocorrência, magnitude e duração variáveis com aspectos climáticos, localidade e sazonalidade. O laboratório TESLA da UFMG possui um aparelho denominado de SagCaptor construído para monitorar os eventos de QEE, cujos dados serão utilizados nesta pesquisa, [20–24].
- Avaliação do SW-SVC protótipo compensando AMTs com estudo de diferentes sistemas de controle e de sincronismo com a rede. A aplicação do compensador exige uma rápida resposta dinâmica para que responda de forma eficaz ao AMT anulando o efeito do afundamento, como também detecte o final do afundamento de tensão para evitando sobretensões em cargas protegidas.
- Avaliação do SW-SVC protótipo compensando AMTs protegendo cargas eletrônicas. O SW-SVC compensa afundamentos e elevações de tensão com um resquício de deformação e harmônicos ímpares na forma de onda, porém em se tratando de cargas eletrônicas, que possuem estágios retificadores, a aplicação do compensador em onda quadrada se torna bastante viável.

# 1.3 Contribuições esperadas

Ao término do mestrado, pretende-se alcançar as seguintes contribuições:

- Montagem do compensador SW-SVC protótipo com todas as subpartes funcionais incluindo algoritmos de controle e sincronismo com a rede validados com resultados experimentais.
- Investigação da susceptibilidade de cargas eletrônicas industriais reais contatores, tais como computadores pessoais (PCs), controladores lógicos programáveis (PLCs) e acionamentos de velocidade ajustável (ASDs) e identificar os benefícios originados pelo SW-SVC, capaz de estabelecer proteção das cargas eletrônicas sensíveis à AMTs.

### 1.4 Organização do texto

O Capítulo 1 é introdutório e visa dar início aos temas abordados nesta dissertação bem como identificar as contribuições deste trabalho e apontar a organização do texto.

No Capítulo 2 é apresenta uma revisão bibliográfica sobre o fenômeno AMT e os principais compensadores convencionais estudados e desenvolvidos pelo ramo científico e industrial, incluindo a abordagem das principais topologias e aspectos funcionais. Neste capítulo será abordada uma visão geral e a finalidade de cada topologia bem como os benefícios existentes, operação, controle e sincronismo dos compensadores série de tensão citados.

No Capítulo 3 será realizada uma revisão bibliográfica dos compensadores série de tensão simplificados existentes, com compensação em onda quadrada. Os SW-SVCs existentes na literatura serão identificados e estudados, será abordada uma discussão acerca dos componentes e topologias empregadas. Os sistemas de controle e sincronismo serão igualmente identificados e discutidos bem como as vantagens da simplificação do compensador série de tensão. A topologia do projeto protótipo do compensador SW-SVC montado em laboratório em menor escala para estudo será introduzida e discutida, suas partes funcionais serão abordadas, serão apresentados resultados de simulação dos sistema de controle e sincronismo com a rede para correta compensação dos AMTs programados durante a fase experimental.

No Capítulo 4 serão discutidos os resultados experimentais do SW-SVC protótipo montado em laboratório. Serão introduzidas figuras ilustrativas que indicam correta funcionalidade, compensação e sincronismo do equipamento compensando AMTs programados. Esta abordagem também se estenderá para resultados de ensaios com as principais cargas eletrônicas industriais, e os benefícios de proteção gerados pelo SW-SVC.

No Capítulo 5 serão apresentadas as conclusões e propostas de continuidade deste trabalho de dissertação.

# 2 A Tecnologia dos Compensadores Série de Tensão

O Presente capítulo estabelece uma revisão bibliográfica acerca das principais topologias dos compensadores de tensão desenvolvidos pelo ramo científico e industrial, incluindo a abordagem dos aspectos funcionais. Neste capítulo a finalidade de cada topologia será abordada bem como os benefícios existentes, operação, controle e sincronismo dos compensadores série de tensão citados. Para abordagem funcional, afundamentos momentâneos de tensão de diferentes magnitudes e durações serão simulados para testes dos modelos matemáticos das topologias em estudo.

# 2.1 Introdução

O fenômeno AMT é um dos problemas de qualidade de energia mais críticos e tem sido estudado extensivamente durante as últimas duas décadas. Formas de mitigar ou minimizar os problemas relacionados à AMTs apontam para soluções envolvendo eletrônica de potência que consistem em conversores estáticos de potência aplicados para suporte à qualidade de energia. Diante do cenário dos AMTs várias conversores foram estudadas e desenvolvidas pelo ramo industrial e científico, em suas formas trifásicas e monofásicas, e as diferentes topologias apontam para aplicações específicas, como por exemplo a necessidade de se compensar níveis severos de AMTs e tensões desequilibradas.

A aplicação destes conversores demandam determinados aspectos funcionais e isto caracteriza a disposição das chaves semicondutoras do conversor, número de braços, número de níveis de comutação, disposição de ligação à três ou quatro fios, sistema de armazenamento de energia, disposição do filtro de tensão de saída e sistemas de acoplamento com a rede com ou sem transformadores. Tecnologias envolvendo sistema de controle e sincronismo com a rede bem como PLLs (*Phase Locked Loops*) foram desenvolvidos e evoluídos nos últimos anos, com objetivo de obter melhores condições de detecção e compensação de AMTs.

## 2.2 Principais Topologias dos Compensadores Série de Tensão

Uma revisão sobre os principais projetos de SVCs apontam para topologias com e sem barramento CC, ou seja topologias com conversão de energia CC-CA ou CA-CA. Entre as topologias CA-CA estão os Conversores CA-CA diretos, Ciclo-conversores, Conversores Matriciais, *choppers CA* e *Z*-Source. Quanto à topologias CC-CA há uma separação

entre níveis de potência e tensão, Figura 3. Para alta tensão e potências mais elevadas há topologias multiníveis, em cascata, *diode clamped*, e *flying capacitor*. Para baixos níveis de tensão e potências as topologias podem ser monofásicas, trifásicas ou com redução de componentes. Para compensação de sequência negativa e sequência zero de tensão o inversor precisa de maior disposição de chaves, braços de comutação e eventualmente ligação à quatro fios, como será demonstrado, [25–28].



#### Fonte: adaptado de M. Inci et al., [25].

Figura 3 – Organização das principais topologias de Compensadores Série de Tensão.

#### 2.2.1 Topologias (CA-CA) sem armazenamento de energia

#### 2.2.1.1 Conversores CA-CA diretos

Os conversores CA-CA diretos não requisitam elementos armazenadores de energia no barramento CC, eles têm menos volume e peso e isto também implica em redução do custo final. Este tipo de conversor suporta compensação de afundamento e elevações de tenção durante longos períodos de duração. Três conversores independentes por fase são utilizados, o que proporciona a esta topologia a capacidade de compensar desequilíbrio de tensão, harmônicos e *flickers*, além de afundamento e elevação de tensões. Neste dispositivo, pelo fato da tensão de compensação para cada fase ser retirada das três fases, o conversor também suporta compensação mesmo quando há interrupção em uma das fases, [29, 30].

Para cada fase compensada podem ser usadas topologias com quatro ou seis chaves de potência, como demonstrado na Figura 4a) e 4b). Estas chaves de potência são definidas como chaves bidirecionais tais como dois *insulated-gate bipolar transistors* (IGBTs) com dois diodos antiparalelos colocados com emissor comum. Na Figura 4b) o número de chaves de potência é maior mas para uma mesma relação de espiras dos transformadores série, esta topologia apresenta maiores níveis de compensação que a representada na Figura 4a). Para este compensador, um filtro passivo LC de segunda ordem foi projetado com a disposição de um resistor de amortecimento R, capaz de melhorar a resposta em eventos transitórios. Este filtro pode ser disposto do lado do conversor ou mais próximo da rede sendo provados resultados melhores para o primeiro caso. As chaves Sb curto-circuitam o SVC quando não há eventos de QEE e são abertas quando o conversor entra em funcionamento, [29, 30].



Fonte: adaptado de E. Babaei et al., [29].

Figura 4 – Conversor direto CA/CA. a)Topologia de 12 chaves e b)Topologia de 18 chaves.

#### 2.2.1.2 Ciclo-conversores

Os DVRs convencionais são conectados na rede com transformadores séries, que por vez são volumosos, de custo relativamente alto, causam quedas de tensão à carga e possuem perdas inerentes. Transformadores séries devem ser superdimensionados para operarem na faixa linear da curva de magnetização e as impedâncias séries podem aumentar harmônicos de tensão em cargas não lineares. Topologias de DVRs empregando ciclo-conversores surgiram propondo transformadores de alta frequência, sendo conhecidos pelo termo em inglês *high-frequency-isolating transformer* (HFIT) que integram os *high-frequency-link dynamic voltage restorer* (HFL-DVR), [31–33].



Fonte: adaptado de A. Y. Goharrizi et al., [33].

Figura 5 – HFL-DVR. a) Topologia com transformador com derivação central.<br/>b) Topologia convencional.

Quando separados por fase, este transformadores facilitam condições de operação independente para cada fase. Topologias como estas trazem como benefícios a redução do custo, perdas elétricas e tamanho, são livres de problemas relacionados à corrente de *inrush* necessárias para magnetizar transformadores mais robustos, [33].

O circuito HFL-DVR trifásico da Figura 5a) possui no total 20 IGBTs e contém quatro partes principais. A primeira parte é um inversor de ponte completa de fonte de tensão com quatro comutadores, isto é, S1 a S4 e um sistema de armazenamento CC (bateria ou retificador), com uma tensão  $V_d$ . A segunda parte é um transformador de isolamento de alta frequência com relação de transformação 1 : 1, frequência de chaveamento  $f_s = 12, 5kHz$  com derivação no secundário. A terceira parte é um cicloconversor bidirecional no lado do secundário, que contém os interruptores  $S_a$  e  $S_b$ . A última parte é o filtro de saída, incluindo  $C_f$  e  $L_f$ , projetado para remover componentes de alta frequência da tensão de inserida pelo HFL-DVR, regulando a tensão sobre a carga. Na Figura 5b) é apresentado o HFL-DVR trifásico convencional, que possui 28 IGBTs, 8 chaves a mais em comparação com a Figura 5a). Estas duas topologias, dispondo de um HFIT, possui necessidade de apenas uma unidade de armazenamento de energia CC, sendo portanto de menor volume, enquanto que topologias de compensadores *transformerless* trifásicos precisam de uma unidade de armazenamento de energia por fase, [33].

#### 2.2.1.3 Conversores Matriciais

Topologias de DVRs que eliminam o barramento CC e sistemas de armazenamento de energia, mas permanecem com capacidade funcional, representam uma alternativa interessante, vários deles são apresentados na literatura. Entre eles, topologias baseadas em conversores matriciais de comutação vetorial ou simplesmente comutação vetorial de conversores, advindo do termo em inglês *Vector Switching Converters* (VeSC), parecem especialmente atraentes tendo em vista sua simplicidade e facilidade de operação.

Os DVR matriciais convencionais foram desenvolvidos na década de 80 e desde então atraíram atenções significativas. Um conversor matricial pode operar como um circuito conversor CA-CA nos quatro quadrantes de operação. Por meio de chaves bidirecionais, todas as fases da carga podem ser ligadas às fases da rede, no sentido positivo ou negativo, Figura 6a). A tensão de saída, frequência, amplitude e também o fator de potência de entrada podem ser controlados utilizando a modulação adequada. A principal aplicação do conversor está na condução de motores onde o espaço e peso são fundamentais, bem como aplicações de suporte à QEE de redes elétricas, [34–37].

A aplicação de conversores matriciais é favorável para a eliminação ou redução de partes armazenadoras de energia, porém alguns artigos apresentam DVRs com volantes de inércia, advindo do termo em inglês *Flyweels*, compostos por máquinas de imã permanentes capazes de fornecerem suporte à rede, e aumentando a robustez do conversor contra distúrbios de QEE, [38–40]. Artigos abordam por meio de simulações e resultados experimentais a eficácia destes compensadores matriciais, através de um protótipo de laboratório de potência 1kVA, [41–43]. O diagrama de blocos do conversor VeSC ilustrado na Figura 6b) tem a capacidade de gerar de forma independente e seletiva tensão de sequência positiva e negativa e, portanto, pode compensar diferentes tipos de afundamentos.



#### Fonte: adaptado de P. M. Garcia-Vite et al., [43].

Figura 6 – DVRs baseados em conversores matriciais. a)Topologia convencional. b)Topologia com transformador em phase-shifting.

A alimentação do DVR se dá através de um transformador ligado em derivação e uso de múltiplos enrolamentos secundários permitindo geração de tensões com deslocamento de fase. Isto possibilita o fornecimento de três vetores defasados de 120° em *phase-shifting* que servem como tensões sintetizáveis pelo conversor. O conversor VeSC de três fases comuta entre estes três vetores e sintetiza um vetor de tensão ajustável (em magnitude e fase) que é então injetada em série, através do transformador de inserção, para compensar quedas/elevações de tensão. Além disso, os capacitores de filtro CA são incorporados no lado da saída do conversor para cumprir considerações de rigidez dinâmica, [42].

#### 2.2.1.4 Choppers CA

Choppers CA também compõem topologias CA-CA que não necessitam de dispositivo de armazenamento de energia, [44–50]. O compensador de cada fase pode ser conectado nas outras duas fases das quais a potência é aproveitada. Um compensador monofásico é realizado com dois circuitos *choppers* e dois transformadores. Ao controlar o ciclo de trabalho de cada *chopper* CA, uma combinação linear entre as fases remanescentes compõem a tensão a ser compensada pelo DVR. Esta estratégia de compensação possui muitas vantagens, como nenhum dispositivo de armazenamento, capacidade para compensar 0% –100% afundamentos monofásicos, 50% afundamentos trifásicos, e corrigir tensões desequilibradas. A tensão para suporte de AMT para uma fase é independente da sua própria fase, e o controle proposto também pode compensar os saltos de fase. Além disso, para o afundamento monofásico, a energia consumida pela tensão de suporte não é da fase com falha. Devido à ausência de qualquer dispositivo de armazenamento, há uma redução significativa no tamanho, custo e manutenção do dispositivo. Além disso, não há limitação na inserção de potência ativa e capacidade de ride-through. Este esquema de compensação é de fácil implementação e a compensação de tensões desequilibradas também é possível por haver compensadores individuais fornecidos em cada fase, como demonstrado na Figura 7a), [44–47].



Fonte: adaptado de S. Subramanian et al., [44].

Figura 7 – DVRs baseados em conversores AC choppers. a)Topologia trifásica. b)AC chopper detalhado.

Quando o PCC experimenta um AMT, o compensador insere uma tensão em série com a tensão de alimentação para fornecer o suporte à carga. Esta topologia consiste em dois choppers e dois transformadores de isolamento em cada fase. Os transformadores são conectados de forma que as duas tensões de saída do chopper sejam isoladas. As tensões requeridas da fase b e da fase c são obtidos por um *chopper* individual e conectados ao primário de cada transformador. A tensão secundária adicionada é então injetada em série com a linha deteriorada para compensar o afundamento em fase. O mesmo procedimento é realizado para as demais fases. Para cada chopper, são necessários dois comutadores bidirecionais, um conectado em série e outro em paralelo, como mostra a Figura 7b). As chaves são formadas por IGBTs e uma ponte de diodos. O interruptor S1b é ligado e desligado a uma determinada taxa, e a tensão de saída é controlada pelo ciclo de trabalho dos pulso de comutação. O complemento destes pulsos de comutação são dados para comutar S2b responsável por fornecer um caminho de roda livre para a corrente de linha. Um capacitor de entrada filtro Csb é fornecido no lado de entrada para atenuar harmônicos na frequência de comutação e para melhorar o fator de potência de entrada. Para filtrar a alta frequência de comutação na saída, um pequeno filtro LC passivo é fornecido, [44-47].

#### 2.2.1.5 Z-Source

A característica de não precisar de partes armazenadoras de energia é uma evolução para os circuitos compensadores de tensão. Muitos trabalhos evoluíram no sentido de usar conversores diferentes das pontes inversoras tradicionais, e neste caso se encontram os conversores Z-Source, como pode ser observado na Figura 7a). Estes conversores, a partir de com controle apropriado nas chaves de comutação, podem operar em modo *buck* e *boost* de tesão. [51-68]. A principal desvantagem dessa estrutura é que ela só pode compensar AMTs superiores a 50%, o que pode não atender alguma parcela de cargas sensíveis, porém abrange a maioria dos fenômenos de QEE, [51].

Outra proposta é uma estrutura de mitigação de AMTs que emprega uma topologia Quasi Z-Source que herda todos os benefícios da topologia Z-Source como a propriedade *buck-boost* bem como reverter ou manter o ângulo de fase, ilustrada na Figura 7b). Em comparação com o uso da Z-source esta estrutura proposta tem algumas vantagens: suas tensões de entrada e saída compartilham o mesmo terra e opera no modo de condução contínua de corrente, o que contribui para a preservação da forma de onda senoidal de entrada e redução em sua distorção harmônica total (THD). A estrutura proposta também possui os seguintes recursos: uso de um conversor CA-CA direto que fornece melhor fator de potência e eficiência, baixa corrente harmônica, conversão de estágio único, topologia simples, facilidade de controle, menor tamanho e menor custo. Compensação de tensão de até 50%, o uso de uma estratégia de comutação segura (pode significar melhorar o desempenho de um conversor CA-CA e tornar possível evitar picos de tensão durante comutação, [51].



#### Fonte: adaptado de A. Kaykhosravi et al., [51].

Figura 8 – DVRs baseados em conversores Z-Source. a)Topologia Z-Source e b)Topologia quasi Z-Source.

#### 2.2.2 Topologias (CC-CA) de alta potência com armazenamento de energia

Topologias de compensadores com inversores de dois níveis são inadequados para aplicações de alta potência, devido aos níveis de tensão requeridos. A principais vantagens dos inversores multiníveis são: maior capacidade de energia, menores perdas de potência de comutação e reduzidos níveis de THD, [25]. Inversores multiníveis permitem altos níveis de tensão e potência, e quando modularizados permitem a utilização de dispositivos em série com menores níveis nominais de tensões, melhorando o custo-benefício do projeto. As topologias mais comuns entre estes são:

• Cascade;

- Diode Clamped;
- Flying Capacitors.

#### 2.2.2.1 Cascade

Os compensadores de alta tensão, também conhecidos pelo termo em inglês highvoltage dynamic voltage restorer (HV-DVR), quando configurados em cascata requerem inversores em ponte H individuais e fontes CC separadas para cada nível de tensão, dispostos em células de comutação. Os inversores usam n número de ponte H para gerar tensão de (2n - 1) níveis na tensão de fase [69]. Topologias de compensadores em cascata podem chegam à faixa de tensão de dezenas de kV e potências na faixa de dezenas de MVA, dispondo-se dos mais variados número de níveis, como 3, 5, com realizações de 19 níveis de tensão [70]. Por causa do tamanho e robustez há preocupações de controle desdes DVRs para minimização dos elementos armazenadores de energia, e isto se dá através de inserção de mínima potência ativa durante os AMTs. Para tal estratégia de compensação, o controle do DVR deve inserir uma tensão perpendicularmente à corrente de linha, em termos vetoriais, [71,72].

Transformadores de baixa frequência são comumente utilizados e necessários para acoplar o DVR em série à rede. Estes transformadores são inconvenientemente volumosos e superdimensionados para que durante o AMT, o núcleo ferromagnético opere na região linear da curva de magnetização. No entanto, o transformador pode elevar a tensão (relação de espiras) de modo que os inversores operam em menores níveis de tensão mesmo se a tensão operacional da rede for alta. Como topologia alternativa, transformadores de alta frequência (HFT) podem ser usados em vez de transformadores de baixa frequência, como mostrado na Figura 9a). Nesta topologia, a tensão  $V_{dc}$  é alimentada por um conversor CC-CC capaz de ajustar a tensão  $V_{in}$  vinda do sistema de armazenamento de energia em níveis adequados para as células que compõem a parte multinível. A tensão CC de saída do conversor CC-CC é então convertido em tensão CA de alta frequência. Nos múltiplos secundários, a tensão CA de alta frequência é convertida em tensão CC alimentando as pontes H de cada inversor multinível. Os transformadores de alta frequência fornecem isolamento permitindo que a saída das pontes H possam ser conectada em série, [73, 74].

Em aplicações de alta potência, como em tensões de transmissão/distribuição, DVRs multiníveis baseados em conversores fonte de tensão (VSC) tornam-se uma solução mais atraente em comparação com as topologias de dois níveis. No entanto, algumas configurações têm desvantagens associadas ao alto número capacitores de barramento CC que, dependendo da topologia, pode aumentar a complexidade do controle. Por exemplo, conversores baseados na topologia de *flying capactors* em cascata tem problemas com um desequilíbrio nas tensões de barramento CC e compartilhamento de energia em cada célula. Além disso, a topologia baseada em *neutral point clamped* (NPC) tem problemas sérios para o nível de aplicações em alta potência no qual os diodos de fixação são necessários e desequilíbrio de tensão nos capacitores do barramento CC limitariam sua utilização para inversores NPC em até cinco níveis de células. Portanto, como mostrado na Figura 9b), uma classe de DVRs baseados em conversores multiníveis com transformadores de enrolamento abertos em cascata, normalmente portando conversor de dois níveis convencionais, tornam-se uma opção alternativa, [75–79].



Fonte: adaptado de E. Babaei, et al., [73], e G. Chen et al., [80]. Figura 9 – DVRs baseados em topologias Cascade.

Topologias de DVRs compostas por pontes H em cascata são mais presentes na literatura, [81–91]. Alguns artigos buscam a troca do transformador série por um elemento capacitivo, enquanto que a isolação do DVR à rede se dá pelo lado *shunt*, [69,92]. Como demonstrado na Figura 9c), transformadores TR em *phase-shifting* abaixadores de tensão podem ser utilizados para alimentar cada célula ou unidade de potência. A utilização dos transformadores TR é favorável para o cancelamento harmônico de correntes na rede. Em cada unidade de potência, a tensão CA é convertida na tensão CC,  $V_{dc}$ , pelo retificador em ponte de diodos, que é composta por D1 a D6, respectivamente. Depois de suavizar pelo capacitor C, a tensão CC é usada como entrada do inversor em ponte H, que é composto de IGBTs Q1 a Q4, responsáveis por sintetizar tensões PWM que quando somadas compõem os níveis de tensão de fase do compensador. Esta tensão de saída é filtrada pelo circuito LC, no qual o capacitor compõe o elemento série de inserção de tensão à rede. [80,93].

#### 2.2.2.2 Diode-Clamped

A Figura 10 representa um conversor VSI de três níveis e grampeamento a diodos, advindo do termo *Neutral Point Clamped* (NPC). Estes conversores podem apresentar vários níveis, sendo capazes de sintetizar formas de onda de tensão com menor conteúdo harmônico do que conversores de dois níveis e podem operar com tensões CC mais altas, dado o limite de tensão das chaves semicondutoras. Quanto ao filtro LC da tensão PWM de saída, o capacitor de filtro pode ser disposto no lado do conversor, as harmônicas de comutação de alta frequência são filtradas localmente, mas a largura de banda da tensão de compensação injetada é reduzida, e o capacitor não pode auxiliar na compensação do fator de potência de deslocamento de carga, pois, dinamicamente, um circuito capacitivo do filtro LC está em série com a fonte de alimentação CA. Por outro lado, conectar o capacitor de filtro no lado da linha do transformador em série não limita a largura de banda da tensão de compensação injetada, e o capacitor pode auxiliar na compensação do fator de potência de deslocamento apesar de sustentar toda a tensão de linha, [94–98].



Fonte: adaptado de J. D. Barros, et al., [94].

Figura 10 – DVRs baseados em topologias com Diode-Clamped.

#### 2.2.2.3 Flying Capacitor

Alguns artigos abordam DVRs compostos por inversor multinível em cascata compostos de até 13 níveis em topologia *flying capacitor*. Pesquisas para restauradores de média tensão evoluem no sentido de se utilizar topologias multiníveis propondo células de comutação que fornecem um alto número de níveis de saída, alta modularidade, baixo número de componentes e baixas perdas. Cada célula pode ser obtida a partir da tecnologia *flying capacitor*, Figura 11.



Fonte: adaptado de A. K. Sadigh, et al., [99].

Figura 11 – DVRs baseados em topologias em Flying Capacitor.

A topologia final do conversor é definida de acordo com a necessidade de se compensar tensões desbalanceadas. Uma necessidade para as topologias com *flying capacitor* é que deve haver o fluxo líquido zero de correntes nos capacitores, em um período de fundamental, para que haja equilíbrio natural de tensões. Isto se dá através de escolha correta da estratégia de modulação, porém ainda sim é uma topologia mais simples que a NPC, [99–106].

A capacidade de LVRT tem sido um critério extremamente importante para a rede conectada à parques eólicos exigidos por muitos países para melhorar qualidade de energia na falha da rede. Um novo DVR baseado em conversores multiníveis modulares, do termo em inglês *modular multilevel converter* (MMC), baseados em topologias *flying capacitor* para melhorar a capacidade de susceptibilidade de fazendas eólicas foi desenvolvido. Uma vez que estes geradores distribuídos (GDs) necessitam de sincronismo com a rede, devem possuir sistemas robustos à distúrbios, função do DVR MMC *flying capacitor*, [107].

#### 2.2.3 Topologias (CC-CA) de baixa potência com armazenamento de energia

#### 2.2.3.1 Monofásica em ponte completa e meia ponte

Compensadores de tensão compostos por inversores baseados em ponte H são as topologia mais comuns para gerar tensão de saída monofásica [108–114]. Cada configuração em ponte completa consiste em 4 transistores e 4 diodos. Portanto, são necessário 12 transistores e 12 diodos para gerar DVRs trifásicos nesta configuração, como pode-se observar na Figura 12a). O DVR baseado em inversor de ponte H são topologias preferidas de DVR baseadas em inversores trifásicos de três fases devido à sua capacidade de compensar desequilíbrio de tensão, [108–114].

A topologia DVR baseada no inversor de meia ponte é um estrutura alternativa [115–117]. O funcionamento deste conversor é semelhante à estrutura da ponte completa. Consiste em dois transistores e *split capacitors* para cada fase, tal como ilustrado na Figura 12b).



Fonte: adaptado de A. Take et al., [108] e H. Komurcugil et al., [117].
Figura 12 – DVRs baseados em topologias monofásicas. a)Ponte completa. b) Meia Ponte.

#### 2.2.3.2 Trifásica a três braços (três e quatro fios) e quatro braços (quatro fios)

A Figura 13a) representa compensadores compostos por topologias de inversores trifásicos de três fios também chamados de convencionais e são capazes de compensar afundamento ou elevação de tensão equilibrados, [118–122].





Figura 13 – DVRs baseados em topologias trifásicas. a) Três braços e três fios. b) Três braços e quatro fios. c) Quatro braços e quatro fios.

No caso de afundamento desequilibrados este compensador é capaz de restaurar a tensão em fase afetadas porém podem provocar elevação de tensão em pelo menos uma das outras fases, o que torna operacionalmente inconveniente. Nos DVRs baseados em inversores com *split capacitors*, o ponto de neutro está conectado diretamente ao ponto médio dos capacitores do barramento CC, [123, 125–127]. Na Figura 13b), o neutro do transformador série é visto conectado com o terra do inversor, com o objetivo de fornecer um caminho atual de sequência-zero para um sistema operar sob condições desequilibradas. A topologia de DVRs baseados em quatro braços requer chaves semicondutoras adicionais, como mostrado na Figura 13c). Essa topologia também precisa de um estratégia de controle mais sofisticada que as apresentadas anteriormente, porém a nova topologia oferece várias vantagens, como a redução de correntes de neutro e a possibilidade de controle de tensão neste ponto, [124, 128–131].

#### 2.2.4 Topologias sem transformadores e com minimização de componentes

#### 2.2.4.1 Topologias DySC

O Dynamic Sag Corrector (DySC) fornece proteção significativa a custo muito reduzido, estão disponíveis em níveis de potência de 1,5 kVA monofásico a 2000 kVA trifásico, a partir de um circuito de conversão de energia de estágio único. O DySC possui boa relação custo versus desempenho, fornece proteção estatisticamente significativa a um custo bastante reduzido proporcionando um valor substancial para os clientes de uso final, abrangendo afundamentos de tensão, transientes, e interrupções. O DySC é classificado em monofásico de 1,5 kVA, 500 kVA trifásica topologias implementadas sem transformadores, e até 2000 kVA dispondo de transformador em série configurado exclusivamente. O DySC é pequeno possuindo 1/20 do tamanho e menor no custo comparado às soluções existentes porque não possui transformador, apresenta conversão de energia de estágio único, otimamente combina o tempo de proteção com as características do sistema e minimiza a energia armazenada, [15,132,133].

O DySC foi projetado com base nos seguintes princípios:

- Fornecer um seguro estatisticamente significativo contra eventos de qualidade de energia. O DySC padrão protege contra 92% dos eventos categorizados por estudos de QEE dos desenvolvedores, corrigindo afundamentos de tensão de 50% de profundidade de magnitude e até 2 segundos de duração.
- Minimização de tamanho e peso. Os produtos DySC padrão, até 500 kVA, não incluem um transformador em série e incluem pouco armazenamento de energia.
- Maximização da eficiência operacional. O DySC inclui um comutador estático de *bypass* que é normalmente fechado até que ocorra um evento de afundamento,

resultando em uma eficiência de mais de 99%.

O DySC monofásico (MiniDySC) é derivado de um circuito *boost* de tensão com registro Patente U.S. 5 099 410, Mar. 1992 e Patente U.S. 6 118 676, Set. 2000, Figura 14. Com variações em magnitude de potência, são comercializados em larga escala pela Rockwell Automation Allen-Bradley<sup>®</sup> nas versões MiniDySC, MegaDySC e ProDySC bem como adaptados em topologias como o SSVR da General Electric<sup>®</sup>, o IVR da SoftSwitching Technologies<sup>®</sup> e o DVR da Westinghouse<sup>®</sup>, bem como o Sipcon-S da Siemens<sup>®</sup>, [132].

- MiniDySC: O inversor monofásico é configurável para operar no modo boost de tensão ou bypass, e é capaz de fornecer 100% de reforço à tensão CA da linha de entrada. Isso permite que ele corrija AMTs de 50% de profundidade. Comum a toda a linha de produtos DySC é o comutador bypass estático, que permanece ligado sob condições normais da rede elétrica. Isso permite um rendimento de energia de estágio único muito eficiente sem adição de conteúdo de tensão harmônica. Quando a tensão da entrada difere da forma de onda desejada, a chave de bypass estático é desligada e o inversor composto por IGBTs começa a operar. A comutação do tiristor é acelerada pela tensão injetada do inversor. A tensão em falta na entrada é calculada e se torna a referência para o regulador de tensão do inversor. O inversor fornece apenas a tensão que falta e o circuito está configurado para adicionar a compensação necessária. O tempo para detectar o afundamento, comutar os tiristores e começar a compensação é menor que 1/8 ciclo.
- ProDySC: Para aplicações de quatro fios trifásicas de baixa potência até 500 kVA, o DySC monofásico é adaptado para realizar uma função de proteção trifásica no produto ProDySC. Para níveis de potência mais altos de até 2 MVA, um dispositivo acoplado por transformador é uma solução mais favorável, semelhante a outras soluções no mercado, como o SSVR da GE<sup>®</sup>, o IVR da SST, o DVR da Westinghouse<sup>®</sup> e o Sipcon-S da Siemens<sup>®</sup>. Essas unidades operam inserindo um transformador em série com a linha e injetam uma tensão (usando um inversor) para compensar as quedas de tensão. A maioria dos sistemas está limitada à correção de afundamentos de tensão até 50%. O DySC por outro lado, pode lidar com quedas de tensão profundas e pode fornecer *ride-through* através de armazenamento de energia adequado. Uma limitação dos tipos de soluções de DVR conectadas em série existentes é o requisito para um caminho de corrente de baixa impedância no lado da rede pública para permitir que o caminho da corrente de carga seja completado. Particularmente em níveis de potência mais altos, não é claro que o balanço de carga no lado não afetado do disjuntor fornecerá um caminho de corrente para sustentar a operação da carga. As unidades DySC de maior potência (MegaDySC), por outro lado, podem

operar sob uma situação de afundamento de tensão profunda ou com um disjuntor a montante aberto.

• MegaDySC: Para aplicações que exijam energia de utilidade ultra-confiáveis, a única solução tem sido o uso de fontes redundantes múltiplas, incluindo UPS, geradores e alimentadores de distribuição múltipla, abrangendo interrupções de durações prolongadas, Tabela 2.2.4.1. O MegaDySC, com seu caminho de circulação de corrente de carga interno, é capaz de manter a tensão de carga através do intervalo de transferência. Diferentemente de um dispositivo conectado estritamente em série, como o DVR, não pode fornecer essa função. O MegaDySC também compensará os afundamentos de tensão no nível de transmissão, que apareceriam em ambos os alimentadores independentes. Outras aplicações incluem um MegaDySC de serviço contínuo classificado como uma interface de utilidade para dispositivos de armazenamento de energia a longo prazo ou fontes alternativas de energia, mas com a vantagem de que a fonte de energia não requer uma rápida resposta transitória.



Fonte: adaptado de S. M. Silva et al., [133].

Figura 14 – Topologia DySC monofásica.

Tipo de Evento	% de eventos de PQ	DySC Transformerless	Sistemas UPS
Spikes e surtos	5%	SIM	SIM
Sag até $80\%$	35%	SIM	SIM
Sag 50-80 $\%$	45%	SIM	SIM
Interrupções 0-0.15 segundos	7%	SIM	SIM
Interrupções 0.15-500 segundos	4%	NÃO	SIM
Interrupções >500 segundos	4%	NÃO	NÃO

Tabela 4 – Capacidade de proteção de compensadores da topologias DySC

Fonte: adaptado de W. E. Brumsickle et al. [132].

#### 2.2.4.2 Topologias $D^2 i P S$

O restaurador dinâmico de tensão  $D^2 i PS$  (Dispositivo Dinâmico de Proteção Série) se insere no contexto dos restauradores sem armazenamento de energia e simplificação de componentes, ausência de transformadores série e problemas de seu superdimensionamento devido à saturação magnética e minimização do número de dispositivos semicondutores do estágio inversor, [20]. A redução de componentes tem sido explorada para aplicações de baixa potência e neste critério as topologias  $D^2 i PS$  foram desenvolvidas apresentando as seguintes vantagens:

- Número reduzido de chaves estáticas de potência;
- Número reduzido de circuitos de comando de gatilho;
- Redução de custo;
- Redução nas perdas de condução.



Fonte: adaptado de S. M. Silva, [20].

Figura 15 – Topologias  $D^2iPS$ . a) Topologia monofásica com retificador de meia-onda, b) Topologia monofásica com retificador de onda-completa, c) Topologia monofásica com retificador de meia-onda versão alternativa, d) Topologia monofásica com retificador PWM, e) Topologia monofásica com retificador PWM trifásico

A necessidade de elevação de tensão no barramento CC traz a desvantagens relacionadas ao aumento das perdas por comutação e aumento no estresse térmico nos semicondutores de potência, [20]. Porém a topologia evolui no sentido de retirada do transformador de compensação série de tensão, por ser um elemento inconvenientemente superdimensionado e sujeito à saturação magnética. A Figura 15a) demonstra o  $D^2 i PS$ monofásico composto de retificador de meia onda, chave estática de *bypass* o que implica em redução de custo, possibilidade de obtenção de um nível de tensão mais elevado e equilíbrio natural de tensão no barramento CC e possui como desvantagem elevado *ripple* no barramento CC.

A Figura 15b) apresenta o  $D^2 i PS$  monofásico composto de retificador de onda completa. Neste caso o sistema possui menor *ripple* que a estrutura da Figura 15a). Além disso o  $D^2 i PS$  monofásico composto de retificador de onda completa não possui equilíbrio natural de tensão no barramento CC e necessita de sensores adicionais de tensão para realizar este controle, sendo uma desvantagem que pode ser corrigida com a implementação da Figura 15c). A estrutura da Figura 15d) apresenta a versão do  $D^2 i PS$  com retificador PWM e tem como principal vantagem a operação no modo boost de tensão sintetizando no barramento CC níveis de tensão maiores, corrente de entrada senoidal e fator de potência controlado. Além disso esta estrutura é capaz de operar como filtro ativo série ou paralelo, possibilitando a compensação de componentes harmônicas nas cargas protegidas, correção do fator de potência e mitigação de desequilíbrios de tensão em sua topologia trifásica disposta na Figura 15e), que possibilita ao compensador drenar energia de fases não afetadas. Como desvantagens há a necessidade de um medidor de corrente de entrada e número maior de semicondutores de potência presentes na topologias, o que implica em custo e processamento para comando. Comparando as estruturas DySC e  $D^2 i PS$ , Figura 14 e Figura 15d) respectivamente, destaca-se a melhor capacidade de filtragem de componentes harmônicas produzidas por comutação do conversor e a possibilidade de operar como filtro ativo série ou paralelo, [20].

# 2.3 O transformador de acoplamento com a rede e inserção série de tensão

O transformador série é um elemento de grande relevância para topologias de restauradores dinâmicos de tensão para aplicações em média e alta tensão. Ele permite isolação elétrica do compensador à rede, além de permitir inserção série de tensão pelo compensador, cuja potência é limitada à profundidade máxima do afundamento de tensão a ser compensado e valores nominais da carga protegida.

A energização do transformador série, durante o início de seu funcionamento requer sua magnetização, provocando um transitório com elevadas correntes de partida denominadas de correntes de *inrush*. Por este motivo, uma vez que os compensadores foram feitos para operarem também em tempo transitório com resposta rápida aos distúrbios de tensão, é necessário integridade da funcionalidade do transformador série. Como as correntes de *inrush* podem provocar a saturação do transformador, muitas literaturas propõe seu dimensionamento para 2 pu em relação à tensão máxima de compensação.

O restaurador dinâmico de tensão protegendo cargas sensíveis estará sempre acoplado à rede, durante condições normais da rede e sem distúrbios, pode ser projetado para operar de duas maneiras, em modo *bypass* e *hot standby*. Em modo *hot standby* o transformador série é sempre percorrido por carga nominal e as indutâncias de dispersão, por provocarem queda de tensão, precisam ser monitoradas. A preferência é a escolha de transformadores com baixas indutâncias de dispersão. Outra maneira factível é inserir uma variável no controle que faça a compensação da queda de tensão na reatância de dispersão.

Como será abordado na seção a seguir, os projetos de compensadores de tensão senoidais requerem filtros CA. Alguns projetos fazem inclusão da indutância de dispersão do transformador série para composição do filtro LC de saída. Um fator preocupante para implementação desta técnica é que a tensão PWM pode ser prejudicial ao transformador, causando estresse e fadigas térmica por circulação de correntes harmônicas e alta taxa de variação de tensão dv/dt que implicam em correntes parasitas, aumento do aquecimento, e perda de isolamento elétrico.

Em topologias trifásicas, a escolha da quantidade de transformadores está relacionada à finalidade de aplicação e à topologia do conversor. A utilização de somente um conversor trifásico pode ser utilizado, porém há limitação quanto aos tipos de afundamentos de tensão compensados, uma vez que esta técnica permite somente a compensação da sequência positiva de tensões. A utilização de transformadores individuais para cada fase possibilita a inserção de tensões independentes e este desacoplamento possibilita compensação de sequência zero de tensão durante distúrbios. A tendência de evolução dos restauradores dinâmicos de tensão tem sido a troca de transformadores série pelo isolamento através de transformadores *shunt*, que não precisam ser superdimensionados e não interferem na resposta dinâmica do compensador, [20].

## 2.4 Filtros de tensão CA

Restauradores dinâmicos de tensão senoidais requerem filtros CA com finalidade de mitigar as componentes harmônicas geradas pela comutação do estágio inversor. Estes filtros são compostos normalmente por capacitores e indutores, compondo um filtro LC de segunda ordem. Na etapa de dimensionamento do filtro é importante que haja compromisso entre a capacidade de rejeição de perturbação e a potência total do conversor, [20].

 Capacitor: O aumento da capacitância do filtro aumenta a característica de rigidez dinâmica I<sub>0</sub>/V<sub>0</sub>, bem como a corrente que flui através do capacitor. Um princípio para o dimensionamento do capacitor, quando se conhece o fator de potência da carga é minimizar a potência do conversor ou escolha da melhor característica de rigidez dinâmica que não eleve o requisito de corrente. A redução de potência do conversor pode ser estabelecida com o equilíbrio com a potência reativa da carga. Quando não se conhece o fator de potência da carga, projeta-se o capacitor considerando fator de potência unitário (pior cenário) ou uma faixa possíveis de valores. Na presença de cargas de elevada taxa de distorção harmônica, a rigidez dinâmica do filtro deve ser considerada, de modo a não se comprometer a qualidade de tensões inseridas pelo compensador.

• Resistor: A escolha da resistência instalados em série ou em paralelo com elementos do filtro CA está relacionada ao amortecimento passivo. Quando em série com elemento indutivo o resistor acaba por dissipar potência ativa causando perdas associadas. No tocante à resposta em frequência do filtro, observa-se um bom impacto na atenuação da ressonância do filtro, permanecendo a atenuação de 40dB/década nas frequências acima da frequência de corte. Quando o resistor está em paralelo com o elemento indutivo tem a propriedade de não alterar sua característica de rigidez dinâmica, porém compromete a capacidade de rejeição de componentes harmônicas acima da frequência de corte, permanecendo-se assim com  $20 dB/d\acute{e}cada$ . Quando em série com o capacitor, o resistor implica ao filtro a mesma capacidade de atenuação,  $20dB/d\epsilon$  ada, além de deterioração da rigidez dinâmica. O resistor em paralelo com o capacitor não deteriora a característica de rigidez dinâmica do filtro nem sua resposta em frequência. O amortecimento ativo por sua vez pode se tornar uma opção interessante e mais sofisticada com redução de perdas em elementos resistivos e não comprometimento do filtro CA, apesar de requerer carga de processamento adicional para o sistema de controle e aumento do número de sensores de medição, o que eleva o custeio da tecnologia.

Como abordado nas seções anteriores, a tendência de evolução para topologias de restauradores dinâmicos de tensão de baixa tensão está na redução e simplificação de componentes visto a preocupação com os custos da tecnologia e problemáticas que envolvem os projetos de compensadores. Neste contexto, uma possível simplificação é a não utilização de transformador série e também a retirada do filtro CA, uma vez que há a possibilidade de compensação de tensão com chaveamento do inversor na mesma frequência da rede elétrica, como será abordado a seguir.

# 2.5 Sistemas de sincronismo e detecção de afundamentos

A operação eficaz dos restauradores dinâmicos de tensão estão relacionados à duas características importantes do sistema de controle que são:

- Detecção do distúrbios na tensão de rede;
- Geração de referências de tensão para compensação.

A falta de sincronismo do compensador com tensões de rede pode ocasionar compensação ineficaz, por vezes demora da resposta do compensador ao distúrbio, inserção de tensão fora de fase, e até mesmo elevação de tensão pós distúrbio, o que compromete sua funcionalidade e finalidade. Para correto funcionamento destas duas características, algoritmos foram desenvolvidos para compor os sistemas de controle que possibilitam correto sincronismo do conversor às tensões da rede, estes são:

- Amplitude do vetor de tesão;
- MAF pelo cálculo da média móvel;
  - 1. MAF com resposta em T;
  - 2. MAF com resposta em T/2;
  - 3. MAF com resposta em T/4;
- DTFT Transformada de Fourier com tempo discreto e janela de amostragem.
  - 1. DTFT com resposta em T;
  - 2. DTFT com resposta em T/2;
- PLL
  - 1. PLL Rápido;
  - 2. PLL Lento.

#### 2.5.1 Amplitude do vetor de tesão

O monitoramento da amplitude de tensão pode ser feito a partir de uma simples abordagem matemática envolvendo o sistema em referencial  $\alpha\beta$  (transformação de Clarke) e também a relação fundamental da trigonometria ( $\sin^2(\theta) + \cos^2(\theta) = 1$ ), com o objetivo de calcular o módulo instantâneo do vetor de tensão |V|, os seguintes passos são calculados eq. 2.1 à 2.3:

$$V_{\alpha} = V_{\parallel} = |V|\cos(\theta) \tag{2.1}$$

$$V_{\beta} = V_{\perp} = |V|\cos(\theta - \frac{\pi}{2}) = |V|\sin(\theta)$$
(2.2)

$$|V| = \sqrt{V_{\alpha}^{2} + V_{\beta}^{2}} = \sqrt{|V|^{2} \cos^{2}(\theta) + |V|^{2} \sin^{2}(\theta)} = \sqrt{|V|^{2}} \sqrt{\cos^{2}(\theta) + \sin^{2}(\theta)}$$
(2.3)

Na prática, para implementação digital em DSP (*Digital Signal Processor*), a defasagem de  $\omega t = -\frac{\pi}{2}$  que compõe  $V_{\beta}$  é realizada através de dados de memória do sinal

amostrado. Sendo  $f_s$  a frequência de amostragem e  $f_1$  a frequência fundamental do sinal amostrado, o número de amostras por período de fundamental é  $N = \frac{f_s}{f_1}$  e o valor  $V_\beta$  é definido como a amostra atrasada de  $\frac{N}{4}$  da amostra atual de  $V_\alpha$ , assim  $V_\beta = V_\alpha z^{-\frac{1}{4}\frac{f_s}{f_1}}$ . Como discutido em [20], a simplicidade desta abordagem a torna interessante, por ser de rápida detecção e baixo consumo de processamento para o DSP. Por outro lado a aplicação desta técnica requer também conjuntamente um sistema de detecção de fase PLL (*Phase Locked Loop*) ou sistema baseado em detecção de cruzamento por zero para geração do sinal de referência monofásico em fase correta com a tensão da rede.

#### 2.5.2 RMS pelo cálculo da média móvel

O cálculo do valor RMS (*Root Mean Square*) é uma das formas mais usuais para cálculo da magnitude de tensão na rede elétrica e abrange aspectos importantes relativos aos métodos ou protocolos de medição dos fenômenos AMT. O valor eficaz dos AMTs ao longo do tempo deve ser adquirido para motivos de análise e avaliações.

Para cálculo do valor eficaz, sistemas de medição geralmente computam um número de amostras de valores instantâneos ao longo do tempo, e os armazenam em um vetor ou espaço de memória como mostrado na Figura 16. O processo de cálculo pode variar conforme o instrumento em termos de taxa de amostragem, janela de integração, periodicidade do cálculo do valor eficaz, início da integração, ou fórmulas de cálculo, [22, 24, 134].



#### Fonte: figura do autor.

Figura 16 – Preenchimento de vetores para cálculo da média móvel.

Uma fórmula simples, em que N representa o número de amostras em uma janela de tempo  $T_i$  que compõe o período de fundamental  $T_i = \frac{1}{f_i}$  da tensão medida é 2.4:

$$V_{RMS} = \sqrt{\frac{1}{T} \int_{t=0}^{T} v^2(t) dt} \cong \sqrt{\frac{1}{N \cdot \Delta t} \sum_{k=1}^{N} (v_k^2 \cdot \Delta t)} = \sqrt{\frac{1}{N} \sum_{k=1}^{N} (v_k^2)}$$
(2.4)

Na prática, a parcela do somatório que compõe eq. 2.4 é a soma dos valores armazenados no vetor de tensões amostradas, para o cálculo do valor eficaz são tomados os valores quadrados destas amostras em cada ponto do vetor. Porém, como cada amostragem é armazenada, uma amostra mais antiga é descartada, e assim o valor eficaz é calculado a partir de uma janela de tempo deslizante. Mais precisamente, em outras palavras, o valor eficaz é calculado pela média móvel do vetor composto pelo quadrado das amostras de tensões incrementado ao longo do tempo. A Figura 17 a seguir demonstra em tempo discreto o processo de cálculo da média móvel. Neste diagrama de blocos x(z) são os valores das tensões amostradas ao quadrado  $x(z) = v^2(z)$  e y(z) é o valor do qual se retira a raiz quadrada para cálculo do RMS,  $V_{RMS}(z) = \sqrt{y(z)}$ . Este processo também é chamado de filtro média móvel, do inglês *Moving Average Filter* - MAF, [134].

# Diagrama de blocos da implementação discreta do filtro média móvel - (MAF)



Fonte: figura do autor.

Figura 17 – Diagrama representando a implementação discreta da média móvel.

Durante o cálculo do valor RMS, o vetor de N posições que compõe a janela tempo correspondente ao período da tensão fundamental  $T_i$ , representa a dinâmica de resposta do bloco de cálculo RMS. Para fins práticos, como a resposta do cálculo de valor eficaz também pode ser contabilizada para equipamentos de eletrônica de potência dando suporte à rede elétrica, surge a necessidade de atuação em tempos de resposta rápidos portanto inferiores à um período de fundamental. Neste contexto o cálculo de RMS também pode ser contabilizado para vetores  $\frac{N}{2}$  e  $\frac{N}{4}$ , devido às simetrias de meia onda e quarto de onda da tensão senoidal. Vale a pena ressaltar que o cálculo de RMS com vetor  $\frac{N}{4}$  é de dinâmica de detecção de AMT mais rápida nesta seção, porém com tempo de resposta ainda mais lento que a técnica de cálculo pela amplitude do vetor de tesão, explicado na seção anterior.

# 2.5.3 DTFT - Transformada de Fourier de tempo discreto com janela de amostragem

Referenciada na literatura como Transformada de Fourier Disceta (*Discrete Fourier Transform* - DFT) ou Transformada de Fourier de Tempo Discreto (*Discrete Time Fourier Transform* - DTFT), ou simplesmente Transformada Rápida de Fourier (*Fast Fourier* 

*Transform* - FFT) e explorada em sistemas de processamentos de sinais por uma diversidade de algoritmos apresentando uma multiplicidade de recursos, também pode ser chamada de Transformada Rápida de Fourier com Janela (*Windowed Fast Fourier Transform* - WFFT) quando aplicada em uma janela deslizante com amostragens no tempo para se obter informações de magnitude e fase de cada componente de frequência do sinal medido, [24, 135, 136].

A transformada de Fourier em tempo contínuo, transforma um sinal no domínio do tempo no domínio de frequências, e pode ser descrita em sua equação de análise e síntese representadas respectivamente pela eq. 2.5 e eq. 2.6:

$$F(\omega) = \mathcal{F}\left\{f(t)\right\} = \int_{-\infty}^{\infty} f(t)e^{-j\omega t}dt$$
(2.5)

$$f(t) = \mathcal{F}^{-1} \{ F(\omega) \} = \frac{1}{2\pi} \int_{-\infty}^{\infty} F(\omega) e^{j\omega t} d\omega$$
(2.6)

Em aplicações práticas, em processamento de sinais em sistemas digitais, a transformação precisa ser discretizada para ser implementada em DSPs, assumindo a forma demonstrada na eq. 2.7 e eq. 2.8, [135, 136]. Nestas equações k representa a (k - 1)-ésima componente harmônica adquirida a partir da transformação contida em F[k] e n representa a n-ésima amostragem do sinal f[n].

$$F[k] = \sum_{n=0}^{N-1} f[n] e^{-j\frac{2\pi}{N}nk} \cong \sum_{n=1}^{N} f[n] e^{-j\frac{2\pi}{N}(n-1)(k-1)}, \{k \in \mathbb{Z} : 1 \le k \le N\}$$
(2.7)

$$f[n] = \frac{1}{N} \sum_{k=0}^{N-1} F[k] e^{j\frac{2\pi}{N}nk} \cong \frac{1}{N} \sum_{k=1}^{N} F[k] e^{j\frac{2\pi}{N}(n-1)(k-1)}, \{n \in \mathbb{Z} : 1 \le n \le N\}$$
(2.8)

O valor N, como descrito nas seções anteriores é o número de amostras de um período da componente fundamental do sinal medido, sendo  $N = \frac{f_s}{f_1}$ . Para satisfazer o teorema de Nyquist e evitar o efeito de *aliasing*, a frequência de amostragem  $f_s$  é feita duas vezes maior que a maior frequência do sinal medido após ser filtrado, e precisamente é suficiente grande em comparação com a componente fundamental, assim  $f_s >> f_1$ . Como será apresentado a seguir fazendo-se  $f_s = 12kHz$  para medir um sinal com  $f_1 = 60Hz$ , obtem-se N = 200 amostras em uma janela retangular. Para implementações práticas pode-se fazer  $n \in \mathbb{Z} : 1 \leq n \leq N$  e  $k \in \mathbb{Z} : 1 \leq k \leq N$  obter uma matriz de exponenciais complexas facilmente inversível,  $\mathbf{W}_{N\times N}$ , como demonstrado na equação de síntese eq. 2.9.

$$\mathbf{F}_{1\times N} = \mathbf{f}_{1\times N} \mathbf{W}_{N\times N}, \left\{ w_{nk} \in \mathbf{W}_{N\times N}, w_{nk} \in \mathbb{C}_{N\times N} : w_{nk} = e^{-j\frac{2\pi}{N}(n-1)(k-1)} \right\}$$
(2.9)

Como demonstrado a matriz linha contendo as amostras do sinal,  $\mathbf{f}_{1\times N}$ , quando multiplicada por  $\mathbf{W}_{N\times N}$  resulta na matriz linha  $\mathbf{F}_{1\times N}$  contendo o valor de  $\frac{N}{2}-1$  harmônicas possíveis do sinal, como resultado da transformada de Fourier. Para obter o valor da amplitude da (k-1)-ésima harmônica é preciso retirar o módulo dos valores complexos de  $\mathbf{F}_{1\times N}$  e multiplicar por um fator de  $\frac{2}{N}$ . Quando se deseja obter o valor RMS das componentes harmônicas a fator se torna  $\frac{\sqrt{2}}{N}$ , como demonstrado na eq. 2.10. Facilmente os valores reais contendo o RMS de cada componente harmônica podem ser obtidos de acordo com a eq. 2.11.

$$\mathbf{H}_{1\times N} = \frac{\sqrt{2}}{N} \left| \mathbf{F}_{1\times N} \right|, \left\{ h_{1k} \in \mathbf{H}_{1\times N}, h_{1k} \in \mathbb{R}_{1\times N} \right\}$$
(2.10)

$$h_{1k} = \frac{\sqrt{2}}{N} \left| \sum_{n=1}^{N} f[n] e^{-j\frac{2\pi}{N}(n-1)(k-1)} \right|, \{k \in \mathbb{Z} : 1 \le k \le N\}$$
(2.11)

A Figura 18 representa uma janela retangular deslizante de um sinal v[n] senoidal contendo uma componente fundamental  $h_{60Hz}$  com valor de 127  $V_{RMS}$  e uma componente de terceira harmônica  $h_{180Hz}$  com amplitude de 40% o valor da fundamental e amostrado em  $f_s = 12kHz$ . O sinal v[n] é representado pela eq. 2.12:

$$v[n] = 127\sqrt{2}\sin(2\pi 60\frac{T}{N}[n]) + \frac{2}{5}127\sqrt{2}\sin(2\pi 180\frac{T}{N}[n])$$
(2.12)

O sinal v[n] é representado na Figura 18a), na Figura 18c) o sinal é adiantado de 33 amostras sendo v[n + 33], e na Figura 18e) o mesmo sinal é adiantado de 66 amostras, sendo v[n + 60]. Na prática estas três figuras representam os sinais amostrados da janela retangular deslisante ao longo do tempo, dos quais serão obtidos a DTFT, respectivamente observadas na Figura 18b), Figura 18d) e Figura 18f). Além das janela retangular, o efeito do janelamento foi estudado utilizando janelas não retangulares que, convoluidas com o sinal amostrado, podem trazer melhoria de resultados do cálculo da transformada de Fourier sob a ótica de frequências desejadas, tais como a janela de Hamming e de Kaiser, [137]. A DTFT é comumente calculada à cada amostragem, para as figuras amostradas em questão, estão representados a componente fundamental e a terceira harmônica em termos do valor RMS,  $\mathbf{H}[n]$ , em função do resultado da DTFT,  $\mathbf{F}[n]$ .

Pode-se notar que se o sinal v[n] avança no tempo mas não muda a magnitude, fase e ordem das componente harmônicas ao longo do tempo,  $\mathbf{H}[n]$  permanece inalterada. Se houver mudanças nas magnitudes, fases ou ordens das componentes harmônicas, a alteração é refletida na matriz  $\mathbf{H}[n]$ . Tal propriedade da transformada de Fourier foi bastante explorada para estudos de fenômenos de qualidade de energia, tais como afundamentos de tensão, elevações de tensão, interrupções, transitórios impulsivos ou oscilatórios, distorções harmônicas e ruído, bem como detecção e classificação destes fenômenos, [138–142].



Fonte: figura do autor.

Figura 18 – Transformada de Fourier de tempo discreto - DTFT.

O algoritmo apresentado na eq. 2.11 tem uma resposta dinâmica de um período de fundamental do sinal analisado, T. Um algoritmo com convergência em  $\frac{T}{2}$  pode ser obtido fazendo-se o cálculo da transformada de Fourier utilizando |f[n]|, e uma nova contante multiplicadora  $\frac{2\sqrt{2}}{N}$ , tal como demonstrado na eq. 2.13. Este novo resultado, apresentará valor médio não nulo, que pode ser observado fazendo-se  $h'_{1,1}$ . O valor de  $h'_{1,2}$  traz o resultado para o RMS da componente fundamental do sinal amostrado. Este novo resultado aproveita a simetria de meio ciclo da componente fundamental, convergindo para o valor RMS de maneira duas vezes mais rápida. O resultado é demonstrado na Figura
18g) por  $V_{GRID RMS} DTFT_1 \in V_{GRID RMS} DTFT_2$ .

$$h_{1k}' = \frac{2\sqrt{2}}{N} \left| \sum_{n=1}^{N} |f[n]| \, e^{-j\frac{2\pi}{N}(n-1)(k-1)} \right|, \{k \in \mathbb{Z} : 1 \le k \le N\}$$
(2.13)

Algorítimos baseados na transformada de Fourier foram desenvolvidos ao longo dos anos para alcançar *benchmarks* ou parâmetros de qualidade que tornaram as ferramentas de cálculos de componentes harmônicas ágeis e eficazes, com menor custo computacional, custo de armazenamento em mória, estabilidade numérica e paralelismo de programação que torna o algorítmo rápido. Algumas destas versões são o algorítimo de FFT de Cooley–Tukey, o algorítmo de FFT Prime-factor, o algorítmo de FFT de Bruun, algorítmo de FFT de Rader, algorítmo de Bluestein, algorítmo de Goertzel, aplicações como a *Wavelet Transform* e a *Fastest Fourier Transform in the West* - FFTW. Este último algoritmo é uma biblioteca de *software* para computação de transformadas de Fourier discreta, desenvolvidos no Massachusetts Institute of Technology, é conhecida como a implementação mais rápida de *software* livre da transformada rápida de Fourier. O *software* é licenciado comercialmente pelo MIT e é usado no pacote comercial matricial do Matlab/Simulink<sup>®</sup> para calcular FFTs, [143–147].

### 2.5.4 PLL - Phase Locked Loop

O PLL é uma técnica de sincronismo com a rede elétrica bastante consolidada nos meios científicos, acadêmicos e industriais. Ela possibilita sincronismo de sistemas conectados à rede, tais como controle de inserção de energia ativa e reativa em *utility interfaces* de geradores distribuídos, sincronismo de conversores CA/CC controlados, compensadores estáticos de VAR, ciclo-conversores, filtro ativos de harmônicos e compensadores série de tensão, foco deste trabalho. Os PLLs devem realizar o rastreamento de ângulo de referência e serem robustos à desequilíbrio de tensões, afundamentos de tensão e variações de frequências. A seguir serão apresentados diferentes sintonias para o PLL bem como resposta dinâmica durante rastreamento de afundamentos de tensão.

### 2.5.4.1 Sintonia do Controle PI do PLL

#### 2.5.4.1.1 PLL Rápido

A utilização da PLL trifásico com ampla faixa de passagem é um método de sincronismo consolidado e amplamente difundido uma vez que possui bom desempenho e fácil implementação, [20]. A Figura 19 representa o diagrama em blocos deste PLL, em que [Q] é a matriz de transformação de Clarke e [T] a matriz de transformação de Park, como demonstrado na eq. (2.14) e eq. (2.15). Objetivando-se uma resposta dinâmica rápida, pode se obter uma banda passante com ampla faixa de passagem (BW >> 120Hz), ao

ajustar os ganhos  $k_p$  e  $k_i$  do controle PI. O principal objetivo deste controle é zerar a componente  $V_d$  assim obtendo a componente ortogonal  $V_q$  com módulo igual ao vetor de tensão e em fase com uma das tensões trifásicas, o que permite o correto sincronismo.

A variável medida  $V_q$  ainda pode ser passada por um filtro passa-baixa para se evitar que o PLL (e por vez o compensador série de tensão) rejeite harmônicos de ordem mais elevada ou atue em momentos indesejados. Durante a detecção de afundamento de tensão, o valor pré-distúrbio é retido e tido como referência. O ângulo de referência  $\theta$  deve estar íntegro durante o distúrbio e é calculado como a integral da variável velocidade angular  $\omega$ , que também pode ser filtrada de forma a minimizar perturbações por componentes de sequência negativa durante o afundamento de tensão.

$$\begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} Q \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{\sqrt{2}}{2} & \frac{\sqrt{2}}{2} & \frac{\sqrt{2}}{2} \\ 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}$$
(2.14)

$$\begin{bmatrix} v_0 \\ v_d \\ v_q \end{bmatrix} = \begin{bmatrix} T \end{bmatrix} \begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 0 & -\cos(\theta) & -\sin(\theta) \\ 0 & \sin(\theta) & -\cos(\theta) \end{bmatrix} \begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix}$$
(2.15)

### 2.5.4.1.2 PLL Lento

A utilização do PLL trifásico com faixa de passagem estreita objetiva rejeição de distúrbios devido à presença de tensões de sequencia negativa durante os afundamentos momentâneos de tensão. Deste modo, o ângulo de referência  $\theta$  se mantém em referência com a sequência positiva das tensões medidas na rede. A tensão de referência é gerada da mesma forma que a PLL Rápida, através de referência em eixos síncronos,  $V_q$  é obtida a medida que se anula a componente  $V_d$ , [20]. A importância de se ter uma PLL lenta para construção de sinal de referência é garantir uma maior robustez ao salto de fase presente em um distúrbio a ser detectado, [24].



Fonte: adaptado de S. M. Silva, [20].

Figura 19 – Diagrama do PLL trifásico em tempo contínuo.

Os ganhos do controle PI foram ajustados de acordo com o método symmetrical optimum apresentado em [148, 149]. De acordo com este método sendo  $T_s$  a frequência de amostragem do sinal e U a magnitude da tensão da rede, as constantes  $K_{pll}$  e  $T_{pll}$ associadas com o controlador PI, de ganhos  $K_p = K_{pll}$  e  $K_i = K_{pll}/T_{pll}$ , são selecionados de tal forma que a amplitude e fase de  $G_{PI}$  são simétricas sobre a frequência de cruzamento,  $\omega_c$ , a qual está no ponto médio geométrico das duas frequências de  $G_{PI}$ , definida pela eq. (2.16):

$$G_{PI} = \left(K_{pll} \frac{1 + sT_{pll}}{sT_{pll}}\right) \left(\frac{1}{1 + sT_s}\right) \left(\frac{U}{s}\right)$$
(2.16)

Tendo um fator de normalização  $\alpha$ , a frequência  $\omega_c$ , as constantes  $K_{pll}$  e  $T_{pll}$  são definidas de acordo com a eq. (2.17):

$$\omega_c = 1/(\alpha T_s)$$

$$T_{pll} = \alpha^2 T_s \qquad (2.17)$$

$$K_{pll} = (1/\alpha)(1/(UT_s))$$

O fator de amortecimento  $\xi$  é definido pela eq. (2.18):

$$\xi = \frac{\alpha - 1}{s} \tag{2.18}$$

Pode-se perceber que aumentando-se  $\alpha$ , o fator de amortecimento  $\xi$  também aumenta, porém a faixa de passagem BW relacionada à frequência de corte  $\omega_c$  diminui com o inverso de  $\alpha$ . As sintonias rápida e lenta para o PLL foram definidas de acordo com a tabela Tabela 2.5.4.1.2 a seguir:

	$\alpha$	$\omega_c \ [Hz]$	$K_{pll}$	$T_{pll} \ [ms]$
$PLL_1$ sintonia rápida	2,6291	726, 4396	12,04	$0,576.10^{-3}$
$PLL_2$ sintonia lenta	32,8634	58, 1152	0,96	$90.10^{-3}$

Tabela 5 – Sintonias ajustadas para o controlador PI do PLL.

Fonte: adaptado de V. Blasko et al. [148].

### 2.5.4.2 Rigidez Dinâmica do PLL

De acordo com [20, 21], o modelo para análise de pequenas perturbações, deve ser analisado por variações no sinal medido,  $\Delta V_{\alpha} \in \Delta V_{\beta}$ , que implicam em variações no ângulo rastreado do PLL,  $\Delta \theta$ . O modelo é dependente do ponto de operação durante o rastreamento do sinal, podendo ser definido pelo ângulo operação  $\overline{\theta}$  a amplitude do sinal rastreado  $\overline{V_q}$ , sendo definido pela eq. (2.19) e eq. (2.20):

$$\Delta V_q = \cos(\overline{\theta}) \Delta V_\alpha - \sin(\overline{\theta}) \Delta V_\beta - \overline{V}_d \Delta \theta \tag{2.19}$$

$$\Delta V_d = \sin(\overline{\theta}) \Delta V_\alpha + \cos(\overline{\theta}) \Delta V_\beta + \overline{V}_q \Delta \theta \tag{2.20}$$

As equações podem ser organizadas na forma matricial disposta na eq. (2.21) e organizadas no diagrama de blocos da Figura 20.

$$\begin{bmatrix} \Delta V_q \\ \Delta V_d \end{bmatrix} = \begin{bmatrix} \cos(\bar{\theta}) & -\sin(\bar{\theta}) & -\overline{V}_d \\ \sin(\bar{\theta}) & \cos(\bar{\theta}) & \overline{V}_q \end{bmatrix} \begin{bmatrix} \Delta V_\alpha \\ \Delta V_\beta \\ \Delta \theta \end{bmatrix}$$
(2.21)



### Fonte: adaptado de S. M. Silva, [21].

Figura 20 – Modelo do PLL trifásico para análise de pequenos sinais.

Para o modelo em questão, é necessário obter as variações  $\Delta V_{\alpha}/\Delta\theta \in \Delta V_{\beta}/\Delta\theta$ , que pode ser realizada a partir da eq. (2.22):

$$(\Delta \overline{V}_d^* - \Delta \overline{V}_d) \left[ \left( K_p + \frac{K_i}{s} \right) + \omega_{ff} \right] \frac{1}{s} = \Delta \theta$$
(2.22)

Substituindo  $\Delta \overline{V}_d$  obtido na eq. (2.20) na eq. (2.22), chega-se na eq. (2.23)

$$\left(\Delta \overline{V}_{d}^{*} - \sin(\overline{\theta})\Delta V_{\alpha} - \cos(\overline{\theta})\Delta V_{\beta} - \overline{V}_{q}\Delta\theta\right) \left[\left(K_{p} + \frac{K_{i}}{s}\right) + \omega_{ff}\right] \frac{1}{s} = \Delta\theta \qquad (2.23)$$

Fazendo  $\Delta \overline{V}_d^* = 0$ ,  $\Delta V_\beta = 0$  e  $\omega_{ff} = 0$  e rearranjando os termos chega-se na eq. (2.24) referente à rigidez dinâmica  $\Delta V_\alpha / \Delta \theta$ . De forma análoga, fazendo  $\Delta \overline{V}_d^* = 0$ ,  $\Delta V_\alpha = 0$  e  $\omega_{ff} = 0$  e rearranjando os termos é possível obter  $\Delta V_\beta / \Delta \theta$ , de acordo com a eq. (2.25):

$$\frac{\Delta V_{\alpha}}{\Delta \theta} = \frac{s^2 + \overline{V}_q K_p s + \overline{V}_q K_i}{(-\sin(\overline{\theta})) K_p s - (\sin(\overline{\theta})) K_i}$$
(2.24)

$$\frac{\Delta V_{\beta}}{\Delta \theta} = \frac{s^2 + \overline{V}_q K_p s + \overline{V}_q K_i}{(-\cos(\overline{\theta})) K_p s - (\cos(\overline{\theta})) K_i}$$
(2.25)

Na eq. (2.24) e eq. (2.25), pode-se perceber que as equações de rigidez dinâmica são dependentes dos valores referentes ao angulo de operação  $\overline{\theta}$  e a amplitude da tensão de operação  $\overline{V_q}$ . Quanto maior for  $\overline{V_q}$  maior será a rigidez dinâmica da PLL, porém uma preocupação aparece se tratando de afundamentos de tensão. O afundamento de tensão é foco deste trabalho e uma sintonia adequada do controlador pode garantir a robustez diante da variação da amplitude de tensão. Nestas equações,  $K_p$  é o ganho proporcional do controlador, calculado durante a sintonia como  $K_p = K_{pll}$  e  $K_i$  é o ganho integral do controlador, calculado durante a sintonia como  $K_i = K_{pll}/T_{pll}$ . As curvas do módulo de rigidez dinâmica,  $|\Delta V_{\alpha}/\Delta V_{\theta}|$  e  $|\Delta V_{\beta}/\Delta V_{\theta}|$ , em função do angulo de operação  $\overline{\theta}$  foram simuladas para os valores  $\overline{\theta} = \pi/6$ ,  $\overline{\theta} = \pi/4$ ,  $\overline{\theta} = \pi/3$  e  $\overline{\theta} = 5\pi/12$ . O resultado está disposto na Figura 21 para o  $PLL_1$  de sintonia rápida e na Figura 22 para o  $PLL_2$  de sintonia lenta.



Fonte: figura do autor.

Figura 21 – Rigidez dinâmica para a sintonia rápida  $PLL_1$ ,  $K_{pll} = 12,04$  e  $T_{pll} = 0,576.10^{-3}$ . a)  $|\Delta V_{\alpha}/\Delta V_{\theta}|$  e b)  $|\Delta V_{\beta}/\Delta V_{\theta}|$ .



Fonte: figura do autor.

Figura 22 – Rigidez dinâmica para a sintonia lenta  $PLL_2$ ,  $K_{pll} = 0,96 \text{ e } T_{pll} = 0,9. \text{ a}$ )  $|\Delta V_{\alpha}/\Delta V_{\theta}| \text{ e b}) |\Delta V_{\beta}/\Delta V_{\theta}|.$ 

A curva de rigidez dinâmica simulada indica que para o  $PLL_1$  é necessário mais de 100V em  $V_{\alpha}$  ou  $V_{\beta}$  para provocar um distúrbio de 1*rad* no rastreamento de trajetória, à uma frequência de 60*Hz*, ângulo de operação  $\pi/6 \leq \overline{\theta} \leq 5\pi/12$  e tensão de operação  $\overline{V_q} = 127V_{RMS}$ . Para o  $PLL_2$ , disposto nas mesmas condições de operação são necessários mais de 400V em  $V_{\alpha}$  ou  $V_{\beta}$  para um desvio de 1*rad*. Para harmônicos de altas ordens, a rigidez dinâmica é ainda maior.

### 2.5.4.3 Modelo do PLL trifásico em tempo discreto

A implementação em DSPs demanda a realização de sistemas de sincronismo discretizados. O PLL trifásico da Figura 19 pode ser transformado no PLL em tempo discreto da Figura 23. As constantes  $K_{pll}$  e  $T_{pll}$  foram mantidas iguais. Nas entradas de aquisição do sinal de tensões trifásicas foram adicionados zero-order holders - ZOH, ou zero-order sample and holders, que são amostradores de ordem zero com frequência de amostragem  $F_s = 12kHz$  responsáveis por fazer a conversão A/D. Foram adicionados também ganhos  $T_s = 1/F_s$  em série com o sistema de integração em tempo discreto. A Figura 24 e Figura 25 representam testes para o modelo.



Figura 23 – Diagrama do PLL trifásico em tempo discreto.



Fonte: figura do autor.

Figura 24 – Resposta do PLL trifásico em tempo discreto rastreando afundamento trifásico.



Figura 25 – Resposta do PLL trifásico em tempo discreto rastreando afundamento mono-fásico.

Dispondo-se dos ganhos da sintonia rápida e lenta, definidos como  $PLL_1$  e  $PLL_2$ , o circuito da Figura 23 foi testado frente à um afundamento de tensão trifásico e outro bifásico. Os resultados dispostos na Figura 24 e Figura 25 são satisfatórios do ponto de vista de rastreamento de ângulo da rede, frente à um afundamento severo de 0, 5*pu*, para o como  $PLL_1$  e  $PLL_2$ , sendo a sintonia lenta mais robusta diante de distúrbios. Porém o afundamento bifásico não possui uma indicação quantitativa tangível dos afundamentos as serem compensados em cada fase. Um dos recurso diante deste cenário é a utilização de PLLs monofásicos monitorando amplitudes das fases de maneira individual.

### 2.5.4.4 Modelo do PLL monofásico em tempo discreto

A Figura 26 representa o diagrama do PLL monofásico. Para a realização desta estrutura, o sinal medido V compõe a componente  $V_{\alpha}$  a ser inserida na matriz de transformação de Park, enquanto que o sinal  $V_{\beta}$  pode ser obtido de três maneiras diferentes:



Figura 26 – Diagrama do PLL monofásico em tempo discreto.

- 1.  $V_{\beta 1}$ : Amostra atrasada de 1/4 do período da fundamental do sinal medido.
- 2.  $V_{\beta 2}$ : Derivada do sinal medido após passar por filtro PB.
- 3.  $V_{\beta 3}$ : matriz de Park inversa com entradas obtidas a partir de um atraso unitário de  $V_d \in V_q$ .

Os três métodos de geração de  $V_{\beta}$  foram testados, sendo observada maior simplicidade e melhor resultado dinâmico para o primeiro método. A resposta para o PLL monofásico com sintonias rápida e lenta está disposta na Figura 27. Os algoritmos relacionados às técnica de detecção por *phase-locked loop*- PLL evoluíram no sentido de melhorar a robustez diante de desequilíbrio de tensões, afundamentos de tensão e variações de frequências no sinal de medição. A técnica convencional tida como synchronous reference frame - SRF-PLL, passou por processo de aprimoramento, visto a necessidade de rejeição de distúrbios, melhoria do comportamento dinâmico, estabilidade e capacidade de filtro de ordens harmônicas indesejadas.



Fonte: figura do autor.

Figura 27 – Resposta do PLL monofásico em tempo discreto.

A técnica utilizada para separar componente de sequência negativa e positiva é denominada de *dual synchronous reference frame* - DSRF-PLL. Esta técnica possui dois SRFs na mesma frequência angular, porém girando em sentidos opostos. Esta característica permite melhoria da resposta da PLL, frente à distúrbios com presença de componente de sequência negativa. Para evitar erros oscilatórios devido à ordens harmônicas indesejadas, é possível adicionar múltiplos SRFs rastreando harmônicos indesejados. Esta nova estrutura é denominada de *multiple synchronous reference frame* - MSRF-PLL, e causa acréscimo considerável em esforço de processamento, [150, 151].

# 2.5.5 Teste dos algoritmos de detecção de afundamentos de tensão

As seguintes técnicas discutidos foram utilizados no teste de detecção de afundamentos de tensão:

- 1. Amplitude medida em dois pontos;
- 2. MAF com resposta em T;
- 3. MAF com resposta em T/2;
- 4. MAF com resposta em T/4;
- 5. DTFT com resposta em T;
- 6. DTFT com resposta em T/2;
- 7. PLL Rápido;
- 8. PLL Lento.

Ao todo foram oito técnicas discutidos capazes de prover detecção do afundamento de tensão, estes métodos foram testados diante da condição do afundamento livre de harmônicos, disposto na Figura 28. O segundo caso foi um afundamento real medido em laboratório, composto de harmônicos de múltiplas ordens, como demonstrado Figura 29. Como este trabalho também visa estudar a compensação de elevações de tensão, o estudo de detecção de sobretensão foi realizado e disposto na Figura 30.

É possível notar na Figura 29 que a técnica MAF - T/4, capaz de calcular o valor RMS do sinal em um quarto do período da fundamental, porém apresentam oscilações indesejadas de grande amplitude durante afundamentos compostos de harmônicos. As técnicas MAF - T e DTFT - T possuem resposta dinâmica muito lenta, uma vez que estimam RMS apenas após um período completo T do sinal. A detecção pela Amplitude, que realiza o cálculo  $|V| = \sqrt{V_{\alpha}^2 + V_{\beta}^2}$ , possui resposta dinâmica rápida, praticamente demorando T/4, com oscilações de pequena amplitude durante afundamento composto de harmônicos, sendo bastante parecido com as respostas do  $PLL_1$  e  $PLL_2$ , com respostas satisfatórias. A MAF - T/2 e a DTFT - T/2 apresentam respostas transitórias suaves, apesar de terem uma resposta dinâmica mais lenta, possuem comportamento satisfatórios.



Fonte: figura do autor.

Figura 28 – Resposta dos métodos de detecção de eventos de QEE para afundamento de tensão livre de harmônicos.



Figura 29 – Resposta dos métodos de detecção de eventos de QEE para afundamento de tensão real com presença de harmônicos.



Fonte: figura do autor.

Figura 30 – Resposta dos métodos de detecção de eventos de QEE para elevação de tensão com presença de harmônicos.

# 2.6 Estratégias de controle e métodos de compensação de tensão

As estratégias de controle e métodos de compensação de tensão são de grande importância para implementação dos restauradores dinâmicos de tensão, estas características somadas à outros parâmetros definem conjuntamente a máxima tensão de compensação injetada e o dimensionamento do elemento armazenador de energia, [71, 119, 152–155]. Métodos de compensação estão estreitamente relacionados à inserção de potência ativa e reativa pelo restaurador. Dispondo-se de uma técnica de detecção e sincronismo previamente estabelecida, o vetor de tensão de compensação  $\vec{V}_{dvr}$  é definido, e seu módulo e ângulo de fase em relação as tensões e correntes remanescentes na rede definem  $P_{dvr}$  e  $Q_{dvr}$ , como ilustrado na Figura 31, e exemplificados em termos vetoriais na Figura 32.



Fonte: figura do autor.

Figura 31 – Métodos de compensação e inserção série de potência ativa e reativa na rede.

Nesta seção foram selecionados quatro métodos de compensação abordados na literatura, estando representado no diagrama fasorial ilustrado na Figura 32. O vetor  $\vec{V}_G$  representa a tensão da rede pré-distúrbio,  $\vec{V}'_G$  representa a tensão na rede pós-distúrbio. Os vetores  $\vec{V}_L$  e  $\vec{V}'_L$  representam a tensão na carga pré-distúrbio e pós-distúrbio respectivamente.  $P_{dvr}$  e  $Q_{dvr}$  são também incorporados no diagrama fasorial. Por último os vetores  $\vec{V}_{dvr_1}$ ,  $\vec{V}_{dvr_2}$ ,  $\vec{V}_{dvr_3}$ ,  $\vec{V}_{dvr_4}$  são os métodos de compensação propriamente ditos, sendo:

- $\vec{V}_{dvr_1}$ : Compensação da amplitude ou Compensação em fase;
- $\vec{V}_{dvr_2}$ : Compensação reativa ou Compensação em quadratura;
- $\vec{V}_{dvr_3}$ : Compensação com otimização de potência ativa;
- $\vec{V}_{dvr_4}$ : Compensação total ou Compensação pré-afundamento.



Fonte: adaptado de A. M. Rauf et al., [119].

Figura 32 – Métodos de compensação utilizados nos restauradores dinâmicos de tensão.
a) Compensação da amplitude ou Compensação em fase, b) Compensação reativa ou Compensação em quadratura, c) Limite para Compensação reativa ou Compensação em quadratura, d) Compensação com otimização de potência ativa, e) Compensação total ou Compensação pré-afundamento.

### 2.6.1 Compensação da amplitude ou Compensação em fase

A preocupação primária de um compensador série de tensão é restaurar a amplitude da tensão durante os distúrbios de QEE, [20,119]. É um método basteante eficaz, e sua principal vantagem está relacionado à requisição de mínima tensão de compensação, uma vez que o vetor  $\vec{V}_{dvr_1}$  se encontra em série com o vetor de tensão pós-distúrbio  $V'_G$ , conforme ilustrado na Figura 32a) e será a principal técnica utilizada na parte de resultados experimentais deste trabalho. Apesar de restaurar o valor eficaz das tensões, não compensa possíveis saltos de fase e desequilíbrios dos afundamentos de tensão, o que pode ser prejudicial à cargas sensíveis. Dependendo da topologia do conversor utilizado no DVR, esta técnica pode causar elevação de tensão nas demais tensões de fase. Particularmente compensação de distúrbios com saltos de fase requerem maior capacidade do barramento CC por necessitarem de maior potência ativa, [119]. A compensação em fase por sua vez requer a menor tensão de compensação possível. Os valores de magnitude e fase de compensação são descritos pelas equações eq. (2.26) e eq. (2.27):

$$\left| \vec{V}_{dvr_1} \right| = \sqrt{2} (V_L - V'_G)$$
 (2.26)

$$\angle \vec{V}_{dvr_1} = \theta_L \tag{2.27}$$

### 2.6.2 Compensação reativa ou Compensação em quadratura

A Compensação reativa ou compensação em quadratura é um método de restauração de tensão em que a tensão de compensação se encontra  $\frac{\pi}{2}$  graus radianos adiantada do vetor de corrente remanescente  $\vec{I}_L$ , sendo perpendiculares  $\vec{V}_{dvr_2} \perp \vec{I}_L$ . Neste contexto o DVR insere na rede somente potência reativa, podendo preservar a energia armazenada no barramento CC, [119]. Os valores de magnitude e fase de compensação são descritos pelas equações eq. (2.28) e eq. (2.29), onde  $\delta$  é o salto de fase na tensão da rede devido ao afundamento de tensão e  $\alpha$  é a defasagem induzida devido a inserção de potência reativa.

$$\left|\vec{V}_{dvr_2}\right| = \sqrt{2}\sqrt{V_L^2 + V_G'^2 - 2V_L V_G \cos(\alpha + \delta)}$$
(2.28)

$$\angle V_{dvr_2} = \frac{\pi}{2} \tag{2.29}$$

Assim como descrito em [119, 155], a máxima profundidade de tensão compensada utilizando-se do método de Compensação reativa,  $\Delta V_{sag,max}$ , está diretamente relacionada com o fator de potência da carga, podendo ser expressa como descrito na eq. (2.30):

$$\Delta V_{sag,max} \le (1 - \cos(\theta_L)) \tag{2.30}$$

Desa maneira a máxima tensão de compensação pelo DVR pode ser descrita como na eq. (2.31), quando o fator de potência da rede é unitário,  $\cos(\theta) = 1$ , e o compensador supre toda potência reativa da carga. Acima deste valor um novo procedimento de restauração de tensão pode ser estabelecido, utilizando-se de uma mínima potência ativa de compensação.

$$V_{dvr,max} = \frac{V'_G}{1 - \Delta V_{sag,max}} \sin(\theta_L)$$
(2.31)

# 2.6.3 Compensação com otimização de potência ativa

A Compensação com otimização de potência ativa, como descrito em [71, 119] ou Compensação com inserção de mínima potência ativa como descrito em [20], foi estabelecida para melhorar o desempenho do método de Compensação reativa citado anteriormente. A eq. (2.30) representa um limitante de tensão de compensação, e acima deste valor o DVR acaba por inserir uma componente de potência ativa, após atingir, por estratégia, o máximo de potência reativa. Nesta ocasião os valores de magnitude e fase de compensação são descritos pelas equações eq. (2.32) e eq. (2.33):

$$|V_{dvr_3}| = \sqrt{2}\sqrt{V_L^2 + V_G'^2 - 2V_L V_G' \cos(\theta_L)}$$
(2.32)

$$\angle V_{dvr_3} = \arctan\left(\frac{V_L \sin(\theta_L)}{V_L \cos(\theta_L) - V'_G}\right)$$
(2.33)

### 2.6.4 Compensação total ou Compensação pré-afundamento

A Compensação total ou compensação pré-afundamento tem o objetivo de restaurar ambas a magnitude e fase da tensão da rede para valores que antecedem o distúrbio de QEE. É o único método que provê compensação dos saltos de tensão, sendo bastante recomendado para cargas sensíveis à variação de fase, como conversores comutados pela rede, [20,71,119]. No entanto os saltos de tensão requerem maior disponibilidade de potência ativa do barramento CC, cujo valor do capacitor  $C_{dc}$  deve ser devidamente estabelecido durante a fase de projeto do DVR. Os valores de magnitude e fase de compensação da tensão inserida pelo DVR são descritos pelas equações eq. (2.34) e eq. (2.35):

$$|V_{dvr_4}| = \sqrt{2}\sqrt{V_L^2 + V_G'^2 - 2V_L V_G' \cos(\delta)}$$
(2.34)

$$\angle V_{dvr_4} = \arctan\left(\frac{V_L \sin(\theta_L) - V'_G \sin(\theta_L - \delta)}{V_L \cos(\theta_L) - V'_G \cos(\theta_L - \delta)}\right)$$
(2.35)

A compensação de saltos de fase durante afundamento de tensão necessita de uma maior compensação de potência reativa, o que implica em aumento do volume e custo do sistema armazenador de energia do barramento CC. Neste contexto surgiram técnicas de compensação de distúrbios de tensão que otimizam o uso do sistema de armazenamento de energia. Em [119] é apresentado uma técnica que realiza esta otimização e aumenta o tempo de suporte ao distúrbio pelo compensador em pelo menos 50%. Nesta técnica, durante o afundamento de tensão, o compensador insere uma tensão inicial correspondente ao método de Compensação Total (ou Compensação pré-afundamento) e em seguida o controle migra suavemente para operação com minimização de potência ativa.

# 2.7 O barramento CC e o armazenamento de energia

O dimensionamento do barramento CC é uma fase do projeto de compensadores série de tensão de grande importância, uma vez que a definição do valor de sua capacitância,  $C_{dc}$ , implica em aspectos funcionais tais como quantidade de energia armazenada, profundidade de afundamento de tensão máximo compensado quando não há retificador,  $\Delta V_{sag}$ , e capacidade de tempo de compensação máximo do DVR,  $T_{c_{max}}$ . O cálculo de  $C_{dc}$  envolve também parâmetros nominais do compensador, tais como tensão e corrente nominal da carga,  $V_L \in I_L$ , o fator de potência da carga,  $\cos(\theta_L)$ , e salto de fase devido ao afundamento de tensão,  $\delta$ . Como citado na seção anterior, a Compensação total ou Compensação pré-afundamento é o método que exige maior demanda do barramento CC, responsável por suprir a potência ativa na rede descrita pela eq. (2.36), para o caso trifásico e desprezando-se perdas por condução, [119].

$$P_{dvr} = P_{presag} = \sqrt{3} V_L I_L \cos(\theta_L) - (1 - \Delta V_{sag}) \cos(\theta_L - \delta)$$
(2.36)

Sendo a profundidade de descarga  $\Delta V_{sag}$  definida como:

$$\Delta V_{sag} = \frac{V_L - V'_G}{V_L} \tag{2.37}$$

Durante o afundamento à medida que o compensador insere potência ativa,  $C_{dc}$  descarrega-se, e por consequência a tensão do barramento CC,  $V_{dc}$ , também reduz. De acordo com [119], sendo  $V_{dvr}$  a tesão inserida pelo DVR (medida de fase com referencial no neutro),  $m_{imax}$  o índice de modulação máximo do estágio VSI e  $n_t$  o número de espiras do transformador série, a relação expressa pela eq. (2.38) deve ser satisfeita, para que haja correta operação do compensador fonte de tensão:

$$V_{dvr} \le \frac{1}{2} m_{imax} V_{dc} n_t \tag{2.38}$$

A tensão do barramento CC,  $V_{dc}$ , deve portanto ter um valor mínimo para que haja correta operação do restaurador de tensão, como descrito na eq. (2.39). Quando  $V_{dc}(t) \leq V_{dc_{min}}$  o controle do DVR deve parar a compensação para que não contamine a carga com componentes harmônicas.

$$V_{dc} \ge V_{dc_{min}} = 2 \frac{V_{dvr}}{m_{imax} n_t} \tag{2.39}$$

Durante a compensação, a potência e energia consumida do capacitor do barramento

CC ao longo do tempo podem ser descritas pela eq. (2.40) e eq. (2.41):

$$P_c(t) = \frac{1}{2} C_{dc} \frac{d}{dt} V_{dc}^2(t)$$
(2.40)

$$E_c(t) = \int_{t_0}^{t_f} P_c(t) dt = \frac{1}{2} C_{dc} V_{dc}^2(t)$$
(2.41)

Considerando um compensador sem perdas a eq. (2.40) pode ser igualada à eq. (2.36) para correta definição do capacitor do barramento CC,  $C_{dc}$ . No entanto  $V_{dc} = v_{dc}(t)$  e decresce com o tempo, não podendo violar o limite indicado na eq. (2.39). Uma maneira de se determinar  $T_{c_{max}}$  é utilizando as equações eq. (2.41) e eq. (2.39). A potência ativa média,  $P_{med}$ , durante a duração de todo o afundamento de tensão,  $\Delta T = t_f - t_0$ , pode ser dada pela variação energia total inserida pelo DVR,  $\Delta E_{sag}$ , durante esse tempo, como demonstrado na eq. (2.42):

$$P_{med} = \frac{|E_f - E_0|}{t_f - t_0} = \frac{\Delta E_{sag}}{\Delta T} = \frac{1}{2} C_{dc} \frac{(v_{c\,0}^2 - v_{c\,f}^2)}{\Delta T}$$
(2.42)

Os parâmetros na eq. (2.42), possui correspondência à outros valores já definidos nas equações anteriores desta seção, e portanto podem ser substituídos por:

- $t_0$ : é o início do afundamento de tensão, estabelecido com  $t_0 = 0s$ ;
- $t_f$ : é o final do afundamento de tensão, estabelecido com  $t_f = T_{c_{max}}$ ;
- $v_{c0}$ : é a tensão inicial no capacitor  $C_{dc}$ , sendo  $V_{dc}$ ;
- $v_{cf}$ : é a tensão final no capacitor  $C_{dc}$ , sendo  $V_{dcmin}$ ;
- $P_{med}$ : é a potência média do barramento CC, ao desprezar as perdas é igual a  $P_{dvr}$ .

Substituindo os valores na eq. (2.42) chega-se na eq. (2.43) a seguir:

$$P_{dvr} = \frac{1}{2} C_{dc} \frac{(V_{dc}^2 - V_{dcmin}^2)}{T_{c_{max}}} = \frac{1}{2} C_{dc} \frac{\left(V_{dc}^2 - \left(2\frac{V_{dvr}}{m_{i_{max}}n_t}\right)^2\right)}{T_{c_{max}}}$$
(2.43)

O tempo de compensação máximo do DVR,  $T_{c_{max}}$ , é normalmente definido como um dos critérios de projetos de compensador, e é diretamente proporcional à capacitância do barramento CC,  $V_{dc}$ . De posse da eq. (2.43) chega-se à  $T_{c_{max}}$ :

$$T_{c_{max}} = \frac{1}{2} C_{dc} \frac{\left(V_{dc}^2 - \left(2\frac{V_{dvr}}{m_{imax}n_t}\right)^2\right)}{P_{dvr}}$$
(2.44)

O valor da capacitância do barramento CC,  $C_{dc}$ , também pode ser adequadamente definida de posse do valor  $T_{c_{max}}$ , de acordo com a eq. (2.45):

$$C_{dc} = 2 \frac{P_{dvr} T_{c_{max}}}{\left(V_{dc}^2 - 2 \frac{V_{dvr}}{m_{imax}} n_t\right)}$$
(2.45)

# 2.8 Conclusões

No Capítulo 2 foi realizada uma revisão bibliográfica recente sobre as principais topologias de restauradores dinâmicos de tensão, incluindo topologias aplicadas em alta e média-baixa tensão. Foi possível notar aspectos que envolvem as tecnologias dos compensadores frentes aos desafios da implementação. No contexto relativo à minimização de componentes estão a retirada do transformador série e filtros de saída, o que inclui topologias até mesmo sem a presença de quaisquer transformadores.

Ainda neste capítulo oito técnicas de sincronismo e detecção de afundamentos foram abordas, sendo duas delas proposta pelo autor, para melhoria da resposta dinâmica em até um quarto de período da fundamental, sendo a MAF - T/4 e contabilização de harmônicos DTFT - T/2 nos fenômenos de QEE. Todas estas técnicas foram avaliadas em conjunto para afundamentos livre de harmônicos bem como afundamentos harmoniosos reais. Estas técnicas serão importantes para o desenvolvimento do trabalho uma vez que serão aplicadas ao protótipo real do compensador montado em bancada no laboratório. Foram abordadas técnicas de compensação vigente na literatura que nortearão o princípio de compensação do DVR a ser montado em bacada, bem como dimensionamento do barramento CC.

# 3 Compensadores Série de Tensão em Onda Quadrada

E ste capítulo tem o objetivo de apresentar as topologias de conversores para compensação em onda quadrada que, consoante a tendência de simplificação dos Compensadores Série de Tensão, particularmente possibilita retirada do filtro LC de tensão CA após o estagio inversor bem como retirada do transformador série de tensão, por vezes problemático por causa das correntes de *inrush* e saturação magnética o que leva a seu superdimensionamento. A compensação de tensão em onda quadrada permite também simplificação dos sistemas de controle e sincronismo, uma vez que pode ser realizada de forma analógica, os DSPs são utilizados somente para sofisticar a tecnologia aplicando técnicas de compensação diferentes, não sendo fundamentais. Serão apresentados três topologias de compensadores série de tensão e abordados seus aspectos funcionais e resultados de simulação restaurando afundamentos de tensão.

# 3.1 Introdução

As topologias de Compensadores Série de Tensão (CST) apresentadas no Capítulo 2 foram desenvolvidas com o principal objetivo de restaurar o valor eficaz das tensões de rede durante afundamento de tensão, fornecendo uma tensão de compensação senoidal. Esta tensão senoidal é comumente obtida a partir de modulação PWM pelo estágio inversor posteriormente filtrada por um filtro LC de tensão, antes de serem inseridas na rede por um transformador série, como mostrado na Figura 33.

Os CSTs senoidais convencionais têm uma aplicação generalizada, compensando tensões sobre uma diversidade de cargas elétricas, precisam suprir a potência da carga protegida e entregar uma tensão filtrada, com um mínimo de qualidade no quesito componentes harmônicos para que tenha a abrangência de mercado ao qual são destinados. No entanto, diversas cargas industriais não necessitam de uma onda de tensão puramente senoidal para operarem de forma eficaz, e os AMTs podem ser compensados com uma onda quadrada de tensão, [15].

O estágio inicial de cargas eletrônicas industriais são comumente compostos por um transformador que provê isolamento elétrico do equipamento à rede, além de adequar o nível de tensão interno em função da relação de espiras, como ilustrado na Figura 34. Após reduzida com relação N : 1 a tensão CA é retificada por uma ponte de diodos e aparece sobre o capacitor em sua forma CC, com *ripple* comumente menor que 10%. Esta tensão é então regulada para valores comuns de  $\pm 15V$ ,  $\pm 12V$ ,  $\pm 10V$ , 5V, 3, 5V para alimentação de amplificadores operacionais, medidores de corrente e tensão, processadores, portas lógicas e demais componentes de circuitos integrados dispostos internamente na placa eletrônica dos equipamentos industriais.



Fonte: figura do autor.

Figura 33 – Compensador Série de Tensão senoidal convencional, ilustração do sistema de controle e sincronismo, filtro LC e transformadores de acoplamento série com a rede.

Como discutido no Capítulo 1, e disposto na Tabela 2, o afundamento de tensão pode causar mau funcionamento de cargas eletrônicas, por causa da falta de suprimento de tensão aos circuitos de processamento, comando e controle, bem como falta de energia aos circuitos integrados, o que, dependendo da susceptibilidade, eventualmente ocasiona falha ou desligamento destes equipamentos. Dentre estas cargas eletrônicos sensíveis estão:

- Computadores (PC);
- Controladores Lógico Programáveis (PLC);
- Dispositivos I/O;
- Relés digitais;
- Acionamentos de frequência variável.

Outros equipamentos não eletrônicos, mas bastante susceptíveis ao afundamento de tensão e que portanto devem ser considerados são:

- Contatores;
- Relés eletromecânicos;
- Bombas, turbinas e sistemas de pressurização.



### Fonte: figura do autor.

Figura 34 – Estágio retificador, esquemático simplificado representando entrada típica de cargas eletrônicas industriais.

Os contatores e relés, presentes no comando, controle e automação, e como discutido, também são cargas sensíveis às variações de tensão em um ambiente industrial. A Figura 35 ilustra o modelo simplificado para contatores, [19].



Fonte: figura do autor.

Figura 35 – Contator, circuito eletromecânico simplificado.

Para uma atuação correta, os contatores devem ter uma força magnética interna mínima, de modo que não haja *trip* indesejado em seus terminais. Para este modelo, desconsiderando a reatância de dispersão e considerando a operação do material magnético na região linear, a força de atração na abertura do contator é:

$$F_e = -\frac{\partial W_f}{\partial x} = -\frac{1}{2}\varphi^2 \frac{\partial \Re}{\partial x}$$
(3.1)

 $W_f$  é a energia magnética,  $\varphi$  é o fluxo no contator,  $\Re$  é a relutância total envolvida, sendo a relutância do núcleo  $\Re_c$  mais a relutância da gap,  $\Re_g$ , e x é a distância do gap em metros.  $\Re$  é encontrado como:

$$\Re = \Re_c + \Re_g = \frac{l_c}{\mu_r \mu_0 A} + \frac{2x}{\mu_0 A}$$
(3.2)

 $l_c$  é o caminho médio do fluxo no núcleo,  $\mu_r$  é a permeabilidade relativa do material magnético,  $\mu_0$  é a permeabilidade magnética do espaço livre e A é a área da seção transversal do núcleo e do espaço. De eq. (3.1) e eq. (3.2), a força eletromagnética é dada por:

$$F_e = -\frac{1}{2}\varphi^2 \frac{\partial \Re}{\partial x} = -\frac{\varphi^2}{\mu_0 A}$$
(3.3)

Neste modelo, a expressão que relaciona variáveis elétrica e magnéticas é:

$$V - ri - n\frac{d\varphi}{dt} = 0 \tag{3.4}$$

A equação mecânica é demonstrada na eq. (3.5):

$$\sum F = F_e - K(\Delta x) - Dv = M \frac{dv}{dt} = M \frac{d^2 x}{dt^2}$$
(3.5)

A variável K é a constante da mola, D é o coeficiente de amortecimento, M e vsão a massa e a velocidade da parte móvel, respectivamente. Quando ocorre uma queda de tensão nos terminais da bobina de um contator, a corrente da bobina, i, diminui, diminuindo também o fluxo magnético,  $\varphi$ . Se a força de atração magnética do contator,  $F_e$ , tornar-se menor que a força da mola, o contato do dispositivo pode sofrer trip e ser aberto, [19].

# 3.2 Efeito do afundamento de tensão em equipamentos eletrônicos

A Figura 36 demonstra o efeito de um afundamento de tensão de 0,5 pu residual em uma carga retificadora, estágio comum de equipamentos eletrônicos industriais. Pode-se perceber que um afundamento de 200ms em  $V_{GRID}$  provoca descarga do capacitor interno e diminuição da tensão CC, em igual magnitude, após um transitório simplificadamente de primeira ordem, com constante de tempo  $\tau = R_L C$ . Esta constante de tempo está relacionada à susceptibilidade do equipamento à afundamentos de tensão. Como consequência da queda de tesão sobre o capacitor, a corrente  $I_{CC}$  também diminui, cessando a continuidade de regulação de tensão para as partes internais funcionais do equipamento tal como circuitos integrados (CIs).



#### Fonte: figura do autor.

Figura 36 – Efeito de um afundamento de tensão de 0,5 pu em uma carga retificadora, estágio de entrada de equipamentos eletrônicos.

Tratando-se especialmente de cargas retificadoras, o afundamento de tensão em  $V_{GRID}$  poderia ser compensado por uma tensão em onda quadrada restaurando o valor eficaz de tensão sobre o equipamento o que impediria a descarga do capacitor do barramento CC, [15]. O conteúdo em presente em  $V_{GRID}$  devido aos 200ms de afundamentos compensados com onda quadrada de tensão não traria prejuízo algum ao equipamento. Como será demonstrado na seção a seguir, este tipo de compensação simplifica as topologias dos DVRs, permite a retirada o filtro LC de saída bem como a remoção do transformador série de tensão, e diminuição da frequência de chaveamento do estágio inversor, melhorando a relação custo-benefício dos compensadores.

# 3.3 Efeito da elevação de tensão em equipamentos eletrônicos

Foi apresentado no Capítulo 1 que a elevação de tensão (ou *voltage swell*) pode ser causado por manobras no sistema elétrico de potência, inserção de banco de capacitores, desconexão de uma grande carga conectada ao sistema de distribuição como também tempo de resposta dos autotransformadores reguladores de tensão frente à variação de tensão na rede.

A elevação pode causar danificação de equipamentos industriais, bem como atuação de circuitos de proteção que previnem os aparelhos contra sobretensões. A Figura 37 demonstra a simulação do efeito da elevação de tensão de 0,5 pu residual com duração de 200ms em uma carga retificadora. Pode-se perceber um transitório de tesão no barramento CC durante o início do evento, podendo chegar até 1,5 vezes a tensão nominal  $V_{GRID}$ . Como consequência deste transitório, o problema se propaga para a corrente no barramento CC que pode chegar a 5 vezes o valor nominal de  $I_{CC}$  durante o transiente. Em regime permanente, valores de tensões e correntes superiores dos valores nominais, quando não implicam danos imediatos podem causar sobreaquecimento e diminuição da vida útil dos componentes.



#### Fonte: figura do autor.

Figura 37 – Efeito de elevação de tensão de 0,5 pu em uma carga retificadora, estágio de entrada de equipamentos eletrônicos.

Este transitório de elevação de tensão bem como o afundamento de tensão apresentado na subseção anterior poderiam ser compensados por uma onda de tensão quadrada inseridas em série com a tensão da rede, através de Compensadores Série de Tensão (CST) em Onda Quadrada. Considerando um algoritmo eficaz de controle e sincronismo à rede, os afundamentos de tensão podem ser compensados com tensão quadrada em fase com  $V_{GRID}$ e as elevações de tensão podem ser compensadas com tensão quadrada em oposição de fase à  $V_{GRID}$ , ambos os casos utilizando-se de inserção ou absorção de potência ativa. A seguir serão apresentadas três topologias de Compensadores Série de Tensão em Onda Quadrada também referenciado como Square Wave Series Voltage Compensators (SW-SVC), [15–19].

# 3.4 Compensadores Série de Tensão com Células em Cascata

O Compensadores Série de Tensão com Células em Cascata é uma topologia multinível capaz de inserir em série com a rede diversos níveis de tensões através da combinação de suas células ou unidades funcionais e respectivas tensões armazenadas, [15]. Como demonstrado na Figura 38, cada célula é composta por um inversor em ponte-H, um barramento CC, um retificador em ponte completa e um transformador *shunt* com relação de transformação  $1: a_n$ .

# 3.4.1 Topologia com 2 Células

A relação de transformação de cada célula também é escolhida criteriosamente para que o CST possa dar suporte à rede compensando até determinada severidade de afundamento de tensão conforme especificação individual das células de comutação. Assim como no CST em Onda Quadrada Controlado por Seleção de Taps, para as topologias com células em Cascatas métodos diferentes devem ser considerados para compensação simultânea de afundamentos e elevações de tensões.

Dispondo-se de duas células o CST é capaz de inserir quatro níveis diferentes para compensação de tensão, [15]. A partir da combinação de células, e tendo como princípio a compensação de somente afundamentos de tensões, dispondo-se de duas células com relações de transformação  $a_1 = 0, 2 pu$  e  $a_2 = 0, 6 pu$  para o transformador *shunt* de cada célula, os seguintes níveis podem ser estabelecidos:

- Nível 1:  $C \notin lula_1 = 0, 2 \rightarrow relação de espiras: 1:0, 2$
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0, 6 0, 2 \rightarrow relação de espiras: 1:0, 4$
- Nível 3:  $C \notin lula_2 = 0, 6 \rightarrow relação de espiras: 1:0, 6$
- Nível 4:  $C\acute{e}lula_1 + C\acute{e}lula_2 = 0, 2 + 0, 6 \rightarrow relação de espiras: 1:0, 8$



### Fonte: adaptado de I. A. Pires [15].

Figura 38 – CST em Onda Quadrada com Células em Cascata - Topologia com duas células.

Na Figura 39a) os mesmos níveis estão ressaltados e a medida que avança do ponto  $P_5$  ao  $P_1$ , o CST é capaz de compensar afundamentos de tensão de até 0,5 pu. Ainda nesta figura setas pontilhadas indicam liberdade para a escolha do ponto de mudança de nível de compensação, este tipo de escolha pode ser benéfico para melhoria do perfil de tensões compensadas ao colocar a tensão sobre a carga o mais próximo de 1,0 pu possível. A Figura 39b) demostra os procedimentos de compensação e os mesmos pontos de mudança de níveis  $P_5$  à  $P_1$ , em função dos níveis de compensação.



Fonte: figura do autor.

Figura 39 – Estratégia para compensação de afundamentos de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 2 células. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.

Considerando também a possibilidade de compensação tanto de afundamentos quanto de elevações de tensões as relações de espiras do transformador *shunt* escolhidos anteriormente não seriam satisfatórias, umas vez que os níveis correspondentes não dão

suporte a uma grande faixa de elevações que sucedem o valor de 1,05 pu de tensão. Solução comerciais poderiam ser estabelecidas dispondo-se de níveis com variações de 0,1 pu ao selecionar células com relações de transformação respectivamente de  $a_1 = 1 : 0, 1 pu$  e  $a_2 = 1 : 0, 3 pu$ , Assim tem-se os seguintes níveis possíveis:

- Nível 1:  $C\acute{e}lula_1 = 0, 1 \rightarrow relação de espiras: 1:0, 1$
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0, 2 \rightarrow$ relação de espiras: 1 : 0, 2
- Nível 3:  $C \notin lula_2 = 0, 3 \rightarrow relação de espiras: 1:0,3$
- Nível 4:  $C\acute{e}lula_1 + C\acute{e}lula_2 = 0, 4 \rightarrow relação de espiras: 1:0, 4$

Subentende-se que os mesmos níveis acima citados podem ser inseridos com as células invertidas, isto é, os mesmos valores em módulo mas com sinal negativo são possíveis. Esta filosofia se ilustra o cenário de compensação de elevações de tensões, quando se deseja inserir uma tensão em série com a rede que diminua seu valor eficaz. Neste contexto, o CST seria capaz de dar suporte à rede nas faixas de tensões de 0,6429  $pu \leq v_{grid} \leq 1,75 pu$ . Ainda no contexto da escolha dos níveis adequados para compensação surge a possibilidade de otimização e ampliação da faixa de tensão suportada pelo DVR.

Considerando o projeto dos enrolamentos dos transformadores *shunts* de cada célula, uma solução otimizada seria fazer a relação de espiras igual a  $\alpha_1 = 1 : 0,0968 \ pu$  e  $\alpha_2 = 1 : 0,3225 \ pu$ . Esta nova escolha permitiria suporte à rede na faixa de tensão entre  $0,6364 \ pu \leq v_{grid} \leq 1,8082 \ pu$ , permitindo os seguintes níveis de compensação:

- Nível 1:  $C\acute{e}lula_1 = 0,0968 \rightarrow$ relação de espiras: 1 : 0,0968
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0,3226 0,0968 \rightarrow relação de espiras: 1:0,2258$
- Nível 3:  $C\acute{e}lula_2 = 0,3226 \rightarrow$ relação de espiras: 1 : 0,3225
- Nível 4:  $C\acute{e}lula_1 + C\acute{e}lula_2 = 0,0968 + 0,3226 \rightarrow relação de espiras: 1:0,4193$

Estes níveis otimizados permitem um ganho ligeiramente maior na faixa de tensões compensadas, porém está escolha não é tão melhor em comparação aos níveis escolhidos com relações de transformações convencionais com variações de 0,10 pu. Percebe-se intuitivamente que para se evitar complicações que oneram o projeto de enrolamentos dos transformadores *shunt* das células individuais, é preferível manter as relações de espias iniciais iguais à  $\alpha_1 = 1 : 0, 1 \ pu$  e  $\alpha_2 = 1 : 0, 3 \ pu$ . Na Figura 40a) estão retratadas as faixas de tensões compensáveis uma vez escolhidas os níveis de tensões convencionais, a máximo afundamento compensado está representado por  $P_{c1} = 1 : 0, 1 \ pu$ , enquanto a maior elevação de tensão compensável é de  $P_{c16} = 1 : 0, 75 \ pu$ . É possível perceber que dentro desta faixa de valores é possível dar suporte contínuo à rede, uma vez que as setas não extrapolam a faixa de tensões permitidas entre 0,9 pu e 1,05 pu, Figura 40b). A seguir a topologia com três células para CST em Onda Quadrada Controlado com Células em Cascata será analisado, para efeito de comparação os benefícios do aumento do número ne níveis pela inserção de mais uma célula de comutação serão observados.



Figura 40 – Estratégia para compensação de afundamentos e elevações de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 2 células. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.

### 3.4.2 Topologia com 3 Células

A topologia com três células de comutação para o CST em Onda Quadrada com Células em Cascata permite o ganho de mais cinco níveis de tensões para compensação passando a ter nove níveis disponíveis para compensação. Como discutido no Capítulo 2, as topologias multiníveis tem sido exploradas em projetos de conversores de média e alta potência. Escolhendo-se para as três células relações de transformações convencionais para os transformadores *shunt* iguais a  $\alpha_1 = 1 : 0, 2, \alpha_2 = 1 : 0, 6 e \alpha_3 = 1 : 1$  é possível estabelecer para a estratégia de compensação de somente afundamentos de tensões os seguintes níveis de compensação:

- Nível 1:  $C \notin lula_1 = 0, 2 \rightarrow relação de espiras: 1:0, 2$
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0, 4 \rightarrow$  relação de espiras: 1 : 0, 4
- Nível 3:  $C\acute{e}lula_2 = 0, 6 \rightarrow$  relação de espiras: 1 : 0, 6
- Nível 4:  $Célula_1 + Célula_2 = 0, 8 \rightarrow$  relação de espiras: 1 : 0, 8
- Nível 5:  $C \notin lula_3 = 1, 0 \rightarrow relação de espiras: 1:1, 0$
- Nível 6:  $C\acute{e}lula_1 + C\acute{e}lula_3 = 1, 2 \rightarrow relação de espiras: 1:1, 2$
- Nível 7:  $-C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 1, 4 \rightarrow$  relação de espiras: 1 : 1, 4
- Nível 8:  $C\acute{e}lula_2 + C\acute{e}lula_3 = 1, 6 \rightarrow$  relação de espiras: 1 : 1, 6
- Nível 9:  $C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 1, 8 \rightarrow \text{relação de espiras: } 1:1,8$

A Figura 41a) a seguir ilustra a faixa de tensões compensáveis para cada um dos nove níveis disponíveis, estes níveis são selecionados a partir da correta comutação do estágio inversor das células. À medida que a severidade do afundamento de tensão aumenta o controle do conversor realiza combinações diferentes para as células variando dos pontos de operação  $P_{c18}$  a  $P_{c1}$ . Ainda nesta figura, setas pretas indicam liberdade na escolha do ponto de mudança de nível para os níveis cinco à oito. Como dito anteriormente este quesito pode ser benéfico para melhora do perfil de tensão quando se consegue estabelecer tensões compensáveis. Na Figura 41b), estão ilustrados os nove níveis existente para a topologia bem como o procedimento de compensação em função da severidade do afundamento, variando-se do ponto de operação  $P_{c18}$  à  $P_{c1}$ . Esta estratégia permite compensação de afundamentos de até 0, 3214 pu de tensão residual.

Considerando-se desta vez a compensação para afundamentos e elevações de tensões os níveis estabelecidos previamente não seriam satisfatórios por provocar extrapolação da faixa de tensões permitidas. Escolhendo relações de transformações convencionais para os transformadores *shunt* iguais a  $\alpha_1 = 1 : 0, 1, \alpha_2 = 1 : 0, 3$  e  $\alpha_3 = 1 : 0, 5$  das três células, é possível dar suporte tanto à afundamentos quanto elevações, obtendo os seguintes níveis:

- Nível 1:  $C \notin lula_1 = 0, 1 \rightarrow relação de espiras: 1:0, 1$
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0, 2 \rightarrow relação de espiras: 1:0, 2$
- Nível 3:  $C\acute{e}lula_2 = 0, 3 \rightarrow$  relação de espiras: 1 : 0, 3
- Nível 4:  $C\acute{e}lula_1 + C\acute{e}lula_2 = 0, 4 \rightarrow relação de espiras: 1:0,4$
- Nível 5:  $C \notin lula_3 = 0, 5 \rightarrow relação de espiras: 1:0, 5$
- Nível 6:  $C\acute{e}lula_1 + C\acute{e}lula_3 = 0, 6 \rightarrow$ relação de espiras: 1 : 0, 6
- Nível 7:  $-C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 0, 7 \rightarrow relação de espiras: 1:0,7$
- Nível 8:  $C\acute{e}lula_2 + C\acute{e}lula_3 = 0, 8 \rightarrow relação de espiras: 1:0,8$
- Nível 9:  $C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 0, 9 \rightarrow relação de espiras: 1:0,9$

Este níveis estão ilustrados na Figura 42a) com setas pretas e permitem compensação de tensões na faixa indicada por  $\Delta v_{grid1}$  que compreende 0, 4737  $pu \leq v_{grid} \leq 2, 1 pu$ .



### Fonte: figura do autor.

Figura 41 – Estratégia para compensação de afundamentos de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 3 células. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.



Fonte: figura do autor.

Figura 42 – Estratégia para compensação de afundamentos e elevações de tensão para o CST em Onda Quadrada Controlado com Células em Cascata - Topologia com 3 células. a) Seleção das relações de transformação do transformador shunt. b) Procedimento de compensação.

Considerando o projeto dos enrolamentos dos transformadores *shunt*, uma solução que dá suporte à uma maior faixa de fenômenos de QEE pode ser estabelecida. Escolhendose células com relações de transformação iguais à  $\alpha_1 = 1 : 0,0612, \alpha_2 = 1 : 0,2036$  e  $\alpha_3 = 1 : 0,2036$ , os seguintes níveis podem ser estabelecidos:

- Nível 1:  $C\acute{e}lula_1 = 0,0612 \rightarrow relação de espiras: 1:0,0612$
- Nível 2:  $C\acute{e}lula_2 C\acute{e}lula_1 = 0, 1424 \rightarrow relação de espiras: 1:0, 1424$
- Nível 3:  $C\acute{e}lula_2 = 0, 2036 \rightarrow relação de espiras: 1:0, 2036$
- Nível 4:  $C\acute{e}lula_1 + C\acute{e}lula_2 = 0, 2648 \rightarrow \text{relação de espiras: } 1:0,2648$
- Nível 5:  $C\acute{e}lula_3 = 0,3680 \rightarrow relação de espiras: 1:0,3680$
- Nível 6:  $C\acute{e}lula_1 + C\acute{e}lula_3 = 0, 4292 \rightarrow relação de espiras: 1:0,4292$
- Nível 7:  $-C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 0,5104 \rightarrow \text{relação de espiras: } 1:0,5104$
- Nível 8:  $C\acute{e}lula_2 + C\acute{e}lula_3 = 0,5716 \rightarrow$  relação de espiras: 1 : 0,5716
- Nível 9:  $C\acute{e}lula_1 + C\acute{e}lula_2 + C\acute{e}lula_3 = 0,6328 \rightarrow relação de espiras: 1:0,6328$

A faixa de operação destes níveis a cima mencionados estão ilustrados por setas na cor verde na Figura 42a). Para esta estratégia de compensação, a faixa de tensão compensável  $\Delta v_{grid2}$  pelo CST é de 0,5512  $pu \leq v_{grid} \leq 2,8595 \ pu$ . Pode-se perceber que o esforço de se projetar os transformadores *shunt* trouxe como benefício um aumento considerável na faixa de sobretensões e uma perda no suporte à rede na faixa de subtensões.

Por compensar uma faixa maior de afundamentos e por não demandar projetos mais sofisticados dos transforadores *shunt* a opção com relações de transformação convencionais é novamente escolhida por apresentar maior simplicidade de implementação. Os níveis disponíveis para esta implementação e o procedimento de compensação estão ilustrados na Figura 42b). Pode-se perceber que alguns níveis são perdidos na faixa de sobretensões por não haver proximidade entre os mesmos dentro da faixa de tensões permitidas, este fato provoca sobretensões ou subtensões pelo próprio compensador ao tentar corrigir distúrbios da rede, o que compromete sua finalidade. Mesmo assim para a estratégia de compensação mais simples é possível compensar sobretensões até 2, 1 *pu*.

### 3.4.3 Sistema de sincronismo e compensação

O sistema de sincronismo e compensação para o CST em Onda Quadrada com Células em Cascata está ilustrado na Figura 43. O diagrama de blocos é semelhante ao controle estabelecido para o CST em Onda Quadrada por Seleção de *Taps* do Transformador
Shunt da Figura 59. A diferença neste novo diagrama consiste de que o bloco funcional de *gate drive* apresenta um elemento seletor de células que proporciona o nível lógico aplicado aos IGBTs dos estágios inversores individuais. Este bloco é responsável por definir as combinações necessárias entre as células definindo os níveis de compensação. Como será abordado a seguir, esta implementação também pode ser dada de forma analógica ou digital.



#### Fonte: figura do autor.

Figura 43 – Sistema de controle e sincronismo do CST em Onda Quadrada com Células em Cascata.



Fonte: figura do autor.

Figura 44 – Modos de operação do CST em Onda Quadrada com Células em Cascata.

### 3.4.4 Resultados Simulados

Nesta seção serão apresentados resultados de simulação para a compensação de afundamento de tensão pelo CST em Onda Quadrada com Células em Cascata obtidos no Matlab/Simulink<sup>®</sup>. A Figura 45a) representa um afundamento de tensão de 0, 5*pu* residual livre de harmônicos e a Figura 45b) representa o resultado para esta compensação. A Figura 46a) e a Figura 46b) demonstra resultados semelhantes para compensação com recombinação das células do compensador, compensando diferentes níveis de afundamentos.

A Figura 47a) representa um caso elevação de tensão de 0, 5pu e a compensação para este caso está demonstrada na Figura 47b), quando o compensador insere uma tensão em oposição de fase com a rede, objetivando a redução do RMS da tensão sobre a carga protegida. A Figura 49a) e a Figura 49b) demonstra resultados semelhantes para compensação de elevações de tensão de diferentes níveis, com recombinação das células do compensador. Para compensação de um afundamento capturado em laboratório, representado na Figura 49a) com presença de harmônicos, a resposta está ilustrada na Figura 49b). Em ambos os casos foi possível obter restauração do valor RMS da tensão sobre a carga para valores entre 0, 9pu e 1, 05pu.



Fonte: figura do autor.

Figura 45 – Compensação de afundamento de tensão de 0,5pu pelo CST em Onda Quadrada com Células em Cascata. a) afundamento de tensão em carga eletrônica. b) tensão compensada.



#### Fonte: figura do autor.

Figura 46 – Compensação de afundamento de tensão de 0,7pu e 0,5pu pelo CST em Onda Quadrada com Células em Cascata. a) afundamento de tensão em carga eletrônica. b) tensão compensada.



#### Compensação com SWSVC com Células em Cascata

Figura 47 – Compensação de elevação de tensão de 1,5pu pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica. b) tensão compensada.



#### Fonte: figura do autor.

Figura 48 – Compensação de elevação de tensão de 1,3pu e 1,5pu pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica. b) tensão compensada.



Figura 49 – Compensação de afundamento de tensão medido pelo CST em Onda Quadrada com Células em Cascata. a) elevação de tensão em carga eletrônica. b) tensão compensada.

# 3.5 Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt

Uma grande vantagem das topologias de CST compensando em onda quadrada é a retirada do filtro CA de saída bem como o transformador série. Como discutido no Capítulo 2, o transformador série tem de ser superdimensionado para cerca de duas vezes a potência nominal do restaurador de tensão, além disso possui correntes de *inrush* durante a magnetização, duas preocupações evitadas. Como será mostrado, a compensação de tensão em onda quadrada é eficaz para o restabelecimento do valor eficaz da tensão durante distúrbios frente à cargas eletrônicas, o estágio inversor passa a não chavear em frequências da ordem de quilohertz e sim na frequência fundamental da rede, o que evita a necessidade de filtros de tensão.

Uma preocupação durante a fase projeto para esta topologia de compensador é a definição do número de níveis de compensação, o que está vinculado ao número de *taps* do transformador *shunt*, as relações de espiras no secundário,  $\alpha_n$ , e número de braços dos tiristores. Também é necessário compreender os níveis máximos e mínimos convencionais de tensão de alimentação suportados por equipamentos eletrônicos, recomendados pelo IEEE e PRODIST como sendo entre 0,9 pu e 1,05 pu, [1–3].

A teoria de compensação de tensão a partir de uma tensão remanescente na rede, multiplicada por uma constante que significa a relação de espiras,  $\alpha_n$ , e em seguida somada com a tensão remanescente inicial remete à teoria de álgebra linear e matemática intervalar, [15]. Assim tomando 0,9 pu e 1,05 pu como a faixa de tensão permitida, é possível encontrar a faixa de afundamento assistida para cada um dos *n taps* com relação de transformação  $\alpha_n$ , como demonstrado nas equações eq. (3.6) à eq. (3.9):

$$[v_{sag_{min}}:v_{sag_{max}}] + \alpha_n [v_{sag_{min}}:v_{sag_{max}}] = [0,9:1,05]$$
(3.6)

$$(1 + \alpha_n)[v_{sag_{min}} : v_{sag_{max}}] = [0, 9 : 1, 05]$$
(3.7)

$$v_{sag_{min}} = \frac{0,9}{1+\alpha_n} \tag{3.8}$$

$$v_{sag_{max}} = \frac{1,05}{1+\alpha_n} \tag{3.9}$$

Estendendo a análise para elevações de tensões, a compensação ocorre com inserção de tensão pelo compensador em oposição de fase em relação à tensão da rede. Assim para

eventos de sobretensão, a faixa de elevações assistida para cada um dos n taps com relação de transformação  $\alpha_n$ , é obtida de acordo com as eq. (3.10) à eq. (3.13):

$$[v_{swell_{min}} : v_{swell_{max}}] - \alpha_n [v_{swell_{min}} : v_{swell_{max}}] = [0, 9 : 1, 05]$$
(3.10)

$$(1 - \alpha_n)[v_{swell_{min}} : v_{swell_{max}}] = [0, 9 : 1, 05]$$
(3.11)

$$v_{swell_{min}} = \frac{0,9}{1-\alpha_n} \tag{3.12}$$

$$v_{swell_{max}} = \frac{1,05}{1-\alpha_n} \tag{3.13}$$

As eq. (3.6) à eq. (3.13) serão exploradas nos próximos tópicos para análise e escolha dos níveis de compensação para cada topologia de compensadores utilizando-se de *taps* do transformador *shunt*, dispondo-se de severidade de afundamentos e elevações de tensão a se compensar. As mesmas equação serão utilizadas para a análise das topologias multiníveis com células em cascata, a serem apresentadas.

#### 3.5.1 Topologia com 2 braços de tiristores e 1 braço de diodos

A Figura 50 representa o CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. Esta topologia é multinível, uma vez que os taps, Tap<sub>1</sub>, Tap<sub>2</sub>, ...Tap<sub>n</sub>, são calculados para proporcionar diferentes níveis de tensão de compensação, atendendo à uma diversidade de afundamentos de tensão, [15]. Eles são selecionados pelo braço de tiristores, assim colocando em condução  $T_1$  com  $T_2$ , ou  $T_n$  com  $T_{n+1}$  em conjunto com o braço de diodos  $D_1$  e  $D_2$  tem-se uma ponte retificadora completa. O nível de tensão CA escolhido no secundário do transformador shunt é então retificado e o capacitor  $C_{dc}$  é carregado de acordo com sua amplitude, e a tensão CC fica disponível para a ponte-H do estágio inversor.

Durante a fase de projeto desta topologia, as relações de transformação do transformador *shunt* devem ser bem escolhidas pois estas implicam no máximo afundamento de tensão compensado. Como será demonstrado, considerações sobre a necessidade de proteção contra sobretensão pelo compensador também deve ser levada em consideração, uma vez que os mesmos níveis de tensão inseridos em fase durante os afundamentos serão inseridos em oposição de fase durante elevações de tensões. Na Figura 50 são dispostos dois braços de tiristores, o que permite dois níveis de compensação de tensão:

• Nível 1:  $Tap_1 - Tap_{ref}$ ;

• Nível 2:  $Tap_2 - Tap_{ref}$ ;



Fonte: adaptado de I. A. Pires [15].

Figura 50 – CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt - Topologia com 2 braços de tiristores e 1 braço de diodos.

Uma preocupação durante o dimensionamento do transformador *shunt* está em maximizar a abrangência do compensador, isto é compensar afundamentos de tensão com níveis mais críticos o possível. Por vezes, para que isso seja possível, o valor otimizado da relação de espiras  $N_1 : N_{2(Nivel1)} \in N_1 : N_{3(Nivel2)}$  são números fracionários que distanciam de soluções comerciais de transformadores tais como 10 : 1 ou 10 : 2. Considerando também a realização de um possível projeto e especificação do transformador *shunt*, o que inclui definição dos enrolamentos e número de bobinas do primário e secundários, os dois contextos serão abordados. Analisando primeiramente a estratégia de compensação de afundamentos, a Figura 51a) demonstra os dois níveis de compensação escolhidos, sendo:

- Nível 1:  $Tap_1 Tap_{ref} = 0, 2 \rightarrow$ relação de espiras: 1 : 0, 2
- Nível 2:  $Tap_2 Tap_{ref} = 0, 4 \rightarrow$  relação de espiras: 1:0, 4

A Tabela 3.5.1 demonstra a faixa de tensão compensada para cada um dos dois níveis:

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 111

Tabela 6 - Capacidade de proteção do Compensador Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt - Topologia com 2 braços de tiristores - Compensação de afundamento de tensão

	Relação de transformação	Afundamento de tensão $(sag)$
Solução Comercial	1:0,2	$0,9 \ pu > v_{sag} \geq 0,75 \ pu$
	1:0,4	$0,75 \ pu > v_{sag} \geq 0,6428 \ pu$

Fonte: tabela do autor.



#### Fonte: figura do autor.

Figura 51 – Estratégia para compensação de afundamentos de tensão do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt - Topologia com 2 braços de tiristores e 1 braço de diodos. a) Seleção das relações de transformação do transformador shunt. b) Procedimento de compensação.

Considerando dois níveis de compensação de tensão, esta solução é melhor escolha uma vez que abrange relações comerciais de transformadores, e permite compensação de afundamentos de tensão de 0, 64 pu. O primeiro nível é capaz de compensar afundamentos de 0, 9 pu à 0, 75 pu ( $P_1$  a  $P_2$ ) e segundo nível compensa afundamentos de 0, 75 pu à 0, 64 pu ( $P_3$  a  $P_4$ ). A Figura 51b) demonstra o procedimento de compensação ao manter a tensão sobre carga sensível entre 0, 9 pu e 1, 05 pu. Setas verticais demostram mudança de nível à media que a severidade do afundamento aumenta.



#### Fonte: figura do autor.

Figura 52 – Estratégia para compensação de afundamentos e elevações de tensão do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt -Topologia com 2 braços de tiristores e 1 braço de diodos. a) Seleção das relações de transformação do transformador shunt. b) Procedimento de compensação. 3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 113

Quando não há afundamento de tensão, o compensador pode ser colocado em *bypass*, por uma chave de tiristores em anti-paralelo, ou colocados em *hot standby*, quando os IGBTs do inversor comutam deixando a tensão da rede sobre a carga, mas não inserem tensão série. Quando há necessidade de se compensar também elevações de tensão, a escolha das relações de espiras do transformador *shunt* deve ser revisada, como mostrado na Figura 52a).

Pode-se perceber na Figura 52a) que os níveis de tensão para compensar somente afundamentos não são mais eficazes quando se deseja compensar também sobretensões. Como destacado com setas pretas pontilhadas, o compensador pode causar afundamento de tensão tentando compensar elevações de tensão, o que prejudica sua funcionalidade e objetivo principal. É necessário estabelecer uma nova relação de espiras do transformador *shunt* ainda na fase de projeto. Neste caso encontra-se solução que abrangem transformadores comerciais (setas na cor preta) e uma solução ótima (setas na cor verde). A Tabela 3.5.1 demonstra de forma organizada as respectivas relações de transformação do transformador *shunt* bem como a intensidade de afundamentos e elevação de tensão compensados.

Tabela 7 – Capacidade de proteção do Compensador Série de Tensão com Retificador Controlado por Seleção de *Taps* do Transformador *Shunt* - Topologia com 2 braços de tiristores e 1 braço de diodos - Compensação de afundamento e elevação de tensão

	Relação de transformação	Afundamento de tensão $(sag)$	Elevação de tensão ( <i>swell</i> )
Solução Comercial	1:0,1	$0,9 \ pu > v_{sag} \ge 0,8182 \ pu$	$1,05 \ pu < v_{swell} \le 1,1667 \ pu$
	1:0,2	$0,8182 \ pu > v_{sag} \ge 0,75 \ pu$	$1,1667 \ pu < v_{swell} \le 1,3125 \ pu$
Solução Ótima	1:0,1428	$0,9 \ pu > v_{sag} \ge 0,7875 \ pu$	$1,05 \ pu < v_{swell} \le 1,2249 \ pu$
	1:0,2652	$0,7875 \ pu > v_{sag} \geq 0,7113 \ pu$	$1,2249 \ pu < v_{swell} \le 1,4290 \ pu$

Fonte: tabela do autor.

### 3.5.2 Topologia com 3 braços de tiristores

A Topologia do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt* também pode ser disposta com três braços de tiristores, substituindose o braço de diodos do *tap* de referência por dois tiristores, Figura 53. Neste caso a topologia passa a ter 6 tiristores no total e não dispondo mais de um *tap* de referência mas três níveis de compensação, combinando *tap* um a um. O custo adicional do projeto são os tiristores adicionais, em detrimento dos diodos. Não é necessário custo adicional com circuitos completos de disparo dos tiristores, uma vez que os *gates* podem ser escolhidos através de um simples circuito seletor que os conecta aos circuitos de disparo. Os benefícios desta topologia está no ganho adicional de um nível de compensação, assim:

- Nível 1:  $Tap_2 Tap_1$ ;
- Nível 2:  $Tap_3 Tap_2$ ;
- Nível 3:  $Tap_3 Tap_1$ ;



#### Fonte: figura do autor.

Figura 53 – CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt - Topologia com 3 braços de tiristores.

O ganho adicional de um nível de compensação traz o benefício de conseguir compensar afundamentos e elevações de tensão mais severos. Como disposto na Figura 54a), quando se deseja compensar apenas afundamentos de tensão, uma simples solução é fazer o primeiro enrolamento do secundário com relação de transformação 10 : 2 e o segundo enrolamento 10 : 4, obtendo os três níveis.

• Nível 1:  $Tap_2 - Tap_1 = 0, 2 \rightarrow \text{relação de espiras: } 1:0,2;$ 

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 115

- Nível 2:  $Tap_3 Tap_2 = 0, 4 \rightarrow$  relação de espiras: 1:0,4;
- Nível 3:  $Tap_3 Tap_1 = 0, 6 \rightarrow$  relação de espiras: 1 : 0, 6;



#### Fonte: figura do autor.

Figura 54 – Estratégia para compensação de afundamentos de tensão do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt* - Topologia com 3 braços de tiristores. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.

Desta forma pode-se obter as relações de tensões compensadas para cada nível, dispostas na Tabela 3.5.2. Pode-se notar que a medida que se aumenta os níveis de compensação, menos impactante os afundamentos compensados adicionais se tornam. Em outras palavras, duplicar o número de níveis de compensação não significa duplicar a magnitude dos afundamentos compensados, isto se dá por causa da característica das curvas de tensões compensadas, Figura 54a). Uma relação custo-benefício deve ser estabelecida dispondo-se da intensidade máxima de compensação de tensão que se deseja obter.

Tabela 8 – Capacidade de proteção do Compensador Série de Tensão com Retificador Controlado por Seleção de *Taps* do Transformador *Shunt* - Topologia com 3 braços de tiristores - Compensação de afundamento de tensão

	Relação de transformação	Afundamento de tensão $(sag)$
Solução Comercial	1:0,2	$0,9 \ pu > v_{sag} \ge 0,75 \ pu$
	1:0,4 1:0,6	$0,75 \ pu > v_{sag} \ge 0,6428 \ pu$ $0,6428 \ pu > v_{sag} \ge 0,5625 \ pu$

Fonte: tabela do autor.

A Figura 54b) demonstra os procedimentos de compensação para a topologia do CST com três braços de tiristores, mantendo a tensão da rede regulada entre 0,9 pu e 1,05 pu. É demonstrado a troca de níveis em função dos afundamentos de tensão, evoluindo de  $P_6$  à  $P_1$ , ponto de máxima compensação. Três braços de tiristores permite a seleção de três níveis de compensação, combinando as escolhas dos braços de tiristores dois a dois. Pode-se perceber analisando a Figura 54b), dispondo-se de três níveis de compensação, que a estratégia para compensação de somente afundamentos abrange o máximo afundamento possível, sendo 0,5625 pu.

Assim que o Nível 1 chega ao limite inferior da zona de tensão permitida, o controle do compensador comuta os tiristores para seleção dos *taps* correspondentes ao Nível 2. O mesmo ocorre durante a troca do Nível 2 para o Nível 3. Quando há a necessidade de compensação também de elevações de tensão, uma faixa compensável da estratégia abrangendo somente afundamentos é perdida para que o compensador passe a ter a vantagem de proteger cargas contra sobretensões. Porém, como será abordado ainda é possível compensar satisfatoriamente afundamentos de até 0, 6689 *pu*, representado pelo ponto  $P_{o1}$  na Figura 55a). Se os mesmos níveis de tensão fossem mantidos, resultaria em má funcionalidade do compensador, o qual poderia causar afundamentos de tensão, ao tentar compensar sobretensões.

A Figura 55a) demonstra a compensação de afundamentos e elevações de tensão para o CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt* considerando a topologia com 3 braços de tiristores. Uma escolha incorreta das relações dos números de espiras do transformador *shunt* e portando dos níveis de tensão de compensação pode causar má funcionalidade do restaurador. Como indicado em setas pontilhadas em vermelho, a escolha destes número de níveis faz com que o compensador apresente má funcionalidade diante de uma sobretensão em torno de 1, 4 pu.



#### Fonte: figura do autor.

Figura 55 – Estratégia para compensação de afundamentos e elevações de tensão do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt* -Topologia com 3 braços de tiristores. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.

O tracejado vermelho extrapola a região de tensão permitida e a carga sofreria um afundamento de tensão neste caso. Uma solução comercial para transformadores poderia ser obtida escolhendo níveis de tensão com relação de espiras iguais a 1:0,1,1:0,2 e

1 : 0, 3. Esta solução está ilustrada na Figura 55a) e representada pelas setas na cor preta, abrangendo os pontos  $P_{c1}$  a  $P_{c11}$ . Diante da possibilidade de projeto dos enrolamentos do transformador *shunt*, uma solução ótima para as relações de espiras poderia ser estabelecida. Um algoritmo foi utilizado para esta escolha de tal forma que o compensador abrangesse a máxima extensão de tensões compensáveis  $\Delta v_{grid}$ , compreendendo os potos  $P_{o1}$  a  $P_{o11}$  na Figura 55a) e Figura 55b).

Duas premissas são fundamentais para a correta resolução do algoritmo, a primeira consiste no respeito à região de tensões permitidas após compensação compreendendo  $0,9 \ pu$  a  $1,05 \ pu$ . A segunda premissa consiste que os níveis devem ser escolhidos de tal forma que o terceiro nível seja igual a soma dos dois primeiros, assim N3 = N2 + N1. Para a topologia do CST com três braços de tiristores as relações de espiras otimizados encontradas foram  $1:0,1091, 1:0,2363 \ e \ 1:0,3454$ . Uma análise contento a escolha dos níveis de compensação bem como a abrangência de tensões compensáveis para cada nível está disposta na Tabela 3.5.2.

	Relação de transformação	Afundamento de tensão $(sag)$	Elevação de tensão ( <i>swell</i> )
Solução Comercial	1:0,1	$0,9 \ pu > v_{sag} \ge 0,8182 \ pu$	$1,05 \ pu < v_{swell} \le 1,1667 \ pu$
	1:0,2	$0,8182 \ pu > v_{sag} \ge 0,75 \ pu$	$1,1667 \ pu < v_{swell} \le 1,3125 \ pu$
	1:0,3	$0,75 \ pu > v_{sag} \ge 0,6923 \ pu$	$1,3125 \ pu < v_{swell} \le 1,5 \ pu$
Solução Ótima	1:0,1091	$0,9 \ pu > v_{sag} \ge 0,8115 \ pu$	$1,05 \ pu < v_{swell} \le 1,1786 \ pu$
	1:0,2363	$0,8115 \ pu > v_{sag} \ge 0,7280 \ pu$	$1,1786 \ pu < v_{swell} \le 1,3749 \ pu$
	1:0,3454	$0,7280 \ pu > v_{sag} \ge 0,6689 \ pu$	$1,3749 \ pu < v_{swell} \le 1,5565 \ pu$

Tabela 9 – Capacidade de proteção do Compensador Série de Tensão com Retificador Controlado por Seleção de *Taps* do Transformador *Shunt* - Topologia com 3 braços de tiristores - Compensação de afundamento e elevação de tensão

#### Fonte: tabela do autor.

Pode-se perceber que uma solução ótima para escolha do número de níveis do compensador referente à topologia com três braços de tiristores não resulta em ganhos muito maiores quando comparado com a utilização de relações de transformação comerciais para o transformador *shunt*, em termos de afundamentos e elevações de tensões compensáveis. Por simplicidade, relações de espiras iguais a  $1:0, 1, 1:0, 2 \in 1:0, 3$  são recomendadas em detrimento de um transformador *shunt* otimizado, mas que necessita ser pedido por encomenda, o que oneraria o projeto sem grandes benefícios.

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 119

#### 3.5.3 Topologia com 4 braços de tiristores

Estendendo o estudo para topologias do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt com maior número de níveis de compensação, a utilização de quatro braços de tiristores possibilitaria compensação em seis níveis de tensões diferentes, Figura 56. Este valor pode ser obtido através de análise combinatória simples, de acordo com a eq. (3.14) e eq. (3.15), sendo n o número total de níveis (quatro) e r a quantidade de níveis relacionados por vez (dois), chega-se à quantidade de níveis disponíveis para compensação (seis).

$$C_n^r = \binom{n}{r} = \frac{n!}{r!(n-r)!} \tag{3.14}$$

$$C_4^2 = \binom{4}{2} = \frac{4!}{2!(4-2)!} = 6 \tag{3.15}$$



#### Fonte: figura do autor.

Figura 56 – CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt - Topologia com 4 braços de tiristores.

Novamente, a seleção das relações dos enrolamentos entre primário e secundários do transformador shunt devem ser escolhidas criteriosamente, de forma a escolher os níveis de compensação do restaurador dinâmico de tensão. A melhor estratégia para compensação de somente afundamentos difere da melhor estratégia para compensação de afundamentos e elevações de tensões simultaneamente. Para compensação de somente afundamentos de tensão, a melhor escolha dos enrolamentos secundários foi com relações de 1:0, 8, 1:0, 2 e 1:0, 4, sendo que estas permitem os seis níveis de compensação relacionados a seguir:

- Nível 1:  $Tap_3 Tap_2 = 0, 2 \rightarrow$  relação de espiras: 1 : 0, 2
- Nível 2:  $Tap_2 Tap_1 = 0, 4 \rightarrow$  relação de espiras: 1:0, 4
- Nível 3:  $Tap_3 Tap_1 = 0, 6 \rightarrow$  relação de espiras: 1 : 0, 6
- Nível 4:  $Tap_4 Tap_3 = 0, 8 \rightarrow$  relação de espiras: 1 : 0, 8
- Nível 5:  $Tap_4 Tap_2 = 1, 0 \rightarrow$  relação de espiras: 1:1, 0
- Nível 6:  $Tap_4 Tap_1 = 1, 4 \rightarrow$  relação de espiras: 1:1, 4

Pode-se notar que, usando todo o enrolamento secundário é possível obter o máximo nível de compensação sendo este com relação 1:1,4, o que possibilita compensação do máximo afundamento de tensão igual à  $0,3750 \ pu$  restaurando-o para  $0,9 \ pu$ . Os níveis de compensação foram escolhidos com auxílio da Figura 57a), ela permite identificar a faixa contínua de tensão compensável pelo CST e o valor dos níveis discretos possíveis para tal realização.

A ordem com a qual se dá a comutação de *taps* do compensador e portanto a mudança de níveis de compensação estão demonstrados na Figura 57b). A extensão compensável para cada nível deve estar disposta e gravada no microcontrolador, DSP ou unidade de processamento que comanda os semicondutores de potência do CST. Dispondose de um circuito condicionador de sinais, um conversor A/D deve fazer a leitura da tensão da rede, obter o valor RMS, posteriormente identificar a severidade do afundamento de tensão presente e então comandar através de portas digitais os circuitos de disparo dos tiristores correspondentes ao nível necessário para correta compensação.





Figura 57 – Estratégia para compensação de afundamentos e elevações de tensão do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt* – Topologia com 4 braços de tiristores. a) Seleção das relações de transformação do transformador *shunt*. b) Procedimento de compensação.

A Tabela 3.5.3 representa para cada um dos seis níveis de compensação a faixa correspondente de afundamentos compensáveis. Uma vez sob tensões em condições normais de operação o compensador não deve inserir tensões na rede, e deve ser colocado em *hot standby* ou *bypass*. Como descrito anteriormente a unidade de controle do CST deve comutar automaticamente os *tapes* à medida que a severidade do afundamento de tensão

aumenta, percorrendo os pontos de  $P_{12}$  a  $P_1$ , como descrito pela Figura 57b).

Tabela 10 – Capacidade de proteção do Compensador Série de Tensão com Retificador Controlado por Seleção de *Taps* do Transformador *Shunt* - Topologia com 4 braços de tiristores - Compensação de afundamento de tensão

	Relação de transformação	Afundamento de tensão $(sag)$
Solução Comercial	1:0,2	$0,9 \ pu > v_{sag} \geq 0,75 \ pu$
	1:0,4	$0,75 \ pu > v_{sag} \ge 0,6428 \ pu$
	1:0,6	$0,6428 \ pu > v_{sag} \geq 0,5625 \ pu$
	1:0,8	$0,5625~pu>v_{sag}\geq 0,5~pu$
	1:1,0	$0,5 \ pu > v_{sag} \ge 0,45 \ pu$
	1:1,4	$0,45 \ pu > v_{sag} \ge 0,3750 \ pu$

Fonte: tabela do autor.

Quando se deseja compensar não somente afundamentos mas também elevações de tensão questões de projeto devem ser revisadas, uma vez que o critério para escolha das relações de espiras do transformador *shunt* deve ser revisado. Surge nesse contexto a necessidade de se fazer uma escolha entre o conjunto de níveis que possibilite a maior faixa de tensões compensáveis  $\Delta v_{grid}$  do restaurador de tensão ou uma escolha ponderada dos níveis de tal forma que o DVR não passe a ter a maior faixa de apoio à rede (solução otimizada), mas sim priorizando a faixa de afundamentos de tensão, em detrimento de uma perda na faixa de sobretensões compensáveis, mas mesmo assim abrangendo a maioria dos eventos de QEE.

Como descrito no início deste trabalho o monitoramento de eventos de QEE e coleta de dados auxilia nas melhores escolhas para compensação destes fenômenos, pois possibilita estudo estatístico sobre a ocorrência destes eventos. Uma boa escolha pode ser estabelecida objetivando-se compensar 85% dos afundamentos de tensão, que estão acima de aproximadamente 0, 5 pu residual, [15]. Um segundo critério está em escolher para o transformador *shunt* relações de espiras convencionais ou usuais, evitando-se a necessidade de um transformador por encomenda ou montar um novo transformador com relações de espiras desejadas. Dispondo-se de relações de espiras convencionais 1 : 0, 1, 1 : 0, 2 e 1 : 0, 5, os seis níveis enumerados a seguir podem ser obtidos:

- Nível 1:  $Tap_2 Tap_1 = 0, 1 \rightarrow \text{relação de espiras: } 1:0,1$
- Nível 2:  $Tap_3 Tap_2 = 0, 2 \rightarrow$ relação de espiras: 1 : 0, 2

- Nível 3:  $Tap_3 Tap_1 = 0, 3 \rightarrow$  relação de espiras: 1:0,3
- Nível 4:  $Tap_4 Tap_3 = 0, 4 \rightarrow$  relação de espiras: 1:0, 4
- Nível 5:  $Tap_4 Tap_2 = 0, 6 \rightarrow$  relação de espiras: 1 : 0, 6
- Nível 6:  $Tap_4 Tap_1 = 0, 7 \rightarrow$  relação de espiras: 1:0,7

Como descrito na Figura 58a), esta escolha permite que o DVR compense a faixa de eventos de QEE denotada por  $\Delta v_{grid1}$ . A escolha otimizada, ou seja a que permite suporte à maior faixa de tensões é denotada por  $\Delta v_{grid2}$ , dispondo de relações de espiras escolhidas por um algoritmo de otimização com valores de 1 : 0,0855, 1 : 0995, 1 : 3010, é possível obter os seguintes níveis:

- Nível 1:  $Tap_2 Tap_1 = 0,0855 \rightarrow$  relação de espiras: 1 : 0,0855
- Nível 2:  $Tap_3 Tap_2 = 0,0995 \rightarrow$ relação de espiras: 1 : 0,0995
- Nível 3:  $Tap_3 Tap_1 = 0, 1850 \rightarrow$  relação de espiras: 1 : 0, 1850
- Nível 4:  $Tap_4 Tap_3 = 0,3010 \rightarrow$ relação de espiras: 1 : 0,3010
- Nível 5:  $Tap_4 Tap_2 = 0,4005 \rightarrow \text{relação de espiras: } 1:0,4005$
- Nível 6:  $Tap_4 Tap_1 = 0,4860 \rightarrow \text{relação de espiras: } 1:0,4860$

A primeira solução não faz uso do Nível 5 e Nível 6 para compensar elevações de tensão. Estes níveis causariam subtensões em cargas sensíveis se o compensador tentasse corrigir sobretensões, o que compromete sua funcionalidade. Esta condição de operação é denotada por uma seta vermelha na Figura 58a), quando a tensão sobre a carga é desviada da faixa permitida, e por este motivo estes níveis não aparecem na Tabela 3.5.3. Mesmo assim esta estratégia permite compensação de elevações de tensão de até 1,75 pu e contempla afundamentos de até 0,5294 pu de tensão residual.

Pode-se perceber analisando a Figura 58a) que a segunda solução praticamente não precisa do uso do Nível 1, uma vez que o Nível 2 pode abranger a faixa compensável do primeiro, ainda sim contemplando a maior faixa compensável  $\Delta v_{grid2}$ . Porém, como descrito anteriormente, este segundo critério não necessariamente abrange estatisticamente a maioria dos fenômenos de QEE da localidade, e é preferível dar prioridade à região dos afundamentos. Neste contexto a primeira escolha de níveis selecionados é a mais recomendada para esta topologia. A Figura 58b) demonstra o procedimento de compensação e escolha dos níveis em virtude dos afundamentos ou elevações de tensão percebidos na rede.



Fonte: figura do autor.

Figura 58 – Estratégia para compensação de afundamentos e elevações de tensão do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt -Topologia com 4 braços de tiristores. a) Seleção das relações de transformação do transformador shunt. b) Procedimento de compensação.

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 125

Tabela 11 –	- Capacidade de proteção do Compensador Série de Tensão com Retificador
	Controlado por Seleção de Taps do Transformador Shunt - Topologia com 4
	braços de tiristores - Compensação de afundamento e elevação de tensão

	Relação de transformação	Afundamento de tensão $(sag)$	Elevação de tensão ( <i>swell</i> )
Solução Comercial	1:0,1	$0,9 \ pu > v_{sag} \ge 0,8182 \ pu$	$1,05 \ pu < v_{swell} \le 1,1667 \ pu$
	1:0,2	$0,8182 \ pu > v_{sag} \ge 0,75 \ pu$	$1,1667 \ pu < v_{swell} \le 1,3125 \ pu$
	1:0,3	$0,75 \ pu > v_{sag} \ge 0,6923 \ pu$	$1,3125 \ pu < v_{swell} \leq 1,5 \ pu$
	1:0,4	$0,6923 \ pu > v_{sag} \geq 0,6429 \ pu$	$1,5 \ pu < v_{swell} \leq 1,75 \ pu$
	1:0,6	$0,6429 \ pu > v_{sag} \ge 0,5625 \ pu$	-
	1:0,7	$0,5625 \ pu > v_{sag} \ge 0,5294 \ pu$	-
Solução Ótima	1:0,0855	$0,9 \ pu > v_{sag} \ge 0,8291 \ pu$	$1,05 \ pu < v_{swell} \le 1,1482 \ pu$
otima	1:0,0995	$0,8291 \ pu > v_{sag} \geq 0,8186 \ pu$	$1,1482 \ pu < v_{swell} \le 1,1660 \ pu$
	1:0,1850	$0,8186 \ pu > v_{sag} \geq 0,7595 \ pu$	$1,1660 \ pu < v_{swell} \le 1,2883 \ pu$
	1:0,3010	$0,7595 \ pu > v_{sag} \geq 0,6918 \ pu$	$1,2883 \ pu < v_{swell} \le 1,5021 \ pu$
	1:0,4005	$0,6918 \ pu > v_{sag} \geq 0,6426 \ pu$	$1,5021 \ pu < v_{swell} \le 1,7515 \ pu$
	1:0,4860	$0,6426 \ pu > v_{sag} \geq 0,6057 \ pu$	$1,7515 \ pu < v_{swell} \le 2,0428 \ pu$

Fonte: tabela do autor.

#### 3.5.4 Sistema de sincronismo e compensação

A estratégia de compensação de afundamentos e sobretenções em onda quadrada não impacta somente na simplificação das partes físicas como a retirada do transformador série e diminuição da frequência de chaveamento do estágio inversor, mas também torna possível a utilização de técnicas de controle e sincronismo menos complexas. Pode-se estabelecer um sistema de controle a partir de lógica simples ou até mesmo elaboradas por elementos discretos de forma analógica e em malha aberta (*feedfoward*). Neste contexto há eliminação da necessidade de utilização de microprocessadores rápidos e grandes espaços de memória, [15].

Uma descrição detalhada dos aspectos técnicos e componentes eletrônicos que envolvem cada unidade funcional do sistema de controle será abordada no Capitulo 4. Estão enumeradas a seguir as principais características e funcionalidades que devem estar presentes nos sistemas de controle e sincronismo do compensador em onda quadrada:

- 1. Estimar o valor de tensão eficaz da rede com objetivo de identificar afundamentos ou elevações de tensões.
- 2. Seleção dos níveis de tensão a serem inseridos pelo compensador em função da severidade do evento de QEE, seja ele um afundamento ou uma elevação de tensão.
- 3. Identificar a polaridade da tensão C.A. de entrada.
- 4. Definição do estado dos sinais de comando para disparo dos semicondutores do estágio inversor e circuitos de disparo de tiristores para seleção de *taps* do retificador.

A Figura 59 ilustra a filosofia de controle, sincronismo com a rede e compensação para o CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt*. Trata-se de um diagrama de blocos simplificado que demonstra a parte do processo de simulação do compensador de forma a identificar as partes funcionais.



#### Fonte: figura do autor.

Figura 59 – Sistema de controle e sincronismo do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt*.

Neste diagrama de blocos da Figura 59 estão presentes as seguintes partes funcionais:

• Detector de Afundamentos e Elevações: responsável por receber a tensão medida da rede  $v_{qrid}$ , posteriormente estimar o valor RMS da faixa de tensão medida após assar

por um condicionador de sinal sendo então comparada com uma valor de tensão base  $v_{base}$ , podendo ser o valor eficaz nominal da rede local (também multiplicada pelo ganho do condicionador de sinais). Neste caso é obtido um valor por unidade (p.u.) que demonstra o nível de tensão da rede no ponto medido. Este valor em p.u. é então comparado com valores fixos sendo estes:

- Abaixo de 0,1 p.u.: o compensador não consegue dar suporte à rede devido ao baixo nível de tensão e é colocado em *hot standby* ou *bypass*, quando disposto de chave externa para este fim. Ainda neste caso, o bloco funcional Seletor de *Taps*, sendo parte integrante do *Gate drive*, não envia nível lógico para disparo dos tiristores. A carga não é protegida e o compensador não atua.
- 2. Entre 0,1 p.u. e 0,9 p.u.: faixa de afundamento de tensão em que o CST é habilitado à atuar inserindo uma tensão de compensação em fase com a tensão da rede. Para isto é necessário também informação do bloco detector do sinal (ou polaridade) da tensão da rede. O nível de tensão de compensação será definido pelo bloco Seletor de Taps, o mesmo contém informações dos níveis de tensão discutidos anteriormente através da Figura 52, Figura 55, e Figura 58. A tensão será armazenada no barramento C.C. e inserida em série na rede e em fase com a mesma, por meio do estágio inversor em ponte-H. Para isto, com o objetivo de aumentar o valor RMS da tensão sobre a carga protegida, é necessário entregar um nível lógico alto ao circuito de comutação dos IGBT  $S_1$  juntamente com  $S_2$  quando o semiciclo positivo. Ainda para o semiciclo positivo o nível lógico alto é entregue ao circuito de comutação dos IGBT  $S_3$  juntamente com  $S_4$  e nível lógico zero para o semiciclo negativo.
- 3. Entre 0,9 p.u. e 1,05 p.u.: região permitida para a tensão da rede, o DVR é então colocado em *hot standby* ou *bypass*. Para colocar em *hot standby* basta comandar com nível lógico alto o circuito de comutação dos IGBTs  $S_1$  conjuntamente com  $S_3$  durante o semiciclo positivo da rede, e durante o semiciclo negativo negativo comandar com nível lógico a comutação de IGBTs  $S_2$  e  $S_4$ . O estágio inversor . Ainda neste caso, o bloco funcional Seletor de *Tapes*, sendo parte integrante do *Gate drive*, não envia nível lógico para disparo dos tiristores.
- 4. Acima de 1,05 p.u.: este é o começo da região de sobretensão e o compensador ainda pode corrigir este tipo de distúrbio se for projetado para inserir os níveis adequados, como discutido neste capítulo. O bloco Seletor de *Taps* contendo informação da faixa de compensação para cada nível de tensão novamente define o *tap* selecionado e função da severidade da elevação de tensão. O barramento CC é então carregado e sua tensão é inserida em série na rede e em oposição

de fase com a mesma, por meio do estágio inversor em ponte-H. Para isto, com o objetivo de diminuir o valor RMS da tensão sobre a carga protegida, é necessário comutação dos IGBT  $S_1$  juntamente com  $S_2$  quando o semiciclo de tensão remanescente na rede for positivo, e nível lógico zero durante o semiciclo negativo. Ainda para o semiciclo negativo o nível lógico alto é entregue ao circuito de comutação do IGBT  $S_3$  juntamente com  $S_4$  e nível lógico zero para o semiciclo positivo.

Estas faixas de tensões são caracterizadas pelo PRODIST em seu módulo 8, [3] que define faixas de tensão que denotam a qualidade de energia, e como mencionado no Capítulo 1 de acordo com a Tabela 1. Os níveis lógicos mencionados fazem referência à um circuito de *gate drive* com lógica não invertida.

- Detector de sinal: Parte funcional dedicada exclusivamente a detectar a polaridade da tensão da rede, e prover sincronismo ao compensador, por indicar os semiciclos positivos e negativos e também quando há passagem por zero. Esta aplicação é útil para se determinar o estado dos IGBTs do estágio inversor, ainda assim contando com a informação que define se a rede está em condições normais de operação (conversor em *hot standby* ou *bypass*), ou passando por algum fenômeno de QEE, sendo ele um afundamento ou elevação de tensão.
- Gate drive: Responsável por receber as informações  $v_{qrid(pu)}, v_{qrid(siqn)}$ , e informação de bypass, através da variável  $v_{grid(bypass)}$ . Considerando o CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt, há o bloco funcional Seletor de Tapes que contém informações dos níveis de tensão discutidos anteriormente através da Figura 52, Figura 55, e Figura 58, em função do número de níveis disponibilizados durante o projeto do compensador. Na prática, de forma analógica ou digital este bloco funcional armazena as faixas de tensões compensáveis para cada nível, sendo as informações dispostas na Tabela 3.5.1, Tabela 3.5.2 e Tabela 3.5.3. O Seletor de Tapes é responsável por definir o nível de tensão que será armazenada no barramento C.C., o estágio inversor por sua vez, em função de  $v_{qrid(pu)}$  e  $v_{qrid(siqn)}$ é capaz de reproduzir a seguinte lógica de comando organizada na Tabela 3.5.4. A mesma filosofia de compensação está ilustrada no diagrama da Figura 60. Na prática, além de ter controle dos instantes de comutação dos IGBTs, o gate drive também é responsável por inserir um tempo morto  $\Delta t_d$  antes da comutação da chave do mesmo braço, além disso possui diversas funcionalidades para proteção da integridade do equipamento, sobre condições adversas de sobrecorrente, sobretensões e subtensões em pontos específicos (curtos), como será abordado no Capítulo 4,

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 129

	Semiciclo	IGBT	IGBT	IGBT	IGBT
		$S_1$	$S_2$	$S_3$	$S_4$
$v_{qrid} \le 0, 1 \ pu$	+	On	Off	On	Off
$Hot \ standby$	_	Off	On	Off	On
$0,1 \ pu \leq v_{qrid} < 0,9 \ pu$	+	Off	Off	On	On
Compensando afundamentos	—	On	On	Off	Off
$0,9 \ pu \le v_{qrid} < 1,05 \ pu$	+	On	Off	On	Off
Hot standby	_	Off	On	Off	On
$1,05 \ pu \le v_{arid} < v_{arid(max)}$	+	On	On	Off	Off
Compensando elevações	_	Off	Off	On	On

Tabela 12 – Estados das chaves do estágio inversor do Compensador Série de Tensão com Retificador Controlado por Seleção de *Taps* do Transformador *Shunt* 

Fonte: tabela do autor.



Fonte: figura do autor.

Figura 60 – Modos de operação do CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt.

### 3.5.5 Resultados Simulados

Nesta seção serão apresentados resultados de simulação para a compensação de afundamento de tensão pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador *Shunt* obtidos no Matlab/Simulink<sup>®</sup>. A Figura 61a) representa um afundamento de tensão de 0, 5pu residual livre de harmônicos e a Figura 61b) representa o resultado para esta compensação. A Figura 62a) e a Figura 62b) demonstra resultados semelhantes para compensação com recombinação das células do compensador, compensando diferentes níveis de afundamentos.

A Figura 63a) representa um caso elevação de tensão de 0, 5pu e a compensação para este caso está demonstrada na Figura 63b), quando o compensador insere uma tensão em oposição de fase com a rede, objetivando a redução do RMS da tensão sobre a carga protegida. A Figura 64a) e a Figura 64b) demonstra resultados semelhantes para compensação de elevações de tensão de diferentes níveis, com recombinação das *Taps* do compensador. Para compensação de um afundamento capturado em laboratório, representado na Figura 65a) com presença de harmônicos, a resposta está ilustrada na Figura 65b). Em ambos os casos foi possível obter restauração do valor RMS da tensão sobre a carga de forma satisfatória.



Fonte: figura do autor.

Figura 61 – Compensação de afundamento de tensão de 0,5pu pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. a) afundamento de tensão em carga eletrônica. b) tensão compensada.

3.5. Compensadores Série de Tensão com Retificador Controlado por Seleção de Taps do Transformador Shunt 131



#### Fonte: figura do autor.

Figura 62 – Compensação de afundamento de tensão de 0,7 e 0,5pu pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. a) afundamento de tensão em carga eletrônica. b) tensão compensada.



Compensação com SWSVC com seleção de Taps do Transformador Shunt

Figura 63 – Compensação de elevação de tensão de 1,5pu pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. a) elevação de tensão em carga eletrônica. b) tensão compensada.



#### Fonte: figura do autor.

Figura 64 – Compensação de elevação de tensão de 1,3pu e 1,5pu pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. a) elevação de tensão em carga eletrônica. b) tensão compensada.



Figura 65 – Compensação de afundamento de tensão medido pelo CST em Onda Quadrada Controlado por Seleção de Taps do Transformador Shunt. a) elevação de tensão em carga eletrônica. b) tensão compensada.

## 3.6 Compensadores Série de Tensão com Retificador Controlado por IGBT

Uma terceira topologia para compensação em onda quadrada é ilustrada pela Figura 66. Esta topologia é baseada em um circuito *buck* compondo o estágio inicial, sendo capaz de regular a tensão no barramento c.c. através de um controle por histerese. Desta forma, ao invés de níveis discretos predefinidos pelo projeto dos transformadores *shunt* oriundos tanto da topologia com seleção de *taps* quanto da topologia composta por células em cascata, esta nova topologia é capaz de definir de forma continua o valor necessário da tensão no barramento c.c. para cada instante.

Ainda no contexto da filosofia de inserção de tensão em onda quadrada, que possibilita o desprendimento do transformador *shunt*, esta topologia ainda possibilita compensação para uma diversidade de afundamentos e elevações de tensões, com a única desvantagem de que o IGBT  $S_5$  volta a chavear em altas frequências, próximas de 12kHz, por causa do controle por histerese. Esta desvantagem pode implicar em problemas de compatibilidade eletromagnética dos equipamentos. Como vantagem pode-se ressaltar a simplicidade do transformador *shunt*, podendo ter relação de transformação de  $\alpha = 1 : 1$ .



#### Fonte: figura do autor.

Figura 66 – CST em Onda Quadrada com Retificador Controlado por IGBT.

#### 3.6.1 Sistema de sincronismo e compensação

O sistema de sincronismo e compensação para o CST em Onda Quadrada com Retificador controlado por IGBT está ilustrado na Figura 67. O diagrama de blocos é semelhante ao controle estabelecido para o CST em Onda Quadrada por Seleção de *Taps* do Transformador *Shunt* da Figura 59 e também parecido com o CST em Onda Quadrada com células em Cascata da Figura 43. Neste novo diagrama o bloco funcional de *gate drive* apresenta a unidade dedicada ao controle da tensão sobre o capacitor pelo estágio *buck*. Neste mesmo bloco funcional encontra-se o sistema lógico que define os estados dos IGBTs do estágio inversor.



#### Fonte: figura do autor.

Figura 67 – Sistema de controle e sincronismo do CST em Onda Quadrada com Retificador Controlado por IGBT.



Figura 68 – Modos de operação do CST em Onda Quadrada com Retificador Controlado por IGBT.

#### 3.6.2 Resultados Simulados

Nesta seção serão apresentados resultados de simulação para a compensação de afundamento de tensão pelo CST em Onda Quadrada com Retificador Controlado por IGBT obtidos no Matlab/Simulink<sup>®</sup>. A Figura 69a) representa um afundamento de tensão de 0, 5pu residual livre de harmônicos e a Figura 61b) representa o resultado para esta compensação. Este afundamento simulado apresenta diversos níveis de compensação até quando chega no valor de 0, 5pu. Neste caso observa-se a capacidade do CST controlar a tensão no barramento CC com o objetivo de inserir os mais diversos níveis, restaurando o RMS da tensão da rede.

A Figura 70a) representa o caso elevação de tensão de 0, 5pu e a compensação para este caso está demonstrada na Figura 70b), quando o compensador insere uma tensão em oposição de fase com a rede, objetivando a redução do RMS da tensão sobre a carga protegida. Para compensação de um afundamento capturado em laboratório, representado na Figura 71a) com presença de harmônicos, a resposta está ilustrada na Figura 71b). Em ambos os casos foi possível obter restauração do valor RMS da tensão sobre a carga de forma satisfatória.



Figura 69 – Compensação de afundamento de tensão pelo CST em Onda Quadrada com Retificador Controlado por IGBT. a) afundamento de tensão em carga eletrônica. b) tensão compensada.



Fonte: figura do autor.

Figura 70 – Compensação de elevação de tensão pelo CST em Onda Quadrada com Retificador Controlado por IGBT. a) elevação de tensão em carga eletrônica. b) tensão compensada.



Figura 71 – Compensação de afundamento de tensão medido pelo CST em Onda Quadrada com Retificador Controlado por IGBT. a) elevação de tensão em carga eletrônica. b) tensão compensada.

## 3.7 Conclusões

No Capítulo 3 foi abordada a problemática de compensação de afundamentos e elevações de tensão, bem como a seleção de níveis do CST em Onda Quadrada com Células em Cascata e do CST em Onda Quadrada Controlado por Seleção de textitTaps do Transformador *Shunt*, através de simulações no Matlab/Simulink<sup>®</sup>. Inclui-se à análise a compensação de afundamento capturado em laboratório, com presença de harmônicos.

Ainda no Capítulo 3 foi proposta uma topologia de compensador capaz de controlar a tensão no barramento CC de tal forma a escolher o nível de tensão a ser inserido na rede, sendo o CST em Onda Quadrada com Retificador Controlado por IGBT. Para esta topologia a compensação de afundamentos, elevação e afundamentos harmoniosos foram analisadas, e em ambos os casos foi possível obter restauração do valor RMS da tensão sobre a carga de forma satisfatória.
# 4 Protótipo do Compensador de Tensão em Onda Quadrada

E ste capítulo visa explicar os aspectos construtivos do protótipo em escala reduzida do compensador série de tensão em onda quadrada, SW-SVC, montado no laboratório objetivando resultados experimentais. A topologia escolhida foi a que possui seleção de *taps* do transformador *shunt*. Serão explicadas neste capítulo as principais partes funcionais que compõem o protótipo do compensador série de tensão, tais como circuito de alimentação da placa, microcontroladores, circuito de disparo de tiristores, circuitos de medição de tensão e instrumentação e composição da ponte inversora. A estratégia de controle e sincronismo será abordada, mediante à resultados experimentais de compensação de afundamentos e elevações de tensões.

## 4.1 Introdução

A compreensão das funcionalidades das partes construtivas do compensador série de tensão permite compreender preocupações práticas que envolvem o desenvolvimento do projeto. Estas questões estão relacionadas ao nível de potência, tensão e corrente dos componentes, correta medição de tensão da rede pelo circuito de instrumentação, cujo ganho deve ser compensado pelo programa do microcontrolador o que também envolve a necessidade de correta detecção, e compensação do fenômeno de qualidade de energia, seja afundamentos ou elevações de tensão.

A Figura 72 ilustra a placa de circuito impresso montada em laboratório do SW-SVC topologia com seleção de *taps* do transformador *shunt*. Pode-se perceber seis terminais de conexão de cabos externos, três delas servem para conexão do transformador shunt (o terminal seletor de níveis  $Tap_1$  e  $Tap_2$  e o terminal de referência  $Tap_{ref}$ ), outros dois terminais correspondem às saídas da ponte inversora de IGBTs (Out + e Out -), sendo uma ligada à rede e outra à carga, e o último terminal é conectado ao ponto de neutro da rede (terminal de neutro N), que quando disponível facilita a medição de tensão de cada fase. A montagem experimental está ilustrada na Figura 73.



Fonte: figura do autor.

Figura 72 – SW-SVC topologia com seleção de *taps* do transformador *shunt*.



Fonte: figura do autor.

Figura 73 – Montagem experimental em bancada.

## 4.2 Características do Projeto

#### 4.2.1 Inversor:

O inversor escolhido para o projeto foi um modulo trifásico o FNE41060 de 600V, fabricado pela Fairchild Semiconductors<sup>®</sup>, parte da ON Semiconductor <sup>®</sup>. Podendo operar com temperatura de junção na faixa de  $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ , a corrente nominal de saída é classificada em  $I_{O,25} = 10A$  <sup>@</sup>  $T_C = 25^{\circ}C$ , sendo  $T_C$  a temperatura de *case*, ou, para condições mais extremas  $I_{O,100} = 5A$  <sup>@</sup>  $T_C = 100^{\circ}C$ . De acordo com o manual, é usado para diversas aplicações em CA de  $100V_{RMS}$  à  $253V_{RMS}$ . Este módulo é um *smart power module* composto com funcionalidades como termistor para proteção contra sobretemperatura, proteção contra curto-circuito nos terminais de saída, e subtensão de alimentação. Além disso o módulo possui o próprio circuito de *gate drive* dos IGBTs integrantes, que facilita bastante a montagem do circuito inversor do projeto do compensador série de tensão . A montagem monofásica do SW-SVC demanda 4 IGBTs para composição da ponte inversora. O FNE41060 é um módulo trifásico e possui 6 IGBTs, 2 deles são colocados como reserva para o dispositivo, podendo substituir os demais, através de *jumpers* externos. O diagrama do circuito inversor está disposto no Apêndice A5.

#### 4.2.2 Gate Driver:

O gate drive está incluso no módulo de IGBTs FNE41060, é isento de opto acopladores e a parte de comando dos IGBTs superiores é realizada através de um circuito de bootstrap, montado no módulo, o que facilita layout e montagem da placa de circuito impresso. Os tempos de disparo,  $t_{ON}$ , e bloqueio,  $t_{OFF}$ , dos IGBTs são todos menores que 1, 5µs, valor contabilizado para comando da pote-H para proteção contra curto no barramento CC, utilizando-se de um tempo morte de disparo de  $\Delta t_d = 4\mu s$ .

#### 4.2.3 Capacitor do barramento CC:

Foram utilizados como composição do barramento CC, dois capacitores eletrolíticos  $EPCOS^{\mathbb{R}}$  de 560 $\mu F$  e 400V, colocados em paralelo, resultando em um barramento com capacitância total de 1, 12mF.

#### 4.2.4 Retificadores Controlados:

A topologia do SW-SVC requer um estágio composto por retificador controlado à tiristores, com a funcionalidade de operarem em conjunto com o transformador *shunt*. Os tiristores escolhidos foram os da série BT152B na NXP Semiconductors<sup>®</sup>, sendo capazes de suportar tensões repetitivas de pico em estado de bloqueio de  $V_{DRM} = 450V$ , suportam uma corrente média de condução de  $I_{T(AV)} = 13A$  e  $I_{T(RMS)} = 20A$ , a uma temperatura

de junção  $T_J \leq 125^{\circ}C$ . A topologia do SW-SVC montado possui liberdade para seleção de dois níveis de compensação, o que significa dois *taps* do transformador *shunt*, enquanto que o *tap* de referência é ligado ao ponto médio de uma perna retificadora padrão, DSP8-08AS da IXYS<sup>®</sup>, capaz de operar com corrente  $I_{RMS} = 25A$  a uma temperatura virtual de junção de operação de de  $-55^{\circ}C \leq T_{VJ} \leq 150^{\circ}C$ . O diagrama do estágio retificador está ilustrado no Apêndice A5.

#### 4.2.5 Transformador shunt:

O transformador *shunt* para o protótipo do SW-SVC deve possuir um *tap* de referência e dois *taps* com relação de espiras calculadas de acordo com a teoria apresentada no Capítulo 3, objetivando uma faixa de compensação específica de afundamentos e elevações de tensões. Para o protótipo em estudo, o transformador *shunt* foi montado como um simples transformador isolador, com relação de espiras 1 : 1, porém com o auxílio de dois autotransformadores ligados neste arranjo, é possível controlar manualmente a relação de espiras dos *taps*. Este arranjo acabou sendo superdimensionado sendo facilmente capaz de suportar a corrente nominal do SW-SVC, limitada por segurança em 5A.

#### 4.2.6 Filtro senoidal:

O filtro senoidal foi desconsiderado para o projeto do SW-SVC uma vez que é aplicado apenas para a construção de compensadores senoidais.

#### 4.2.7 Dissipador:

Para o caso de projetos de compensadores com chave externa de *bypass* é dispensável a utilização de dissipadores, uma vez que o DVR é principalmente utilizado para compensação de transitórios de curta duração. Para condições em que o compensador opera no modo *hot standby* a corrente da carga circula o tempo todo pela ponte de inversora de IGBTs. Neste caso deve-se pensar em uma maneira de dissipação do calor presente à todo o momento sobre o *case* do inversor.

O módulo trifásico FNE41060 de 600V, fabricado pela Fairchild Semiconductors<sup>®</sup>, parte da ON Semiconductor <sup>®</sup> é baseado no *case* com tecnologia SPM45H, destinada à criação de uma *package* minimizada e um módulo de baixo consumo de energia com maior confiabilidade. É composto pela tecnologia de IGBTs avançada de silício e cerâmicas melhoradas compondo o pacote de molde de transferência de base de substrato. O *case* do SPM45H pode conseguir uma redução de 40% no tamanho e melhorado confiabilidade em comparação com o pacote de tecnologia SPM3 anteriormente existente.

De acordo com o manual, no pacote SPM45H, a tecnologia foi desenvolvida em que cerâmica possui boa característica de dissipação de calor. Esta tecnologia já era aplicada nas versões antigas de encapsulamento, a SPM3, mas foi melhorada através de novos métodos de adesão. Isso tornou possível alcançar maior confiabilidade e dissipação de calor, enquanto mantém a confiabilidade do dispositivo, não demandando dissipadores à corrente nominal de  $I_{O,100} = 5A @ T_C = 100^{\circ}C$ .

#### 4.2.8 Medição de Tensão e Instrumentação:

O projeto do SW-SVC consistiu de três medições de sinais para correta operação do compensador:

- 1. Medição da tensão da rede.
- 2. Medição da tensão do barramento CC.
- 3. Medição da corrente da carga.

O primeiro e mais importante é o sinal correspondente à tensão da rede, podendo prover informações de módulo e fase do sinal bem como componentes harmônicas e é de grande importância para o correto sincronismo do DVR. O segundo sinal medido foi correspondente à tensão do barramento CC, capaz de monitorar os níveis de tensão a serem inseridos pela ponte inversora em série com a rede, possibilitando a compensação te tensão em onda quadrada. O terceiro sinal corresponde à medição de corrente na carga, que em prática é a mesma corrente de saída do compensador, e possibilita a proteção contra curtos em seus terminais. O diagrama elétrico está disposto no Apêndice A4.

#### 4.2.8.1 Medição da tensão da rede:

A medição da tensão da rede possui um componente principal que é o LEM<sup>®</sup> LV25-P, que é um transdutor de tensão aplicado em medições de tensões CA, CC ou pulsadas com isolação galvânica entre o circuito primário e secundário. Este transdutor consiste basicamente de um transformador de potencial com relação de transformação  $K_N = 2500 : 1000$ . De acordo com o manual, no circuito do primário do transdutor deve deve ser colocada uma resistência série  $R_1$  tal forma que possibilite uma corrente do primário com valor em torno de  $I_P = 10mA$ , dentre de um range disponível de  $\pm 14mA$ para esta corrente  $I_P$ . A escolha de  $R_1$  para que a corrente  $I_P \cong 10mA$ , está relacionada à tensão medida da rede  $V_{PN}$ , que de acordo com o manual é especifica para o range de  $10V \leq V_{PN} \leq 1500V$ . A precisão da medição também está relacionada à corrente do primário, assim, para uma medição de  $V_{PN} = 250V$  pode ser obter:

- 1.  $R_1 = 25k\Omega/2, 5W \rightarrow I_P = 10mA$ : precisão =  $\pm 0, 8\%$  de  $V_{PN}$  (@  $T_A = +25^{\circ}C$ ).
- 2.  $R_1 = 50k\Omega/1, 25W \rightarrow I_P = 5mA$ : precisão =  $\pm 1, 6\%$  de  $V_{PN}$  (@  $T_A = +25^{\circ}C$ ).

Na prática, além da precisão do transdutor de tensão devem ser considerados também a precisão dos resistores de entrada e demais circuitos condicionadores de sinais da saída do transdutor que compõe toda a instrumentação para aquisição deste sinal, cujas precisões individuais constituem a propagação de incertezas de medição. Para a montagem foram escolhidos resistores série de tal forma que a soma fosse  $R_1 = 32, 24k\Omega$ , o que possibilita um  $I_{P1} = 3, 9mA_{RMS}$  tendo um  $V_{PN} = 127V_{RMS}$  ou  $I_{P2} = 6, 8mA_{RMS}$  para um  $V_{PN} = 220V_{RMS}$ . Na entrada do LV25-P também foram colocados um varistor e diodos *zenners* em anti-paralelo para proteção do circuito de medição. Como o SW-SVC foi construído para dar suporte à fenômenos de QEE que envolvem tanto afundamentos quanto elevações de tensão, o nível de corrente não foi ajustado para  $I_P \cong 10mA$ , e sim para os valores  $I_{P1}$  e  $I_{P2}$  mencionados .

A corrente do secundário do LV25-P, cujo valor é  $I_S = I_P K_N$  passa por um resistor de saída  $R_o = 100\Omega$ , cuja tensão  $V_o$ , imagem de  $V_{PN}$  será medida. O projeto possibilita a medição  $V_{o1}$ , através de um circuito buffer seguido de um circuito somador com ganho unitário em baixa frequência,  $G_{sum} = G_{circ}G_{AmpOp} \cong 1$ . Os circuitos amplificadores foram utilizados projetados com amplificadores operacionais LM2904DT que possuem ganho unitário,  $G_{AmpOp} = 1$ , em uma largura de banda de  $BW_{OpAmp} = 1, 1MHz$ , implicando também em baixo erro de fase do sinal medido. Os resistores do circuito inversor foram projetados todos iguais a  $10k\Omega$ , realizando um ganho  $G_{circ} = 1$ . O circuito somador realiza a soma  $V_{o2} = G_{sum}(V_{o1} + 1, 5V)$ . A tensão de 1, 5V é obtida através de um regulador de tensão e serve para somar um offset à medição para que a leitura seja possível pelo conversor A/D do DSP, em somente valores positivos. O offset foi compensado durante a fase de programação para correta leitura da tensão da rede.

Após o circuito somador,  $V_{o2}$  passa por um filtro passa-baixas passivo RC de primeira ordem com frequência de corte  $f_c \cong 600Hz$ ,  $Rf = 560\Omega \,\mathrm{e}\, C_f = 470nF$ . O filtro de sinal é importante para limpar frequências de interferências que prejudicam a aquisição da medição. Uma atenção foi dada ao deslocamento de fase provocado pelo filtro, que ficou em torno de 5°. Este deslocamento angular pode ser tratado na fase de programação no DSP, uma vez que a informação de fase da tensão da rede bem como a passagem por zero é valiosa para a correta compensação de tensão pelo SW-SVC. Após o filtro o sinal medido passa por outro circuito *buffer*, uma barreira de diodos *Schottky* que protege a entrada do DSP com um valor máximo de +3, 3V, e então é entregue para o DSP, na forma do *label* Vrede indicados no Apêndice A.2 e Apêndice A.4. O ganho total do circuito de medição de tensão da rede pode ser dado como  $G_{Vgd} = V_{gd}0, 0012 + 1, 5$ .

#### 4.2.8.2 Medição da tensão do barramento CC:

O Apêndice A.4 e Apêndice A.5 também trazem informações sobre a medição de tensão do barramento CC. Esta medição consiste basicamente de um circuito divisor de

tensão, com altos valores de resistência alimentados pela tensão CC do barramento. O divisor de tensão possibilita um ganho de  $G_{cc} = 0,0099$ , imagem da tensão do barramento. No Apêndice A.5 esta medição se encontra com *label V<sub>meas</sub>*, sinal este também protegido por um diodo *zenner* grampeando a tesão em no máximo 4,7V. O sinal V*meas* então passa por um *buffer* isolador, cuja saída consiste em um sinal com *label Vbus*, também protegido por uma barreira de diodos Schottky. O sinal V<sub>bus</sub> é então entregue para uma das entradas analógicas do DSP.

#### 4.2.8.3 Medição da corrente da carga:

A medição de corrente da carga, que significa também a mesma corrente de saída do SW-SVC, é realizada principalmente através de um sensor de corrente ACS756 da Allegro MicroSystems<sup>®</sup>. O ACS é um sensor de corrente linear baseado em efeito *Hall*, com baixa resistência condutora e com alta tensão de isolação. Com um ganho  $G_{acs} = 60mV/A$ , o sensor é capaz de ler até  $I_L = 22, 5A_{RMS}$ , sem ultrapassar o limite de +3, 3V, quando também alimentado com  $V_{CC} = +3, 3V$  aceitável para a entrada analógica do DSP. De acordo com o manual, o ACS756 suporta até  $\pm 50A$  à uma temperatura de operação entre  $-20^{\circ}C \leq T_A \leq 85^{\circ}C$  e  $V_{CC} = +5, 0V$ , com erro máximo de medição  $\varepsilon = 0, 8\%$  @  $T_A = 25^{\circ}C$ . A tensão de saída do ACS756, imagem da corrente na carga, passa por um circuito *buffer* isolador, em seguida por uma barreira de diodos *Schottky* e então é entregue ado DSP com *label Isense*.

#### 4.2.9 Microcontroladores:

O microcontrolador é um item importante para o projeto do DVR, ele é importante para leitura de informações e sinais desejados da rede, do barramento CC e da carga, e comandar os IGBTs do estágio inversor e tiristores do retificador controlado, a partir de um programa gravado no microcontrolador. Este programa possui a estratégia de compensação estabelecida bem como o sistema de sincronismo escolhido. Pode-se observar pelo Apêndice A.2 que os principais sinais manipulados pelo DSP são:

1. Entrada analógica com label Vrede: Sinal de medição da tensão da rede, com ganho  $G_{Vgd} = V_{gd}0,0012 + 1,5$ , obtido após passagem por filtro passa baixas RC e condicionamento de sinal, com valor offset de +1,5V, e excursão máxima de +3,3V. Este sinal serve para proporcionar informações sobre o valor RMS da tensão da rede, bem como identificar afundamentos ou elevações de tensão. Também fornece informação sobre a passagem por zero da rede, ciclos positivos e negativos, do qual também pode ser extraída informações da fase da rede, dispondo de um PLL em tempo discreto.

- 2. Entrada analógica com *label Vbus*: Sinal de medição da tensão do barramento CC, com ganho  $G_{cc} = 0,0099$  e fornece informações sobre a tensão a ser inserida em série com a rede pelo compensador série de tensão.
- 3. Entrada analógica com *label Isense*: Sinal de medição de corrente na rede e portando na saída do SW-SVC, com ganho de  $G_{acs} = 60mV/A$ , que pode servir de proteção para o compensador ao identificar curtos no terminal de saída. O conversor montado não possui chave externa de *bypass* e este sinal pode ser continuamente monitorado.
- 4. Entrada digital com label FLT: Sinal advindo do pino de saída número 11 do módulo FNE41060 do estágio inversor capaz de detectar faltas na rede. Este sinal é colocado em *pull-up* em condições normais de operação, retorna nível lógico zero quando o conversor está com alguma falta ou curto nos terminais de saída, servindo como um acessório de proteção para o compensador.
- 5. Saída digital com *label TRIG1*: Sinal de comando do microcontrolador para disparo dos dois tiristores correspondentes ao primeiro nível de compensação de tensão. Os tiristores são disparados em nível alto, porém para garantir continuidade de condução foi utilizando um sinal em onda quadrada com frequência de 1kHz para disparo, e nível zero pra bloquear os tiristores, após passagem por zero.
- 6. Saída digital com *label TRIG2*: Análogo ao sinal *TRIG1* este sinal de comando do microcontrolador serve para disparo dos dois tiristores correspondentes ao segundo nível de compensação de tensão.
- 7. **Saída digital com** *label PWM1A*: Sinal de comando de *gate* do IGBT S1 do estágio inversor.
- 8. **Saída digital com** *label PWM1B*: Sinal de comando de *gate* do IGBT S4 do estágio inversor.
- 9. Saída digital com *label PWM2A*: Sinal de comando de *gate* do IGBT S3 do estágio inversor.
- 10. **Saída digital com** *label PWM2B*: Sinal de comando de *gate* do IGBT S4 do estágio inversor.
- 11. **Saída digital com** *label PWM3A*: Sinal de comando de *gate* para o primeiro IGBT sobressaliente do módulo FNE41060.
- 12. Saída digital com *label PWM3B*: Sinal de comando de *gate* para o segundo IGBT sobressaliente do módulo FNE41060.

Durante a fase de programação do DSP do SW-SVC, o microcontrolador STMicroelectronics <sup>®</sup> STM32F103C8T6 foi originalmente projetado para compor a placa de circuito impresso, sendo encaixável na mesma por soquetes. Porém durante a fase de projeto dois outros microcontroladores foram explorados, que são as placas de prototipagem da Arduino<sup>®</sup> ArduinoDUE e Texas Instruments<sup>®</sup> o TMS320F28335.

#### 4.2.9.1 Programação com STMicroelectronics<sup>®</sup> STM32F103C8T6:

A família de linhas de microprocessadores STM32F103xx incorpora o ARM de alto desempenho RISC Cortex-M3 de 32 *bits* com frequência de *clock* de 72MHz, uma memória de alta velocidade, com memória *flash* incorporada (até 128kB e SRAM até 20kB). Possui uma extensa gama de dispositivos I/Os bem como periféricos aprimorados conectados a dois barramentos APB. Todos os dispositivos oferecem dois conversores A/D de 12 *bits*, três temporizadores de uso geral de 16 *bits* mais um temporizador PWM, bem como interfaces de comunicação avançadas: até dois I<sup>2</sup>Cs e SPIs, três USARTs, um USB e uma CAN.

A linha de microcontroladores STM32F103xx opera na temperatura de  $-40^{\circ}C \leq T_A \leq +105^{\circ}C$ , com alimentação de 2, 0V a 3, 6V. Esta família de microcontroladores ainda abrange um conjunto de modos de economia de energia basante vantajoso para aplicações de baixa potência. Para programar o STM32F103C8T6 pela USB foi necessário uso de um dispositivo FTDI que é um módulo conversor USB/serial baseado no CI FT232RL.

#### 4.2.9.2 Programação com Arduino<sup>®</sup> ArduinoDUE:

O ArduinoDue é uma placa microcontroladora baseada no CPU Atmel SAM3X8E ARM Cortex-M3. É a primeira placa Arduino<sup>®</sup> baseada em um microcontrolador ARM de 32 *bits*. Possui 54 pinos para I/Os digitais (dos quais 12 podem ser usados como saída PWM) 12 entradas analógicas, 4 UARTs, frequência de *clock* de 84MHz, uma conexão compatível com USB OTG, 2 DAC, 2 TWI, um conector de energia, um conector SPI, um conector JTAG.

O núcleo de processamento SAM3X tem 512kB (2 blocos de 256kB) de memória flash para armazenamento de código de programação. O *bootloader* é pré gravado na fábrica da Atmel<sup>®</sup> e é armazenado em uma memória ROM dedicada. A SRAM disponível é de 96kB em dois bancos contíguos de 64kB e 32kB. Toda a memória disponível (Flash, RAM e ROM) pode ser acessada diretamente como um espaço de endereçamento plano. O Matlab/Simulink<sup>®</sup> possui uma extensão compatível com o ArduinoDue que consiste em uma biblioteca denominada *Simulink Support Package for Arduino Hardware*, utilizada durante a programação do controle do SW-SVC.

#### 4.2.9.3 Programação com Texas Instruments® o TMS320F28335:

A linha de microprocessadores TMS320F28332<sup>TM</sup> Delfino correspondem à MCUs de 32 *bits* com processamento de 150 MIPS, FPU, 128 kB de memória Flash, EMIF, conversores A/D de 12 de *bits*, tecnologia CMOS estática de alto desempenho e até 150 MHz de frequência de *clock*. Possui CPU de 32 *bits* de alto desempenho (TMS320C28x), unidade de ponto flutuante (FPU) de precisão única IEEE 754 (Somente F2833x). Operações 16x16 e 32x32 MAC e 16x16 MAC duplo, possui Arquitetura Harvard de barramento, resposta e processamento de interrupção rápida, modelo de programação de memória unificada, código eficiente (em C, C ++ e Assembly).

O TMS320F28332<sup>TM</sup> Delfino possui controlador DMA de seis canais (para conversor A/D, McBSP, ePWM, XINTF e SARAM), interface externa de 16 ou 32 bits (XINTF). Possui modos de inicialização de software (por meio de SCI, SPI, CAN, I<sup>2</sup>C, McBSP, XINTF e I/Os paralela). Os pinos GPIO0 a GPIO63 podem ser conectados a uma das oito interrupções do núcleo externo do bloco *Peripheral Interrupt Expansion* - (PIE) que suporta todas as 58 interrupções periféricas, possui periféricos de controle aprimorados, como por exemplo até 18 saídas PWM, até 6 entradas de captura de evento, até 8 timers de 32 *bits*, (6 para eCAPs e 2 para eQEPs), até 9 temporizadores de 16 *bits* (6 para ePWMs e 3 XINTCTRs), três temporizadores de CPU de 32 *bits*. Tem como periféricos de porta serial até 2 módulos CAN, até 3 módulos SCI (UART), até 2 módulos do McBSP (configuráveis SPI), um módulo SPI, um barramento de circuito integrado (I<sup>2</sup>C), 16 canais de conversores A/D de 12 *bits*, taxa de conversão de 80*ns*, multiplexador de entrada de 2x8 canais, dois *sample and hold*, até 88 pinos GPIO multiplexados individualmente programáveis com filtragem de entrada.

O microcontrolador possui suporte de varredura de limite JTAG Padrão IEEE 1149.1-1990. Recursos avançados de emulação, funções de análise e ponto de interrupção, depuração em tempo real usando hardware o apoio ao desenvolvimento inclui Compilador/assembler/linker ANSI C/C ++, IDE do Code Composer Studio<sup>TM</sup> DSP/BIOS<sup>TM</sup> e SYS/BIOS. Temperatura de operação comumente de  $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ . Para facilitar a programação o Matlab/Simulink<sup>®</sup> possui uma biblioteca compatível Embedded Coder Support Package for Texas Instruments C2000 Processors.

## 4.3 Sistemas de controle e Sincronismo

Os sistemas de controle e sincronismo existentes na literatura foram extensamente revisados e abordados no Capitulo 2. Agora serão abordados aplicações práticas para o sincronismo e controle aplicados ao projeto do SW-SVC, fazendo alusão às técnicas existentes.

#### 4.3.1 Implementação através de elementos discretos:

A seguir serão representadas três blocos funcionais implementados por elementos discretos que possibilitam o controle e sincronismo do DVR sem necessidade de microprocessadores de sinais, [15]. Estas técnicas aumentam a necessidade de amplificadores operacionais, circuitos de medição, bem como portas lógicas, mas diminuem bastante o custo com DSPs e microcontroladores, que possuem uma gama de funcionalidades que acabam por exceder a necessidade do projeto, e podem onerar o custo do compensador, por serem comumente um do componentes mais caros. A Figura 74 ilustra os blocos funcionais para a implementação do sincronismo de forma analógica, que são:

- Estimador diodo-capacitor-resistor (DCR): Fornece a amplitude da tensão em função do valor de pico da tensão de entrada. Consiste de uma ponte retificadora alimentando um circuito RC em paralelo. O afundamento de tensão é então percebido quando o capacitor para de receber corrente da rede e se descarrega através do resistor. A tensão CC portanto, se torna uma medida do afundamento presente.
- 2. Comparadores de nível: consiste de amplificadores operacionais dispostos de tal forma a comparar o nível de tensão com o valor CC presente no DCR, possibilitando assim seleção do nível do DVR, seleção de *taps* ou células para comutação. Os valores dos níveis podem ser escolhidos de acordo com as curvas de estratégia de compensação criteriosamente selecionadas.
- 3. Detector de Sinal: informa o estado necessário á ser aplicado os IGBTs do estágio inversor, para correta inserção de tensão de compensação. Este elemento também deve considerar a condição de afundamento ou elevação de tensão, uma vez que durante os afundamentos a tensão é inserida em fase com a tensão da rede, e durante elevações de tensão, a compensação pe realizada com inserção de tensão em oposição de fase.

Para implementação correta desta técnica, os valores devem ser escolhidos criteriosamente para os componentes do circuito RC, de tal modo que a constante de tempo demore menos que um ciclo de uma tensão fundamental de f = 60Hz, de período T = 16,67ms. O tempo de descarga do circuito RC varia também com a severidade do afundamento de tensão. Uma escolha ruim do valor da capacitância poderia provocar um valor indesejado de *ripple* sobre o capacitor, o que pode ocasionar inserção de níveis indesejados de tensão pelo compensador. Uma boa prática pode ser escolhendo  $R = 2,7k\Omega \in C = 4,7\mu F$ , resultando em uma constante de tempo de  $\tau = 12,7ms$  [15].



Fonte: adaptado de I. A. Pires [15].

Figura 74 – Sistema de controle e sincronismo do CST em Onda Quadrada através de compoentes discretos.

#### Implementação com uso de microcontroladores (implementação digital): 4.3.2

A implementação digital do sincronismo dos compensadores série de tensão remete à utilização de microcontroladores, que permite a utilização de um conjunto de instruções e funções gravadas na memória *flash* do dispositivo, incluindo equações matemáticas e funções que seriam de difícil implementação por componentes discretos. A partir deste artificio foi possível implementação dos mais diversos tipos de *(phase locked loops)* - PLLs, econtrados na literatura, [150, 151]. Inclui-se à isto os diversos tipos de sincronismo e detecção de afundamentos de tensão extensivamente discutidos no Capítulo 2, que são:

- 1. Amplitude medida em dois pontos;
- 2. MAF com resposta em T;
- 3. MAF com resposta em T/2;
- 4. MAF com resposta em T/4;
- 5. DTFT com resposta em T;
- 6. DTFT com resposta em T/2;
- 7. PLL Rápido;

8. PLL Lento.

Foi mencionado que os microcontroladores STMicroelectronics<sup>®</sup> STM32F103C8T6, o Arduino<sup>®</sup> ArduinoDUE e o Texas Instruments<sup>®</sup> TMS320F28335 foram utilizados durante a implementação do sincronismo e controle do compensador. O TMS320F28335, último microcontrolador utilizado pode ser programado a partir da IDE original da Texas Instruments<sup>®</sup>, o Code Composer Studio<sup>TM</sup> ou também utilizado a biblioteca do Matlab/Simulink<sup>®</sup> compatível, a *Embedded Coder Support Package for Texas Instruments C2000 Processors*, cujo diagrama de blocos está presente no Apêndice B.2. Para a implementação digital foi utiliza uma das entradas A/D para aquisição do sinal de tensão da rede com frequência de amostragem de  $f_s = 12kHz$ , e seis GPIOs setados como saídas digitais, quatro para comando dos IGBTs  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ , e outros dois para seleção do  $Tap_1$  ou  $Tap_2$ . Os oito métodos de detecção de afundamentos e elevações de tensão, tidos como medidor de RMS, foram utilizados e testados. Na seção a seguir serão demonstrados alguns resultados experimentais.

### 4.4 Resultados Experimentais

A Figura 75 representa a detecção do sinal da rede, em função do comando de uma das GPIOs ao detectar passagem por zero. A detecção de passagem por zero é um princípio de sincronismo do compensador série de tensão. Dispondo também de uma funcionalidade eficiente de detecção de RMS do rede, torna possível a compensação de tensão. Os afundamentos de tensão foram realizados através da fonte de tensão programável 345ASX da Pacific Power Source<sup>®</sup>. Um típico afundamento severo de 0, 5pu residual está ilustrado na Figura 76.



#### Fonte: figura do autor.

Figura 75 – Detecção de passagem por zero e sincronismo do SW-SVC topologia com seleção de *taps* do transformador *shunt*.



#### Fonte: figura do autor.

Figura 76 – Afundamento de tensão com 0, 5pu residual programado na fonte de tensão programável 345ASX da Pacific Power Source<sup>®</sup>.

Pode-se perceber inicialmente que utilizando-se dos métodos de detecção de valor RMS da tensão da rede com resposta dinâmica de um período, tais como MAF com resposta em T ou DTFT com resposta em T, provocam atrasos de atuação do SW-SVC. Tal problema pode desproteger cargas sensíveis durante o começo do afundamento, ou danificá-las por sobretensão, uma vez que a demora para retirada da compensação acaba por provocar uma elevação de tensão, Figura 77. A Figura 78, por sua vez demonstra uma boa dinâmica de compensação do DVR, típica resposta para os métodos de RMS a partir da Amplitude medida em dois pontos, DTFT com resposta em T/2, MAF com resposta em T/2, PLL Rápido e PLL Lento.



Fonte: figura do autor.

Figura 77 – Atraso de compensação do SW-SVC.



#### Fonte: figura do autor.

Figura 78 – Compensação correta do SW-SVC, sem carga.

A Figura Figura 79 representa a compensação do SW-SVC com carga, e em *hot* standby na mesma condição do afundamento de tensão de 0, 5*pu*. Pode-se notar uma queda gradual da tensão do barramento CC, uma vez que a compensação está sedo feita com inserção de potência ativa do SW-SVC.



#### Fonte: figura do autor.

Figura 79 – Compensação correta do SW-SVC, com carga.

Com objetivo de observar o efeito de um afundamento de tensão de 0, 5pu residual sobre uma carga eletrônica, a Figura 80 demonstra um teste realizado com uma carga retificadora, na qual é possível notar queda gradual da tensão no barramento CC da carga.



Fonte: figura do autor.

Figura 80 – Afundamento de tensão de 0, 5pu residual em uma carga eletrônica retificadora.

A Figura 81 representa a compensação em fase do afundamento de tensão demonstrado na Figura 80. É possível notar o correto sincronismo e compensação. A tensão do barramento CC não diminuiu durante o acontecimento do afundamento de tensão na rede.



#### Fonte: figura do autor.

Figura 81 – SW-SVC compensando afundamento de tensão de 0, 5pu residual em uma carga eletrônica retificadora.

Com objetivo de observar o efeito de uma elevação de tensão de 0, 5pu sobre uma carga eletrônica, a Figura 82 demonstra um teste realizado com ma carga retificadora, na qual é possível notar o aumento gradual da tensão no barramento CC da carga.



#### Fonte: figura do autor.

Figura 82 – Elevação de tensão de 0, 5pu em uma carga eletrônica retificadora.

A Figura 83 representa a compensação da elevação de tensão demonstrado na Figura 82.É possível notar o correto sincronismo e compensação.



#### Fonte: figura do autor.

Figura 83 – SW-SVC compensando elevação de tensão de 0,5puem uma carga eletrônica retificadora.

A tensão do barramento CC da carga não aumentou durante o acontecimento da sobretensão. No momento da elevação de tensão, a tensão de compensação do DVR é inserida em oposição de fase à tensão da rede. Esta inserção pode ser melhor notada na Figura 82, com escala de tempo expandida.



#### Fonte: figura do autor.

Figura 84 – SW-SVC compensando elevação de tensão de 0, 5pu em uma carga eletrônica retificadora. Escala de tempo expandida da compensação em oposição de fase.

## 4.5 Conclusões

No Capítulo 4 foram discutidas questões práticas envolvendo o projeto do protótipo do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt*. Neste contexto detalhes da implementação foram tratados, bem como explicação das subpartes funcionais que compões o projeto. Foram mostrados resultados experimentais que evidenciam o sincronismo do compensador e atuação frente à afundamentos e elevações de tensão, protegendo cargas eletrônicas industriais sensíveis à fenômenos de QEE.

Ainda discutindo a funcionalidade do compensador de tensão em onda quadrada, quando a compensação de tensão ocorre principalmente com a tensão do restaurador em fase com a tensão da rede, a compensação de afundamentos de tensão demanda potência ativa do barramento CC, e a compensação de elevações de tensão faz com que o barramento CC absorva energia da rede. Estas questões foram identificadas nos resultados experimentais deste capítulo. Os resultados se tornam ainda melhores quanto à casamento entre a corrente de descarga do barramento CC do restaurador e a corrente demandada pela carga a ser protegida.

## 5 Conclusões e Propostas de Continuidade

N Este capítulo são apresentadas as principais conclusões referentes ao trabalho de dissertação, tanto do ponto de vista de implementação de tecnologias que envolvem os compensadores série de tensão aplicados nesta dissertação quanto abordagens sobre os resultados de simulação e experimentais obtidos. Em seguida detalhada as propostas de continuidade para este trabalho.

### 5.1 Conclusões

Este texto de dissertação abordou as principais tecnologias dos restauradores dinâmicos presentes na bibliografia recente, bem como características que simplificam o projeto e melhoram o quesito custo-benefício do equipamento, capaz de sanar problemas de qualidade de energia que implicam em custos e perdas financeiras aos setores industriais. Somado à tecnologias das partes funcionais dos compensadores estão as técnicas sincronismo com a rede e detecção de afundamentos pelo compensador.

Foram discutidas questões práticas envolvendo o projeto do protótipo do CST em Onda Quadrada Controlado por Seleção de *Taps* do Transformador *Shunt*. Neste contexto detalhes da implementação foram tratados, bem como explicação das subpartes funcionais que compões o projeto. Estendendo-se a teoria da compensação de tensão em onda quadrada para situações de sobretensões, uma análise criteriosa deve ser formulada no que tange a escolha dos níveis de compensação do SW-SVC. A estratégia utilizada para restaurar somente afundamentos pode não ser satisfatória para restaurar elevações de tensão. Como resultado pode haver uma perda da faixa compensável de afundamentos na tentativa de compensar também sobretensões. Em contrapartida é possível implementar compensadores em onda quadrada com maiores números de níveis que abrangem uma maior faixa de compensação tanto se tratando de afundamentos quanto elevações de tensão, podendo ser ideal para a compensação em níveis de potência mais altos.

Foram mostrados resultados experimentais que evidenciam o sincronismo do compensador e atuação frente à afundamentos e elevações de tensão, protegendo cargas eletrônicas industriais sensíveis à fenômenos de QEE. O CST em Onda Quadrada com Retificador Controlado por IGBT é uma topologia proposta por este trabalho, possibilitando a compensação de fenômenos de QEE em diferentes níveis e não somente em níveis discretos. Também como contribuição deste trabalho estão as propostas para detecção de afundamentos com resposta dinâmica rápida, tais como a DTFT com reposta em T/2, e os MAF com resposta em T/2 e T/4. Quanto às técnicas de detecção de afundamentos, a MAF - T/4, é capaz de calcular o valor RMS do sinal em um quarto do período da fundamental, porém apresenta oscilações indesejadas de grande amplitude durante afundamentos compostos de harmônicos. As técnicas MAF - T e DTFT - T possuem resposta dinâmica muito lenta, uma vez que estimam RMS apenas após um período completo T do sinal. A detecção pela Amplitude, possui resposta dinâmica rápida, praticamente demorando T/4, com oscilações de pequena amplitude durante afundamento composto de harmônicos, sendo bastante parecido com as respostas do  $PLL_1$  e  $PLL_2$ , tendo respostas satisfatórias. A MAF - T/2 e a DTFT - T/2apresentam respostas transitórias suaves, apesar de terem uma resposta dinâmica mais lenta, possuem comportamento satisfatórios.

Discutindo a funcionalidade do compensador de tensão em onda quadrada, topologias nas quais a compensação de tensão ocorre principalmente com a tensão do restaurador em fase com a tensão da rede, a compensação de afundamentos de tensão demanda potência ativa do barramento CC, e a compensação de elevações de tensão faz com que o barramento CC absorva energia da rede, questões identificadas nos resultados experimentais. Os resultados se tornam ainda melhores quanto à casamento entre a corrente de descarga do barramento CC do restaurador e a corrente demandada pela carga a ser protegida.

## 5.2 Propostas de Continuidade

Como proposta de continuidade para este trabalho está a montagem experimental da topologia do CST em Onda Quadrada com Retificador Controlado por IGBT, compondo um estágio *buck* controlando a tensão do barramento CC, bem como investigação experimental da funcionalidade desta topologia. Somada à esta proposta de continuidade de pesquisa está a investigação do correto dimensionamento do barramento CC deste compensador em função da corrente demandada por diferentes cargas.

## Referências

- [1] M. H. J. Bollen. Understanding power quality problems: voltage sags and interruptions, volume 445. New York: IEEE Press, 2000.
- IEEE Std 1159-2009. Recommended Practice for Monitoring Electric Power Quality Industrial and Commercial Applications. IEEE Power and Energy Society, New York: IEEE Press, 2009.
- [3] Prodist Procedimentos de Distribuição. Módulo 8 qualidade da energia elétrica. Agência Nacional de Energia Elétrica - ANEEL., rev. 10, 2017.
- [4] T. V. Menezes. Estratégia para análise de afundamento de tensão no planejamento do sistema elétrico. Universidade Federal de Minas Gerais, Dissertação de Mestrado. PPGEE/UFMG, Belo Horizonte-MG, 2007.
- [5] B. Brumsickle. T-68 protecting your equipment through power quality solutions. SoftSwitching Technlogies/Rockwell Automation., 2012.
- [6] J. C. Cebrian, J. V. Milanović, and N. Kagan. Probabilistic assessment of financial losses in distribution network due to fault-induced process interruptions considering process immunity time. *IEEE Transactions on Power Delivery*, 30(3):1478–1486, 2015.
- [7] J. C. Cebrian, J. V. Milanović, and N. Kagan. Case studies of application of process immunity time in assessment of financial losses due to system faults induced industrial process interruptions. In *Power & Energy Society General Meeting*, 2015 *IEEE*, pages 1–5. IEEE, 2015.
- [8] EPRI TR-1005910:2001. Technical and Economic Considerations for Power Quality Improvements, volume 445. Electric Power Research Institute - EPRI, 2001.
- [9] IEEE Std 1250-2011. Guide for Identifying and Improving Voltage Quality in Power Systems. IEEE Power and Energy Society, New York: IEEE Press, 2011.
- [10] IEEE Std 1346-1998. Recommended Practice for Evaluating Electric Power System Compatibility with Electronic Process Equipment. IEEE Standards Coordinating Committee 22 on Power Quality, New York: IEEE Press, 1998.
- [11] P. K. Lim and D. S. Dorr. Understanding and resolving voltage sag related problems for sensitive industrial customers. In 2000 IEEE Power Engineering Society Winter Meeting. Conference Proceedings (Cat. No.00CH37077), volume 4, pages 2886–2890 vol.4, Jan 2000.

- [12] M. F. McGranaghan, D. R. Mueller, and M. J. Samotyj. Voltage sags in industrial systems. *IEEE Transactions on Industry Applications*, 29(2):397–403, March 1993.
- [13] A. C. Finch. A cement plant's experience in investigating power sags leads to a reduction in kiln outages by utilizing power hardening methods. *IEEE Transactions* on Industry Applications, 52(5):4435–4441, Sept 2016.
- [14] J. G. Nielsen and F. Blaabjerg. A detailed comparison of system topologies for dynamic voltage restorers. *IEEE Transactions on Industry Applications*, 41(5):1272– 1280, Sept 2005.
- [15] I. A. Pires. Compensadores série de tensão em onda quadrada: Aplicação na mitigação de afundamentos de tensão. Universidade Federal de Minas Gerais, Tese de Doutorado. PPGEE/UFMG, Belo Horizonte-MG, 2011.
- [16] I. A. Pires, S. M. Silva, and B. d. J. C. Filho. Increasing ride-through capability of control panels using square-wave series voltage compensator. *IEEE Transactions on Industry Applications*, 51(2):1309–1316, March 2015.
- [17] I. A. Pires, B. de Jesus Cardoso Filho, and J. C. de Oliveira. A series voltage regulator based on quasi-sinusoidal waveform to achieve smart-grid requirements. In 2010 IEEE Industry Applications Society Annual Meeting, pages 1–7, Oct 2010.
- [18] I. A. Pires, B. d. J. C. Filho, and S. M. Silva. Design aspects of a square-wave series voltage compensator. In 2011 IEEE Energy Conversion Congress and Exposition, pages 4240–4247, Sept 2011.
- [19] I. A. Pires, S. M. Silva, F. V. Amaral, and B. J. Cardoso Filho. Protecting control panels against voltage sags: Using a square-wave series voltage compensator. *IEEE Industry Applications Magazine*, 20(5):24–33, Sept 2014.
- [20] S. M. Silva. Análise e implementação de um restaurado dinâmico de tensão. Universidade Federal de Minas Gerais, Tese de Doutorado. PPGEE/UFMG, Belo Horizonte-MG, 2003.
- [21] S. M. Silva. Estudo e projeto de um restaurador dinâmico de tensão. Universidade Federal de Minas Gerais, Dissertação de Mestrado. PPGEE/UFMG, Belo Horizonte-MG, 1999.
- [22] F. D. Oliveira. Monitoramento e análise de afundamentos momentâneos de tensão. Universidade Federal de Minas Gerais, Dissertação de Mestrado. PPGEE/UFMG, Belo Horizonte-MG, 2015.

- [23] P. S. Carletto. Monitoramento de afundamentos momentâneos de tensão e classificação por tipo, duração e magnitude. Universidade Federal de Minas Gerais, Dissertação de Mestrado. PPGEE/UFMG, Belo Horizonte-MG, 2017.
- [24] G. C. Salgado. Análise e projeto de algorítmo de detecção robusta de afundamentos de tensão. Universidade Federal de Minas Gerais, Dissertação de Mestrado. PPGEE/UFMG, Belo Horizonte-MG, 2017.
- [25] M. İnci, M. Büyük, A. Tan, K. Çağatay Bayındır, and M. Tümay. Survey of inverter topologies implemented in dynamic voltage restorers. In *Decision and Information Technologies (CoDIT), 2017 4th International Conference on Control*, pages 1141–1146. IEEE, 2017.
- [26] Y. Pal, A. Swarup, and B. Singh. A review of compensating type custom power devices for power quality improvement. In *Power System Technology and IEEE Power India Conference*, 2008. POWERCON 2008. Joint International Conference on, pages 1–8. IEEE, 2008.
- [27] G. T. R. Das et al. A review of upqc topologies for reduced dc link voltage with matlab simulation models. In *Emerging Trends in Engineering, Technology and Science (ICETETS), International Conference on*, pages 1–7. IEEE, 2016.
- [28] J. M. Ramirez, P. Garcia-Vite, J. M. Lozano, and F. Mancilla-David. Dynamic voltage restorers based on ac-ac topologies. In *Power and Energy Society General Meeting*, 2012 IEEE, pages 1–7. IEEE, 2012.
- [29] E. Babaei, M. F. Kangarlu, and M. Sabahi. Mitigation of voltage disturbances using dynamic voltage restorer based on direct converters. In *IEEE Transactions on Power Delivery*, pages 2676–2683. IEEE, 2010.
- [30] E. Babaei and M. F. Kangarlu. Voltage quality improvement by a dynamic voltage restorer based on a direct three-phase converter with fictitious dc link. In *IET* generation, transmission & distribution, volume 5, pages 814–823. IET, 2011.
- [31] H. Sree and N. Mohan. High-frequency-link cycloconverter-based dvr for voltage sag mitigation. Power Modulator Symposium, 2000. Conference Record of the 2000 Twenty-Fourth International, pages 97–100, 2000.
- [32] H. Sree and N. Mohan. Voltage sag mitigation using a high-frequency-link cycloconverter-based dvr. Industrial Electronics Society, 2000. IECON 2000. 26th Annual Confjerence of the IEEE, 1:344–349, 2000.
- [33] A. Y. Goharrizi, S. H. Hosseini, M. Sabahi, and B. G., Gevorg. Three-phase hfldvr with independently controlled phases. *IEEE transactions on power electronics*, 27(4):1706–1718, 2012.

- [34] M. H. Abardeh and R. Ghazi. A new configuration for dynamic voltage restorer based-on matrix converter. 2010 45th International Universities Power Engineering Conference (UPEC), pages 1–6, 2010.
- [35] J. M. Lozano, J. M. Ramirez, and R. E. Correa. A novel dynamic voltage restorer based on matrix converters. *Modern Electric Power Systems (MEPS)*, 2010 *Proceedings of the International Symposium*, pages 1–7, 2010.
- [36] J. M. Lozano, M. A. Hernández-Figueroa, and J. M. Ramírez. An operative comparison of two dvr topologies based on a matrix converter without energy storage. *IECON 2012-38th Annual Conference on IEEE Industrial Electronics Society*, pages 6050–6056, 2012.
- [37] J. M. Ramirez, P. Garcia-Vite, J. M. Lozano, and F. Mancilla-David. Dynamic voltage restorers based on ac-ac topologies. *Power and Energy Society General Meeting*, 2012 IEEE, pages 1–7, 2012.
- [38] P. Gamboa, S. F. Pinto, J. F. Silva, and E. Margato. A flywheel energy storage system with matrix converter controlled permanent magnet synchronous motor. *Electrical Machines, 2008. ICEM 2008. 18th International Conference on*, pages 1–5, 2008.
- [39] B. Wang and G. Venkataramanan. Dynamic voltage restorer utilizing a matrix converter and flywheel energy storage. *IEEE transactions on industry applications*, 45(1):222–231, 2009.
- [40] P. Gambôa, J. F. Silva, S. F. Pinto, and E. Margato. Predictive optimal matrix converter control for a dynamic voltage restorer with flywheel energy storage. *Industrial Electronics*, 2009. IECON'09. 35th Annual Conference of IEEE, pages 3–5, 2009.
- [41] P. M. Garcia-Vite, F. Mancilla-David, and J. M. Ramirez. A dynamic voltage restorer based on vector-switching matrix converters. 2010 IEEE International Conference on Industrial Technology (ICIT), pages 637–642, 2010.
- [42] P. M. Garcia-Vite, F. Mancilla-David, and J. M. Ramirez. Dynamic modeling and control of an ac-link dynamic voltage restorer. 2011 IEEE International Symposium on Industrial Electronics (ISIE), pages 1615–1620, 2011.
- [43] P. M. Garcia-Vite, F. Mancilla-David, and J. M. Ramirez. Per-sequence vectorswitching matrix converter modules for voltage regulation. *IEEE transactions on industrial electronics*, 60(12):5411–5421, 2013.
- [44] S. Subramanian and M. K. Mishra. Interphase ac-ac topology for voltage sag supporter. *IEEE Transactions on Power Electronics*, 25(2):514–518, 2010.

- [45] S. Jothibasu and M. K. Mishra. A control scheme for storageless dvr based on characterization of voltage sags. *IEEE transactions on power delivery*, 29(5):2261– 2269, 2014.
- [46] S. Jothibasu and M. K. Mishra. An improved direct ac-ac converter for voltage sag mitigation. *IEEE Transactions on Industrial Electronics*, 62(1):21–29, 2015.
- [47] S. Jothibasu and M. K. Mishra. A ac-ac converter based topology for mitigation of voltage sag with phase jump. *Industrial and Information Systems (ICIIS), 2013 8th IEEE International Conference on*, pages 259–264, 2013.
- [48] S. Parmar and D. Yadav. A novel dynamic voltage regulator based upon ac chopper converter topology. Power Electronics, Intelligent Control and Energy Systems (ICPEICES), IEEE International Conference on, pages 1–6, 2016.
- [49] P. Li, D. Holliday, and B. W. Williams. Ac voltage sag-swell compensator based on unified noninverting and inverting output voltage ac chopper. 2016.
- [50] S. Nakamura, M. Aoki, and H. Ukai. Voltage regulation in distribution system using the combined dvr. Power Electronics Conference (IPEC-Hiroshima 2014-ECCE-ASIA), 2014 International, pages 2400–2405, 2014.
- [51] A. Kaykhosravi, N. Azli, F. Khosravi, and E. Najafi. The application of a quasi zsource ac-ac converter in voltage sag mitigation. 2012 IEEE International Conference on Power and Energy (PECon), pages 548–552, 2012.
- [52] H. F. Ahmed, H. Cha, A. A. Khan, and H. Kim. A family of high-frequency isolated single-phase z-source ac-ac converters with safe-commutation strategy. *IEEE Transactions on Power Electronics*, 31(11):7522–7533, 2016.
- [53] S. Esmaeili, A. Siadatan, A. Z. Jahromi, and P. Shirazi. A filterless single-phase ac-ac converter based on coupled inductors with safe-commutation strategy and continuous input current. 2017 IEEE International Conference on Industrial Technology (ICIT), pages 12–17, 2017.
- [54] H. F. Ahmed and H. Cha. A new class of single-phase high-frequency isolated z-source ac-ac converters with reduced passive components. *IEEE Transactions on Power Electronics*, 33(2):1410–1419, 2018.
- [55] M. R. Banaei and A. R. Dehghanzadeh. A novel z-source based multilevel inverter for renewable sources fed dvr. *Power Quality Conference (PQC)*, 2010 First, pages 1–6, 2010.
- [56] H. F. Ahmed, H. Cha, and A. A. Khan. A single-phase quasi-z-source ac-ac converter with high-frequency transformer isolation. *Power Electronics and Motion Control*

Conference (IPEMC-ECCE Asia), 2016 IEEE 8th International, pages 1111–1115, 2016.

- [57] C. V. Deshpande, R. J. Patil, and S. A. Deokar. Different control schemes for power quality improvement using embedded z source based dynamic voltage restorer. 2015 International Conference on Energy Systems and Applications, Pune, pages 135–140, 2015.
- [58] M. R. Banaei and A. R. Dehghanzadeh. Dvr based cascaded multilevel z-source inverter. Power and Energy (PECon), 2010 IEEE International Conference on, pages 51–56, 2010.
- [59] C. Gopinath and R. Rameshl. Dynamic voltage restorer using ultra storage capacitor. Chennai and Dr.MGR University Second International Conference on Sustainable Energy and Intelligent System (SEISCON 2011).
- [60] M. Trabelsi, P. Kakosimos, and H. Komurcugil. Mitigation of grid voltage disturbances using quasi-z-source based dynamic voltage restorer. *Power Electronics and Power Engineering (CPE-POWERENG), 2018 IEEE 12th International Conference* on Compatibility, pages 1–6, 2018.
- [61] M. Rajkumar, R. P. Usha, and S. R. Reddy. Modeling and simulation of zsi based dvr for voltage compensation. *Communication and Electrical Technology (ICCCET)*, 2011 International Conference on Computer, pages 346–351, 2011.
- [62] B. V. Kumar, R. S. Bhatia, and P. Nijhawan. Power quality enhancement using svpwm z-source inverter based dvr. 2016 7th India International Conference on Power Electronics (IICPE), pages 1–6, 2016.
- [63] D. M. Vilathgamuwa, C. J. Gajanayake, P. C. Loh, and Y. W. Li. Voltage sag compensation with z-source inverter based dynamic voltage restorer. *Industry Applications Conference, 2006. 41st IAS Annual Meeting. Conference Record of the* 2006 IEEE, 5:2242–2248, 2006.
- [64] R. P. Usha, M. Rajkumar, and S. R. Reddy. Voltage sag/swell compensation using z-source inverter based dynamic voltage restorer. *Emerging Trends in Electrical* and Computer Technology (ICETECT), 2011 International Conference on, pages 268–273, 2011.
- [65] M. Balamurugan, T. S. Sivakumaran, and M. Aishwariya. Voltage sag/swell compensation using z-source inverter dvr based on fuzzy controller. Communication and Nanotechnology (ICE-CCN), 2013 International Conference on Emerging Trends in Computing, pages 648–653, 2013.

- [66] M. Nguyen, Y. Jung, and Y. Lim. Voltage swell/sag compensation with single-phase z-source ac/ac converter. *Power Electronics and Applications, 2009. EPE'09. 13th European Conference on*, pages 1–8, 2009.
- [67] J. A. Daniel, C. Gopinath, and R. Ramesh. Z source inverter based dynamic voltage restorer using super capacitor to mitigate voltage sag and voltage swell. *Circuits, Power and Computing Technologies (ICCPCT), 2013 International Conference on,* pages 37–42, 2013.
- [68] S. Torabzad, E. Babaei, and M. Kalantari. Z-source inverter based dynamic voltage restorer. Power Electronic & Drive Systems & Technologies Conference (PEDSTC), 2010 1st, pages 406–411, 2010.
- [69] P. C. Loh, D. M. Vilathgamuwa, S. K. Tang, and H. L. Long. Multilevel dynamic voltage restorer. 2004 International Conference on Power System Technology -PowerCon 2004, 2:1673–1678, 2004.
- [70] X. Xia, F. Zhang, G. Zhang, and X. Jing. Simulation and study on cascaded nineteen-level dynamic voltage restorer. *IEEE 2012 Asia-Pacific Power and Energy Engineering Conference (APPEEC)*, pages 1–4, 2012.
- [71] H. K. Al-Hadidi, A. M. Gole, and D. A. Jacobson. A novel configuration for a cascade inverter-based dynamic voltage restorer with reduced energy storage requirements. *IEEE Transactions on Power Delivery*, 23(2):881–888, 2008.
- [72] H. K. Al-Hadidi and A. M. Gole. Minimum power operation of cascade inverter based dynamic voltage restorer. 2006 3rd IET International Conference on Power Electronics, Machines and Drives - PEMD 2006, 2006.
- [73] E. Babaei, M. F. Kangarlu, and M. Sabahi. Dynamic voltage restorer based on multilevel inverter with adjustable dc-link voltage. *IET power electronics*, 7(3):576– 590, 2013.
- [74] A. K. Sadigh, V. Dargahi, and K. Corzine. New configuration of dynamic voltage restorer for medium voltage application. 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), pages 2187–2193, 2016.
- [75] B. Wang and M. Illindala. Operation and control of a dynamic voltage restorer using transformer coupled h-bridge converters. *IEEE transactions on power electronics*, 21(4):1053–1061, 2006.
- [76] G. A. A. Carlos, C. B. Jacobina, J. P. R. A. Méllo, and E. C. dos Santos. Cascaded open-end winding transformer based dvr. *IEEE Transactions on Industry Applications*, 54(2):1490–1501, 2018.

- [77] G. A. A. Carlos, C. B. Jacobina, J. P. R. A. Méllo, and A. C. Oliveira. Four-wired dynamic voltage restorers based on cascade open-end winding transformers. *Energy Conversion Congress and Exposition (ECCE)*, 2017 IEEE, pages 5198–5205, 2017.
- [78] G. A. A. Carlos and C. B. Jacobina. Series compensator based on cascaded transformers coupled with three-phase bridge converters. *IEEE Transactions on Industry Applications*, 53(2):1271–1279, 2017.
- [79] R. Gupta, A. Ghosh, and A. Joshi. Performance comparison of vsc-based shunt and series compensators used for load voltage control in distribution systems. *IEEE transactions on power delivery*, 26(1):268–278, 2011.
- [80] G. Chen, M. Zhu, and X. Cai. Medium-voltage level dynamic voltage restorer compensation strategy by positive and negative sequence extractions in multiple reference frames. *IET Power Electronics*, 7(7):1747–1758, 2014.
- [81] S. A. Gonzalez and M. I. Valla. A dvr built with a 5-level cascade asymmetric multilevel converter. 2013 IEEE International Conference on Industrial Technology (ICIT), pages 438–443, 2013.
- [82] S. Galeshi and H. Iman-Eini. A dynamic voltage restorer using multilevel cascaded inverter and capacitors as energy sources. *Power Electronics and Drive Systems Technology (PEDSTC), 2012 3rd*, pages 296–301, 2012.
- [83] A. Ajami and M. Armaghan. A new concept of multilevel dvr based on mixed multi-cell cascaded topology. 2010 2nd International Conference on Mechanical and Electrical Technology (ICMET), pages 398–402, 2010.
- [84] B. E. S. Mohammed and K. S. R. Rao. A new multi carrier based pwm for multilevel converter. 2011 IEEE Applied Power Electronics Colloquium (IAPEC), pages 63–68, 2011.
- [85] F. Pai, P. Tseng, and J. Huang. Design of a dynamic voltage restorer with cascade inverter. *IEEE International Conference on Power and Power and Renewable Energy* (*ICPRE*), pages 172–176, 2016.
- [86] S. Galeshi and H. Iman-Eini. Dynamic voltage restorer employing multilevel cascaded h-bridge inverter. *IET Power Electronics*, 9(11):2196–2204, 2016.
- [87] A. M. Massoud, S. Ahmed, P. N. Enjeti, and B. W. Williams. Evaluation of a multilevel cascaded-type dynamic voltage restorer employing discontinuous space vector modulation. *IEEE Transactions on industrial electronics*, 57(7):2398–2410, 2010.

- [88] F. Jiang, C. Tu, Z. Shuai, M. Cheng, Z. Lan, and F. Xiao. Multilevel cascaded-type dynamic voltage restorer with fault current-limiting function. *IEEE Transactions* on Power Delivery, 31(3):1261–1269, 2016.
- [89] P. Rajakumar, R. Saravanakumar, and R. Thirumalaivasan. Power quality enhancement using photovoltaic based dynamic voltage restorer. 2014 International Conference on Advances in Electrical Engineering (ICAEE), pages 1–4, 2014.
- [90] M. Shahabadini, H. Iman-Eini, and S. Afsharnia. Using auxiliary signals as a simple method for balancing dc bus voltages in cascaded h-bridge converters. *IEEE 2015* 6th Power Electronics, Drives Systems & Technologies Conference (PEDSTC), pages 358–362, 2015.
- [91] S. M. Barakati, A. K. Sadigh, and E. Mokhtarpour. Voltage sag and swell compensation with dvr based on asymmetrical cascade multicell converter. *IEEE 2011 North American Power Symposium (NAPS)*, pages 1–7, 2011.
- [92] S. Kim, H. Kim, and H. Cha. Dynamic voltage restorer using switching cell structured multilevel ac-ac converter. *IEEE Transactions on Power Electronics*, 32(11):8406– 8418, 2017.
- [93] G. Chen, M. Zhu, X. Cai, J. Song, Y. Zhou, and C. Ma. Optimization of the lc filter based on double impact factors for cascaded h-bridge dvr. 2013 8th IEEE Conference on Industrial Electronics and Applications (ICIEA), pages 1184–1190, 2013.
- [94] J. D. Barros and J. F. Silva. Multilevel optimal predictive dynamic voltage restorer. *IEEE Transactions on Industrial Electronics*, 57(8):2747–2760, 2010.
- [95] K. Bhumkittipich, W. Chankhamrian, and N. Mithulananthan. Application of three-level diode-clamped converter on 10 kw distribution voltage restorer. *Elsevier Energy Procedia*, 34:116–129, 2013.
- [96] A. E. Leon, M. F. Farias, P. E. Battaiotto, J. A. Solsona, and M. I. Valla. Control strategy of a dvr to improve stability in wind farms using squirrel-cage induction generators. *IEEE Transactions on power systems*, 26(3):1609–1617, 2011.
- [97] H. N. Tran, P. Q. Dzung, N. A. Le, and T. D. Nguyen. Dynamic voltage restorermultilevel inverter based on predictive voltage controller. 2016 IEEE International Conference on Sustainable Energy Technologies (ICSET), pages 174–179, 2016.
- [98] J. Kim, S.i Sul, and P. N. Enjeti. A carrier-based pwm method with optimal switching sequence for a multilevel four-leg voltage-source inverter. *IEEE Transactions on Industry Applications*, 44(4):1239–1248, 2008.

- [99] A. K. Sadigh, S. H. Hosseini, S. M. Barakati, and G. Gharehpetian. Flying capacitor multicell converter based dynamic voltage restorer. North American Power Symposium (NAPS), 2009, pages 1–6, 2009.
- [100] A. Ajami and M. Armaghan. A new concept of multilevel dvr based on mixed multi-cell cascaded topology. 2010 2nd International Conference on Mechanical and Electrical Technology (ICMET), pages 398–402, 2010.
- [101] A. K. Sadigh, V. Dargahi, and K. Corzine. Application of reduced stacked multicell converter in dual-function dynamic voltage restorer (dvr). *Power Systems Conference* (*PSC*), 2016 Clemson University, pages 1–8, 2016.
- [102] P. Roncero-Sanchez and E. Acha. Dynamic voltage restorer based on flying capacitor multilevel converters operated by repetitive control. *IEEE Transactions on power delivery*, 24(2):951–960, 2009.
- [103] S. H. Hosseini, A. K. Sadigh, A. F. Tabrizi, and G. Gharehpetian. Flying capacitor multicell converter based dvr with energy minimized compensation strategy. 2009. *ELECO 2009. International Conference on Electrical and Electronics Engineering*, pages I–221, 2009.
- [104] V. Dargahi, A. K. Sadigh, and K. Corzine. Medium voltage dynamic voltage restorer (dvr) based on dfcm converter for power quality improvement. *Power Systems Conference (PSC)*, 2016 Clemson University, pages 1–8, 2016.
- [105] A. K. Sadigh, S. H. Hosseini, S. M. Barakati, and G. Gharehpetian. Stacked multicell converter based dvr with energy minimized compensation strategy. North American Power Symposium (NAPS), 2009, pages 1–6, 2009.
- [106] A. K. Sadigh, S. H. Hosseini, M. Farasat, and E. Mokhtarpour. Voltage flicker mitigation with dynamic voltage restorer. *Power Electronic & Drive Systems & Technologies Conference (PEDSTC), 2010 1st*, pages 388–392, 2010.
- [107] L. Hong, Q. Jiang, L. Wang, and W. Du. A new topology and control strategy for centralized ride-through capability of wind farm. *IECON 2012-38th Annual Conference on IEEE Industrial Electronics Society*, pages 3516–3520, 2012.
- [108] A. Teke, K. Bayindir, and M. Tumay. Fast sag/swell detection method for fuzzy logic controlled dynamic voltage restorer. *IET generation, transmission & distribution*, 4(1):1–12, 2010.
- [109] S. Gao, X. Lin, S. Ye, H. Lei, and Y. Kang. Transformer inrush mitigation for dynamic voltage restorer using direct flux linkage control. *IET Power Electronics*, 8(11):2281–2289, 2015.

- [110] D. Somayajula and M. L. Crow. An integrated dynamic voltage restorerultracapacitor design for improving power quality of the distribution grid. *IEEE Transactions on Sustainable Energy*, 6(2):616–624, 2015.
- [111] Christian Wessels, Fabian Gebhardt, and Friedrich Wilhelm Fuchs. Fault ride-through of a dfig wind turbine using a dynamic voltage restorer during symmetrical and asymmetrical grid faults. *IEEE Transactions on Power Electronics*, 26(3):807–815, 2011.
- [112] P. Kanjiya, B. Singh, A. Chandra, and K. Al-Haddad. "srf theory revisited" to control self-supported dynamic voltage restorer (dvr) for unbalanced and nonlinear loads. *IEEE transactions on industry applications*, 49(5):2330–2340, 2013.
- [113] M. M. Far, E. Pashajavid, and A. Ghosh. Power capacity management of dynamic voltage restorers used for voltage sag and unbalance compensation. Universities Power Engineering Conference (AUPEC), 2017 Australasian, pages 1–6, 2017.
- [114] S. Sasitharan and M. K. Mishra. Constant switching frequency band controller for dynamic voltage restorer. *IET Power Electronics*, 3(5):657–667, 2010.
- [115] C. Ngai-man Ho, H. S. H. Chung, and K. T. K. Au. Design and implementation of a fast dynamic control scheme for capacitor-supported dynamic voltage restorers. *IEEE Transactions on Power Electronics*, 23(1):237–251, 2008.
- [116] C. N. Ho and H. S. Chung. Implementation and performance evaluation of a fast dynamic control scheme for capacitor-supported interline dvr. *IEEE transactions on power electronics*, 25(8):1975–1988, 2010.
- [117] H. Komurcugil and S. Biricik. Time-varying and constant switching frequency-based sliding-mode control methods for transformerless dvr employing half-bridge vsi. *IEEE Transactions on Industrial Electronics*, 64(4):2570–2579, 2017.
- [118] W. Guo, L. Xiao, S. Dai, and L. Lin. Control strategy of a 0.5 mva/1 mj smes based dynamic voltage restorer. *IEEE Transactions On Applied Superconductivity*, 20(3):1329–1333, 2010.
- [119] A. M. Rauf and V. Khadkikar. An enhanced voltage sag compensation scheme for dynamic voltage restorer. *IEEE transactions on industrial electronics*, 62(5):2683– 2692, 2015.
- [120] P. Jayaprakash, B. Singh, D. P. Kothari, A. Chandra, and K. Al-Haddad. Control of reduced-rating dynamic voltage restorer with a battery energy storage system. *IEEE transactions on industry applications*, 50(2):1295–1303, 2014.

- [121] G. M. Rakesh and K. V. Kumar. Performance improvement of dvr by control of reduced-rating with a battery energy storage system. 2017 IEEE International Conference on Power, Control, Signals and Instrumentation Engineering (ICPCSI), pages 1897–1904, 2017.
- [122] J. Shi, Y. Tang, K. Yang, L. Chen, L. Ren, J. Li, and S. Cheng. Smes based dynamic voltage restorer for voltage fluctuations compensation. *IEEE transactions on applied* superconductivity, 20(3):1360–1364, 2010.
- [123] C. Zhan, A. Arulampalam, and N. Jenkins. Four-wire dynamic voltage restorer based on a three-dimensional voltage space vector pwm algorithm. *IEEE Transactions on Power Electronics*, 18(4):1093–1102, 2003.
- [124] D. A. Fernandes, F. F. Costa, and E. C. dos Santos. Digital-scalar pwm approaches applied to four-leg voltage-source inverters. *IEEE Transactions on Industrial Electronics*, 60(5):2022–2030, 2013.
- [125] C. Huang, S. Huang, and F. Pai. Design of dynamic voltage restorer with disturbancefiltering enhancement. *IEEE Transactions on Power Electronics*, 18(5):1202–1210, 2003.
- [126] E. Ebrahimzadeh, S. Farhangi, H. Iman-Eini, F. B. Ajaei, and R. Iravani. Improved phasor estimation method for dynamic voltage restorer applications. *IEEE Transactions on Power Delivery*, 30(3):1467–1477, 2015.
- [127] E. Babaei and M. F. Kangarlu. Comparison four topologies for three-phase dynamic voltage restorer. In *Renewable Energy Research and Applications (ICRERA)*, 2015 International Conference on, pages 1527–1532. IEEE, 2015.
- [128] G. V. S. Babu and V. Ganesh. Power quality enhancement in distributed energy resources by four leg voltage source converter. *Innovative Mechanisms for Industry Applications (ICIMIA), 2017 International Conference on*, pages 327–331, 2017.
- [129] S. R. Naidu and D. A. Fernandes. Dynamic voltage restorer based on a four-leg voltage source converter. *IET generation, transmission & distribution*, 3(5):437–447, 2009.
- [130] D. A. Fernandes, S. R. Naidu, and A. M. N. Lima. A four leg voltage source converter based dynamic voltage restorer. In *Power Electronics Specialists Conference*, 2008. *PESC 2008. IEEE*, pages 3760–3766. IEEE, 2008.
- [131] G. A. A. Carlos, C. B. Jacobina, and E. C. dos Santos. Investigation on dynamic voltage restorers with two dc links and series converters for three-phase four-wire systems. *IEEE Transactions on Industry Applications*, 52(2):1608–1620, 2016.

- [132] W. E. Brumsickle, R. S. Schneider, G. A. Luckjiff, D. M. Divan, and M. F. McGranaghan. Dynamic sag correctors: cost-effective industrial power line conditioning. *IEEE Transactions on Industry Applications*, 37(1):212–217, 2001.
- [133] S. M. Silva, S. E. da Silveira, et al. Analysis of a dynamic voltage compensator with reduced switch-count and absence of energy storage system. *IEEE transactions on industry applications*, 41(5):1255–1262, 2005.
- [134] F. A. Farret, M. G. Simões, and D. I. Brandão. Electronic Instrumentation for Distributed Generation and Power Processes. CRC Press, 2017.
- [135] A. V. Oppenheim and R. W. Schafer. Discrete-time signal processing. Pearson Education, 2014.
- [136] D. Sundararajan. Fourier Analysis, A Signal Processing Approach. Springer, 2018.
- [137] W. Yao, Z. Teng, Q. Tang, and Y. Gao. Measurement of power system harmonic based on adaptive kaiser self-convolution window. *IET Generation, Transmission* and Distribution, 10(2):390–398, 2016.
- [138] M. Inci, M. Buyuk, and M. Tumay. Fft based reference signal generation to compensate simultaneous voltage sag/swell and voltage harmonics. In 2016 IEEE 16th International Conference on Environment and Electrical Engineering (EEEIC), pages 1-5. IEEE, 2016.
- [139] D. Macii and D. Petri. Harmonics estimation in transient conditions using static and dynamic frequency-domain techniques. In 2018 IEEE 9th International Workshop on Applied Measurements for Power Systems (AMPS), pages 1–6. IEEE, 2018.
- [140] M. Domagk, J. Meyer, and P. Schegner. Seasonal variations in long-term measurements of power quality parameters. In 2015 IEEE Eindhoven PowerTech, pages 1–6. IEEE, 2015.
- [141] K. Thirumala, A. C Umarikar, and T. Jain. Estimation of single-phase and threephase power-quality indices using empirical wavelet transform. *IEEE Transactions* on power delivery, 30(1):445–454, 2015.
- [142] P.C. Chang, G.W. Chang, M.H. Shih, Y.Y. Chen, Y.H. Hong, and Y.K. Yeh. A hybrid approach for detection and classification of power quality disturbances. In 2017 IEEE Power and Energy Society General Meeting, pages 1–5. IEEE, 2017.
- [143] G. Plonka, D. Potts, G. Steidl, and M. Tasche. Numerical Fourier Analysis. Springer, 2018.

- [144] R. Balan, J. J. Benedetto, W. Czaja, M. Dellatorre, and K. A. Okoudjou. Excursions in Harmonic Analysis, Volume 5 - The February Fourier Talks at the Norbert Wiener Center. Springer, 2018.
- [145] V. Serov. Applied Mathematical Sciences. Fourier series, Fourier transform and their applications to mathematical physics. Springer, 2017.
- [146] T. Ceccherini-Silberstein, F. Scarabotti, and F. Tolli. Discrete Harmonic Analysis: Representations, Number Theory, Expanders, and the Fourier Transform, volume 172. Cambridge University Press, 2018.
- [147] S. A. Broughton and K. Bryan. Discrete Fourier analysis and wavelets. John Wiley and Sons, 2018.
- [148] V. Kaura and V. Blasko. Operation of a phase locked loop system under distorted utility conditions. In *Proceedings of Applied Power Electronics Conference*, APEC 1996, volume 2, pages 703–708. IEEE, 1996.
- [149] W. Leonhard. Control of electrical drives. Springer Science and Business Media, 2001.
- [150] S. Golestan, J. M. Guerrero, and J. C. Vasquez. Three-phase plls: A review of recent advances. *IEEE Transactions on Power Electronics*, 32(3):1894–1907, 2017.
- [151] S. Golestan, J. M. Guerrero, and J. C. Vasquez. Single-phase plls: A review of recent advances. *IEEE Transactions on Power Electronics*, 32(12):9013–9030, 2017.
- [152] C. Tu, Q. Guo, Y. Sun, F. Xiao, and F. Jiang. New adaptive scheme for dynamic voltage restorer to voltage sag compensation and flexible self-recovery. In 2018 IEEE International Power Electronics and Application Conference and Exposition (PEAC), pages 1–6. IEEE, 2018.
- [153] P. Li, L. Xie, J. Han, S. Pang, and P. Li. New decentralized control scheme for a dynamic voltage restorer based on the elliptical trajectory compensation. *IEEE Transactions on Industrial Electronics*, 64(8):6484–6495, 2017.
- [154] C. Meyer, R. W. De Doncker, Y. W. Li, and F. Blaabjerg. Optimized control strategy for a medium-voltage dvr—theoretical investigations and experimental results. *IEEE Transactions on Power Electronics*, 23(6):2746–2754, 2008.
- [155] A. K. Sadigh and K. M. Smedley. Review of voltage compensation methods in dynamic voltage restorer (dvr). In *Power and Energy Society General Meeting*, 2012 *IEEE*, pages 1–8. IEEE, 2012.

# Apêndices
## APÊNDICE A – Esquemáticos do Projeto do Compensador em Onda Quadrada

Este Apêndice A tem como objetivo reunir os esquemáticos contendo as 5 (cinco) principais partes funcionais do protótipo do compensador série de tensão montado no Laboratório Tesla, são elas:

- 1. Diagrama do circuito de Alimentação.
- 2. Diagrama do circuito do Microcontrolador.
- 3. Diagrama do circuito de Disparo dos Tiristores.
- 4. Diagrama do circuito de Medição de Tensão e Instrumentação.
- 5. Diagrama do circuito de Comando do Inversor.



#### A.1 Diagrama do circuito de Alimentação.

Figura 85 – Diagrama do circuito de Alimentação.



#### A.2 Diagrama do circuito do Microcontrolador.

Figura 86 – Diagrama do circuito do Microcontrolador.



A.3 Diagrama do circuito de Disparo dos Tiristores.

Figura 87 – Diagrama do circuito de Disparo dos Tiristores.



A.4 Diagrama do circuito de Medição de Tensão e Instrumentação.

Figura 88 – Diagrama do circuito de Medição de Tensão e Instrumentação.



A.5 Diagrama do circuito de Comando do Inversor.

Figura 89 – Diagrama do circuito de Comando do Inversor.

# APÊNDICE B – Programação do DSP

 $B.1 \quad \mathsf{Programa}_{\mathsf{fao}} \text{ do Arduino}^{\mathbb{R}} \text{ Arduino} \mathsf{DUE} \text{ via Matlab/simulink}^{\mathbb{R}}$ 



Figura 90 – Programação do Arduino Arduino<br/>DUE $^{\ensuremath{\mathbb{R}}}$  via Matlab/simulink $^{\ensuremath{\mathbb{R}}}$ 

B.2 Programação do Texas Instruments  $^{\textcircled{R}}$  o TMS320F28335 via Matlab/simulink  $^{\textcircled{R}}$ 



Figura 91 – Programação do Texas Instruments $^{\ensuremath{\mathbb{R}}}$ o TMS320F28335 via Matlab/simulink $^{\ensuremath{\mathbb{R}}}$ 

### APÊNDICE C – Artigos Produzidos

O discente publicou os seguintes artigos durante o mestrado na UFMG:

- M. P. B. Gomes, I. A. Pires, A. A. P. Machado, J. R. Silveira Júnior, A. F. Freitas, B. J. Cardoso Filho. Aumento da qualidade de energia entregue à equipamentos industriais, avaliação de duas topologias de compensadores série de tensão. Associação Brasileira de Metalurgia, Materiais e Mineração - 39° ABM week Energia (ABMweek 2018). Outubro 2-4, São Paulo/SP, Brasil. ABMweek, 2018.
- J. R. Silveira Júnior, M. P. B. Gomes, D. I. Brandão, B. J. Cardoso Filho, S. M. Silva, A. F. Freitas. Otimização energética de um sistema elétrico isolado. Associação Brasileira de Metalurgia, Materiais e Mineração 39° ABM week Energia (ABMweek 2018). Outubro 2-4, São Paulo/SP, Brasil. ABMweek, 2018.
- M. P. B. Gomes, I. A. Pires, A. A. P. Machado, P. S. Carletto, J. R. Silveira Junior, and B. J. de Cardoso Filho. An assessment of a square-wave series voltage compensator increasing low voltage ride through capability on industrial electronic loads. 2018 13th IEEE International Conference on Industry Applications (INDUSCON), November 11-14, São Paulo/SP, Brazil. pages 229–236. IEEE, 2018.
- M. P. B. Gomes, A. A. Luiz, and M. M. Stopa. Assessment of operation performance of power converters with low frequency pwm drive issues and field weakening. 2018 13th IEEE International Conference on Industry Applications (INDUSCON), November 11-14, São Paulo/SP, Brazil. pages 591–598. IEEE, 2018.
- G. V. Ramos, M. P. B. Gomes, A. A. Luiz and M. M. Stopa. Assessment of viability of a low cost three level boost rectifier in harmonic mitigation. 19<sup>th</sup> International Symposium on Electromagnetic Fields in Mechatronics, Electrical and Electronic Engineering (ISEF). August 29-31, Nancy, France. IEEE, 2019.
- M. P. B. Gomes, I. A. Pires, S. M. Silva, B. J. Cardoso Filho, J. R. Silveira Junior, A. A. P. Machado, and S. D. Machado. An assessment of a square-wave series voltage compensator increasing power quality on industrial electronic loads compensating voltage sag and swell. 2019 Applied Power Electronics Conference (APEC). March 17-21, Anaheim/CA, USA. IEEE, 2019.
- M. P. B. Gomes, A. A. Luiz, M. M. Stopa, G. V. Ramos, and I. A. Pires. Assessment of a NPC frequency inverter with low switching frequency modulation for a high speed rating operation of an induction motor. 2019 Applied Power Electronics Conference (APEC). March 17-21, Anaheim/CA, USA. IEEE, 2019.