

DISSERTAÇÃO DE MESTRADO Nº 1169

**ESTUDO DE TÉCNICAS DE MODULAÇÃO PARA CONVERSOR  
MULTINÍVEIS EM SISTEMAS COM TERMINAIS ABERTOS**

**Herbert de Oliveira Ramos**

DATA DA DEFESA: 19/12/2019

Programa de Pós-Graduação em Engenharia Elétrica  
Escola de Engenharia  
Universidade Federal de Minas Gerais - UFMG

---

**Estudo de Técnicas de Modulação  
para Conversor Multiníveis em  
Sistemas com Terminais Abertos**

---

Herbert de Oliveira Ramos

Belo Horizonte, 19 de dezembro de 2019

**Universidade Federal de Minas Gerais**

**Escola de Engenharia**

**Programa de Pós-Graduação em Engenharia Elétrica**

**ESTUDO DE TÉCNICAS DE MODULAÇÃO PARA CONVERSOR  
MULTINÍVEIS EM SISTEMAS COM TERMINAIS ABERTOS**

Herbert de Oliveira Ramos

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Marcos Antônio Severo Mendes

Belo Horizonte - MG

Dezembro de 2019

R175e

Ramos, Herbert de Oliveira.

Estudo de técnicas de modulação para conversor multiníveis em sistemas com terminais abertos [recurso eletrônico] / Herbert de Oliveira Ramos. - 2019.

1 recurso online (103 f. : il., color.) : pdf.

Orientador: Marcos Antônio Severo Mendes.

Coorientador: Frederico Ferreira Viana Matos

Dissertação (mestrado) - Universidade Federal de Minas Gerais, Escola de Engenharia.

Bibliografia: f.99-103.

Exigências do sistema: Adobe Acrobat Reader.

1. Engenharia Elétrica - Teses. 2. Modulação (Eletrônica) - Teses. 3. Bobinas – Teses. 4. Conversores de corrente elétrica – Teses. I. Mendes, Marcos Antônio Severo. II. Matos, Frederico Ferreira Viana. III. Universidade Federal de Minas Gerais. Escola de Engenharia. IV. Título.

CDU: 621.3(043)

**"Estudo de Técnicas de Modulação Para Conversor Multiníveis  
Em Sistemas Com Terminais Abertos"**

**Herbert de Oliveira Ramos**

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica.

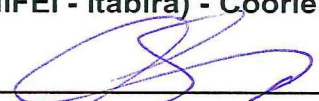
Aprovada em 19 de dezembro de 2019.

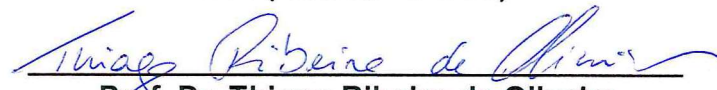
Por:

  
Prof. Dr. Marcos Antonio Severo Mendes

DELT (UFMG) - Orientador

  
Prof. Dr. Frederico Ferreira Viana Matos  
ICT (UNIFEI - Itabira) - Coorientador

  
Prof. Dr. Clodualdo Venicio de Sousa  
ICT (UNIFEI - Itabira)

  
Prof. Dr. Thiago Ribeiro de Oliveira  
DEELT (UFMG)

---

# Agradecimentos

---

Acima de tudo, agradeço a Deus, por tudo que és e faz em vida. Agradeço aos meus pais, Aparecida e Henrique, por todo suporte e por sempre terem acreditado e apoiado meus planos. Agradeço também aos meus irmãos, Paula, Hernani e Henrique, que mesmo distantes, nunca hesitaram em prestar qualquer tipo de ajuda. Agradeço de maneira especial a minha namorada, Joice, que sempre se mostrou madura e compreensiva, minha grande parceira tornou esse fardo muito mais leve.

Agradeço a todos que participaram diretamente no desenvolvimento desse trabalho, especialmente o Professor Frederico Matos. Meu orientador durante a graduação na Universidade Federal de Itajubá e nessa ocasião meu coorientador, sempre solícito, criativo, inspirou e contribuiu de maneira inestimável ao desenvolvimento desse trabalho. Ao meu orientador Dr. Marcos Severo, por seu olhar crítico e todo seu conhecimento. Ao aluno de Iniciação Científica Hugo Torquato, que topou abraçar esse projeto e não mediu esforços para me auxiliar nessa jornada, tornando-se um grande amigo nesse processo. De maneira geral, a todos os membros do Grupo de Pesquisa em Controle e Conversão de Energia Elétrica (CCEE) e do Laboratório de Geração de Energia Elétrica (LGEE) da Universidade Federal de Itajubá (UNIFEI).

A todos meus professores, desde a formação básica, até a graduação e o mestrado, meus grandes mestres e estimulantes do meu conhecimento.

Aos meus colegas da UFMG, agradeço em especial ao Lucas Xavier, José e André Badaia, pessoas com as quais pude morar durante 6 meses, que me acolheram muito bem e sempre se mostraram grandes amigos. Agradeço também aos companheiros de disciplinas e das incessantes viagens na BR381, Alex, Camilo, Geovane, Luís, Moisés, Valmor, Victor e Waner, vocês tornaram esses caminhos mais alegres e menos desgastantes. Agradeço aos times de basquete da Atlético Grifo e do Grêmio de Engenharia Elétrica, nos quais pude jogar durante um semestre e encontrar bons colegas, refugiar de vários problemas cotidianos praticando o esporte que eu amo.

Aos meus colegas da UNIFEI, mas não só os professores e alunos que contribuíram para o trabalho. Ao meu grande amigo Pedro, colega de graduação, de trabalho, do mestrado e também de moradia, nunca mediu esforços para me ajudar e sempre foi um grande companheiro. A todos os membros do Grupo de Oração Universitário Parresia, onde tive o prazer de servir por quase dois anos, fortaleci a minha fé e experimentei grandes prodígios do Nosso Senhor Jesus Cristo. A todo time de basquete da Atlético UNIFEI Itabira,

onde além do esporte, vivi grandes experiências e amizades. Aos meus colegas professores, técnicos, servidores e anistiados e especialmente a todos os meus alunos. As experiências e vivência na UNIFEI, proporcionada pela atividade de Professor Substituto, somaram de forma imensurável a minha formação pessoal e profissional.

Pego desculpas a todos que não citei diretamente e deixo aqui o meu muito obrigado. Das pequenas às grandes ações, são muitas pessoas envolvidas, experiências, contribuições. Afirmo que levo cada pessoa em meu coração.

*"Tente percorrer com toda a simplicidade o caminho de Nosso Senhor e não se aflija  
inutilmente."  
(São Padre Pio de Pietrelcina )*



---

# Resumo

---

A difusão de aplicações com elevados níveis de tensão e potência, resposta dinâmica fina e alto grau de qualidade de energia, impulsionam estudos e avanços na área dos conversores multiníveis. Os progressos dessas estruturas complexas estão intimamente relacionados aos avanços e adequações das estratégias de modulação. Devido ao número de chaves semicondutoras a serem comandadas e à quantidade de estados que produzem um mesmo nível de tensão nessas topologias, os moduladores possuem maior flexibilidade de operação, mas também maior complexidade de implementação.

Este trabalho apresenta o estudo comparativo do desempenho de algumas técnicas de modulação para uma estrutura de conexão multinível, do ponto de vista de perdas e de qualidade de energia. Utilizando dois conversores independentes, alimenta-se uma carga com terminais abertos, obtendo-se assim um sistema com tensão multinível aplicável à diversas finalidades. Essa estrutura é chamada de sistema conectado com terminais abertos.

Para essa topologia, implementa-se uma modulação com vetores espaciais centrados, que através da soma de um sinal adequado de sequência zero às referências de fase, obtêm-se resposta equivalente à uma modulação vetorial otimizada, comparando as ondas modulantes à portadoras triangulares em fase. Além do cálculo dos sinais de referência, aplica-se uma decodificação baseada em máquina de estados para definição da sequência de chaveamentos do conversor. Essa estratégia é capaz de otimizar o conteúdo harmônico de saída, enquanto mantém equilibradas as perdas entre os dispositivos.

Originalmente a máquina de estados é alimentada por um sinal digital modulado e precisa ser processada a uma frequência centenas de vezes maior que a frequência de chaveamento do conversor. Para implementação do decodificador em um processador digital de sinais com periférico PWM, uma modificação no algoritmo é proposta, de forma a permitir que os mesmos sinais de comando sejam obtidos com velocidade de processamento equivalente à frequência de amostragem do sistema. Além disso, um algoritmo generalizado expansível para sistemas baseados em conversores com capacitores flutuantes de  $n$ -níveis é desenvolvido.

Resultados experimentais para um sistema de três níveis, conciliados a simulações de três e mais níveis são apresentados afim de validar a implementação proposta e avaliar o desempenho da técnica de modulação.

**Palavras-chave:** Modulador decodificado, Máquina de Estados Finitos, Acionamento com Bobinas Abertas, Técnicas de Modulação Multinível, Conversores Multiníveis.

---

# Abstract

---

The spread of applications with high voltage and power levels, fine dynamic response and high power quality stimulate studies and advances in the field of multilevel converters. The progress of these complex structures is closely related to the advances and adaptations of modulation strategies. Due to the number of commanded semiconductor switches and the number of states that produce the same voltage level in these topologies, modulators have greater operating flexibility but also greater implementation difficulty.

This paper presents a comparative study of the performance of some modulation techniques for a multilevel connection structure, in terms of loss and power quality. Using two independent inverters, a load with open terminals is fed, thus obtaining a system with multilevel voltage. This structure is called Open-End Windings system.

For this topology, a modulation with centered space vectors is implemented, which, by adding an appropriate zero sequence signal to the phase references, gives an equivalent response to an optimized vector modulation, comparing the modulating waves to carries with the same phase. In addition to calculating the reference signals, a decoder based in finity state machine is applied for defining the drive switching sequence. This strategy is able to optimize the harmonic output content while keeping losses between devices balanced.

Originally the finite state machine is powered by a modulated digital signal and needs to be processed at a frequency hundreds of times higher than the drive's switching frequency. To implement the decoder in a digital signal processor that has PWM peripheral, a modification of the algorithm is proposed, so that the same command signals are obtained with processing speed equivalent to the system sampling frequency. In addition, a generalized expandable algorithm for n-level flying capacitor converters based systems is developed.

Experimental results for a three-level system, combined with simulations of three and more levels are presented in order to validate the proposed implementation and evaluate the performance of the modulation technique.

**Keywords:** Decoded Modulator, Finity State Machine, Open-End Winding Drives, Multilevel Modulation Techniques, Multilevel Converters.

---

# Lista de ilustrações

---

Figura 1.1 – Consumo de Energia Elétrica Mundial desde 1990. . . . .	21
Figura 1.2 – Sistema de conexão com terminais abertos (OEW). . . . .	23
Figura 1.3 – Conversor trifásico de Alta Potência de 2-Níveis. . . . .	25
Figura 1.4 – Tensão na saída nos conversores de: (a) dois níveis, (b) três níveis e (c) nove níveis. . . . .	26
Figura 1.5 – Classificação dos Conversores de Alta Potência . . . . .	27
Figura 1.6 – Estrutura por fase do conversor NPC de: (a) três níveis e (b) cinco níveis. . . . .	28
Figura 1.7 – Estrutura por fase do conversor FC de: (a) três níveis e (b) cinco níveis. . . . .	29
Figura 1.8 – Estrutura por fase do conversor CHB de $m = 2n + 1$ níveis. . . . .	30
Figura 1.9 – Estrutura por fase do conversor MMC de n-Níveis. . . . .	31
Figura 1.10 – Sistema de conexão com terminais abertos (OEW) . . . . .	32
Figura 1.11 – Classificação das técnicas de modulação para conversores multiníveis . . . . .	33
Figura 1.12 – Sinais de um PWM com múltiplas portadoras: (a) PS-PWM, (b) PD-PMW, (c) POD-PWM e (d) APOD-PWM. . . . .	34
Figura 2.1 – Diagrama de vetores espaciais para um sistema OEW de três níveis, com referência em sub-hexágono centrado em A. . . . .	38
Figura 2.2 – Diagrama em blocos generalizado para PWM baseado na injeção de sequência zero . . . . .	40
Figura 2.3 – Referência para modulação com vetor espacial centrado e sinal de modo comum . . . . .	42
Figura 2.4 – Ondas portadoras para decodificar PD-PWM trapezoidal de topologia FC de cinco níveis . . . . .	43
Figura 2.5 – Diagrama em blocos de modulação CSVPWM com decodificador baseado em FSM de alta frequência . . . . .	44
Figura 2.6 – Padrões de chaveamento por célula para FSM-CSVPWM com referência na: (a) banda 2 e (b) banda 1. . . . .	45
Figura 2.7 – Máquina de estados finitos para modulação decodificada de três níveis em alta frequência . . . . .	45
Figura 2.8 – Sinais utilizados na modulação decodificada em alta frequência para um sistema de três níveis. . . . .	46
Figura 2.9 – Diagrama em blocos parcial de um periférico PWM para DSP . . . . .	47

Figura 2.10–Diagrama em blocos de modulação CSVPWM com decodificador baseado em FSM de baixa frequência . . . . .	47
Figura 2.11–Comutações para possíveis referências de um PWM. . . . .	48
Figura 2.12–Máquina de estados finitos para modulação decodificada de três níveis em baixa frequência (completa) . . . . .	49
Figura 2.13–Máquina de estados finitos para modulação decodificada de três níveis em baixa frequência (simplificada). . . . .	50
Figura 2.14–Sinais do modulador DPWM-BF de 3-níveis por estado da FSM. . . . .	50
Figura 2.15–Formas de onda dos estágios da modulação decodificada em baixa frequência. . . . .	51
Figura 2.16–Máquina de estados finitos para modulação decodificada de cinco níveis em alta frequência. . . . .	52
Figura 2.17–Máquina de estados finitos para modulação decodificada de cinco níveis em baixa frequência (simplificada). . . . .	53
Figura 2.18–FSM por banda para modulação decodificada de $n$ -níveis em baixa frequência. . . . .	54
Figura 2.19–FSM por banda para modulação decodificada de $n$ -níveis em baixa frequência. . . . .	55
Figura 2.20–Formas de onda para modulador decodificado de 7-níveis em baixa frequência. . . . .	56
Figura 2.21–Corrente e tensão trifásica para modulação decodificada de 7-níveis em baixa frequência. . . . .	57
Figura 3.1 – Diagrama esquemático representativo da bancada experimental. . . . .	60
Figura 3.2 – Bancada de ensaios do sistema (Parte de Potência). . . . .	62
Figura 3.3 – Bancada de ensaios do sistema (Parte de controle). . . . .	63
Figura 3.4 – Sinais de PWM para portadoras em fase (PD) (resultados simulados). . . . .	66
Figura 3.5 – Tensões em uma das fases para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais). . . . .	66
Figura 3.6 – Tensões e correntes trifásicas nas cargas para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais). . . . .	67
Figura 3.7 – Espectro harmônico das tensões nas cargas para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais). . . . .	68
Figura 3.8 – Espectro harmônico das correntes na carga para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais). . . . .	68
Figura 3.9 – Perdas média por dispositivo por índice de modulação para portadoras em fase (PD) (resultados simulados). . . . .	69
Figura 3.10–Perdas média por dispositivo por fator de potência para portadoras em fase (PD) (resultados simulados). . . . .	70
Figura 3.11–Sinais de PWM para portadoras em fase oposta (POD) (resultados simulados). . . . .	70
Figura 3.12–Tensões em uma das fases para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais). . . . .	71
Figura 3.13–Tensões e correntes trifásicas nas cargas para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais). . . . .	72

Figura 3.14–Espectro harmônico das tensões nas cargas para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais).	72
Figura 3.15–Espectro harmônico das correntes na carga para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais).	73
Figura 3.16–Perdas média por dispositivo por índice de modulação para portadoras em fase oposta (POD).	74
Figura 3.17–Perdas média por dispositivo por fator de potência para portadoras em fase oposta (POD).	74
Figura 3.18–Sinais de PWM para portadoras com fase deslocadas (PS).	75
Figura 3.19–Tensões em uma das fases para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).	76
Figura 3.20–Tensões e correntes trifásicas nas cargas para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).	76
Figura 3.21–Espectro harmônico das tensões na carga para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).	77
Figura 3.22–Espectro harmônico das correntes na carga para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).	77
Figura 3.23–Perdas média por dispositivo por índice de modulação para portadoras com fase deslocadas (PS).	78
Figura 3.24–Perdas média por dispositivo por fator de potência para portadoras com fase deslocadas (PS).	78
Figura 3.25–Sinais de PWM para modulador decodificado (resultados simulados).	79
Figura 3.26–Tensões em uma das fases para modulador decodificado e índice de modulação de 85% (resultados experimentais).	80
Figura 3.27–Tensões e correntes trifásicas nas cargas para modulador decodificado e índice de modulação de 85% (resultados experimentais).	81
Figura 3.28–Espectro harmônico das tensões na carga para modulador decodificado e índice de modulação de 85% (resultados experimentais).	81
Figura 3.29–Espectro harmônico das correntes na carga para modulador decodificado e índice de modulação de 85% (resultados experimentais).	82
Figura 3.30–Perdas média por dispositivo por índice de modulação para modulador decodificado.	82
Figura 3.31–Perdas média por dispositivo por fator de potência para modulador decodificado.	83
Figura 3.32–Comparação da distorção total de demanda de corrente entre os moduladores em função do índice de modulação (resultados experimentais e simulados).	84
Figura 3.33–Comparação da distorção total de demanda de tensão entre os moduladores em função do índice de modulação (resultados experimentais e simulados).	84
Figura 3.34–Comparação do coeficiente de variação de perdas entre as chaves para cada modulador em função do índice de modulação (resultados simulados).	85

Figura 3.35–Comparação do coeficiente de variação de perdas entre as chaves para cada modulador em função do fator de potência (resultados simulados).	86
Figura 3.36–Comparação das perdas totais para cada modulador em função do índice de modulação (resultados simulados). . . . .	87
Figura 3.37–Comparação das perdas totais para cada modulador em função do fator de potência (resultados simulados). . . . .	87

---

---

# Lista de tabelas

---

Tabela 1.1 – Tensão de fase no conversor NPC de cinco níveis por combinação de chaveamento. . . . .	27
Tabela 1.2 – Tensão de fase no conversor FC de cinco níveis por combinação de chaves.	29
Tabela 1.3 – Tensão de saída na unidade Ponte-H por combinação de chaveamento.	31
Tabela 2.1 – Sinais de referência por célula de fase para DPWM-BF. . . . .	49
Tabela 2.2 – Vetores de referência em função do estado por banda, da banda e da direção do contador para um conversor de 5-níveis. . . . .	53
Tabela 3.1 – Principais parâmetros do lado da rede da bancada de ensaios. . . . .	61
Tabela 3.2 – Dados do módulo Semikron SKS 46F B6CI+B1CI+B6U 26 V12 utilizado no banco de ensaios. . . . .	61
Tabela 3.3 – Dados da carga utilizada no banco de ensaios. . . . .	61
Tabela 3.4 – Dados do controlador eletrônico. . . . .	62
Tabela 3.5 – Parâmetros do banco de ensaios. . . . .	65

---

# Lista de abreviaturas e siglas

---

AGNU	<i>Assembléia Geral das Nações Unidas</i> 2
APOD	<i>Alternative Phase Opposition Disposition</i> 39
APOD-PWM	<i>Alternative Phase Opposition Disposition Pulse Width Modulation</i> 14
AQSM	<i>Action Qualifier submodule</i> 27
CA	<i>Corrente Alternada</i> 20
CC	<i>Corrente Contínua</i> 5
CCEE	<i>Grupo de Pesquisa em Controle e Conversão de Energia Elétrica</i> 15
CCS	<i>Code Composer Studio</i> 15
CCSM	<i>Counter Compare submodule</i> 27
CHB	<i>Cascaded H-Bridge</i> 2
CSVPWM	<i>Centered Space Vector Pulse Width Modulation</i> 19
DPR	<i>Desvio Padrão Relativo</i> 65
DPWM-BF	<i>Decodificador PWM de Baixa Frequência</i> 20
DSP	<i>Digital Signal Processor</i> 15
FC	<i>Flying Capacitor</i> 6
FSM	<i>Finite State Machine</i> 17
FSM-CSVPWM	<i>Finite State Machine - Centered Space Vector Pulse Width Modulation</i> 3
GD	<i>Geração Distribuída</i> 4
HVDC	<i>High Voltage Direct Current</i> 6
IGBT	<i>Insulated Gate Bipolar Transistor</i> 12
LCCE	<i>Laboratório de Conversão e Controle de Energia</i> 4
LGEE	<i>Laboratório de Geração de Energia Elétrica</i> 15
LS	<i>Level Shifted</i> 39
LS-PWM	<i>Level Shifted Pulse Width Modulation</i> 14
MATLAB	<i>Matrix Laboratory</i> 4
MC	<i>Multilevel converter</i> 17
MMC	<i>Multi-Modular Converter</i> 6
NPC	<i>Neutral Point Clamped</i> 2
ODS	<i>Objetivos de Desenvolvimento Sustentável</i> 2
OEW	<i>Open-End Windings</i> 2
PD	<i>Phase Shifted</i> 39
PD-PWM	<i>Phase Disposition Pulse Width Modulation</i> 14



PLECS	<i>Piecewise Linear Electrical Circuit Simulation</i> 4
POD	<i>Phase Opposition Disposition</i> 39
POD-PWM	<i>Phase Opposition Disposition Pulse Width Modulation</i> 14
PS	<i>Phase Shifted</i> 39
PS-PWM	<i>Phase Shifted Pulse Width Modulation</i> 14
PV	<i>Photovoltaic</i> 4
PWM	<i>Pulse Width Modulation</i> 2
SEP	<i>Sistemas Elétricos de Potência</i> 2
SVM	<i>Space Vector Modulation</i> 13
TBSM	<i>Time-Base submodule</i> 27
TDD	<i>Total Demand Distortion</i> 63
UFMG	<i>Universidade Federal de Minas Gerais</i> 39
UI	<i>Utility Interface</i> 20
UNIFEI	<i>Universidade Federal de Itajubá</i> 4
VSI	<i>Voltage Source Inverter</i> 14

---

# Lista de símbolos

---

$B$	Banda onde se encontra a referência de tensão	32
$C_{DIR}$	Direção do contador que gera a onda portadora	32
$LC$	Filtro indutivo capacitivo	40
$LCL$	Filtro indutivo capacitivo indutivo	40
$N$	Número de células de um conversor multiníveis	32
$RL$	Carga resistiva indutiva	36
$S_{ix}^*$	Sinal de comando da célula $x$ na fase $i$	25
$\alpha\beta$	Sistema de coordenadas no referencial estacionário	18
$\bar{R}^{B,e,C_{DIR}}$	Vetor de referências para cada célula de conversor na banda $B$ , estados por banda $e$ , e direção de contador $C_{DIR}$	34
$\mu$	Média aritmética	65
$\sigma$	Desvio Padrão	65
$c$	Índice da célula conversora de potência	33
$c_v$	Coefficiente de variação	65
$dv/dt$	Varição de tensão no tempo	4
$e$	Estado por banda da máquina de estados finitos	32
$mod$	Função resto de divisão	21
$n$	Número de níveis de um conversor multiníveis	21
$v_0^*$	Tensão de modo comum de referência	21
$v_i^*$	Tensão de referência de fase	21
$v_{LVL}$	Sinal digital modulado	24
$v_{ii'}$	Tensão de fase resultante na saída do conversor OEW	46
$v_{io}$	Tensão de saída individual de cada conversor em relação ao ponto central de seu barramento	46
$v_{ix}^*$	Sinal de referência decodificado da célula $x$ na fase $i$	28

---

# Sumário

---

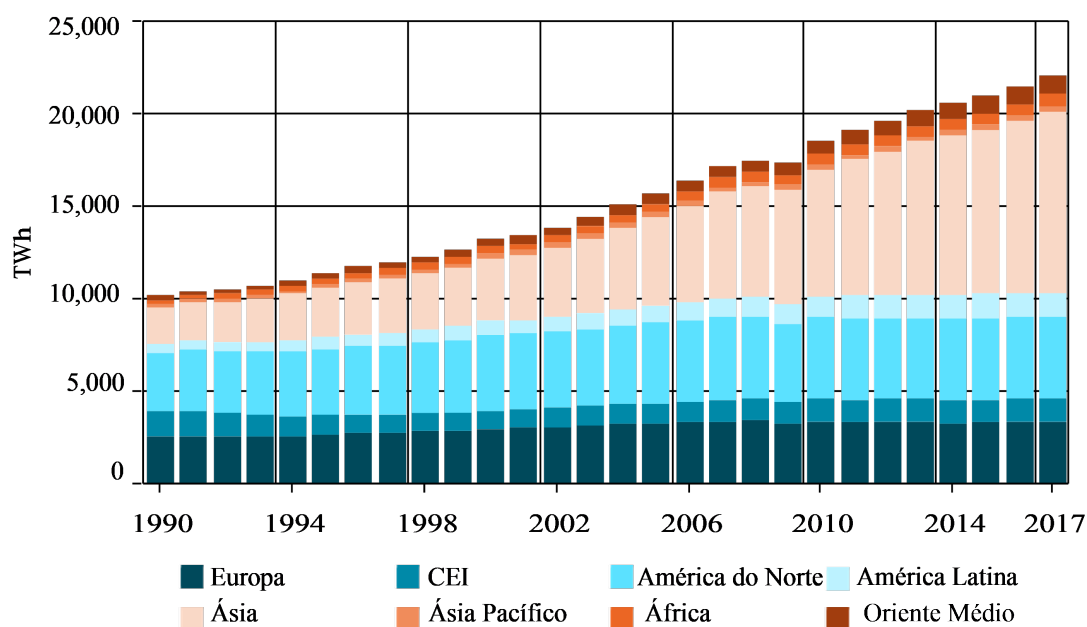
<b>1</b>	<b>Introdução</b>	<b>21</b>
1.1	Motivação	22
1.2	Objetivos	23
1.3	Metodologia	23
1.4	Referencial teórico	24
1.4.1	Topologias de Conversão Multinível	24
1.4.1.1	Ponto Neutro Grampeado (NPC)	26
1.4.1.2	Capacitor flutuante (FC)	28
1.4.1.3	Ponte-H em cascata (CHB)	30
1.4.1.4	Conversor modular multinível (MMC)	31
1.4.1.5	Alimentação com terminais abertos (OEW)	32
1.4.2	Técnicas de modulação para Conversores Multinível	33
1.4.2.1	Modulação Vetorial (SVM)	33
1.4.2.2	Modulação por Largura de Pulso com Múltiplas portadoras	34
1.5	Contribuições	35
1.6	Organização do Texto	36
<b>2</b>	<b>Técnicas de Modulação para Sistemas Conectados com Terminais Abertos</b>	<b>37</b>
2.1	O Estado da arte	37
2.2	Modulação por largura de pulso com vetor espacial centrado (CSVPWM)	40
2.3	Decodificador PWM 3-níveis baseado em máquina de estados finitos de alta frequência	42
2.4	Decodificador PWM 3-níveis baseado em máquina de estados finitos de baixa frequência	46
2.5	Decodificador PWM $n$ -níveis baseado em máquina de estados finitos de baixa frequência	52
2.6	Considerações Finais	58
<b>3</b>	<b>Desempenho das Técnicas de Modulação</b>	<b>59</b>
3.1	Bancada de ensaios	59
3.1.1	Sistema de potência	60
3.1.2	Sistema de controle	62
3.2	Resultados experimentais e simulados	64

3.2.1	Desempenho da CSVPWM com portadoras em fase (PD) . . . . .	65
3.2.1.1	Análise harmônica com portadoras em fase (PD) . . . . .	67
3.2.1.2	Análise de perdas com portadoras em fase (PD) . . . . .	69
3.2.2	Desempenho da CSVPWM com portadoras com fase opostas (POD) . . . . .	70
3.2.2.1	Análise harmônica com portadoras com fase opostas (POD) . . . . .	71
3.2.2.2	Análise de perdas com portadoras com fase opostas (POD) . . . . .	73
3.2.3	Desempenho da CSVPWM com portadoras com fase deslocadas (PS) . . . . .	75
3.2.3.1	Análise harmônica com portadoras com fase deslocadas (PS) . . . . .	76
3.2.3.2	Análise de perdas com portadoras com fase deslocadas (PS) . . . . .	78
3.2.4	Desempenho da CSVPWM com decodificação FSM . . . . .	79
3.2.4.1	Análise harmônica da modulação com decodificação FSM . . . . .	80
3.2.4.2	Análise de perdas da modulação com decodificação FSM . . . . .	80
3.2.5	Comparação dos Resultados . . . . .	83
3.3	Considerações Finais . . . . .	88
<b>4</b>	<b>Conclusões e Propostas de Continuidade . . . . .</b>	<b>89</b>
4.1	Continuidade e trabalhos futuros . . . . .	90
	<b>Referências . . . . .</b>	<b>92</b>

# Introdução

O consumo global de energia elétrica segue aumentando, conforme apresenta a figura 1.1, e mais rápido do que de outras fontes de energia (ENERDATA, 2017). Além disso, de acordo com World Bank (2017), o crescimento do número de pessoas com acesso à energia elétrica segue acelerado. Esse cenário se desenha mesmo com projeção de declínio no crescimento econômico mundial de 3,1% para 2,9% em 2019 de acordo com Skies (2019), pois o comércio internacional e os investimentos estão moderados, as tensões comerciais continuam elevadas e as condições de financiamento estão diminuindo, ainda acompanhada de desaceleração nos importadores de *commodities*.

Figura 1.1 – Consumo de Energia Elétrica Mundial desde 1990.



Fonte: Adaptado de (ENERDATA, 2017)

Houve um aumento na capacidade total de energia renovável mundial entre os anos de 2009 e 2018 de 107,5% (IRENA, 2019), podendo-se destacar as gerações eólicas e fotovoltaicas (AHRABIAN; SHAHNIA; HAQUE, 2006). Esse crescimento deve perdurar-se por algumas décadas, dado que comunidades internacionais somam esforços para alcançar um futuro sustentável para o planeta, através de ações como a "Agenda 2030" que

aponta *Objetivos de Desenvolvimento Sustentável (ODS)* discutidos na *Assembléia Geral das Nações Unidas (AGNU)* em 2015. O grande gargalo do desenvolvimento sustentável é a utilização em larga escala de energias renováveis (GIELEN et al., 2019).

Dessa forma, a transformação técnica, econômica e de mercado do setor de energia elétrica continua intensa. A comunidade científica e a indústria aumentam continuamente a procura por otimizar a utilização da energia para atingir taxas de produção mais elevadas, reduzir custos e aumentar a eficiência. A área de eletrônica de potência, particularmente, vem sendo alavancada devido à vasta aplicação de conversores de potência em diversos processos alimentados por acionamentos controlados. Esses avanços são dados, principalmente, devido ao desenvolvimento tecnológico dos semicondutores para suportarem maiores valores nominais de corrente e tensão, e através do uso e desenvolvimento de topologias de conversão multiníveis (Franquelo et al., 2008).

## 1.1 Motivação

Para realizar a conexão de diversos componentes e tecnologias aos *Sistemas Elétricos de Potência (SEP)*, muitas vezes se faz necessário a utilização de conversores de potência. Estes equipamentos permitem uma eficiente e flexível conexão ativa à rede, por exemplo, das fontes de energia renováveis, armazenadores de energia, cargas controladas, para citar alguns (TEODORESCU; LISERRE; RODRÍGUEZ, 2007).

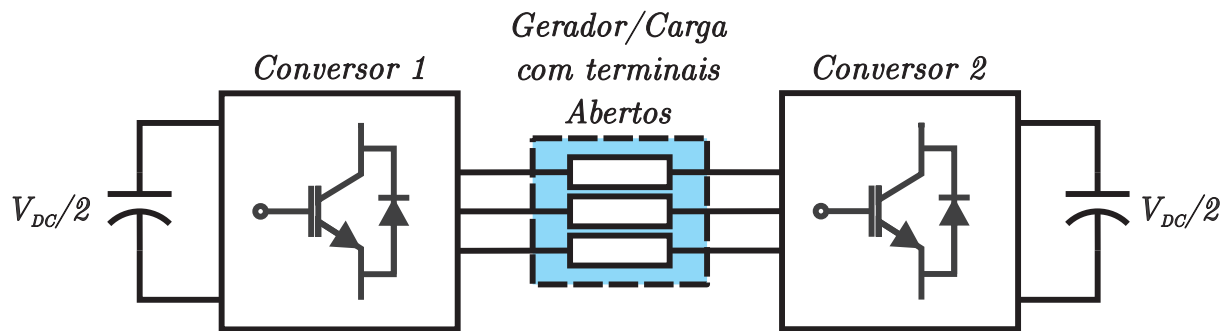
Devido a vasta gama de aplicações, os conversores de potência são amplamente estudados, visando obter sistemas de acionamento com maior potência, melhor qualidade de energia ou desempenho dinâmico. Avanços têm sido obtidos principalmente através das topologias multiníveis, que são estruturas complexas baseadas em conversores unicelulares como as topologias de ponto neutro grampeado - *Neutral Point Clamped (NPC)*, ou multicelulares como o ponte-H em cascata - *Cascaded H-Bridge (CHB)*- e os conversores intercalados (TEODORESCU; LISERRE; RODRÍGUEZ, 2007). As estruturas são essencialmente variações na forma de conexão entre dispositivos de chaveamento e capacitores, que produzem múltiplos degraus de tensão na saída.

Uma forma de obter tensões com múltiplos níveis em um sistema de acionamento, é a conexão com terminais abertos - *Open-End Windings (OEW)* - representada na figura 1.2, proposta por Stemmler e Guggenbach (1993). Nesta configuração, a carga não é conectada em delta ou estrela como nos acionamentos convencionais. Assim tem-se todos os terminais da carga, disponíveis para serem alimentados por dois conversores polifásicos distintos, sendo esses de dois ou mais níveis.

No projeto e controle dos conversores multiníveis, os desafios e oportunidades estão relacionados com a necessidade de utilizar uma frequência de chaveamento mais baixa para gerir um nível de potência mais elevado, bem como a necessidade de utilizar dispositivos computacionais mais potentes e gerir de forma inteligente os sensores e os *drivers* disponíveis para modulação por largura de pulso - *Pulse Width Modulation (PWM)* (TEODORESCU; LISERRE; RODRÍGUEZ, 2007).

Além disso, existem diversas maneiras possíveis de sintetizar um sinal de referên-

Figura 1.2 – Sistema de conexão com terminais abertos (OEW).



Fonte: Elaborado pelo autor

cia em um conversor, e essas possibilidades se expandem quando utiliza-se conversores multiníveis. Dessa forma, diversas técnicas de modulação por largura de pulso são desenvolvidas com diferentes objetivos como, redução do conteúdo harmônico, redução de perdas, variação da tensão e frequência de saída linear.

Neste contexto, o trabalho descrito nesta dissertação apresenta um estudo comparativo de técnicas de modulação por largura de pulso (PWM) para uma topologia multinível que emprega dois conversores aplicados a um sistema de terminais abertos.

## 1.2 Objetivos

O objetivo principal deste trabalho é desenvolver uma técnica de modulação para um sistema de conversão de energia elétrica multiníveis com terminais abertos que apresente vantagens em relação a outras estratégias tradicionalmente utilizadas para aplicações de alta potência. Os objetivos específicos são:

- Comparar o desempenho de técnicas de modulação para um sistema OEW;
- Desenvolver um algoritmo de implementação de modulação por largura de pulso com vetor espacial centrado através de máquina de estados finitos - *Finite State Machine - Centered Space Vector Pulse Width Modulation* (FSM-CSVPWM);
- Alcançar uma distribuição uniforme de perdas entre os dispositivos de chaveamento;
- Obter um conteúdo harmônico reduzido nas correntes de saída;
- Demonstrar a aplicação da estrutura em um sistema real de conversão de energia.
- Propor um algoritmo FSM-CSVPWM generalizável para qualquer quantidade de níveis de saída;

## 1.3 Metodologia

Durante todas as etapas do trabalho, foi realizada extensiva revisão bibliográfica acerca de temas relevantes ao projeto, como maneira de conciliar a pesquisa ao estado da arte. Embasado na literatura, desenvolveu-se modelos capazes de descrever o

comportamento dinâmico do sistema, comissionou-se um protótipo em escala reduzida e interpretou-se os resultados simulados e experimentados. Simulações computacionais foram desenvolvidas paralelamente em duas plataformas, *Piecewise Linear Electrical Circuit Simulation* (PLECS) e *Simulink/Matrix Laboratory* (MATLAB), possibilitando análises no domínio do tempo e em diversas condições de operação, do comportamento dinâmico dos sistemas estudados. Para os ensaios experimentais, foram utilizadas as instalações do *Laboratório de Conversão e Controle de Energia* (LCCE) da *Universidade Federal de Itajubá* (UNIFEI) – campus Itabira, onde um protótipo em escala reduzida foi comissionado, para o sistema em estudo. O projeto e construção da bancada de teste utilizada é fruto de trabalhos anteriores na instituição. Este protótipo foi testado sob diversas condições de operação, onde algumas grandezas elétricas foram monitoradas através de equipamentos adequados, a fim de verificar variáveis de interesse e analisar o funcionamento do sistema.

## 1.4 Referencial teórico

As redes elétricas sofrem contínua alteração, devido às mudanças do perfil das cargas e gerações conectadas ao sistema. Com a popularização e o desenvolvimento em larga escala das *Gerações Distribuídas* (GDs) conectadas à rede, como painéis fotovoltaicos - *Photovoltaics* (PVs), turbinas eólicas, dispositivos de armazenamento de energia e cargas como veículos elétricos, a estrutura e as características das redes de energia estão sujeitas a mudanças. Esta nova conformação traz uma série de impactos na operação segura e estável de redes elétricas, mas também desafios para garantir confiabilidade e qualidade do fornecimento de energia (Zhang; Qiu, 2019).

Neste panorama, os conversores de alta potência experimentaram significativo desenvolvimento e inserção no mercado nas últimas décadas (Zhang; Qiu, 2019). Tornou-se evidente a limitação dos conversores clássicos de dois níveis a aplicações de baixa ou média potência, vinculada a limitação da máxima tensão de bloqueio dos dispositivos semicondutores, limites de conteúdo harmônico e em alguns casos limites de variação abrupta de tensão ( $dv/dt$ ) determinados pela carga.

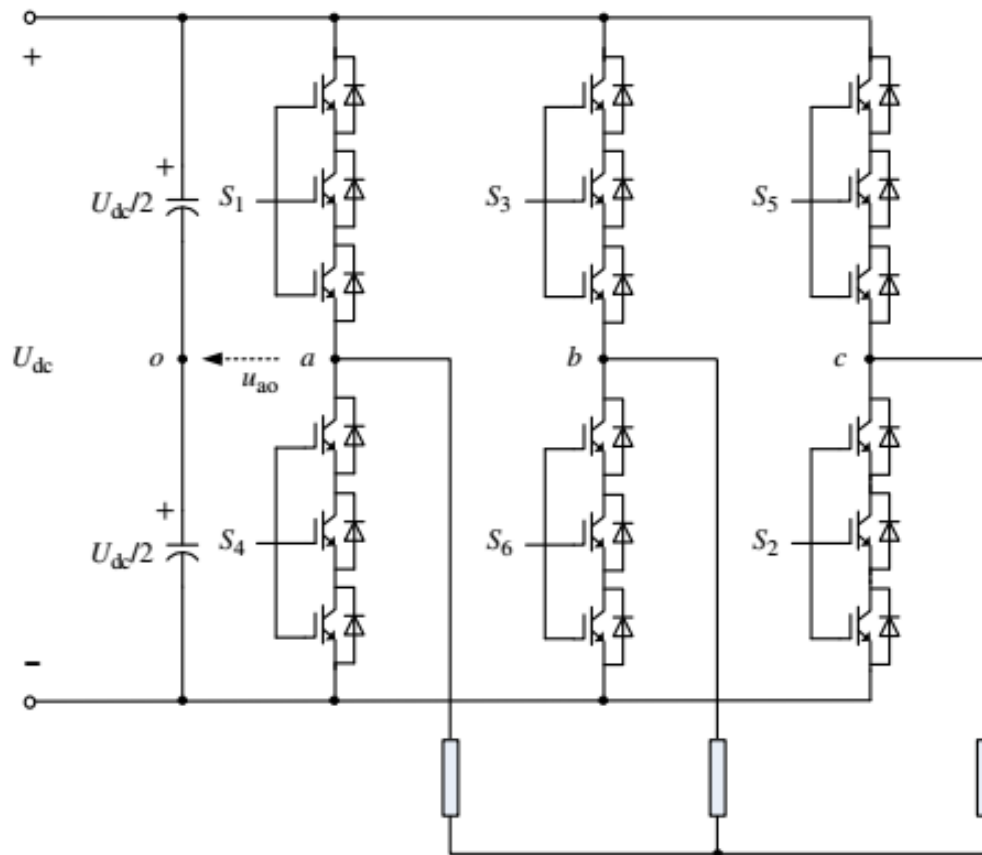
A conexão em série de dispositivos de comutação permitiu que os conversores de dois níveis fossem utilizados em aplicações de alta potência. O número de chaves em série é determinado pela sua capacidade de bloqueio e a tensão do barramento CC. O funcionamento desse conversor é similar ao de um conversor de dois níveis convencional, onde um grupo de chaves em série substitui cada chave da topologia original, e controladas pelo mesmo sinal de comando elas operam como uma única chave (Rodríguez et al., 2007). A estrutura para três dispositivos em série é exposta na figura 1.2. Nesta configuração, apesar da limitação da máxima tensão de bloqueio dos dispositivos semicondutores ser contornada, as questões de qualidade de energia permanecem, e por vezes se intensificam.

### 1.4.1 Topologias de Conversão Multinível

Os conversores multiníveis são sistemas de conversão de energia compostos por uma série de dispositivos semicondutores de potência e fontes capacitivas de tensão conectadas



Figura 1.3 – Conversor trifásico de Alta Potência de 2-Níveis.



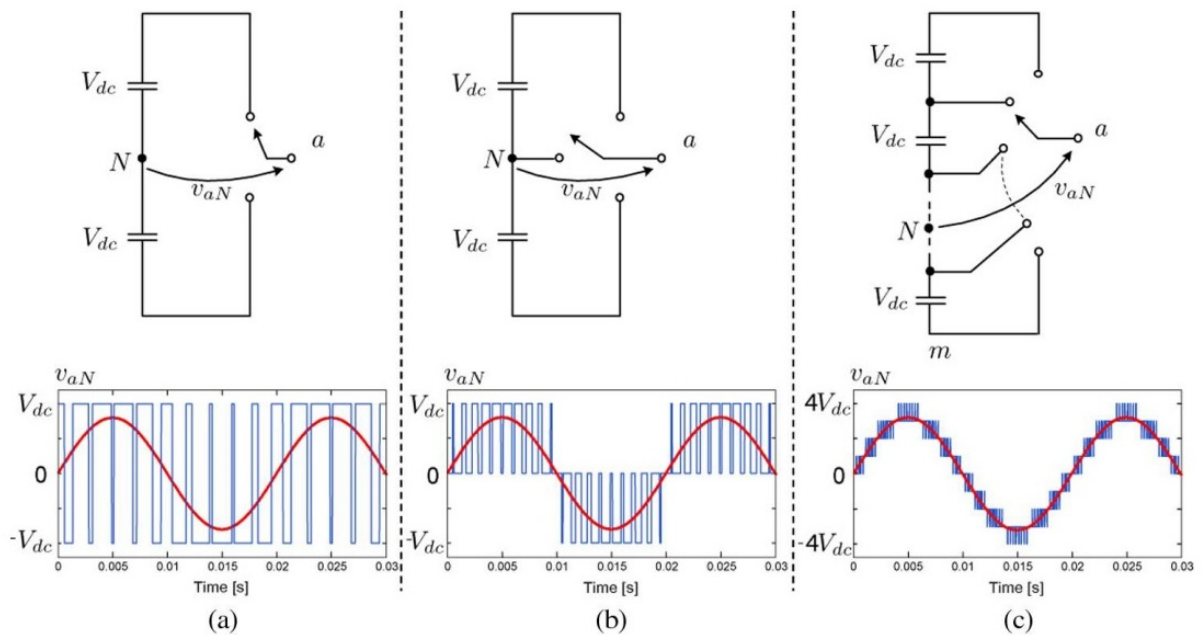
Fonte: Zhang e Qiu (2019)

entre si e controladas de tal forma a produzir uma forma de onda de tensão com múltiplos degraus de amplitude, e com frequência e fase controláveis. A característica escalonada da tensão de saída permite um perfil harmônico de maiores ordens e menores amplitudes quando comparado a um sistema de acionamento com inversor de dois níveis (MATOS, 2019). Os dispositivos semicondutores atuam como chaves e são comandados de forma a conectar as fontes capacitivas à carga de maneira controlada, permitindo selecionar os níveis de tensão impostos. O comando dos estados ligados e desligados das chaves é realizado através de estratégias de modulação (Rodríguez et al., 2007).

A quantidade de níveis do conversor é definida através do número de degraus (valores constantes de tensão) que podem ser gerados entre o terminal de saída e um ponto de referência arbitrário interno ao conversor. Tipicamente, este ponto se encontra no centro do barramento de *Corrente Contínua (CC)* e é chamado de neutro, mas na prática quase sempre não temos acesso físico a este ponto que então é tratado virtualmente. Um conversor multinível é capaz de produzir, pelo menos, três níveis de tensão em sua saída, enquanto o conversor clássico produz apenas dois níveis. A figura 1.4 ilustra o princípio de funcionamento de alguns conversores ideais de diferentes níveis.

Dessa maneira, as topologias multiníveis surgem como uma alternativa para o atendimento as demandas de potências elevadas, já que a conexão em série dos dispositivos permitiu alcançar tensões de trabalho mais altas, que não permitiam a utilização de dispositivos semicondutores tradicionais na estrutura clássica de dois níveis. Atualmente,

Figura 1.4 – Tensão na saída nos conversores de: (a) dois níveis, (b) três níveis e (c) nove níveis.



Fonte: [Rodríguez et al. \(2007\)](#)

são comercializados para vários tipos de aplicações, tais como compressores, bombas, moinhos, laminadores, trituradores, sopradores de alto-forno, propulsão marítima, tração ferroviária, compensadores de potência reativa, transmissão *CC* em alta tensão - *High Voltage Direct Current (HVDC)*, conversão de energia eólica, para citar alguns ([Kouro et al., 2010](#)).

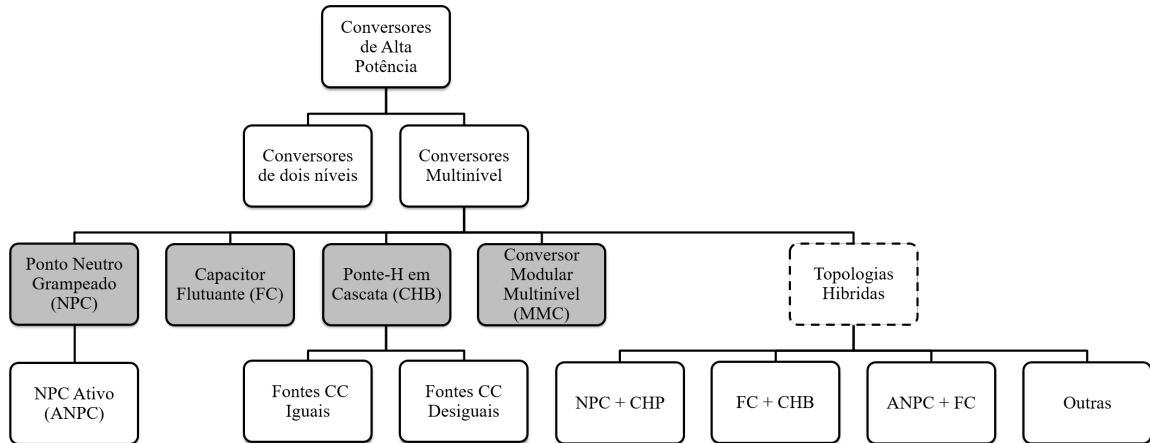
A utilização dos conversores multiníveis introduziu também uma série de desafios de implementação e controle devido à maior complexidade nos circuitos dos conversores. Entretanto, abriu-se também novas oportunidades, uma vez que foram ampliados os graus de liberdade do controle que podem ser utilizados para melhorar a conversão da energia, sobretudo no que diz respeito à qualidade de energia e à eficiência. Assim, os conversores multiníveis tornaram-se uma solução industrial para aplicações de alta potência, alto desempenho dinâmico ou que demandem melhor qualidade de energia ([Rodríguez et al., 2007](#)).

Uma classificação dos tipos de conversores de alta potência é apresentada de maneira resumida na figura 1.5. Em destaque estão os conversores de tensão multiníveis mais convencionais, de acordo com [Kouro et al. \(2010\)](#). Serão abordadas nesse texto, apenas as topologias destacadas: Ponto neutro grampeado (*NPC*); Capacitores flutuantes - *Flying Capacitor (FC)*; Ponte-H em cascata (*CHB*) e Conversor modular multinível - *Multi-Modular Converter (MMC)*.

#### 1.4.1.1 Ponto Neutro Grampeado (*NPC*)

O conversor *NPC*, originalmente proposto por [Nabae, Takahashi e Akagi \(1981\)](#) é considerado o primeiro conversor multinível real. Assim como o conversor de dois níveis,

Figura 1.5 – Classificação dos Conversores de Alta Potência



Fonte: Adaptado de Zhang e Qiu (2019)

os dispositivos de chaveamento são conectados em série para dividir a tensão de bloqueio, mas os diodos de grampeamento fazem conexão a pontos internos do barramento CC garantindo formas escalonadas de tensão (frações da tensão do barramento CC em relação ao ponto neutro). Como mostrado na figura 1.6 (a), através dos diodos conectados entre o ponto neutro N e o ponto de conexão das chaves em série, é possível sintetizar um nível de tensão adicional “0”, quando as chaves  $S_1$  e  $S_2$  estão ligadas. Dessa maneira, esse conversor consegue sintetizar as tensões  $0$ ,  $-U_{DC}/2$  e  $U_{DC}/2$ .

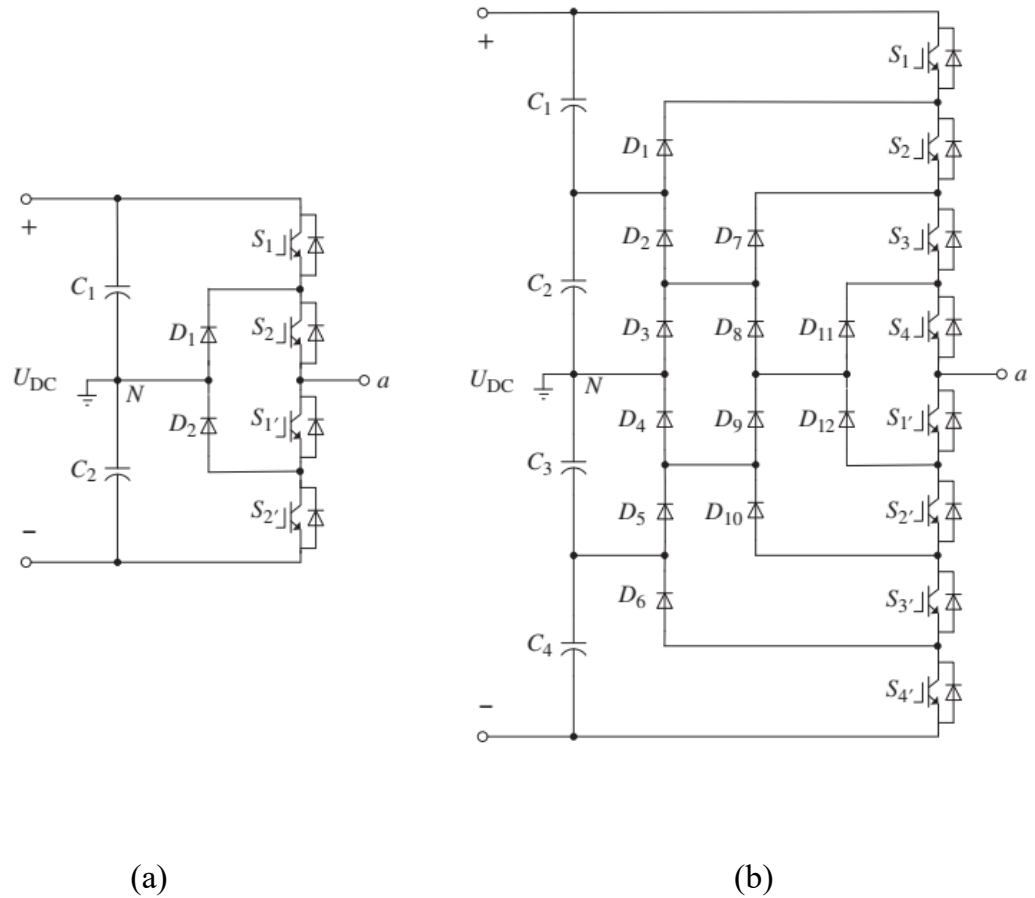
No caso de cinco níveis, apresentado na figura 1.6 (b), um total de 8 chaves e 12 diodos de mesma tensão são utilizados, e o barramento CC consiste de 4 capacitores. Para uma tensão de barramento  $U_{DC}$ , em cada capacitor tem-se  $U_{DC}/4$ , e a tensão em cada dispositivo é limitada à diferença de potencial no capacitor, através dos diodos de grampeamento. A tensão de saída para cada combinação de chave é mostrada na tabela 1.1, onde o estado das chaves correspondem a “1” quando estão em saturação e “0” quando estão em corte. O funcionamento desse conversor é melhor descrito no trabalho de Xiaoming Yuan e Barbi (2000).

Tabela 1.1 – Tensão de fase no conversor NPC de cinco níveis por combinação de chaveamento.

Tensão de fase ( $U_{aN}$ )	Combinação das chaves			
	$S_1$	$S_2$	$S_3$	$S_4$
$U_{DC}/2$	1	1	1	1
$U_{DC}/4$	0	1	1	1
0	0	0	1	1
$-U_{DC}/4$	0	0	0	1
$-U_{DC}/2$	0	0	0	0

Fonte: adaptado de Zhang e Qiu (2019)

Figura 1.6 – Estrutura por fase do conversor NPC de: (a) três níveis e (b) cinco níveis.



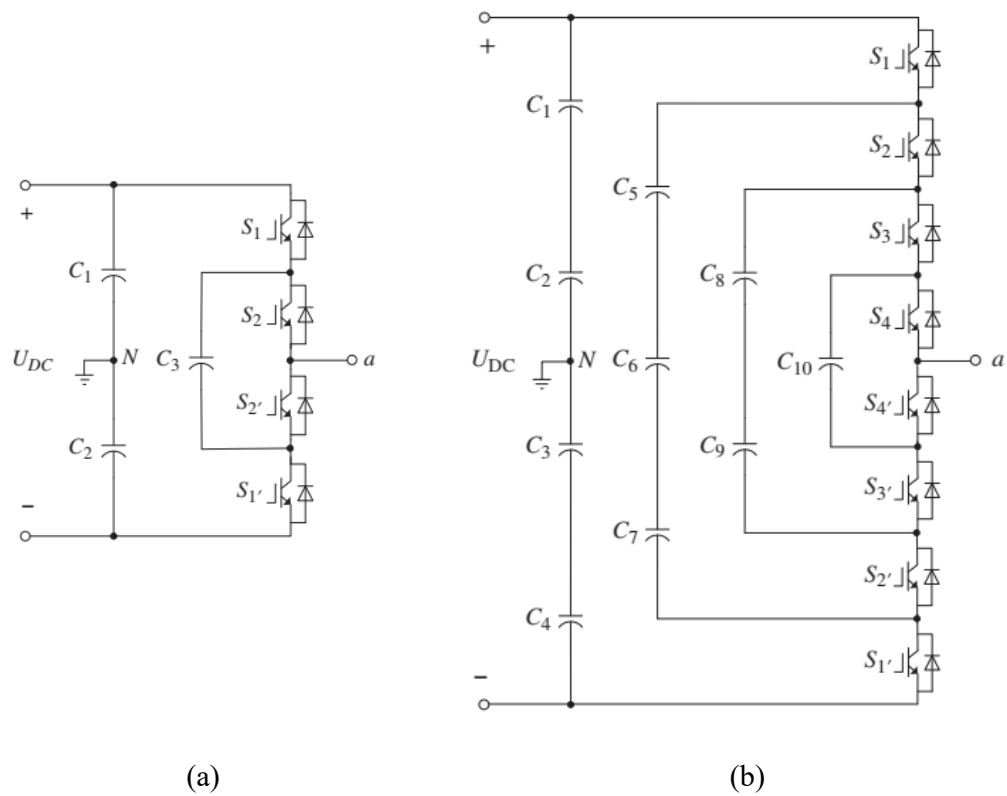
Fonte: Zhang e Qiu (2019)

### 1.4.1.2 Capacitor flutuante (FC)

A estrutura de conversor FC assemelha-se à do NPC, diferindo que não existe conexão ao ponto médio do barramento através de diodos, que dão lugar a capacitores flutuantes. A obtenção do nível de tensão nula no conversor de três níveis, figura 1.7 (a), é realizada através da conexão da carga ao ponto positivo ou negativo do barramento com o capacitor flutuante em série e com polaridade oposta. Essa configuração nos permite estados redundantes de chaveamento, capazes de sintetizar a mesma tensão.

No caso de cinco níveis, representado na figura 1.7(b), um total de 8 chaves e 10 capacitores com mesma tensão são utilizados, onde o barramento CC consiste de 4 capacitores, e os outros 6 capacitores são flutuantes. Para uma tensão  $U_{DC}$  de barramento, em cada capacitor tem-se  $U_{DC}/4$ , e a tensão de cada dispositivo semicondutor é limitada à  $U_{DC}/4$ . A tensão de saída para cada combinação de chave é mostrada na tabela 1.2, onde o estado das chaves corresponde a “1” quando estão “ligadas” e “0” quando estão “desligadas”. O funcionamento desse conversor é melhor descrito no trabalho de Jih-Sheng Lai e Fang Zheng Peng (1996a). Essa topologia de conversão possui característica modular, o que é vantajoso frente ao NPC, por ser simples obter mais níveis de acordo com a necessidade.

Figura 1.7 – Estrutura por fase do conversor FC de: (a) três níveis e (b) cinco níveis.



Fonte: Zhang e Qiu (2019)

Tabela 1.2 – Tensão de fase no conversor FC de cinco níveis por combinação de chaves.

Tensão de fase ( $U_{aN}$ )	Combinação das chaves			
	$S_1$	$S_2$	$S_3$	$S_4$
$U_{DC}/2$	1	1	1	1
$U_{DC}/4$	0	1	1	1
	1	0	1	1
	1	1	0	1
	1	1	1	0
0	0	0	1	1
	0	1	1	0
	1	1	0	0
	0	1	0	1
	1	0	1	0
	1	0	0	1
$-U_{DC}/4$	0	0	0	1
	0	0	1	0
	0	1	0	0
	1	0	0	0
$-U_{DC}/2$	0	0	0	0

Fonte: adaptado de Zhang e Qiu (2019)

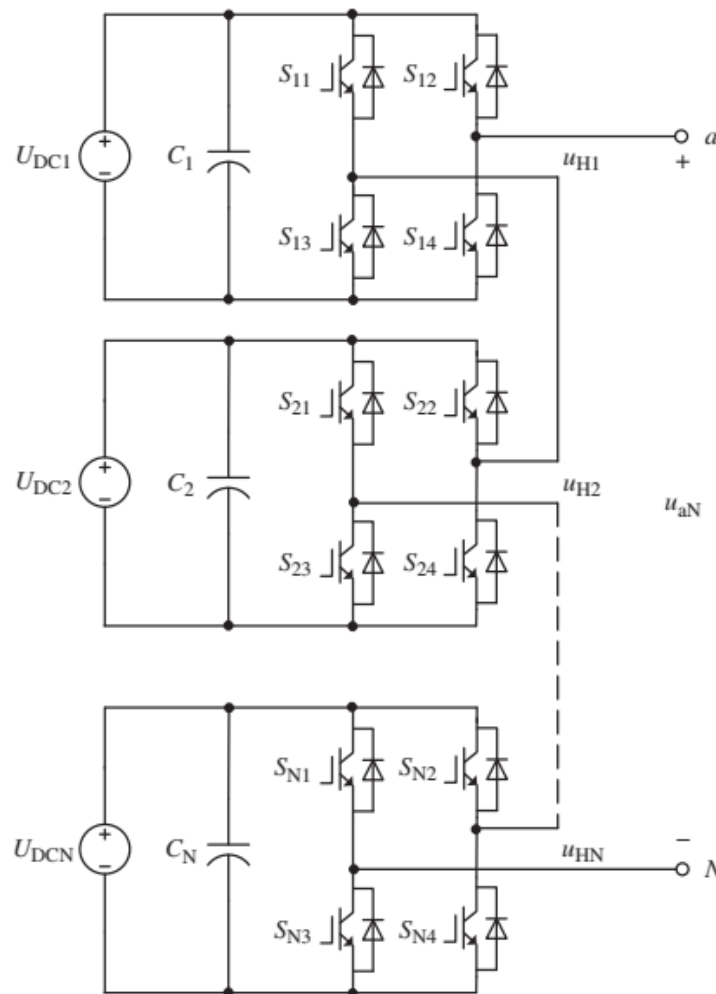
### 1.4.1.3 Ponte-H em cascata (CHB)

Os conversores CHB são formados por um conjunto de conversores ponte-H com barramentos CC independentes, onde essas unidades inversoras são conectadas em série, assim como indicado na figura 1.8. A tensão de saída desse conversor é dada pelo somatório da saída individual de cada ponte-H (1.1):

$$U_{aN} = \sum_{i=1}^n u_{Hi} \quad (1.1)$$

Esta topologia foi proposta por Marchesoni, Mazzucchelli e Tenconi (1988) e também apresenta modularidade como o FC, e além disso maior confiabilidade e melhor desempenho frente a faltas. Sua principal desvantagem é a necessidade de múltiplos barramentos CC isolados. Considerando que a tensão do barramento CC da  $i$ -ésima unidade de Ponte-H é  $U_{DCi}$ , a sua tensão de saída  $u_{Hi}$  poderá assumir 0,  $-U_{DCi}$  e  $U_{DCi}$ , de acordo com a combinação de chaveamento, tal como indicado na tabela 1.3.

Figura 1.8 – Estrutura por fase do conversor CHB de  $m = 2n + 1$  níveis.



Fonte: Zhang e Qiu (2019)

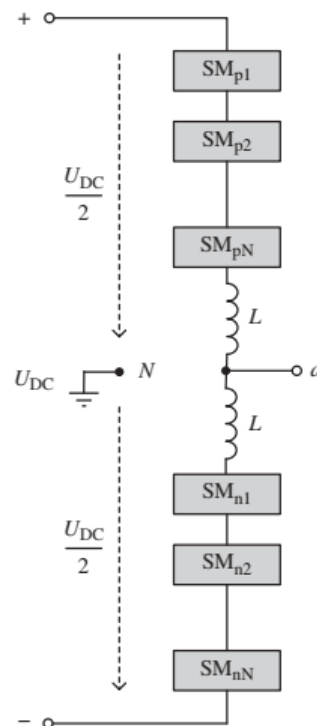
Tabela 1.3 – Tensão de saída na unidade Ponte-H por combinação de chaves.

Tensão de fase ( $U_{aN}$ )	Combinação das chaves			
	$S_{i1}$	$S_{i2}$	$S_{i3}$	$S_{i4}$
$U_{DC}/2$	0	1	1	0
0	1	1	0	0
	0	0	1	1
	0	0	0	0
$-U_{DC}/2$	1	0	0	1

Fonte: adaptado de Zhang e Qiu (2019)

#### 1.4.1.4 Conversor modular multinível (MMC)

Seguindo o mesmo conceito do conversor CHB, de associar várias unidades conversoras em série para obter uma tensão de saída igual ao somatório da tensão de saída de cada unidade, outra forma de conexão modular multinível que vem se popularizando é o conversor modular multiníveis (MMC). Apresentado por Lesnicar e Marquardt (2003), sua estrutura consiste em utilizar vários sub-módulos em série, normalmente conversores meia ponte ou ponte completa, de acordo com a figura 1.9, para se obter vários níveis de tensão na saída.

Figura 1.9 – Estrutura por fase do conversor MMC  $n$ -Níveis .

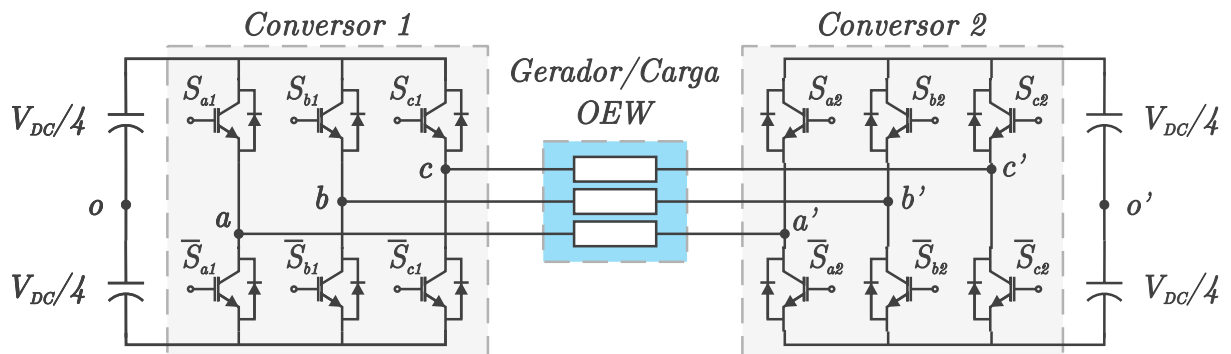
Fonte: Zhang e Qiu (2019)

Essa topologia, além da característica modular, apresenta maior confiabilidade que as outras estruturas apresentadas, portanto é largamente empregada em aplicações que exigem tensões com muitos níveis, como por exemplo transmissão em corrente contínua de alta tensão HVDC (MATOS, 2019).

### 1.4.1.5 Alimentação com terminais abertos (OEW)

Além das diversas topologias expostas até aqui, outra solução para obtenção de tensão multinível foi proposta por [Stemmler e Guggenbach \(1993\)](#), conectando uma máquina de indução trifásica com os terminais abertos através de dois conversores de dois níveis convencionais, assim como indicado na figura 1.10.

Figura 1.10 – Sistema de conexão com terminais abertos (OEW)



Fonte: Elaborado pelo autor

Percebe-se que nesta configuração o equipamento não está conectado em delta ou estrela como nos acionamentos convencionais. Assim, tem-se os seis terminais disponíveis que são alimentados por dois conversores trifásicos de dois níveis a transistores bipolares de porta isolada - *Insulated Gate Bipolar Transistors (IGBTs)*. Os barramentos de corrente contínua dos conversores trabalham isolados entre si para evitar a circulação de correntes de sequência zero pela carga.

Apesar de cada conversor individualmente possuir  $2^3 = 8$  estados de chaveamento possíveis, a combinação entre os dois conversores resulta em  $(2^3) \times (2^3) = 64$  estados possíveis. Nessa configuração é possível sintetizar os mesmos 19 diferentes vetores espaciais de tensão oferecidos pelas topologias **FC** ou **CHB** de três níveis. Restam assim 45 estados redundantes para a conexão **OEW**.

Este acionamento apresenta como principal vantagem o comportamento de três níveis através do uso de conversores de dois níveis, eliminando a necessidade de diodos e capacitores adicionais - Capacitores eletrolíticos são os responsáveis por quase 60% das falhas dos equipamentos de Eletrônica de Potência ([HARMS, 2010](#)) - como nas tecnologias **NPC** e **FC**. Além disso, possui maior número de estados redundantes para chaveamento que o **NPC**, permitindo maior flexibilidade nas estratégias de modulação. Entretanto, como desvantagem, essa topologia depende que os barramentos sejam isolados para atenuar a circulação de componentes de sequência zero ou haverá a necessidade de utilizar grandes filtros de modo comum ([Sivakumar et al., 2009](#)).

Através da utilização de conversores multiníveis, existe a possibilidade de ampliar o número de níveis nas tensões resultantes entre os terminais de uma carga **OEW**. O emprego de dois conversores de três níveis, por exemplo, leva o sistema ao comportamento de um conversor de cinco níveis, com ainda mais estados redundantes ([Sivakumar et al., 2009](#)).

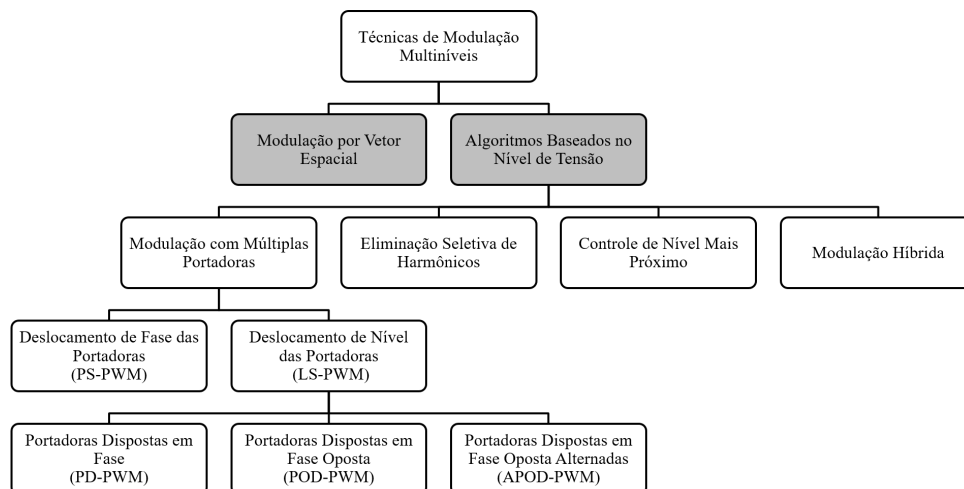


Além do acionamento de máquinas rotativas, a conexão **OEW** pode ser utilizada para alimentação de transformadores ou cargas com terminais disponíveis. Esses elementos por sua vez podem ser empregados em diversas aplicações, como o filtro ativo de potência com transformador de acoplamento **OEW** apresentado por [Gohil et al. \(2016\)](#).

## 1.4.2 Técnicas de modulação para Conversores Multinível

Conciliado ao avanço das topologias de conversores multiníveis, surgiu a necessidade de evoluir as técnicas e os algoritmos de modulação já existentes, ou mesmo criar outros, de modo a suprir a inserção de um número cada vez mais elevado de dispositivos comandados nos sistemas de conversão. Se por um lado aumentou-se a complexidade, por outro ganhou-se maiores graus de liberdade que permitem maior versatilidade e aplicações ([Rodríguez et al., 2007](#)). Uma classificação dos métodos de modulação mais comuns para os inversores multiníveis é apresentada na figura 1.11, onde são divididos em dois grandes grupos, um baseado na geração de vetores espaciais - *Space Vector Modulation (SVM)* - e outro nos níveis de tensão por fase ([STEMMLER; GUGGENBACH, 1993](#)).

Figura 1.11 – Classificação das técnicas de modulação para conversores multiníveis



Fonte: Adaptado de [Zhang e Qiu \(2019\)](#)

### 1.4.2.1 Modulação Vetorial (SVM)

A modulação vetorial é uma técnica onde as referências são representadas no espaço vetorial em referencial estacionário. Os tempos de comutação das chaves semicondutoras são calculados de acordo com a posição do vetor espacial trifásico em um plano previamente mapeado, onde se conhece todos os vetores de tensão que o conversor é capaz de sintetizar. Não são feitas comparações de sinais no tempo.

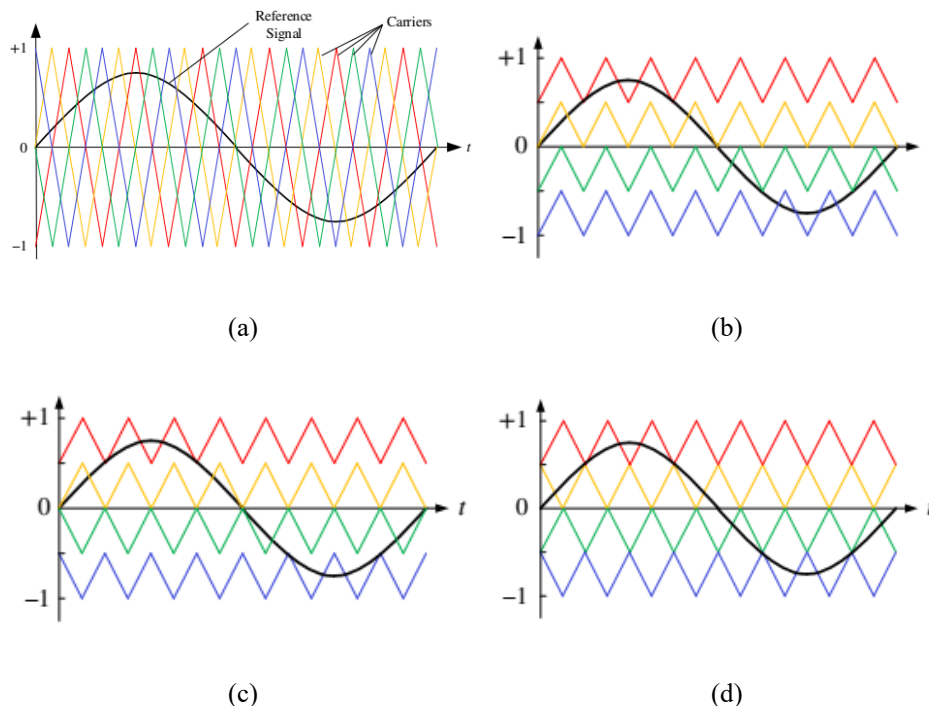
Normalmente, os algoritmos de vetor espacial são projetados para um número específico de níveis do conversor. Em aplicações multiníveis, quanto mais níveis forem modulados pelo **SVM**, mais complexo será o cálculo e a seleção do vetor a ser feito. O custo computacional e a complexidade algorítmica aumentam de forma significativa com a quantidade de níveis, portanto, o **SVM** não é adequado para um conversor multinível com um alto número de níveis ([Zhang; Qiu, 2019](#)).

### 1.4.2.2 Modulação por Largura de Pulso com Múltiplas portadoras

As modulações por largura de pulso com múltiplas portadoras são a evolução natural do PWM senoidal bipolar para conversores de dois níveis. O PWM senoidal bipolar utiliza uma onda portadora comparada ao sinal de referência para escolha do nível de tensão a ser aplicado: geralmente o barramento positivo ou negativo de um inversor *Voltage Source Inverter (VSI)*. Generalizando essa ideia, utiliza-se  $n - 1$  ondas portadoras para um conversor de  $n$  níveis.

Este método de modulação é especialmente útil para conversores NPC, MMC e OEW, uma vez que cada portadora pode ser facilmente associada a duas chaves de potência do conversor (Rodríguez et al., 2007). Para a modulação por largura de pulso com deslocamento de fase - *Phase Shifted Pulse Width Modulation (PS-PWM)* - as portadoras estão deslocadas entre si de mesma fase, assim como indicado na figura 1.12(a), podendo ser essa defasagem determinada pela topologia utilizada. A PS-PWM é normalmente empregada com CHB e FC, por poder atenuar os harmônicos da corrente de entrada no CHB e equilibrar as tensões dos capacitores no FC. Nas modulações com deslocamento de amplitude - *Level Shifted Pulse Width Modulation (LS-PWM)* - as portadoras são organizadas em diferentes bandas de amplitude, onde as modulações podem ser classificadas ainda de acordo com a sua disposição de fase entre elas: disposta em fase - *Phase Disposition Pulse Width Modulation (PD-PWM)*, disposta em fase oposta - *Phase Opposition Disposition Pulse Width Modulation (POD-PWM)* - e disposta em fase oposta alternada - *Alternative Phase Opposition Disposition Pulse Width Modulation (APOD-PWM)* - como indicado figura 1.12.

Figura 1.12 – Sinais de um PWM com múltiplas portadoras: (a)PS-PWM, (b)PD-PWM, (c)POD-PWM e (d)APOD-PWM



Fonte: adaptado de Zhang e Qiu (2019)

## 1.5 Contribuições

Além do estudo comparativo entre as modulações com múltiplas portadoras e a [FSM-CSVPWM](#), aplicadas a sistemas multinível [OEW](#) e [FC](#), todas consolidadas na literatura, a principal contribuição deste trabalho encontra-se na adaptação do algoritmo de implementação da [FSM-CSVPWM](#) em ambiente *Code Composer Studio (CCS)* para embarcar o código em um processador digital de sinais - *Digital Signal Processors (DSPs)*. Tal modificação pode representar um ganho de processamento significativo, dado que com um microprocessador que possua periféricos [PWM](#) e trabalhe a estratégia com a frequência de amostragem do sistema, é possível obter os mesmos resultados que na proposta original, onde o controle precisa operar em centenas de vezes a frequência de amostragem. Também foi feita a generalização do algoritmo para conversores de  $n$ -níveis .

Assim, tais características inovadoras puderam ser agregadas à modulação [FSM-CSVPWM](#):

1. Algoritmo compatível à sistemas embarcados com periféricos [PWM](#).
2. Redução significativo na frequência de operação necessária para implementar a modulação;
3. Generalização da técnica para sistemas com qualquer quantidade de níveis;

Do ponto de vista da produção científica, o trabalho resultou diretamente na elaboração de dois artigos apresentados em congressos internacionais:

- [MATOS, F. F. V. et al. A vector modulation strategy for open-end winding conversion systems. In: \*Proc. IEEE Int. Conf. Industrial Technology \(ICIT\)\*. \[S.l.: s.n.\], 2018. p. 617–622.](#)
- [RAMOS, H. O. et al. Inverter losses analysis for dual FED open winding machines with a novel modulation technique. In: \*2017 Brazilian Power Electronics Conference \(COBEP\)\*. \[S.l.\]: IEEE, 2017.](#)

Além dos supramencionados, outro trabalho foi publicado pelo autor durante o período de execução deste mestrado, sendo esse em congresso nacional, como fruto de trabalhos paralelamente desenvolvidos junto ao *Grupo de Pesquisa em Controle e Conversão de Energia Elétrica (CCEE)*, no *Laboratório de Geração de Energia Elétrica (LGEE)* da UNIFEI - *campus Itabira*.

## 1.6 Organização do Texto

O texto está dividido em quatro capítulos. No capítulo introdutório foram apresentados os objetivos, a metodologia empregada e o referencial teórico do trabalho. O capítulo dois apresenta a descrição da [FSM-CSVPWM](#) original e as modificações propostas para implementação em baixa frequência, além da generalização do algoritmo, trazendo resultados simulados para validação do mesmo. O capítulo três apresenta resultados de simulação e experimentais que ilustram e confirmam a praticabilidade do sistema proposto, e compara às outras modulações consolidadas na literatura. No capítulo final são apresentados os produtos e conclusões deste trabalho, além das propostas de continuidade em trabalhos futuros.

# Técnicas de Modulação para Sistemas Conectados com Terminais Abertos

---

Neste capítulo apresenta-se o estado da arte para modulação em sistemas de conversão multiníveis com terminais abertos, principalmente para sistema de três níveis, utilizando um par de conversores dois níveis. Uma descrição detalhada do algoritmo para modulação de vetor espacial centrado com decodificação baseada em máquina de estados (FSM-CSVPWM) para topologia FC é realizada, com destaque para a máquina de estados decodificadora - *Finite State Machine* (FSM). Finalmente, propõe-se modificações ao algoritmo da modulação para aplicação em um sistema OEW de três níveis. Tais alterações buscam viabilizar a utilização da estratégia em microcontroladores com periférico PWM, à exemplo da DSP empregada em testes experimentais, detalhados no capítulo 3. Ao término, uma generalização da proposta é realizada expandindo a estratégia à sistemas de  $n$ -níveis.

## 2.1 O Estado da arte

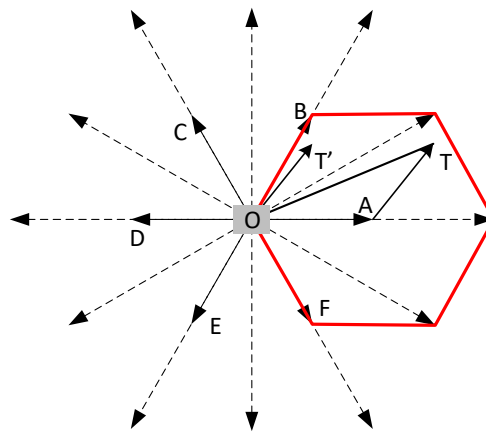
As técnicas de modulação são uma das partes mais importantes na modelagem de conversores convencionais ou multinível (HASAN et al., 2017). As estratégias de modulação têm como principal objetivo produzir sinais de comando para chaves semicondutoras de potência, que devem ser capazes de sintetizar uma tensão controlada na saída dos conversores. Além disso, é desejável conciliar esse objetivo à funções secundárias como redução da distorção harmônica de saída, diminuição ou equalização das perdas nos semicondutores, balanceamento dos dispositivos armazenadores de energia e utilização plena do barramento CC.

A literatura apresenta diversas pesquisas aplicando e propondo técnicas de modulação para conversores multinível - *Multilevel converters* (MCs) -. Embora muitas topologias diferentes de MCs tenham sido propostas, de acordo com McGrath, Holmes e Lipo (2003) até o começo dos anos 2000 as duas topologias mais comuns eram o CHB e suas derivações (Fang Zheng Peng et al., 1995), (Manjrekar; Steimer; Lipo, 1999) e o NPC (Jih-Sheng Lai;

Fang Zheng Peng, 1996b). Atualmente a topologia MMC também é largamente empregada (Xing Hu et al., 2016). As duas estratégias de modulação mais populares para essas topologias multinível são a PWM (Carrara et al., 1992) e SVM (Celanovic; Boroyevich, 2001), mesmo que diversas variações e outras estratégias sejam propostas frequentemente.

Ao se tratar da conexão OEW que produz resposta multinível, o primeiro trabalho a apresentar uma estratégia de modulação específica para a topologia foi de Gopakumar et al. (2001). Para um sistema de três níveis, a partir do hexágono de estados formado pelos vetores espaciais em referencial  $\alpha\beta$ , como exemplificado na figura 2.1, dependendo da posição do vetor de referência a ser sintetizado, escolhe-se um sub-hexágono para realizar-se os cálculos dos tempos de chaveamento.

Figura 2.1 – Diagrama de vetores espaciais para um sistema OEW de três níveis, como referência em sub-hexágono centrado em A



Fonte: Matos (2019).

Dada uma referência  $OT$ , um dos conversores mantém um estado fixo que produza o vetor  $OA$ . Dessa maneira, o segundo conversor fica responsável de produzir um vetor  $OT'$ , localizado dentro do sub-hexágono centrado em  $A$ . Nessa condição, os tempos de chaveamento do segundo conversor podem ser calculados da mesma forma que para um sistema tradicional trifásico de dois níveis.

Para viabilizar a estratégia, Gopakumar et al. (2001) disponibiliza uma tabela que indica as sequências de chaveamento ou grampeamento dos conversores, sendo o número de intervalos dessas sequências constante para um período da fundamental. Essa característica faz com que a frequência de amostragem e chaveamento variem em função da frequência fundamental de referência.

Como evolução da proposta, para não consultar tabela e trabalhar com frequência de amostragem e chaveamento fixas, Somasekhar, Srinivas e Gopakkumar (2005) indicam que enquanto um dos conversores está em um estado específico o outro pode ser chaveado utilizando o método PWM de dois níveis com injeção de sequência zero (KIM; SUL, 1995). A decisão de qual conversor permanece grampeado, e em qual estado de chaveamento, depende de qual vértice do sub-hexágono central encontra-se mais próxima a tensão de referência.

Com objetivo de utilizar apenas um barramento **CC** para os dois conversores, sem necessidade do uso de grandes filtros para correntes de modo comum, [Baiju et al. \(2004\)](#) apresentam outra técnica de modulação vetorial que emprega apenas os estados de chaveamento que não resultam em tensões de modo comum na máquina. Como consequência, tal técnica sub-utiliza a tensão do barramento **CC**, o que resulta em uma redução do número de níveis aplicáveis ao sistema.

A utilização das técnicas de modulação que visam obter baixo conteúdo harmônico, redução e equilíbrio das perdas entre os dispositivos de potência, aliada ao aumento da quantidade de níveis dos conversores, intensificam a complexidade de sua implementação. Dessa forma, os cálculos dos tempos de chaveamento e, em alguns casos, as tabelas de chaveamento exigem uma alta capacidade de processamento para implementação digital ([MATOS, 2019](#)).

Seguindo a tendência de utilização das técnicas de modulação baseadas na comparação entre ondas modulantes e múltiplas portadoras proposta por [Carrara et al. \(1992\)](#) e amplamente adotada em conversores multinível, [Baiju, Mohapatra e Gopakumar \(2003\)](#) foram os primeiros a empregar este tipo de técnica especificamente em sistemas com bobina aberta de três níveis. Nesse trabalho os autores fizeram a comparação das ondas modulantes acrescidas dos sinais de sequência zero, calculados da mesma maneira que para um conversor de dois níveis ([KIM; SUL, 1995](#)), utilizando portadoras com deslocamento de fase **PS-PWM**.

Ainda nessa linha, uma modulação com portadoras deslocadas em amplitude (**LS-PWM**) para conexão **OEW** foi obtida por [George e Baiju \(2009\)](#), onde em sua proposta os dois conversores são chaveados de forma independente. A onda modulante é comparada apenas nos semi-ciclos positivos da referência, mas tanto a modulante quanto a portadora são defasadas de  $180^\circ$  de um conversor para outro. Nessa técnica, cada conversor é chaveado por meio ciclo de onda, garantindo uma distribuição equilibrada da potência entre eles.

Finalmente, observando a semelhança entre o sistema **OEW** e a topologia com capacitores flutuantes, [Matos et al. \(2019\)](#) apresentam um conversor multiníveis utilizando a estrutura multicelular de capacitores flutuantes acionando uma máquina com terminais abertos. Além disso, afirma-se que qualquer algoritmo de modulação desenvolvido para conversores **FC** tradicionais pode ser utilizado para topologia **OEW**.

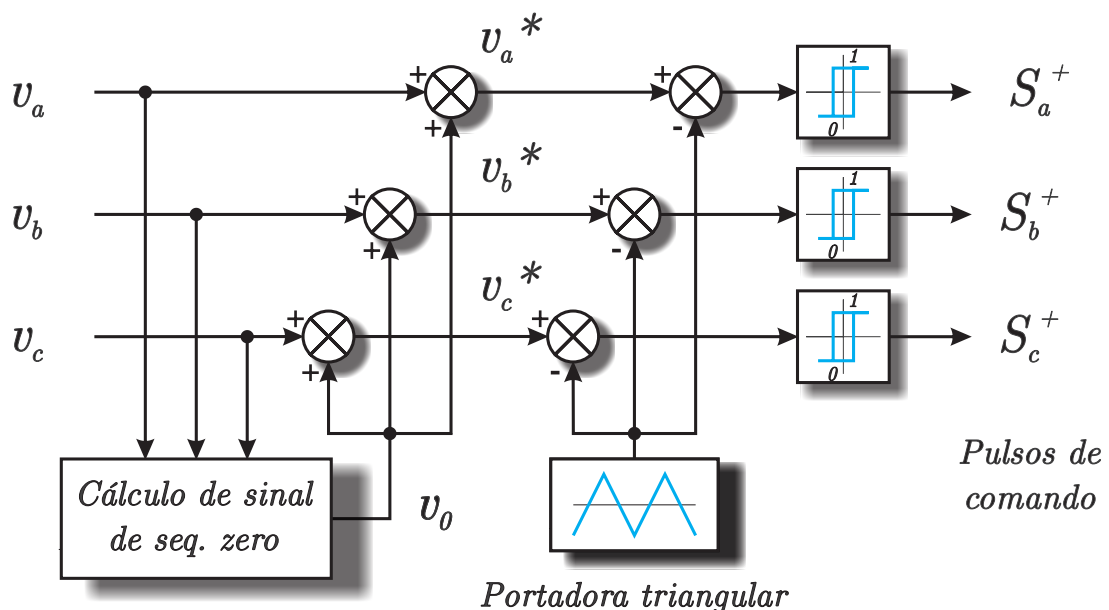
Partindo dessa prerrogativa, [Matos \(2019\)](#) empregou a modulação **PWM** de vetor espacial centrado - *Centered Space Vector Pulse Width Modulation* (**CSVPWM**), desenvolvida por [McGrath, Holmes e Lipo \(2003\)](#), onde o sinal de sequência zero é calculado visando distribuir igualmente os vetores espaciais dentro de um período de chaveamento. Além disso, utilizou-se uma máquina de estados proposta por [McGrath et al. \(2007\)](#) que seleciona qual dispositivo deve comutar para sintetizar um mesmo perfil de tensão que uma modulação com portadoras em fase e deslocadas em amplitude (**PD-PWM**), resultando em uma tensão de saída com conteúdo harmônico otimizado, perdas igualmente distribuídas entre os dispositivos de chaveamento e preservando o balanceamento natural das tensões nos capacitores.

Nesse trabalho, utiliza-se a abordagem de Matos (2019) para acionar uma carga com terminais abertos num sistema de três níveis buscando uma implementação digital passível de realização em sistemas microprocessados. Na seção 2.2 faz-se um apanhado acerca da modulação de vetores espaciais centrados, para então na seção 2.3 descrever o decodificador PWM baseado em máquina de estados finitos, aqui chamada de *Decodificador PWM de Baixa Frequência (DPWM-BF)*. Dessa maneira, são apresentadas as etapas necessárias para a modulação proposta. Já na seção 2.4 destaca-se algumas limitações da estratégia convencional, propondo uma nova decodificação que obtêm os mesmos resultados práticos, operando à frequência de amostragem do sistema.

## 2.2 Modulação por largura de pulso com vetor espacial centrado (CSVPWM)

Para um conversor de dois níveis, diversos autores mostraram que através da injeção de um sinal de modo comum adequado às formas de onda de referência, é possível alcançar as mesmas sequências de comutação por fase que para modulações por vetor espacial de alto desempenho (Hava; Kerkman; Lipo, 1999). Na maioria das aplicações trifásicas de acionamento em *Corrente Alternada (CA)* e de *Utility Interface (UI)*, o ponto comum não existe ou é isolado, portanto, não há caminho para corrente de neutro. Em tais aplicações, na modulação por comparação com portadora, qualquer sinal de sequência zero pode ser injetado às ondas modulantes (KING, 1974). O potencial de sequência zero pode variar livremente, como indicado no diagrama generalizado da figura 2.2. Nessa técnica, as portadoras controlam cada fase do inversor separadamente e a tensão de linha é desenvolvida implicitamente.

Figura 2.2 – Diagrama blocos em generalizado para PWM baseado na injeção de sequência zero



Fonte: Elaborado pelo autor.



Como indicado na seção 1.4, a evolução natural do PWM para topologias multiníveis faz-se por comparação com múltiplas portadoras. Dentre as várias estratégias de modulação existentes, a baseada em comparação com portadora ainda é a preferida na maioria das aplicações devido às características da forma de onda com baixa distorção harmônica, com espectro harmônico bem definido, frequência de chaveamento fixa e simples implementação (Hava; Kerkman; Lipo, 1999). Para conversores multiníveis, segundo Carrara et al. (1992), pode-se assumir que o método de disposição em fase (PD-PWM) gera a menor distorção harmônica.

Nessa linha, McGrath, Holmes e Lipo (2003) apresentam uma equivalência semelhante para inversores multiníveis, entre uma modulação com vetor espacial otimizada e uma PD-PWM com injeção de sinal de sequência zero. Tal otimização é baseada na seleção do conjunto ideal de vetores espaciais para cada combinação de chaveamento proposta por Celanovic e Boroyevich (2001), que usou uma transformação de coordenadas lineares e identificou que o perfil harmônico da onda comutada é minimizado quando os três vetores espaciais mais próximos são usados.

Além da escolha dos três vetores, McGrath, Holmes e Lipo (2003) definem uma sequência de chaveamento contínua para minimizar o número de comutações por período de chaveamento para as topologias NPC e CHB. Utilizando o conceito de trajetória de fluxo, demonstra-se que o arranjo ótimo de chaveamento mantém os vetores selecionados em uma sequência de comutação centrada a cada período de chaveamento. A componente de sequência zero necessária para alcançar este resultado para um PWM é calculado através das expressões (2.1)-(2.3), com os resultados sendo aplicáveis a qualquer topologia de inversor multinível.

Para calcular o sinal de sequência zero  $v_0^*$  em uma SVM de dois níveis, de acordo com Holmes (1992), sendo  $v_a$ ,  $v_b$  e  $v_c$  as referências senoidais de tensão e  $i \subset \{a, b, c\}$ , então:

$$v_0^* = -\frac{\max(v_a, v_b, v_c) + \min(v_a, v_b, v_c)}{2} \quad (2.1)$$

Para um conversor convencional de dois níveis é possível determinar o primeiro e o último vetor sintetizado em meio período de chaveamento contínuo através da equação (2.1). No entanto, McGrath, Holmes e Lipo (2003) afirmam que isso não é verdade no caso de um conversor multinível e propõem as equações (2.1)-(2.4) para este propósito. Para um MC é necessário identificar quais das referências  $v_i^*$  serão responsáveis pela primeira e última transição de comutação em cada meio período da portadora. Isso pode ser feito usando a função *mod* (resto de divisão), para alterar verticalmente as tensões de referência para que as interseções com as portadoras fiquem dentro de uma banda portadora comum. Sendo  $n$  o número de níveis da topologia, tem-se:

$$v_i' = \left[ v_i + v_0^* + (n-1)\frac{v_{dc}}{2} \right] \bmod \left( \frac{2 \times v_{dc}}{n-1} \right) \quad (2.2)$$

Adiciona-se um deslocamento CC às formas de onda para evitar que a função *mod* opere em um número negativo. Uma tensão de modo comum  $v_0^{**}$  adicional que posici-

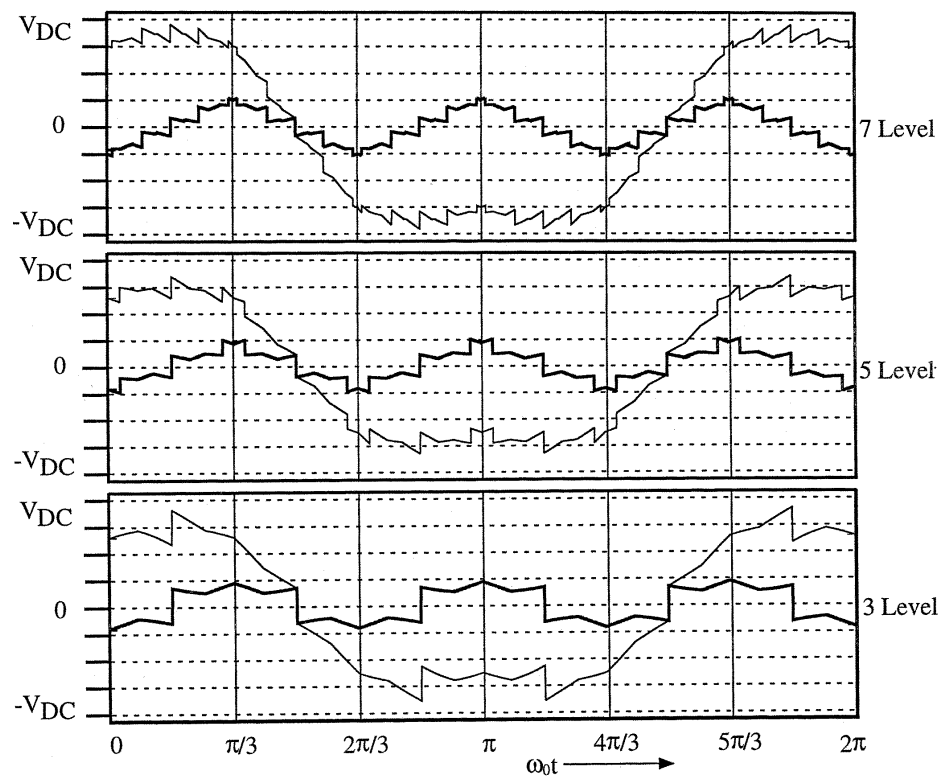
ona corretamente a primeira e última comutação em cada período pode ser determinada usando uma expressão semelhante à (2.1), para então atualizar as referências  $v_i^*$ :

$$v_0^{**} = \frac{v_{dc}}{(n-1)} - \frac{\max(v'_a, v'_b, v'_c) + \min(v'_a, v'_b, v'_c)}{2} \quad (2.3)$$

$$v_i^* = v_i + v_0 = v_i + (v_0^* + v_0^{**}) \quad (2.4)$$

A tensão de referência para **CSVPWM** com seu respectivo sinal de sequência zero é mostrado na figura 2.3, para conversores de três, cinco e sete níveis.

Figura 2.3 – Referência para modulação com vetor espacial centrado e sinal de modo comum



Fonte: McGrath, Holmes e Lipo (2003).

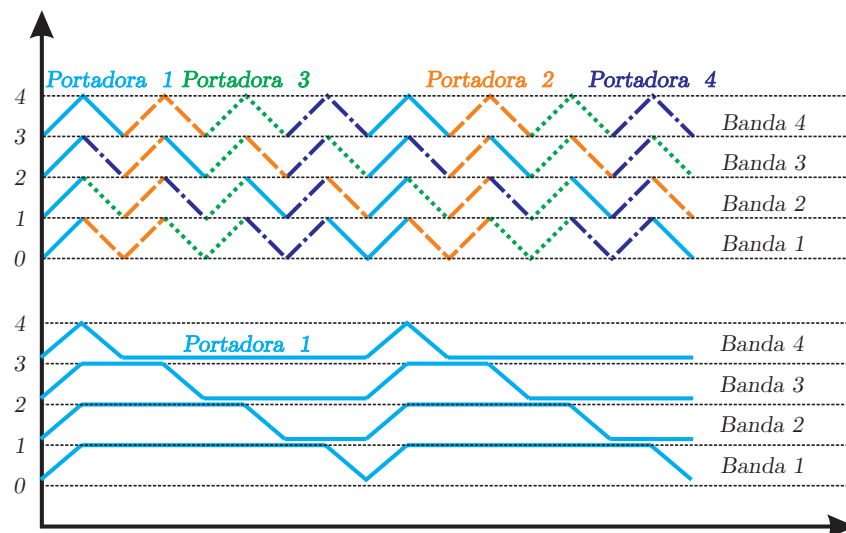
## 2.3 Decodificador PWM 3-níveis baseado em máquina de estados finitos de alta frequência

A modulação de conversores multiníveis **FC** e dos **MMC** é complicada pelo fato de eles possuírem diversos estados redundantes que atingem a mesma tensão de fase. Portanto, uma modulação deve usar alguns critérios secundários para definir o estado de chaveamento do conversor. Os critérios típicos são equilibrar o número de comutações entre as células e também preservar a propriedade de balanceamento natural desses conversores.

Por conta das características desejadas, [Meynard, Fadel e Aouda \(1997\)](#) observaram que essas restrições geralmente exigem que todas as células comutem com aproximadamente a mesma frequência e ciclo de operação, assim a modulação convencional para esses conversores é a [PS-PWM](#), que satisfaz automaticamente os objetivos secundários. No entanto, para sistemas trifásicos, sabe-se que do ponto de vista espectral, seu desempenho é consideravelmente inferior à [PD-PWM](#) e [CSVPM](#).

O sinal de saída dos moduladores [PD-PWM](#) e [CSVPM](#) indicam qual o nível de tensão comutado necessário para obter um bom perfil harmônico, no entanto a escolha de qual célula ira comutar pode ser determinado através de um decodificador. O trabalho de [Sang-Gil Lee et al. \(2001\)](#) mostrou como essa decodificação é alcançada para conversor [FC](#) se a referência de cada célula, por fase, for comparada com uma forma de onda portadora trapezoidal de magnitude reduzida cujo ciclo de trabalho varia para cada banda de alocação da referência, como mostrado para um sistema de cinco níveis na figura 2.4.

Figura 2.4 – Ondas portadoras para decodificar [PD-PWM](#) trapezoidal de topologia [FC](#) de cinco níveis.



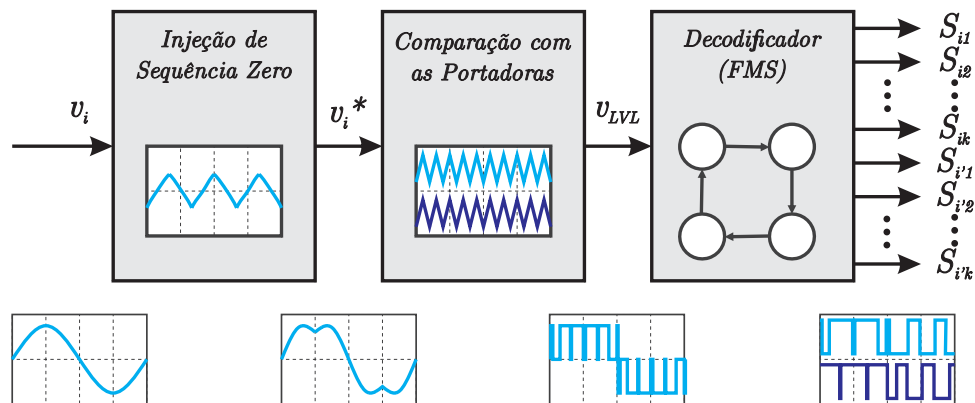
Fonte: Elaborado pelo autor.

Percebe-se que para essa decodificação, enquanto a referência permanece na mesma banda, as chaves operam de maneira cíclica. Considerando o intervalo de um ciclo da onda trapezoidal, independente de qual banda a referência esteja, cada célula comutará duas vezes. Além disso, o nível inferior da banda ativa, determina o número de portadoras que se encontram "saturadas" e conseqüentemente o número de chaves fixas em nível lógico baixo.

De acordo com [McGrath et al. \(2007\)](#), essa técnica é efetiva quando a referência permanece em uma banda por vários ciclos de chaveamento. As chaves comutam de maneira ordenada, no entanto, a estratégia não leva em consideração as transições de banda, que podem levar à distribuição desigual no número de comutações entre as células e à ocorrência de pulsos estreitos. Esses problemas são resolvidos expandindo o processo de alocação do chaveamento considerando comutações sequenciais que surgem quando a onda de referência cruza os limites das bandas.

Nessa abordagem, McGrath et al. (2007) apresentam uma estratégia aprimorada que desacopla as tarefas de seleção do nível de tensão e distribuição de eventos de comutação. Como indicado na figura 2.5, utiliza-se um modulador convencional SVM por injeção de sinal de sequência zero para obter o sinal comutado de interesse para cada fase  $e$ , em seguida, uma máquina de estados finitos (FSM) distribui os pulsos de comutação entre as células de forma cíclica para um conversor FC de cinco níveis.

Figura 2.5 – Diagrama em blocos de modulação CSVPWM com decodificador baseado em FSM de alta frequência.



Fonte: Elaborado pelo autor.

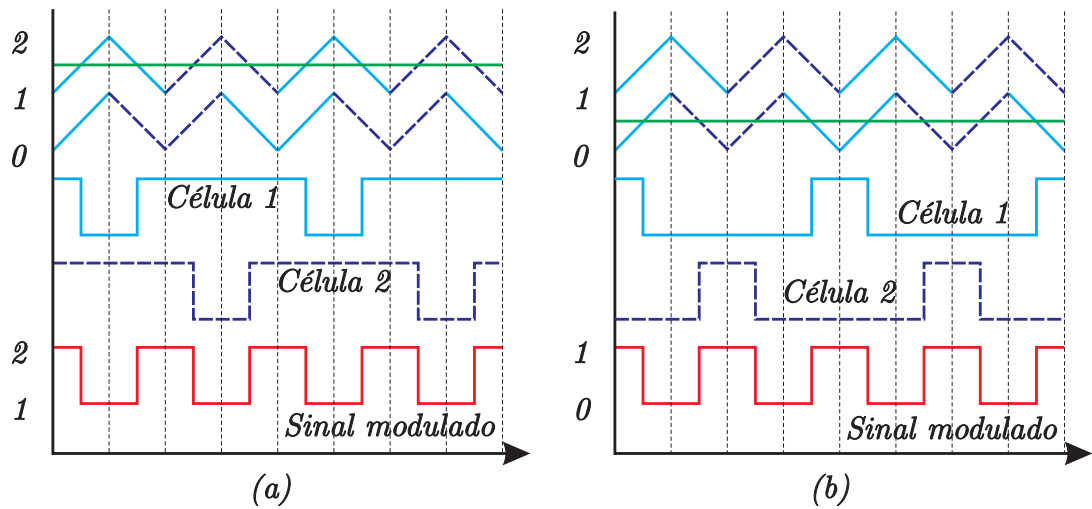
Um conversor FC de  $n$ -níveis possui  $n - 1$  células por fase, que devem comutar na mesma frequência e com aproximadamente o mesmo ciclo de trabalho, para satisfazer os critérios de perdas balanceadas e de balanceamento natural da tensão dos capacitores. A etapa de decodificação via circuitos sequencial é baseada na proposta de portadoras trapezoidais, acrescentando interações durante a transição de banda da referência.

Para exemplificar, a figura 2.6 mostra as comutações por célula para um conversor FC de três níveis com portadoras dispostas em fase. O sinal de referência da fase se encontra totalmente dentro da banda 2, disposta entre o nível 1 e 2 na figura 2.6(a) e totalmente dentro da banda 1, disposta entre o nível 0 e 1 na figura 2.6(b). A resposta corresponde tanto à decodificação por FSM quanto para a baseada em portadoras trapezoidais.

A alocação cíclica de chaveamento entre as duas células é evidente, tanto para a referência na banda 1, quanto na banda 2. A partir desses padrões, um diagrama de transição de estados pode ser definido exclusivamente para cada banda, como destacado na figura 2.7, sendo as transições de estado acionadas a partir dos sinais modulados  $v_{LVL}$ .

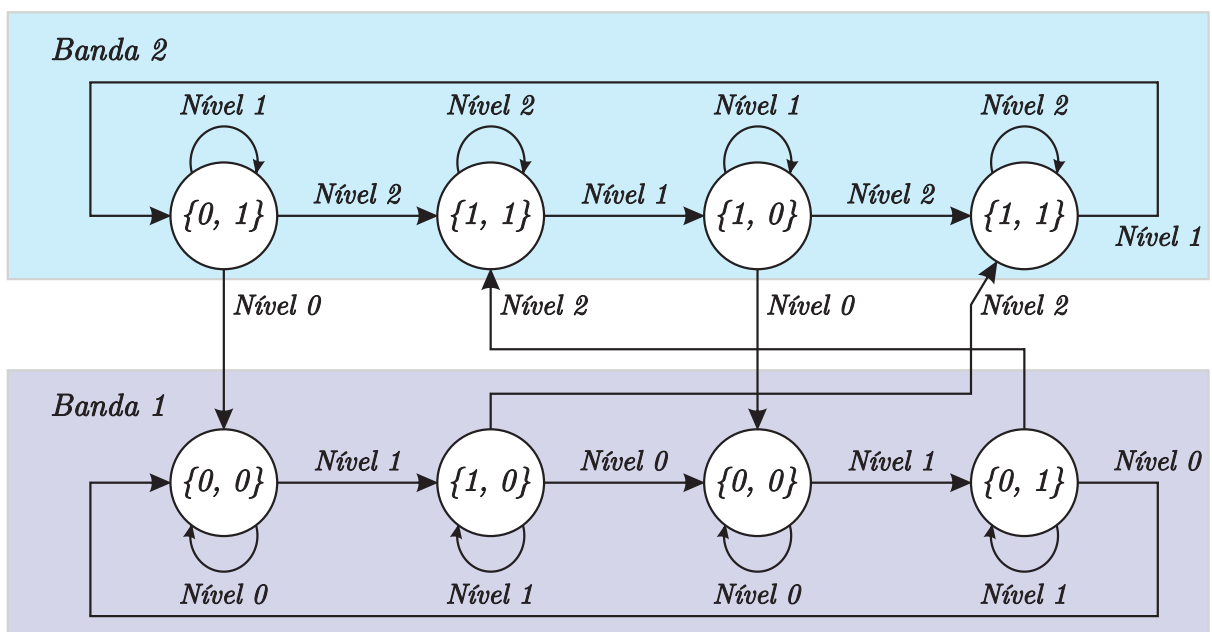
A diferença da decodificação por FSM da que emprega portadoras trapezoidais está na transição de banda do sinal de referência  $v_i^*$ . Note que nas transições de estados, quando o estado atual está em banda diferente do estado futuro, a última chave comutada, não torna a comutar na próxima interação da FSM. Essa característica evita o acontecimento de chaveamentos curtos e conseqüentemente *stress* das células de potência, leva a uma distribuição igualitária no número de comutações totais por chave, o que auxilia no balanceamento natural de tensão nos capacitores e da distribuição das perdas. Todas essas vantagens são intensificadas conforme aumenta-se o número de níveis, dado que a quantidade de vezes que o sinal de referência muda de banda também aumenta.

Figura 2.6 – Padrões de chaveamento por célula para referência FSM-CSVPWM na: (a) banda 2 e (b) banda 1.



Fonte: Elaborado pelo autor.

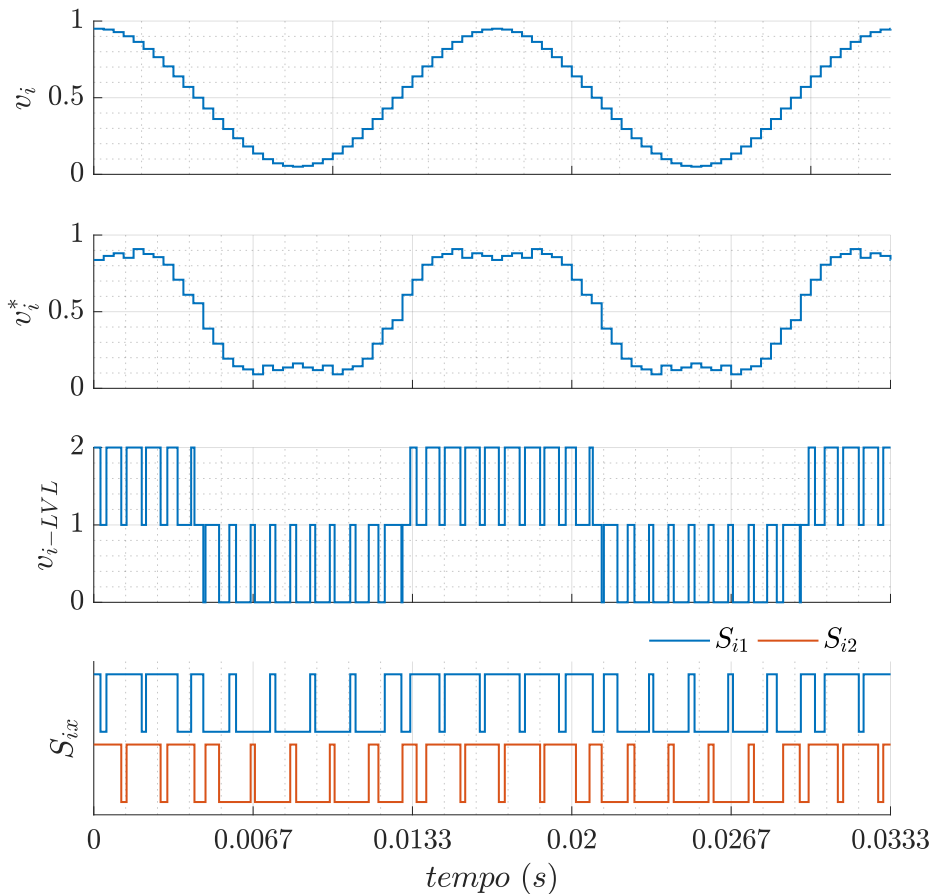
Figura 2.7 – Máquina de estados finitos para modulação decodificada de três níveis em alta frequência



Fonte: Elaborado pelo autor.

Os sinais de todas as etapas da estratégia de modulação para um sistema de três níveis, representados no Diagrama em blocos na figura 2.5, podem ser vistos para um dado valor de referência na figura 2.8. Ao avaliar os sinais de comando das chaves semicondutoras  $S_{ix}^*$ , percebe-se a característica cíclica de comutação, onde nenhuma chave realiza dois chaveamentos consecutivos. As células chaveiam durante todo o período de onda da referência e nas transições de banda as chaves não produzem pulsos curtos, mesmo com a referência modulada apresentando um pulso curto.

Figura 2.8 – Sinais utilizados na modulação decodificada em alta frequência para um sistema de três níveis.



Fonte: Elaborado pelo autor.

## 2.4 Decodificador PWM 3-níveis baseado em máquina de estados finitos de baixa frequência

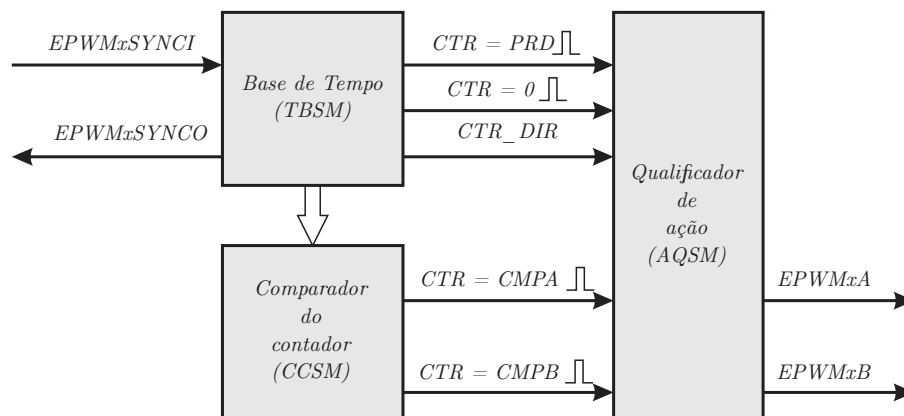
A estratégia **FSM-CSVPWM** apresenta-se como uma solução aplicável à topologias multiníveis com capacitores flutuantes e conexões com terminais abertos, por conseguir escolher uma sequência de chaveamento adequada para equalização do sistema e ainda assim obter na saída características das técnicas harmonicamente superiores, como a **PD-PWM** e a **CSVPWM**. No entanto, a **FSM** apresenta uma importante característica que não permite sua aplicação para um grande número de sistemas embarcados.

Essa limitação se dá por conta da máquina de estados finitos operar em uma frequência muito maior que da onda portadora. Como visto no Diagrama em blocos da figura 2.5, a máquina de estados é executada após a comparação da modulante-portadora, portanto, sua saída deve ser atualizada a cada interação do contador que gera a onda portadora. O intervalo de tempo dessas atualizações pode ser milhares de vezes menor que o período de chaveamento do conversor.

Diversos **DSPs**, vastamente utilizado para sistemas embarcados aplicados à conver-

sores de potência, possuem periféricos de PWM. A figura 2.9 indica parte da estrutura e alguns submódulos de um periférico PWM. Percebe-se que existe um sub-módulo de base temporal - *Time-Base submodule (TBSM)*, que determina o tempo de todos os eventos para o módulo PWM, um sub-módulo de comparação do contador - *Counter Compare submodule (CCSM)*, que especifica o ciclo de trabalho para as saídas EPWMxA e EPWMxB, bem como o momento em que os eventos de comutação ocorrem. Já o submódulo qualificador de ação - *Action Qualifier submodule (AQSM)* especifica o tipo de ação executada quando ocorrer um evento nos outros submódulos.

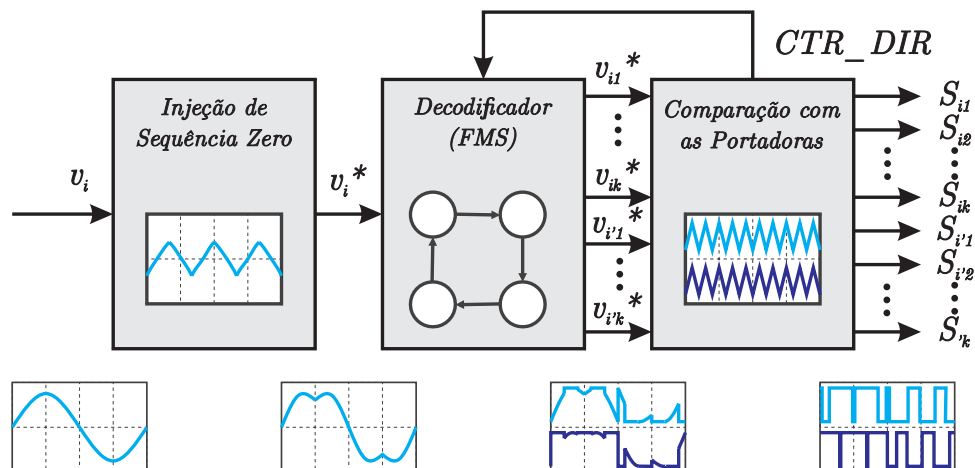
Figura 2.9 – Diagrama em blocos parcial de um periférico PWM para DSP



Fonte: Elaborado pelo autor.

Afim de viabilizar a utilização de controladores eletrônicos baseados no processador digital de sinais (DSP) TMS320F28335 da Texas Instruments, para implementação prática da estratégia de decodificação da modulação baseada em máquina de estados, aqui se propõe uma nova proposta na execução do algoritmo. Nomeada de decodificador PWM de baixa frequência (DPWM-BF), a estratégia opera de acordo com o Diagrama em blocos da figura 2.10.

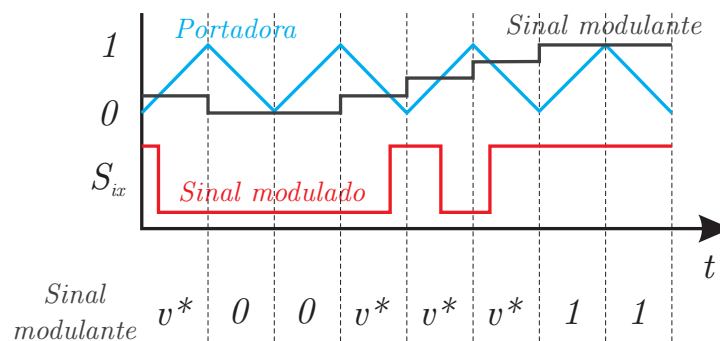
Figura 2.10 – Diagrama em blocos de modulação CSVPWM com decodificador baseado em FSM de baixa frequência.



Percebe-se que nessa nova abordagem o decodificador **FSM** ocorre após a atualização do sinal de referência com a inserção de sinal de sequência zero e antes da comparação com as portadoras. Ao gerar sinais de referência decodificados  $v_{ix}^*$   $\{x \in \mathbb{Z} | 1 < x < n - 1\}$  adequados para cada célula do conversor de  $n$ -níveis, os pulsos de comando resultantes na saída são idênticos ao da proposta original em alta frequência. Essa modificação permite a utilização dessa estratégia para processadores com periférico **PWM** e as referências precisam atualizar a cada meio período da onda portadora.

Para realizar essa adequação, apoia-se no seguinte princípio. Quando se sabe qual a direção do contador que produz a portadora, para qualquer valor de referência, é possível determinar qual o sinal modulado ao final do semi-ciclo de chaveamento. Como indicado na figura 2.11, podemos analisar os intervalos que a portadora encontra-se crescente: para uma referência nula (0) não existe comutação durante o semiciclo e seu estado final modulado é nível lógico baixo; para uma referência igual ao máximo do contador (1) não existe comutação durante o semiciclo e seu estado final modulado é nível lógico alto; para qualquer outro valor de referência ( $v^*$ ) entre 0 e o máximo haverá uma comutação, onde o estado inicial é nível lógico alto e o final é nível lógico baixo. A análise para portadora decrescente pode ser feita de maneira análoga.

Figura 2.11 – Comutações para possíveis referências de um **PWM**.



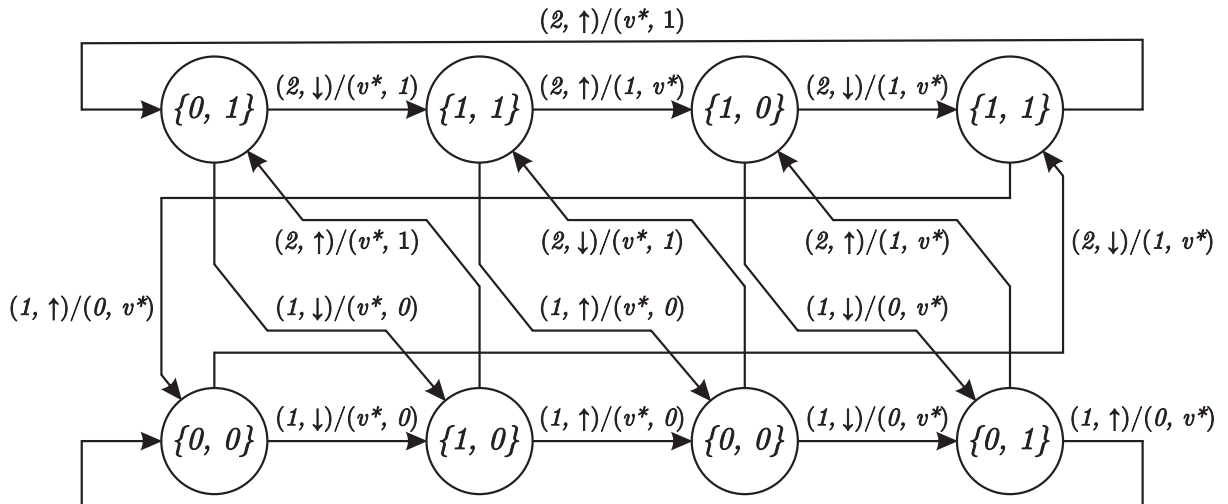
Fonte: Elaborado pelo autor.

A partir desse pressuposto, é possível modificar a máquina de estados original apresentada na figura 2.7. O circuito sequencial proposto por (McGrath et al., 2007) e utilizada em um sistema **OEW** de três níveis por Matos (2019) segue o princípio de Moore (1956), cujo os valores de saída ( $S_{ix}^*$ ) dependem exclusivamente dos estados em que a máquina se encontra.

Primeiramente, faz-se uma **FSM** equivalente à apresentada mas agora baseada no princípio de Mealy (1955), onde os valores de saída  $v_{ix}^*$  são determinados pelo estado atual e também pelas variáveis de entrada. Nesse circuito sequencial, têm-se como entradas a banda em que a referência se encontra e a direção do contador que gera o sinal portador. Dessa maneira, obtêm-se a **FSM** equivalente representada na figura 2.12, onde os estados representam exatamente os mesmos eventos da original e as transições de estados são representadas por  $(Banda, Direção do contador)/(v_{i1}, v_{i2})$ . O valor de  $v^*$  é o sinal de referência por fase  $v_i^*$  normalizado entre os limites da banda em que a referência se encontra.



Figura 2.12 – Máquina de estados finitos para modulação decodificada de três níveis em baixa frequência (completa)



Fonte: Elaborado pelo autor.

Ao analisar a FSM representada em 2.12 observa-se que ela é capaz de produzir o mesmo efeito que a original. No entanto, por se tratar de um sistema que deve operar em intervalos de tempo bem definidos (atualização das referências por célula ocorrem toda vez que a portadora atinge seu valor máximo ou mínimo), seria mais adequado a utilização de uma FSM com princípio de Moore (1956) por ter característica síncrona.

Percebe-se também que existem transições de estados com saídas redundantes, nos permitindo obter uma FSM simplificada. Sabendo que as referências de saída por célula ( $v_{ix}^*$ ) só assumem os valores  $v^*, 1$  ou  $0$ , projeta-se a máquina de estados baseada no princípio de Moore (1956) onde os estados são as combinações possíveis de referência, assim como indicado na tabela 2.1.

Tabela 2.1 – Sinais de referência por célula de fase para DPWM-BF

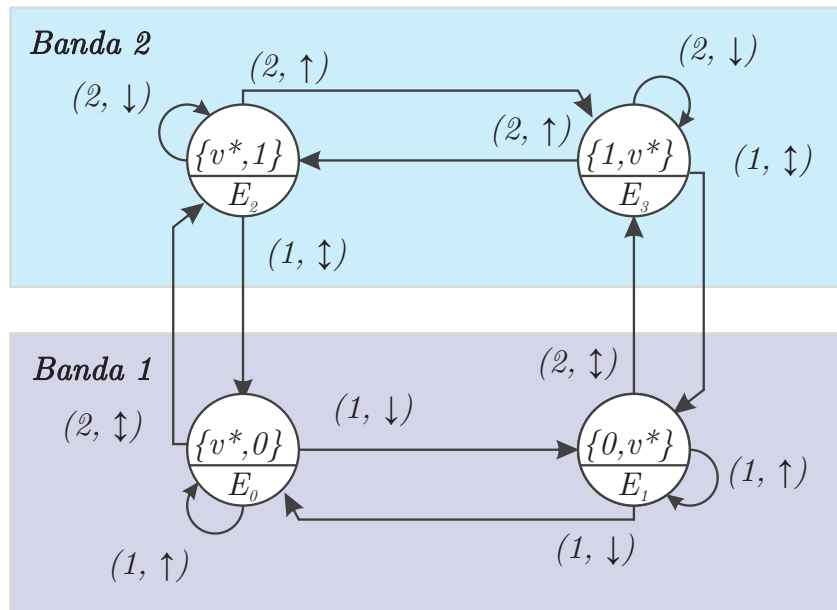
Estado	$v_{i1}$	$v_{i2}$
$E_0$	$v^*$	$0$
$E_1$	$0$	$v^*$
$E_2$	$v^*$	$1$
$E_3$	$1$	$v^*$

Fonte: Elaborado pelo autor.

Dessa maneira, obtêm-se a FSM equivalente representada na figura 2.13. Os estados representam a atualização do sinal de referência por célula no instante em que as portadoras atingem o mínimo ou máximo. As transições de estados ocorrem pela posição da referência  $v_i^*$  no momento da atualização, ou seja, de acordo com a banda em que a referência se encontra, e também pela direção do contador que produz a portadora triangular (*Banda, Direção do contador*).

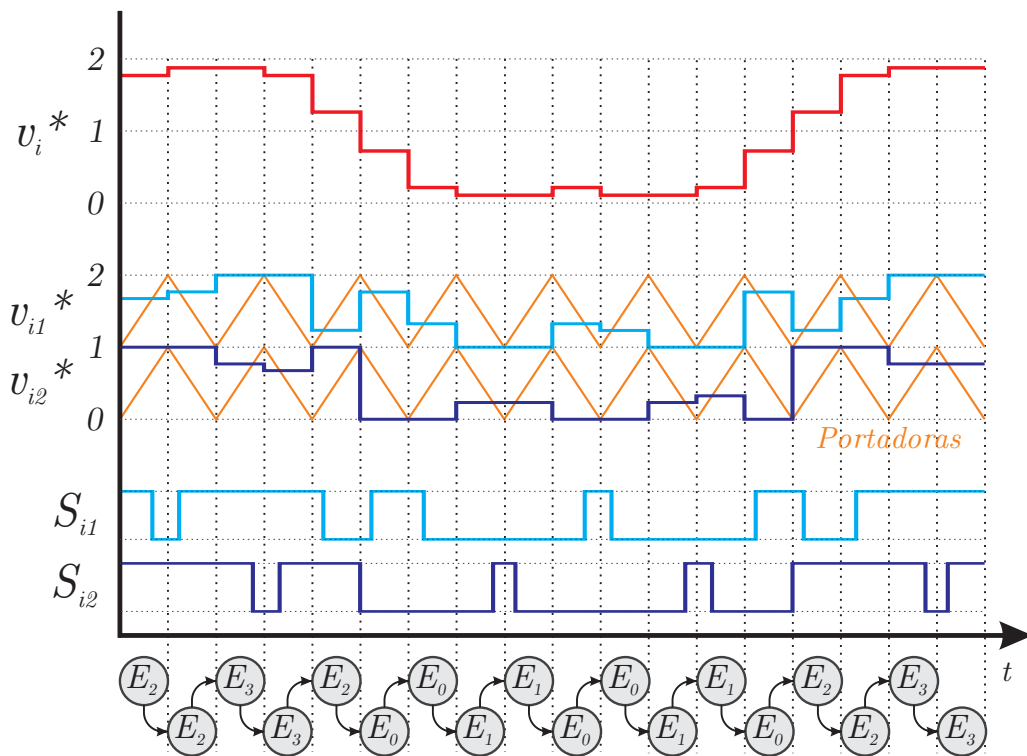
A operação da máquina de estados é exemplificada através da figura 2.14 para um dado sinal de referência  $v_i^*$ .

Figura 2.13 – Máquina de estados finitos para modulação decodificada de três níveis em baixa frequência (simplificada).



Fonte: Elaborado pelo autor.

Figura 2.14 – Sinais do modulador DPWM-BF de 3-níveis por estado da FSM.



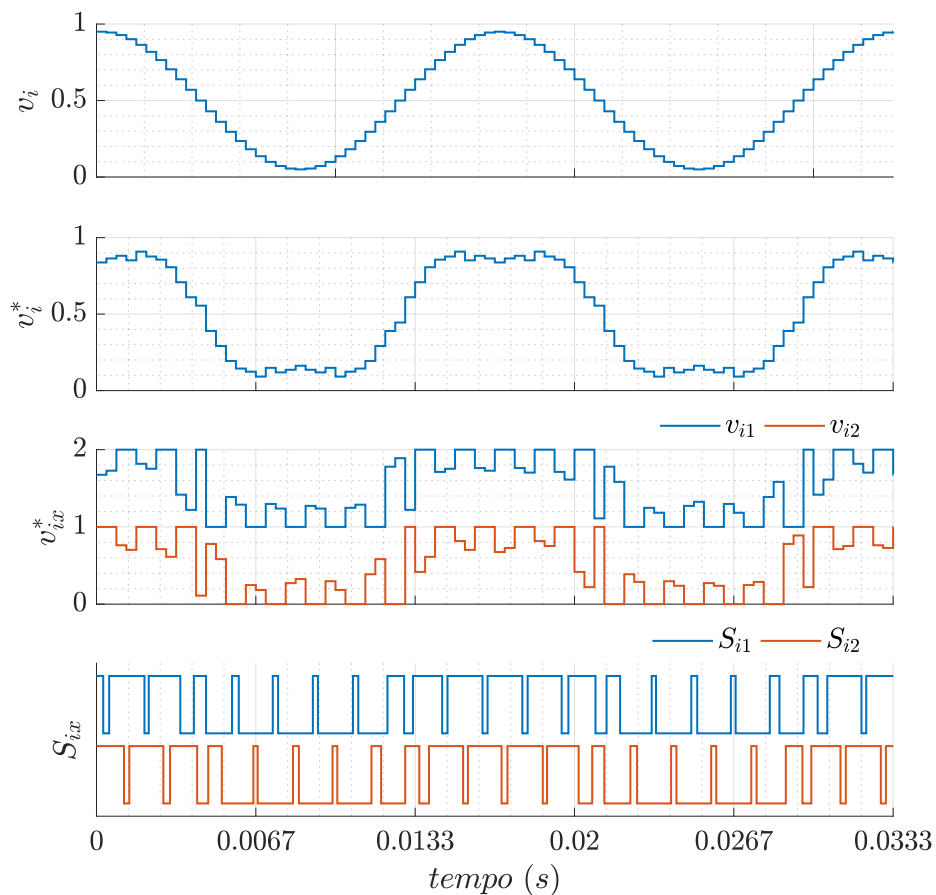
Fonte: Elaborado pelo autor.

Percebe-se que para cada amostragem do sinal de referência ( $v_i^*$ ), existe uma atualização no estado da FSM. O estado determina o valor de referência de cada célula nesse intervalo, como indicado na tabela 2.1. Os sinais de referência descontínuos produzidos geram os comandos cíclicos esperados para essa estratégia.

Os sinais de todas as etapas da estratégia de modulação, empregando um decodificador de baixa frequência baseado em máquina de estados, aplicado a um sistema de três níveis, representados do Diagrama em blocos na figura 2.10, podem ser vistos para um dado valor de referência na figura 2.15. Ao avaliar os sinais de comando das chaves semicondutoras  $S_{ix}^*$ , percebe-se que todas as características da estratégia original são mantidas.

A referência aplicada para as duas estruturas de decodificação, original e modificada, foram idênticas. Comparando os sinais de comando  $S_{ix}^*$  percebe-se a semelhança entre eles, que idealmente são idênticos. As células permaneceram apresentando característica cíclica de comutação, onde nenhuma chave realiza dois chaveamentos consecutivos. As células chavearam durante todo o período de onda da referência e nas transições de banda as chaves não produziram pulsos curtos, mesmo com a referência modulada apresentando um pulso curto.

Figura 2.15 – Formas de onda dos estágios da modulação decodificada em baixa frequência.



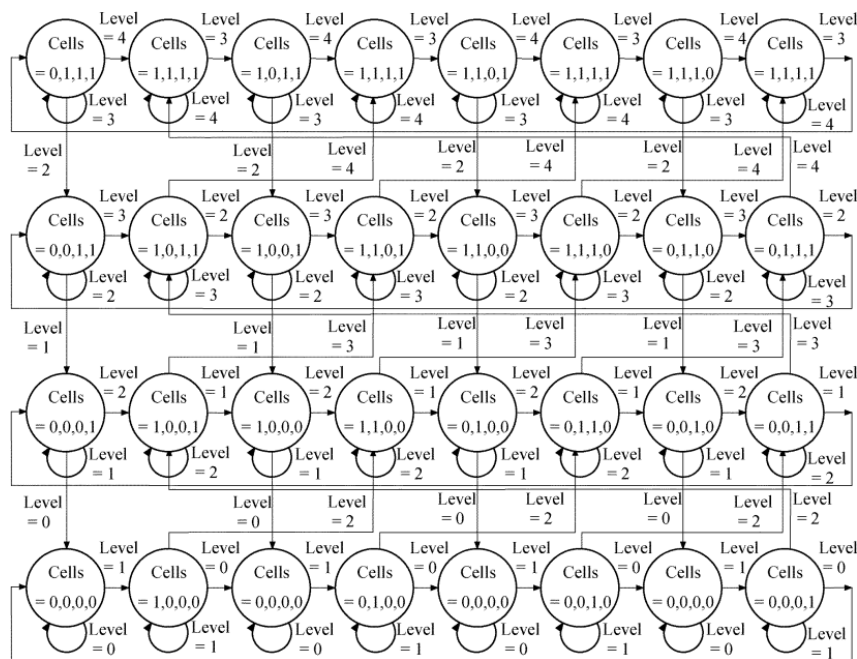
Fonte: Elaborado pelo autor.

## 2.5 Decodificador PWM $n$ -níveis baseado em máquina de estados finitos de baixa frequência

A utilização da máquina de estados operando em baixa frequência se mostrou viável para um sistema de 3-níveis. Sabendo da popularização e demanda de sistemas de mais níveis, torna-se atraente a possibilidade de generalizar o algoritmo de implementação da proposta para sistemas de  $n$ -níveis. O primeiro passo para expandir a ideia para um número ilimitado de níveis parte da análise e compreensão de um sistema de 5-níveis já consolidado na literatura.

O decodificador proposto por McGrath et al. (2007) para um conversor FC de 5-níveis é apresentado na figura 2.16. Ressalta-se que a entrada da FSM é o sinal digital modulado de um CSVPWM com portadoras em fase e deslocadas em amplitude. O nível resultante do sinal modulado que determina as transições de estados para essa máquina.

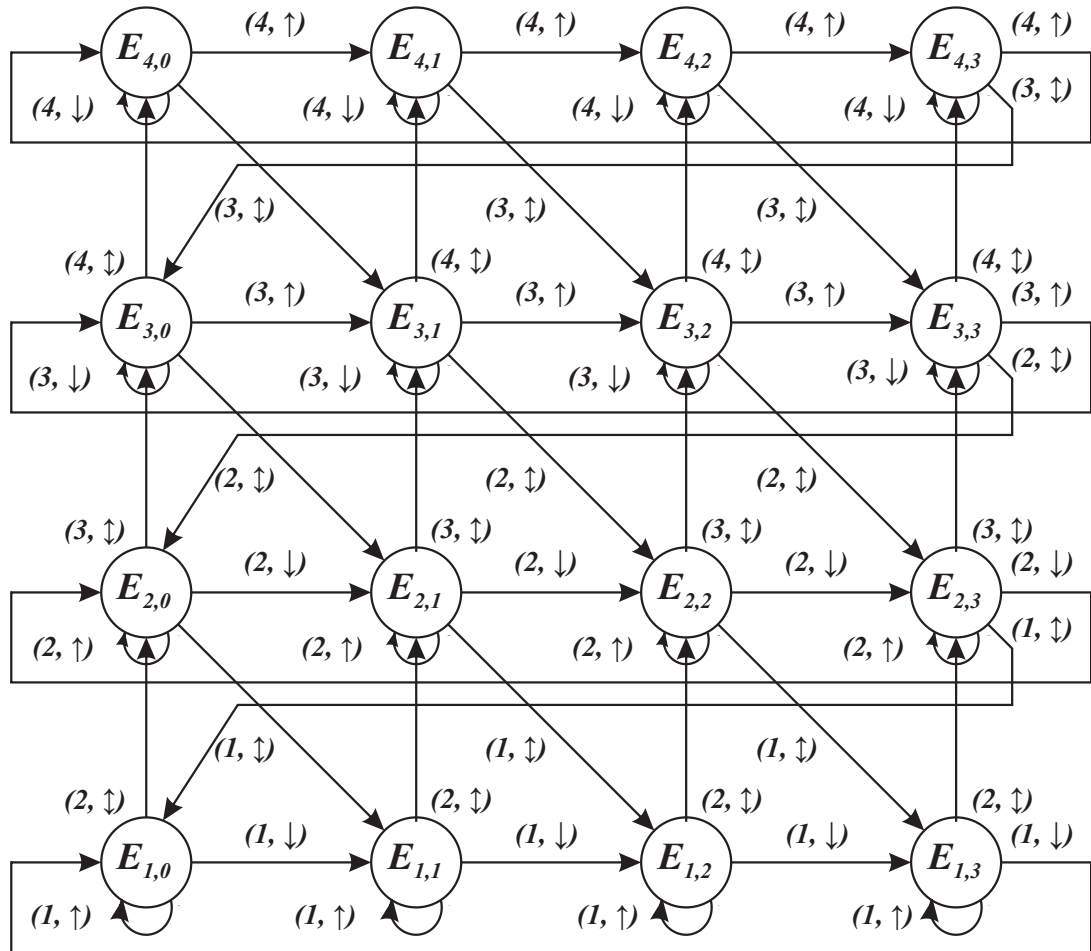
Figura 2.16 – Máquina de estados finitos para modulação decodificada de cinco níveis em alta frequência.



Fonte: McGrath et al. (2007).

Seguindo o mesma estratégia adotada para o sistema de 3-níveis, chegamos a um diagrama de estados equivalente na figura 2.17, baseado no pressuposto que conhecendo a direção da onda portadora é possível determinar qual o sinal modulado ao final do semiciclo de chaveamento. As variáveis de entrada são a banda onde se encontra a referência ( $B$ ) e direção do contador que gera a onda portadora ( $C_{DIR}$ ). Os estados da máquina são representados por  $E_{B,e}$  com notação de duplo índice, onde o primeiro dígito corresponde à banda ( $B$ ) e o segundo ao estado ( $e$ ) por banda. Para um sistema de  $n$ -níveis, será necessário utilizar  $N-1$  células de conversão, portanto, 4 células. Esse número limita a quantidade de bandas e portadoras utilizadas na modulação, além disso, para cada banda existirá  $N$  estados  $e \{(B, e) \in \mathbb{Z} \mid 1 < B < N, 1 < e < N\}$ .

Figura 2.17 – Máquina de estados finitos para modulação decodificada de cinco níveis em baixa frequência (simplificada).



Fonte: Elaborado pelo autor.

Para cada estado  $E_{B,e}$ , haverá um conjunto de referências que deverão ser passados para cada célula  $c \{c \in \mathbb{Z} \mid 1 < c < N\}$ , quando a direção do contador for crescente, e um outro conjunto de referências quando a direção do contador for decrescente. Essas referências podem ser consultadas na tabela 2.2.

Tabela 2.2 – Vetores de referência em função do estado por banda, da banda e da direção do contador para um conversor de 5-níveis.

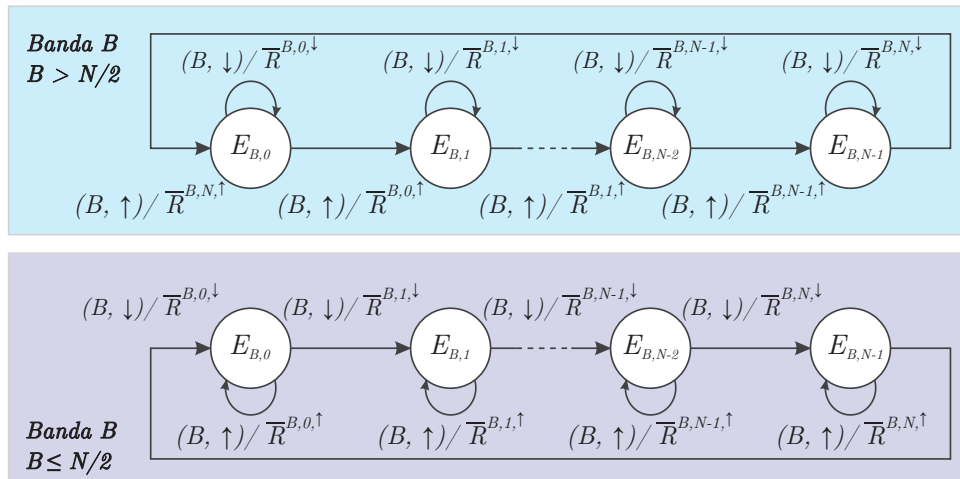
Banda	$C_{DIR}$	$E_{B,0}$				$E_{B,1}$				$E_{B,2}$				$E_{B,3}$			
Banda 4	$\uparrow$	$v^*$	1	1	1	1	$v^*$	1	1	1	1	$v^*$	1	1	1	1	$v^*$
	$\downarrow$	1	1	1	$v^*$	$v^*$	1	1	1	1	$v^*$	1	1	1	1	$v^*$	1
Banda 3	$\uparrow$	$v^*$	1	1	0	0	$v^*$	1	1	1	0	$v^*$	1	1	1	0	$v^*$
	$\downarrow$	1	1	$v^*$	0	0	1	1	$v^*$	$v^*$	0	1	1	1	$v^*$	0	1
Banda 2	$\uparrow$	$v^*$	1	0	0	0	$v^*$	1	0	0	0	$v^*$	1	1	0	0	$v^*$
	$\downarrow$	1	$v^*$	0	0	0	1	$v^*$	0	0	0	1	$v^*$	$v^*$	0	0	1
Banda 1	$\uparrow$	$v^*$	0	0	0	0	$v^*$	0	0	0	0	$v^*$	0	0	0	0	$v^*$
	$\downarrow$	$v^*$	0	0	0	0	$v^*$	0	0	0	0	$v^*$	0	0	0	0	$v^*$

Fonte: Elaborado pelo autor.

A elaboração de tabelas com referências por célula, bem como a definição da máquina de estados baseada em outras já existentes, pode se tornar uma tarefa onerosa a medida que o número de níveis da topologia aumenta. Essas estruturas singulares para cada quantidade de níveis se tornam complexas e o uso de grandes tabelas podem demandar muito espaço físico em sistemas embarcados que possuem limitação de memória significativa.

Inicialmente, estabeleceremos uma máquina de estados generalizada por banda, assim como na proposta de McGrath et al. (2007) para 5-níveis e na FSM aqui elaborada para 3-níveis. Pode-se observar na FSM representada na figura 2.17 que para estados nas bandas  $B \leq N/2$ , existe mudança de Estado toda vez que o contador está decrescente, assim como não existe mudança quando o contador é crescente. Essa sequencia ocorre de maneira cíclica enquanto a referência permanecer na mesma banda. Para as bandas  $B > N/2$ , o critério para alteração ou permanência em um estado é o contrário. A transição de estado ocorre quando o contador está crescente e a permanência enquanto decrescente. A figura 2.18 mostra a generalização da FSM de Mealy (1955), para os dois casos. As transições de estados são representadas por  $(B, C_{DIR})/\bar{R}^{B,e,C_{DIR}}$ . A variável  $\bar{R}^{B,e,C_{DIR}}$  corresponde à um vetor de referências, onde cada elemento  $R_c^{B,e,C_{DIR}}$  está associado à uma célula  $c$  do conversor.

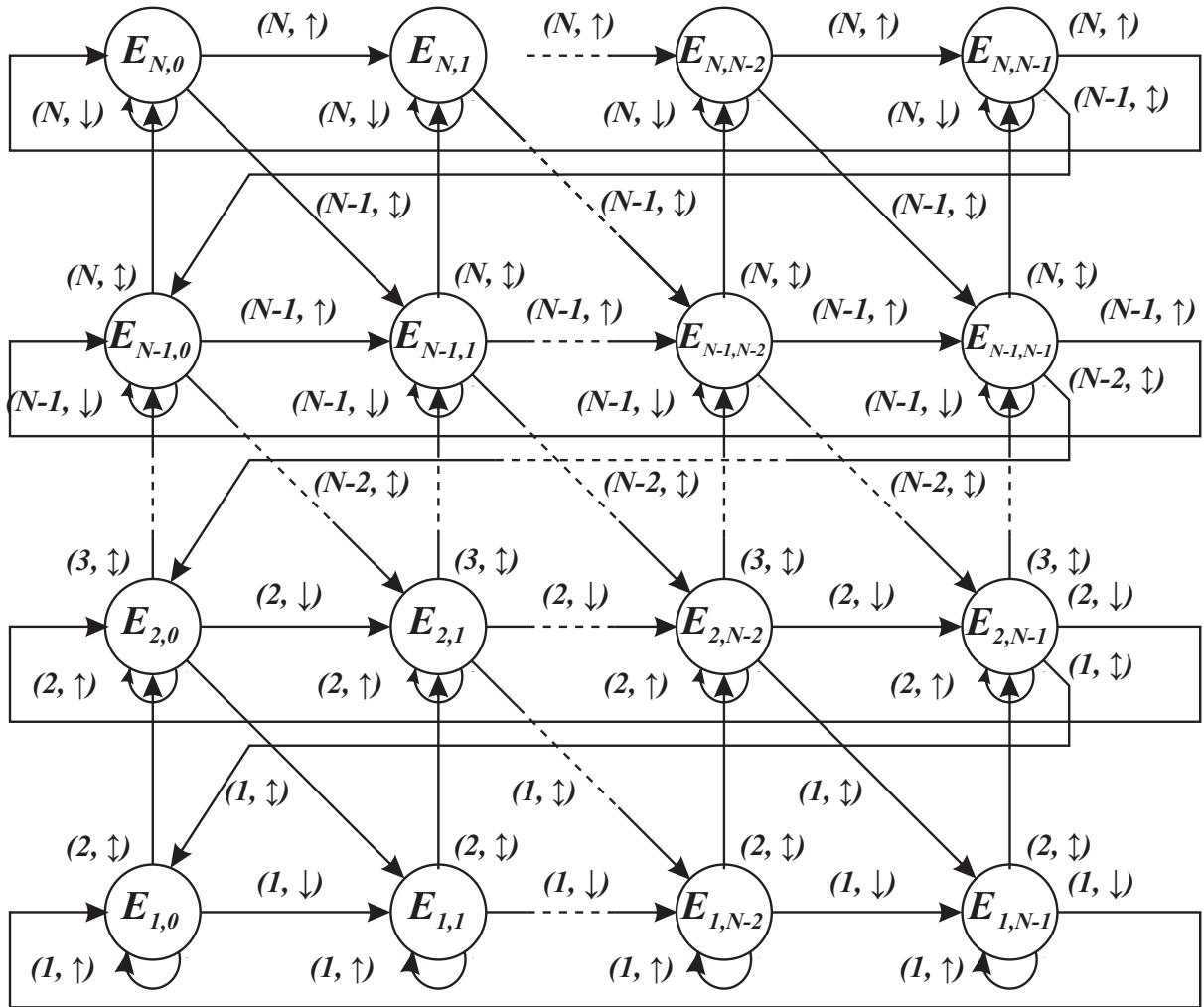
Figura 2.18 – FSM por banda para modulação decodificada de  $n$ -níveis em baixa frequência.



Fonte: Elaborado pelo autor.

Após a definição da máquina de estados finitos para sinais de referência limitados à uma banda, é preciso determinar as transições de estado quando a referência muda de faixa. Analisando a figura 2.17, percebe-se que as mudanças de banda crescente não alteram o índice do estado por banda ( $e$ ). Quando a referência muda de uma banda maior para um menor, então o índice ( $e$ ) é incrementado em um. A direção do contador não interfere nas transições de banda.

Ao analisar separadamente cada situação da FSM, nota-se comportamentos bem definidos que independem do número de níveis do sistema. Dessa forma, obtêm-se a máquina de estados generalizada representada na figura 2.19.

Figura 2.19 – FSM por banda para modulação decodificada de  $n$ -níveis em baixa frequência.


Fonte: Elaborado pelo autor.

Posteriormente ao projeto da máquina de estados finitos em si, faz-se necessário ainda estabelecer o vetor de referência correspondente à cada estado, para cada direção do contador. Analisando a tabela 2.2 de referências, a partir dos padrões apresentados, é possível obter uma expressão capaz de definir a referência por célula em função do índice da célula ( $n$ ), do estado  $E = E_{B,e}$  e da banda ( $B$ ) em que a referência se encontra. Quando o contador está crescente, utiliza-se a equação 2.5 e decrescente a 2.6. Dessa maneira, o vetor de referências será dado por  $\bar{R}^{B,e,C_{DIR}} = [R_0^{C_{DIR}}, R_1^{C_{DIR}} \dots R_{N-1}^{C_{DIR}}, R_N^{C_{DIR}}]$ .

$$R_c^\uparrow(c, e, B) = \begin{cases} v^*, & \text{se } c = e + 1 \\ 0, & \text{se } c > B + e \vee B + e - N < c < e \\ 1, & \text{se } e + 1 < c \leq B + e \vee (B + e > N \wedge c \leq B + e - N) \end{cases} \quad (2.5)$$

$$R_c^\downarrow(c, e, B) = \begin{cases} v^*, & \text{se } c = B + e \quad \vee \quad c = B + e - N \\ 0, & \text{se } B + e - N < c \leq e \quad \vee \quad c > B + e \\ 1, & \text{se } e < c < B + e \quad \vee \quad (B + e > N \quad \wedge \quad c < B + e - N) \end{cases} \quad (2.6)$$

Para validar a proposta, simulou-se um sistema aplicando a estratégia à uma conexão **OEW** de 7-níveis através de dois conversores **FC** de 5-níveis, com barramento **CC** de 100V, acionando uma carga **RL** ( $R = 10\Omega$ ,  $L = 4mH$ ). A frequência de chaveamento dos conversores é de  $f_{SW} = 1,2kHz$  e a de amostragem  $f_s = 2,4kHz$ . As respostas podem ser vistos na figura 2.20 e na figura 2.21.

Figura 2.20 – Formas de onda para modulador decodificado de 7-níveis em baixa frequência.

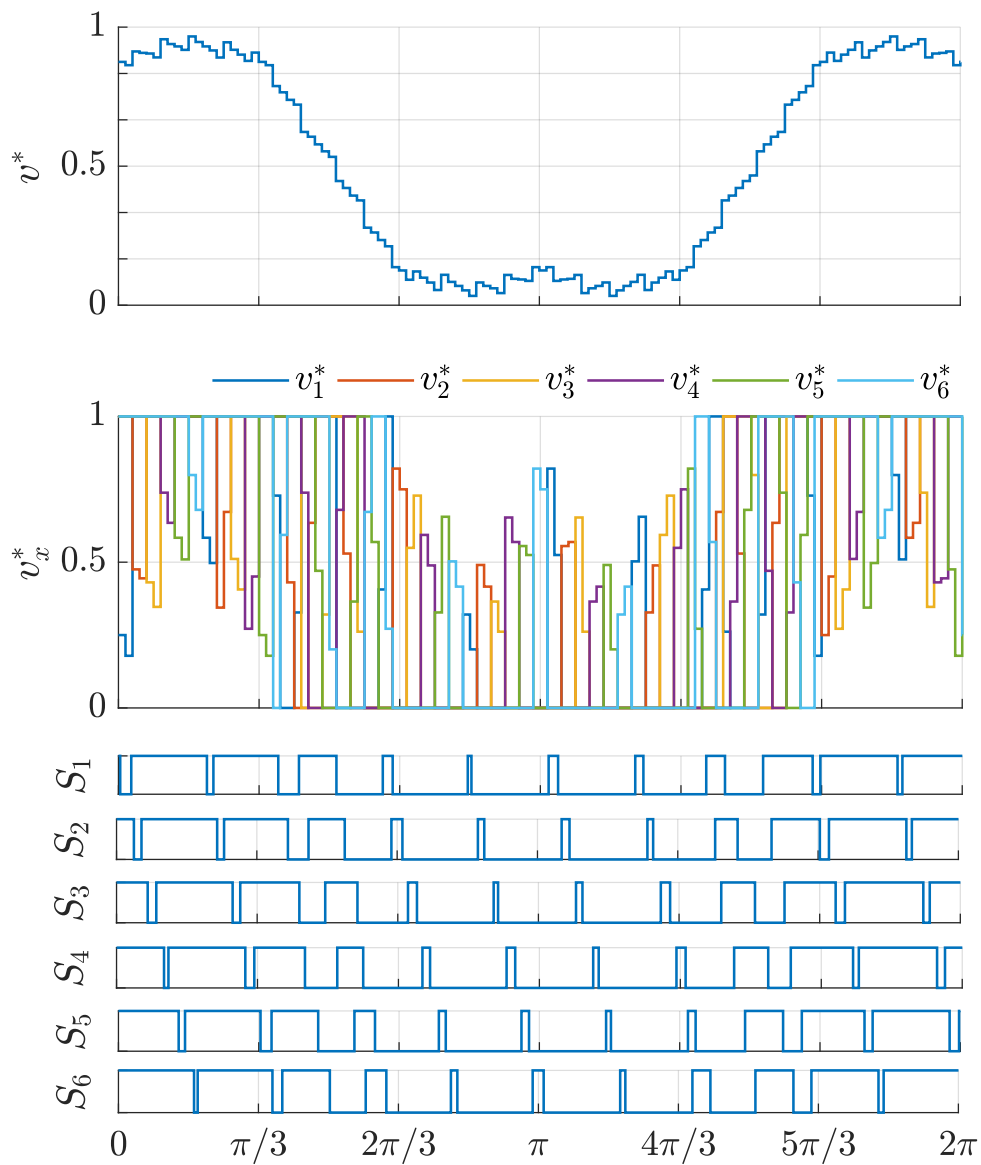
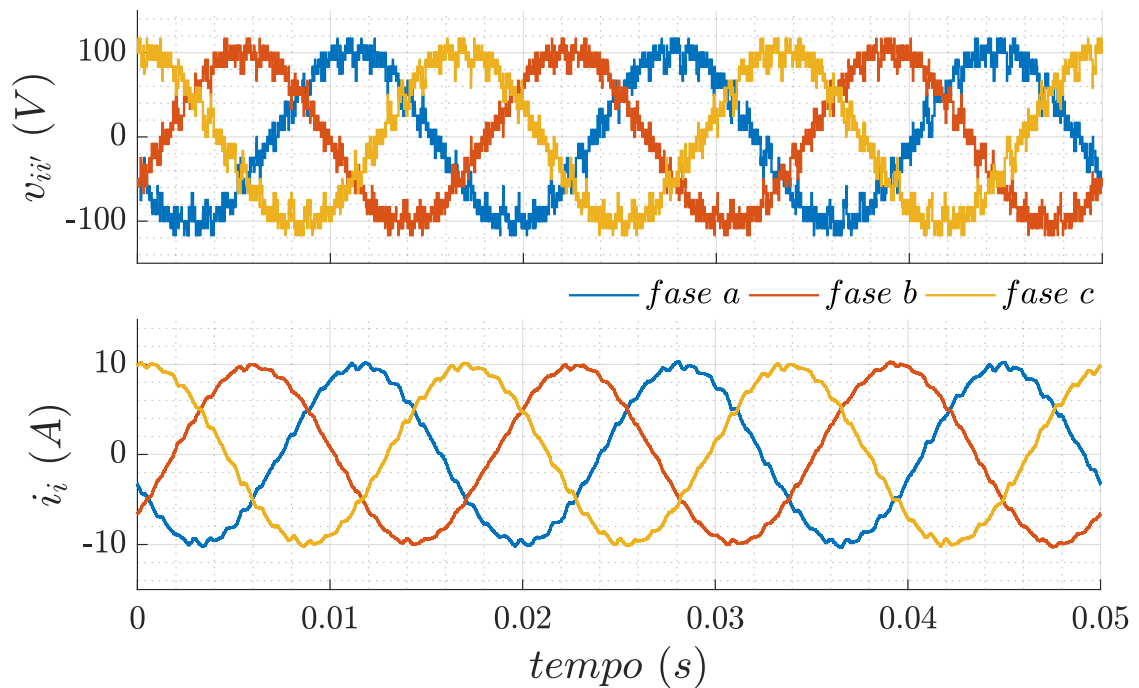




Figura 2.21 – Corrente e tensão trifásica para modulação decodificada de 7-níveis em baixa frequência.



Fonte: Elaborado pelo autor.

Os sinais de modulação indicam a geração de uma referência decodificada capaz de gerar pulsos de comando cíclicos, característico da modulação [FSM-CSVPWM](#). As tensões resultantes apresentam uma tensão escalonada, com degraus bem definidos e variações de alta frequência com baixa amplitude (característico das modulações [FSM-CSVPWM](#) e [PD-PWM](#)). A corrente também apresentou características esperadas para essa modulação, como baixa distorção e um *ripple* de baixa amplitude.

## 2.6 Considerações Finais

Este capítulo apresentou o estado da arte no que se diz respeito a modulação de topologias multiníveis, principalmente para sistemas conectados com terminais abertos. Além disso, foi descrita a técnica de modulação com vetores espaciais centrados, que através da soma de um sinal adequado de sequência zero às referências de fase, obtêm-se resposta equivalente à uma SVM otimizada, comparando as ondas modulantes à portadoras triangulares em fase. Tais referências definem uma sequência de chaveamento contínua para minimizar o número de comutações por período de chaveamento para topologias multiníveis.

Também foi feita a descrição do funcionamento de uma decodificação baseada em FSM para um sistema de três níveis. A abordagem é capaz de otimizar o conteúdo harmônico de saída, enquanto mantém equilibrada as perdas entre os dispositivos e as tensões nos capacitores flutuantes. Devido a característica de operação em alta frequência e da utilização do sinal digital modulado para atualizar os estados da máquina, essa proposta torna-se inviável para diversas arquiteturas de controladores.

Uma proposta de modificação no algoritmo de implementação dessa estratégia foi apresentada, onde a decodificação baseada em FSM trabalha com frequência reduzida. Os sinais modulantes são atualizados de acordo com a banda em que se encontra o sinal de referência e a direção do contador que gera a onda portadora. Tal referência descontínua comparada à portadoras em fase apresentaram efeito equivalente à estratégia original. A proposta foi apresentada tanto para um sistema de 3-níveis, quanto de maneira generalizada para  $n$ -níveis.

O capítulo 3 apresenta resultados obtidos através de simulação e ensaios experimentais para uma topologia OEW. A modulação FSM-CSVPWM com decodificador de baixa frequência é utilizada, confirmando estas vantagens e a aplicabilidade das técnicas descritas.

# Desempenho das Técnicas de Modulação

---

Com propósito de avaliar o desempenho da técnica de modulação decodificada através de máquina de estados em baixa frequência, fez-se um estudo comparativo dessa estratégia com as baseadas em comparação da referência com múltiplas portadoras. Todas as modulações são feitas empregando inserção de sinal de sequência zero para implementação de [CSVPWM](#). Os parâmetros avaliados são a distorção harmônica e a distribuição das perdas entre os dispositivos de potência.

Primeiramente será feita uma descrição do protótipo do sistema de três níveis alimentando uma carga *RL* conectada com terminais abertos, situado no [LGEE](#) da [UNIFEI](#). Por fim, serão analisados resultados experimentais e simulados para as técnicas [CSVPWM](#) com portadoras deslocadas de fase - *Phase Shifted (PS)* -, ou em amplitude - *Level Shifted (LS)* - estando dispostas em fase - *Phase Shifted (PD)* - e em outro caso com fase opostas - *Phase Opposition Disposition (POD)* -. Não foi avaliada a condição das portadoras com fase oposta alternada - *Alternative Phase Opposition Disposition (APOD)* - pois para um sistema de 3 níveis sua resposta é igual à [POD](#). Todas essas respostas serão comparadas à estratégia que utiliza máquina de estados em baixa frequência para decodificar a modulação [CSVPWM](#).

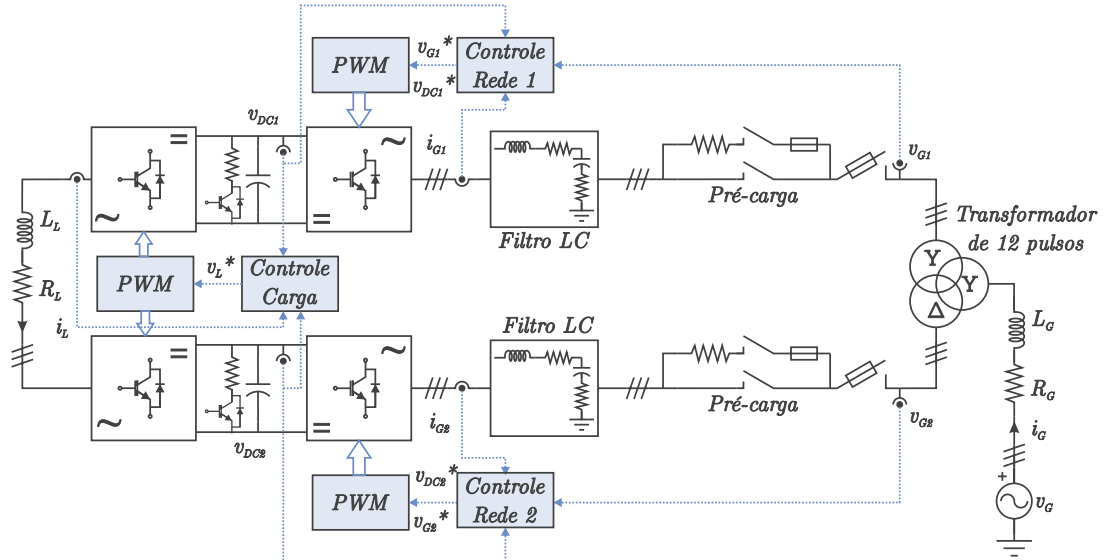
## 3.1 Bancada de ensaios

Para possibilitar a realização de um estudo com caráter experimental, foi utilizada uma bancada de ensaios originalmente projetada como um protótipo em escala reduzida de um sistema de conversão de energia eólica empregando gerador conectado com terminais abertos. Este sistema foi construído no Laboratório de Geração de Energia da Universidade Federal de Itajubá ([UNIFEI](#)) - *campus* Itabira, como fruto dos trabalhos de [Junior \(2018\)](#) e [Matos \(2019\)](#). Este projeto ocorreu devido a parceria firmada entre o Laboratório de Conversão e Controle de Energia ([LCCE](#)) da [Universidade Federal de Minas Gerais \(UFMG\)](#) e o Grupo de Pesquisa em Controle e Conversão de Energia Elétrica ([CCEE](#)), no [LGEE](#) da [UNIFEI](#).

### 3.1.1 Sistema de potência

Para esse estudo, uma carga  $RL$  foi conectada com terminais abertos no lugar do gerador. Uma estrutura geral do sistema é apresentada na figura 3.1, indicando os principais componentes da bancada experimental e seus pontos de medições.

Figura 3.1 – Diagrama esquemático representativo da bancada experimental.



Fonte: Elaborado pelo autor.

Para os testes realizados, toda potência consumida é fornecida pela rede, que para efeito de análise é considerado como um barramento de potência infinita. Um autotransformador é utilizado na conexão com a rede para permitir a realização de ensaios com tensão reduzida, garantindo mais flexibilidade e segurança durante a realização dos ensaios.

Como indicado na figura 3.1, o sistema de conversão é conectado à rede através de um transformador de 12 pulsos, com primário conectado em  $Y$ , e dois secundários: um em  $Y$  e outro em  $\Delta$ , ambos com relação de transformação unitária. A função desse transformador é desacoplar eletricamente os barramentos  $CC$ , evitando a circulação de correntes de modo comum de baixa frequência no sistema. Além disso, mesmo com correntes secundárias distorcidas, essa configuração atenua componentes de  $5^a$  e  $7^a$  harmônicos de corrente na rede conectada ao primário (Hammond, 1997).

A conexão à rede é realizada através de um sistema de pré-carga do barramento  $CC$ , para evitar sobrecorrentes no carregamento dos capacitores. Este pré-carregamento é realizado através de resistores, antes da conexão direta com a rede. Maiores informações dessa etapa podem ser vistas nos trabalhos de Junior (2018) e Matos (2019).

A etapa de filtragem, na entrada de cada conversor, utiliza-se das indutâncias do transformador que junto à um filtro  $LC$  responde como um  $LCL$ . Para a parcela capacitiva do filtro, emprega-se um capacitor com resistores de amortecimento, um em série para cada capacitor. Logo na entrada do conversor, a primeira parcela indutiva do filtro é um indutor trifásico com núcleo de aço. Os principais parâmetros do sistema para o lado da rede podem ser vistos na tabela 3.1. Detalhes da resposta e projeto desse filtro são encontrados no trabalho de Junior (2018).

Tabela 3.1 – Principais parâmetros do lado da rede da bancada de ensaios.

Parâmetro	Valor
Tensão da rede ( $v_g$ )	220V/60Hz
Potência nominal do transformador ( $S_{trafo}$ )	42kVA
Tensão nominal do transformador ( $V_{trafo}$ )	380V
Capacitância do filtro ( $C_f$ )	20 $\mu$ F
Resistência de amortecimento do filtro ( $R_f$ )	2 $\Omega$
Indutância do filtro ( $L_f$ )	2mH
Resistência de pré-carga ( $R_{pc}$ )	56 $\Omega$
Potência da Resistência de pré-carga ( $P_{R_{pc}}$ )	100W

Fonte: Elaborado pelo autor.

Os conversores plenos foram montados utilizando módulos da Semikron, modelo SKS 46F B6CI+B1CI+B6U 26 V12. Cada módulo possui um barramento CC conectado a quatro braços à IGBTs e um retificador trifásico a diodos. A tabela 3.2 apresenta as principais informações, de acordo com a folha de dados fornecida pelo fabricante.

Tabela 3.2 – Dados do módulo Semikron SKS 46F B6CI+B1CI+B6U 26 V12 utilizado no banco de ensaios.

Parâmetro	Valor
Corrente ( $I_{rms}$ )	46A
Tensão de rede ( $V_{ac}$ )	380V
Tensão no barramento C.C. ( $V_{dc}$ )	800V
Capacitância do barramento C.C. ( $C_{eqvl}$ )	4700 $\mu$ F
Tensão coletor-emissor dos IGBTs ( $V_{ce}$ )	1200V
Máxima frequência de chaveamento recomendada ( $f_{sw}$ )	5kHz

Fonte: Elaborado pelo autor.

Finalmente, na saída do conversor há uma carga RL conectada em OEW. Foi utilizado um reator monofásico com núcleo de aço por fase em série com um reostato ajustado em 10 $\Omega$ . Os dados da carga podem ser vistos na tabela 3.3.

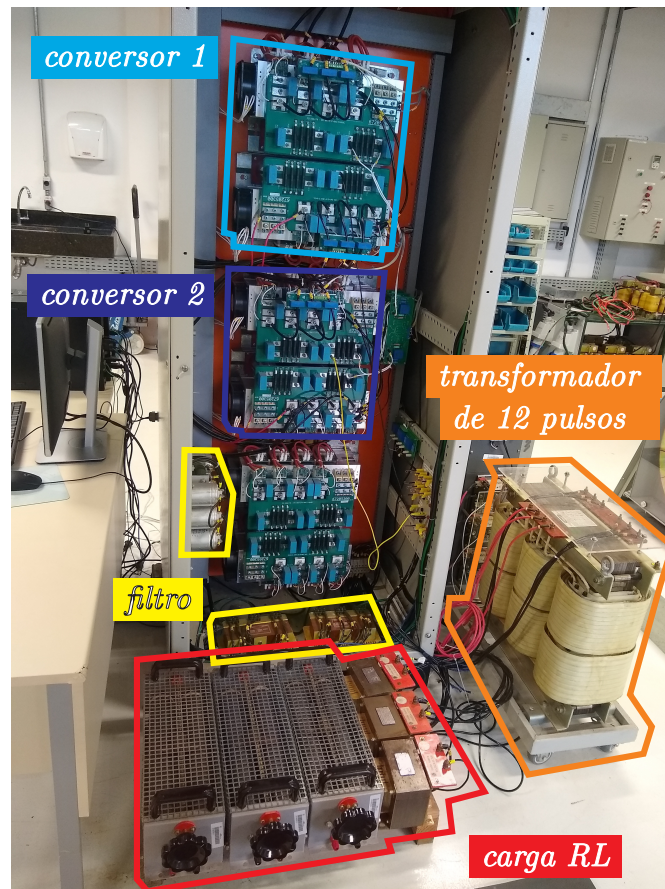
Tabela 3.3 – Dados da carga utilizada no banco de ensaios.

Parâmetro	Valor
Resistência da carga ( $R_i$ )	10 $\Omega$
Potência nominal da carga resistiva ( $P_{R_i}$ )	1,25kW
Indutância do reator da carga ( $L_i$ )	4mH
Corrente nominal do reator ( $I_{N_{ind}}$ )	4700 $\mu$ F

Fonte: Elaborado pelo autor.

A figura 3.2 mostra o interior do painel elétrico do sistema. Percebe-se que os módulos de potencia estão distantes dos componentes de controle, visando reduzir problemas de compatibilidade eletromagnética.

Figura 3.2 – Bancada de ensaios do sistema (Parte de Potência).



Fonte: Elaborado pelo autor.

### 3.1.2 Sistema de controle

Para a realização do controle, foram utilizados dois controladores modulares, com projeto de autoria do LCCE, baseados no processador digital de sinais DSP TMS320F28335 da Texas Instruments. Os controladores foram montados em um trabalho conjunto entre as equipes do LCCE-UFMG e do grupo CCEE-UNIFEI. Um kit de desenvolvimento produzido pela Spectrum Digital, eZdsp™ F28335, é montado a uma placa mãe, que distribui os sinais entre várias outras placas com propósitos específicos. A tabela 3.4 lista as placas e as quantidades de entradas/saídas de cada controlador.

Tabela 3.4 – Dados do controlador eletrônico.

Placa	Entradas/Saídas
Entradas Analógicas (2 unid.)	16 (2x8)
Entradas Digitais	16
Saídas Digitais	16
Saídas para Relés	8
PWM	12 + 1 ( <i>chopper</i> )
Entrada de Encoder	1

Fonte: Elaborado pelo autor.

A estrutura do controle foi pensada para os dois "lados" do sistema atuarem de

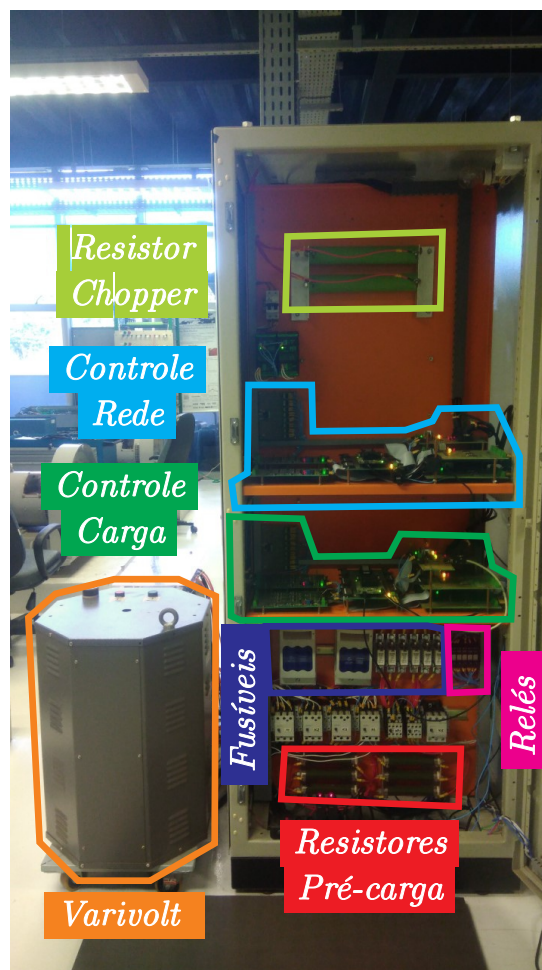
maneira independente. Existe um controlador responsável pelo lado da rede, e o outro pelo lado da carga, cada um deles conectado a um computador diferente.

O controlador da carga, para esse estudo, recebe as medições analógicas de corrente e tensão dos barramentos CC. As medições de corrente são utilizadas apenas nos algoritmos de proteção do sistema. O controle da corrente na carga é feito em malha aberta, dado que o foco desse estudo está na análise das técnicas de modulação em si. As tensões CC são necessárias para o cálculo dos índices de modulação. A parte de comando de toda a bancada é feita no outro controlador.

O controlador da rede, por sua vez, recebe as leituras de tensão e corrente na rede e a tensão do barramento de ambos conversores. Os controles são feitos de maneira independente para cada conversor, dado que esses estão desacoplados eletricamente. Além disso, essa estrutura é responsável por executar a proteção deste lado. Todo o desenvolvimento dessa estrutura de controle é fruto de trabalhos anteriores de Junior (2018) e Matos (2019) e não será descrita nesse documento.

A Figura 3.3 apresenta a montagem dos controladores do sistema.

Figura 3.3 – Bancada de ensaios do sistema (Parte de controle).



Fonte: Elaborado pelo autor.

## 3.2 Resultados experimentais e simulados

Nessa seção, será analisado o desempenho da técnica de modulação CSVPWM através da comparação com múltiplas portadoras e também com decodificação PWM baseada em máquina de estados finitos de baixa frequência. Afim de validar a proposta de modificação no algoritmo de implementação da modulação FSM-CSVPWM, a abordagem descrita no capítulo 2 foi aplicada no sistema real apresentado na seção 3.1. Modulações com múltiplas portadoras também foram implementadas, buscando comparar de forma prática o desempenho da modulação decodificada frente a outras estratégias. Dessa maneira, nas próximas subseções serão apresentados resultados experimentais e simulados para as seguintes técnicas de modulação:

- **PD-PWM:** CSVPWM com modulador LS-PWM e portadoras em fase (*Phase Disposition PWM*);
- **POD-PWM:** CSVPWM com modulador LS-PWM e portadoras com fase opostas (*Phase Opposition Disposition PWM*);
- **PS-PWM:** CSVPWM com modulador PWM e portadoras deslocadas de fase (*Phase Shifted PWM*);
- **FSM-CSVPWM:** CSVPWM com decodificador de baixa frequência (DPWM-BF) e modulador LS-PWM e portadoras em fase (PD); (apresentado na seção 2.4).

O objetivo desse estudo é analisar a viabilidade de implementação dos métodos de modulação, o conteúdo harmônico produzido e a distribuição das perdas entre os dispositivos. Por conta disso, cada subseção descreverá de maneira breve os sinais modulantes, portadoras e modulados. A análise do conteúdo harmônico será feita sob os resultados experimentais obtidos na bancada de testes, enquanto a análise de perdas será feita através de simulação computacional.

De acordo com Matos (2019), para uma comparação justa entre diferentes estratégias de modulação, é necessário que um parâmetro seja comum para todas as técnicas. Neste estudo emprega-se o número médio de comutações por ciclo da referência, como parâmetro comum. A PS-PWM possuirá portadoras com frequência de 600Hz, devido duas chaves comutarem por fase a cada semi-ciclo da triangular de comparação e durante todo o ciclo da referência. As LS-PWM empregarão portadoras com 1200Hz por conta de cada conversor chavear durante meio ciclo da referência apenas. A FSM-CSVPWM também aplicará 1200Hz dado que o chaveamento é cíclico e duas células não comutam durante um mesmo semi-ciclo da triangular.

Para o cálculo das perdas nas chaves de potência utilizou-se a plataforma de simulação PLECS. Foram utilizados modelos fornecidos pelo fabricante dos dispositivos semicondutores (MA et al., 2015), onde as perdas por condução são calculadas através da curva de tensão direta em função da corrente e as perdas por chaveamento são estimadas com base nas curvas de energia de comutação em função da tensão de bloqueio.



A potência média dissipada pelos dispositivos em regime permanente foi calculada em uma janela de um segundo. O módulo IGBT utilizado para realização dos cálculos foi o modelo SKiiP 13NAB066V1, fabricado pela Semikron<sup>®</sup>, que difere do usado experimentalmente (SKM50GB12V).

Para os testes experimentais, o controle da tensão dos barramentos CC foi feito pelo lado da rede dos conversores plenos, que estão conectados aos secundários do transformador de 12 pulsos e são isolados eletricamente. Para efeito de análise, considera-se que os barramentos CC foram alimentados através de duas fontes isoladas de tensão contínua. Como o funcionamento das estruturas de modulação independem das estratégias de controle empregadas, as referências utilizadas em teste possuíam frequência, módulo e fase contantes. As estratégias de modulação foram implementadas no microcontrolador de 32 bits TMS320F28335 da *Texas Instruments*, e os parâmetros do sistema são apresentados na tabela 3.5.

Tabela 3.5 – Parâmetros do banco de ensaios.

Parâmetro	Valor
Tensão CC total ( $v_{dc}$ )	200V
Máxima Corrente RMS na carga	8,8A
Tensão de fase RMS na carga	72V
Frequência fundamental	60Hz
Potência da carga	1,25kW
Fator de potência da carga	0.99
Resistência	10.0 $\Omega$
Indutância	4mH
Frequência média de chaveamento	1200Hz

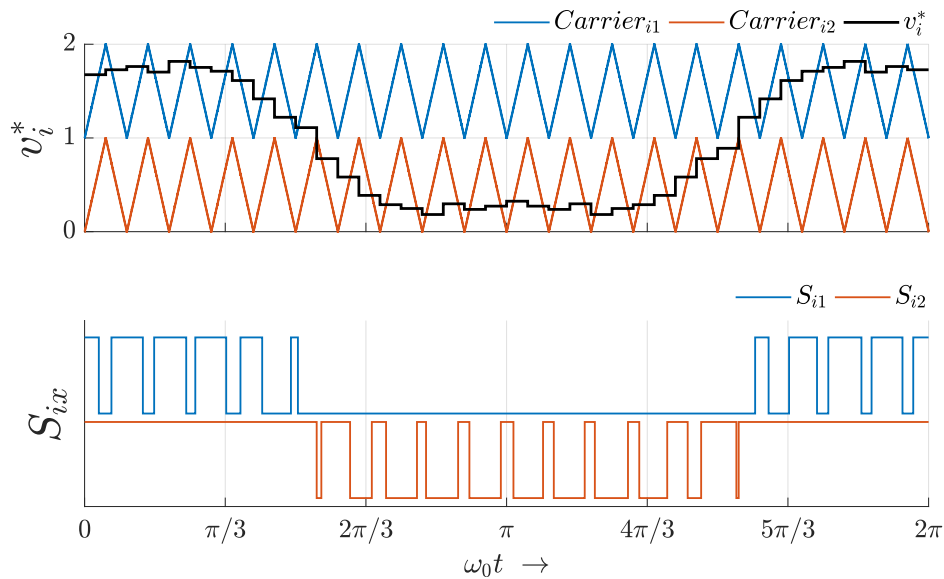
Fonte: Elaborado pelo autor.

Nas próximas subseções (3.2.1 -3.2.4), as referências instantâneas de tensão de fase são calculadas para obtenção de vetores espaciais centrados. O algoritmo é descrito na seção 2.2.

### 3.2.1 Desempenho da CSVPWM com portadoras em fase (PD)

Para essa estratégia de modulação, por se tratar de um sistema de três níveis, duas ondas portadoras são comparadas aos sinais de referência instantâneos  $v_i^*$ . As ondas triangulares são deslocadas em amplitude, entre os níveis  $[-v_{dc}/2, 0$  e  $v_{dc}/2]$ , estando em fase entre si. O resultado da comparação com a portadora superior ( $Carrier_{i1}$ ) gera os pulsos de comando da chave ( $S_{i1}$ ) da célula 1, enquanto a portadora inferior ( $Carrier_{i2}$ ) gera os pulsos de comando da chave ( $S_{i2}$ ) da célula 2. Os sinais de PWM simulados para essa estratégia podem ser vistos na figura 3.4, no intervalo de um ciclo da referência tendo índice de modulação de 85%.

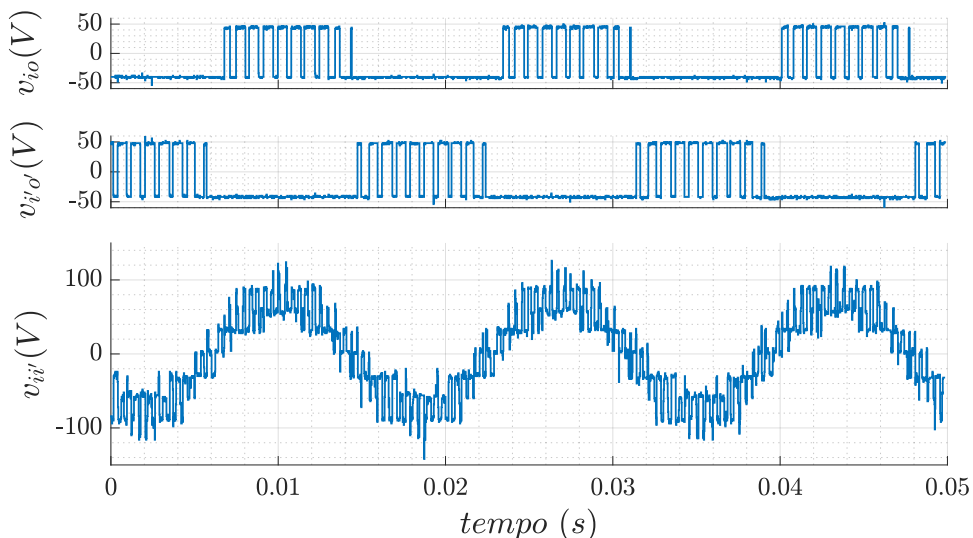
Figura 3.4 – Sinais de PWM simulados para portadoras em fase (PD) (resultados simulados).



Fonte: Elaborado pelo autor.

Percebe-se que no caso da técnica PD-PWM cada célula opera durante meio ciclo do sinal de referência. Para verificar se na aplicação experimental os comandos de pulso apresentam o mesmo perfil que na teoria, aplica-se ao sistema a mesma referência por fase que a simulação. Confere-se efetivamente o chaveamento dos dispositivos de potência, medindo a diferença de potencial entre o ponto de conexão na saída no braço de cada conversor com o ponto central do seu respectivo barramento CC ( $v_{io}$ ). A tensão resultante na carga ( $v_{ii'}$ ) e as tensões de saída individuais de cada conversor ( $v_{io}$ ) podem ser vistas na figura 3.5.

Figura 3.5 – Tensões medidas em uma das fases para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais).



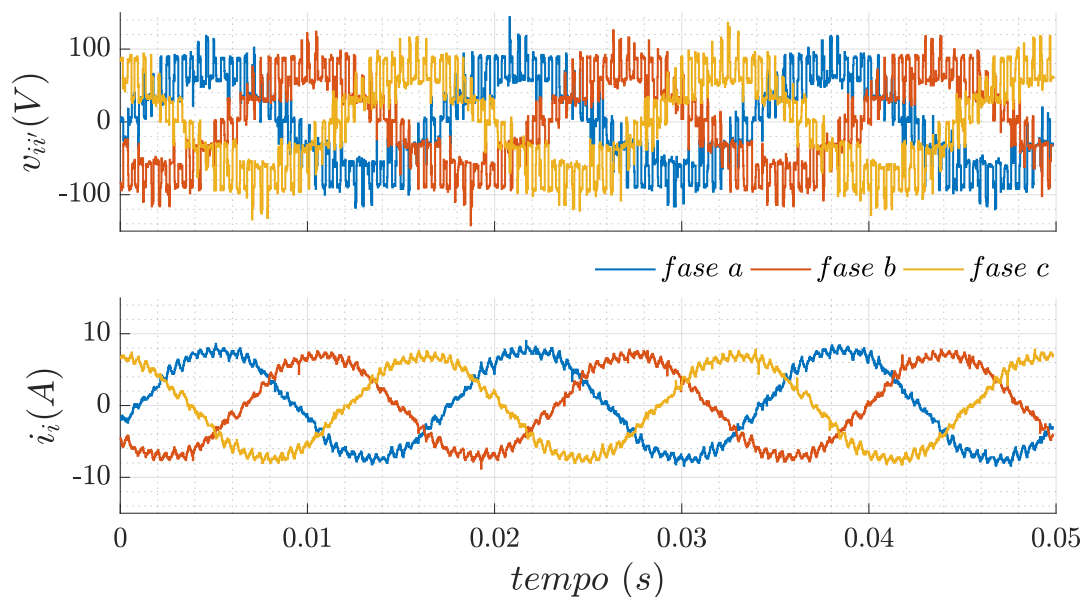
Fonte: Elaborado pelo autor.

Vale ressaltar que os sinais de comando simulados correspondem à topologia FC. Para a conexão OEW, apesar de utilizarmos a mesma estratégia de modulação e consequentemente os mesmos pulsos de comando, o conversor 2 recebe o sinal nas chaves inferiores (*bottom*) do braço, e não nas chaves superiores (*top*) como para o conversor FC. Isso faz com que a saída do conversor 2 tenha o perfil dos sinais de comando invertidos ( $\bar{S}_{i2}$ ).

### 3.2.1.1 Análise harmônica com portadoras em fase (PD)

Observada uma resposta coerente da estratégia aplicada ao sistema físico, analisa-se as tensões e correntes trifásicas medidas sobre cada carga e apresentadas na figura 3.6, o espectro harmônico da corrente até a 50<sup>a</sup> harmônica da frequência fundamental do sinal na figura 3.8, e também o espectro harmônico de tensão na figura 3.7.

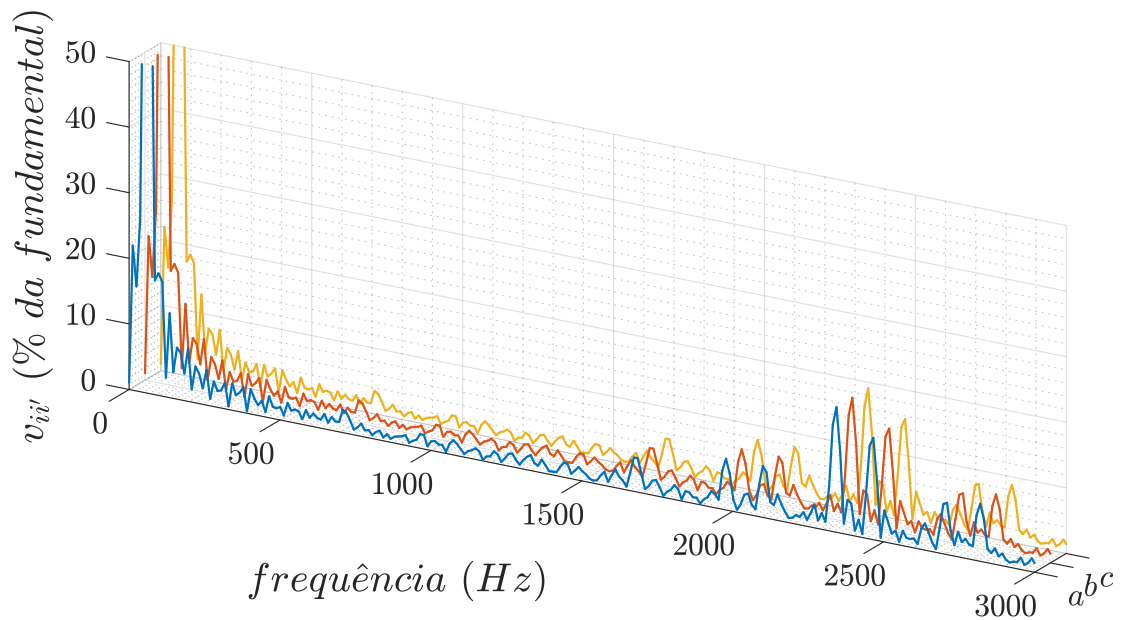
Figura 3.6 – Tensões e correntes trifásicas nas cargas para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

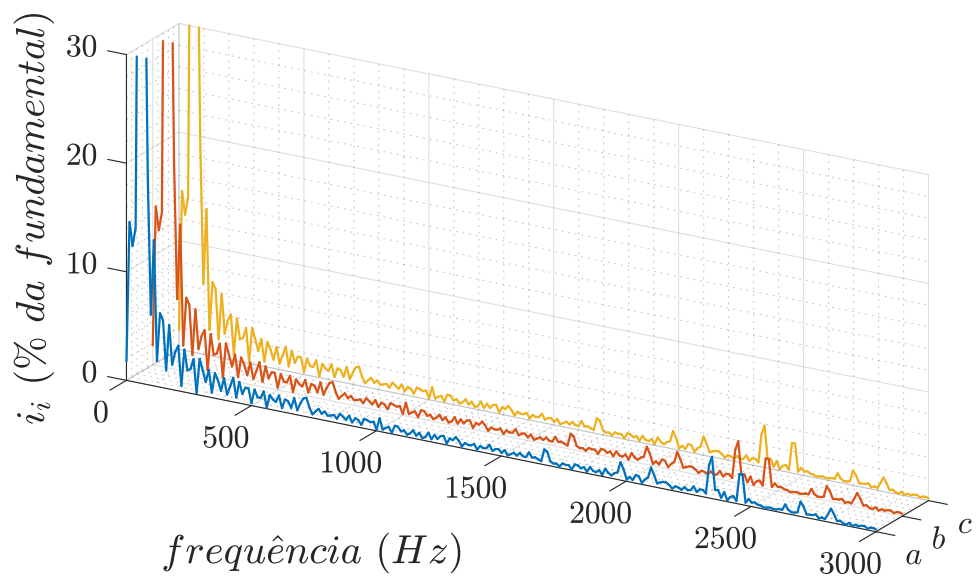
Pode-se perceber que a tensão sintetizada sobre as cargas possui perfil escalonado, com pequenos degraus bem definidos de tensão. Essa característica faz com que as variações de tensão de alta frequência sejam reduzidas, e consequentemente o *ripple* de corrente também seja atenuado. Essa redução pode ser verificada através dos espectros harmônicos de tensão e corrente, que indicam uma atenuação do primeiro harmônico efetivo ( $1200Hz$ ) no circuito trifásico e baixa amplitude nas múltiplas da frequência de chaveamento.

Figura 3.7 – Espectro harmônico das tensões nas cargas para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

Figura 3.8 – Espectro harmônico das correntes na carga para portadoras em fase (PD) e índice de modulação de 85% (resultados experimentais).

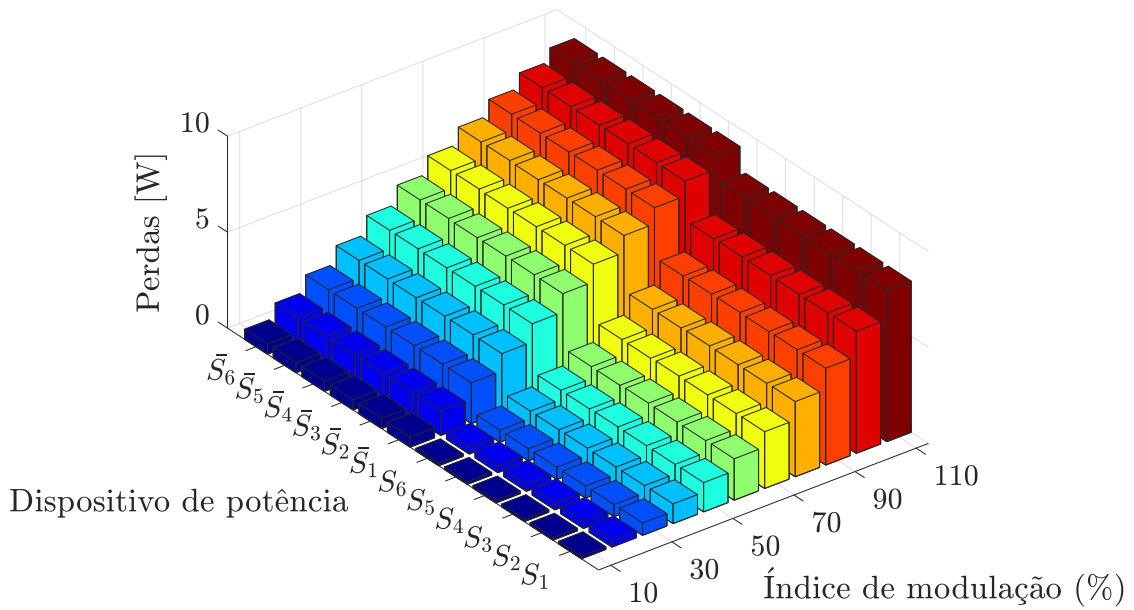


Fonte: Elaborado pelo autor.

### 3.2.1.2 Análise de perdas com portadoras em fase (PD)

Para avaliar as perdas individualmente em cada dispositivo em função do índice de modulação, considerou-se a carga de impedância constante. A potência média dissipada em cada módulo IGBT, durante intervalos de um segundo, para cada índice de modulação, pode ser vista na figura 3.9.

Figura 3.9 – Perdas média por dispositivo por índice de modulação para portadoras em fase (PD) (resultados simulados).



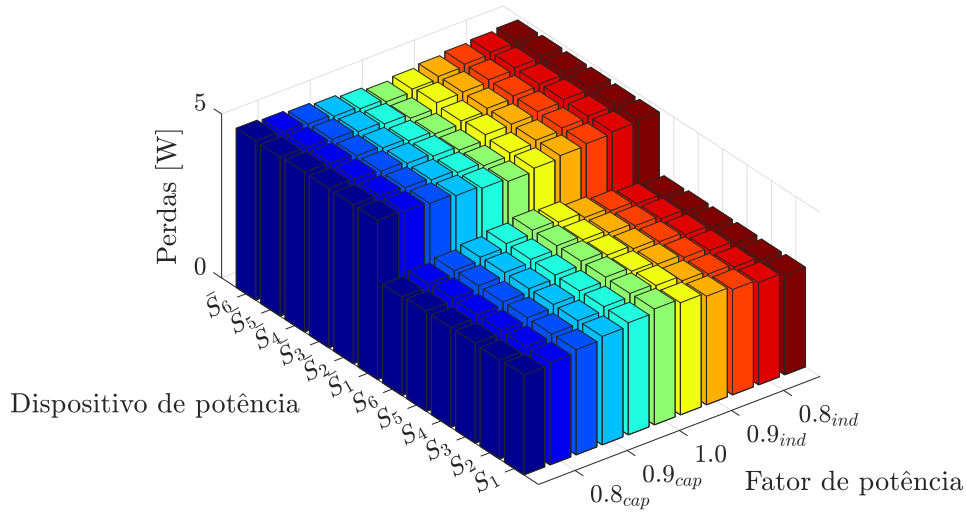
Fonte: Elaborado pelo autor.

Percebe-se que para essa estratégia de modulação existe uma diferença significativa entre as perdas dos módulos *top* e *bottom* de ambos os conversores. Durante um semi-ciclo da tensão de referência, um dos braços de saída permanece grampeado, onde as chaves inferiores dessa célula se mantêm ativas e conduzindo corrente, enquanto as chaves superiores permanecem abertas. Essa característica proporciona um desequilíbrio nas perdas por condução, e consequentemente nas perdas totais, entre os módulos *top* e *bottom* do mesmo conversor. Essa variabilidade é indesejável, dado que o *stress* térmico não é distribuído, o que pode causar pontos quentes no sistema.

Os valores de corrente que as chaves grampeadas irão conduzir dependem da defasagem entre a tensão e a corrente na carga. Para avaliar o efeito disso, manteve-se fixo o índice de modulação em 75% e variou-se o fator de potência de uma carga com amplitude fixa  $|Z|_{const} = 10, 11\Omega$ . A figura 3.10 apresenta estas perdas nos dispositivos para cargas com fator de potência indutivo, capacitivo e unitário.

Percebe-se então que para um fator de potência unitário as chaves possuem menor variação das perdas médias. De acordo com o que se diminui o fator de potência da carga, maior é a diferença das perdas totais entre as chaves.

Figura 3.10 – Perdas média por dispositivo por fator de potência para portadoras em fase (PD) (resultados simulados).

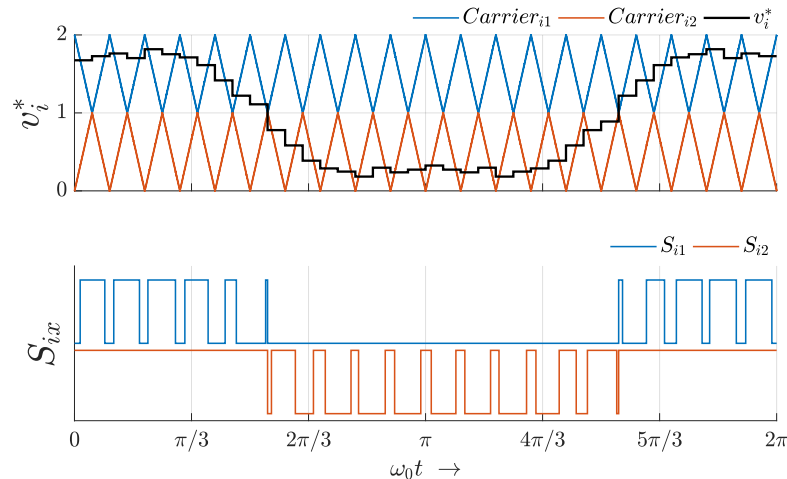


Fonte: Elaborado pelo autor.

### 3.2.2 Desempenho da CSVPWM com portadoras com fase opostas (POD)

Para essa estratégia de modulação, duas ondas portadoras são comparadas aos sinais de referência instantâneos  $v_i^*$ . As ondas triangulares são deslocadas em amplitude, entre os níveis  $[-v_{dc}/2, 0$  e  $v_{dc}/2]$ , estando defasadas em  $180^\circ$  entre si. O resultado da comparação com a portadora superior ( $Carrier_{i1}$ ) gera os pulsos de comando da chave ( $S_{i1}$ ) da célula 1, enquanto a portadora inferior ( $Carrier_{i2}$ ) gera os pulsos de comando da chave ( $S_{i2}$ ) da célula 2. Os sinais de PWM simulados para essa estratégia podem ser vistos na figura 3.11, no intervalo de um ciclo da referência tendo índice de modulação de 85%.

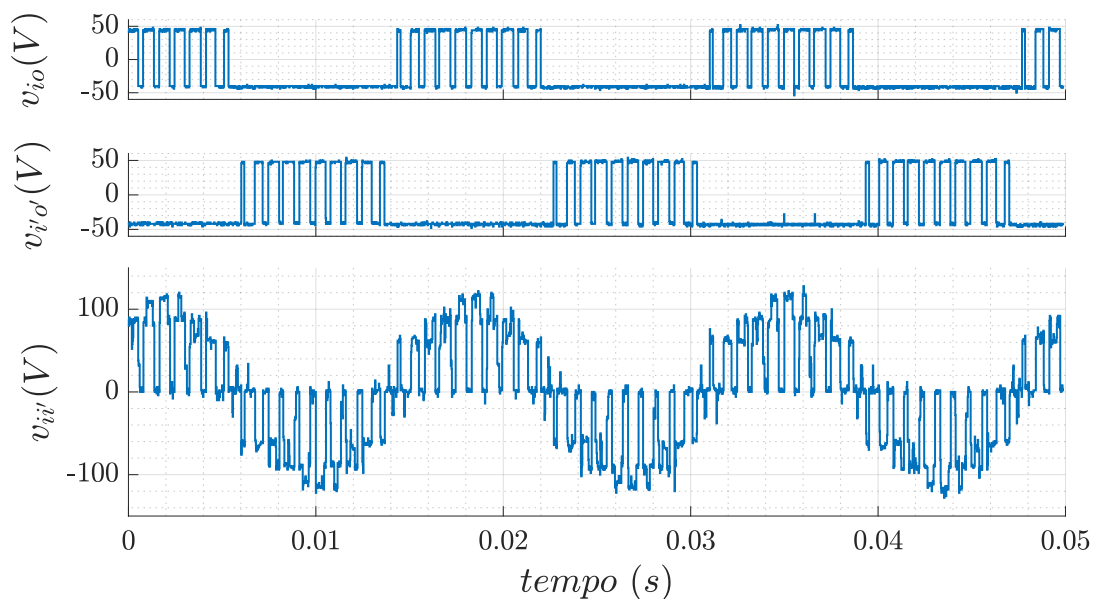
Figura 3.11 – Sinais de PWM para portadoras em fase oposta (POD) (resultados simulados).



Fonte: Elaborado pelo autor.

Percebe-se que no caso da técnica **POD-PWM** cada célula opera durante meio ciclo do sinal de referência assim como na **PD**. Para verificar se na aplicação experimental os comandos de pulso apresentam o mesmo perfil que na teoria, aplica-se ao sistema a mesma referência por fase que a simulação. Confere-se efetivamente o chaveamento dos dispositivos de potência, medindo a diferença de potencial entre o ponto de conexão na saída no braço de cada conversor com o ponto central do seu respectivo barramento **CC** ( $v_{io}$ ). A tensão resultante na carga ( $v_{ii'}$ ) e as tensões de saída individuais de cada conversor ( $v_{io}$ ) podem ser vistas na figura 3.12.

Figura 3.12 – Tensões em uma das fases para portadoras em fase oposta (**POD**) e índice de modulação de 85% (resultados experimentais).

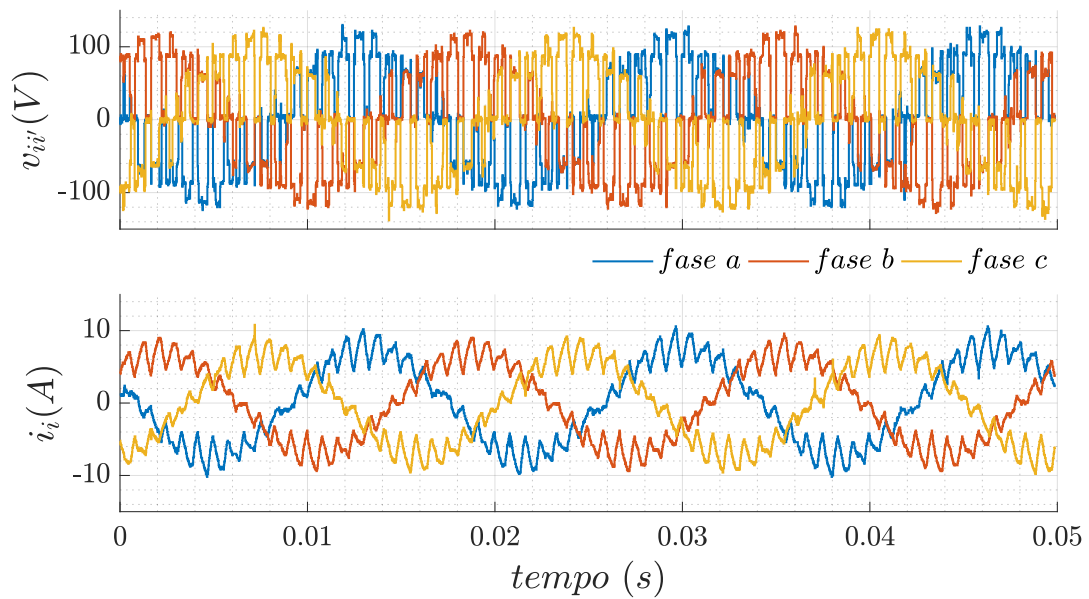


Fonte: Elaborado pelo autor.

### 3.2.2.1 Análise harmônica com portadoras com fase opostas (**POD**)

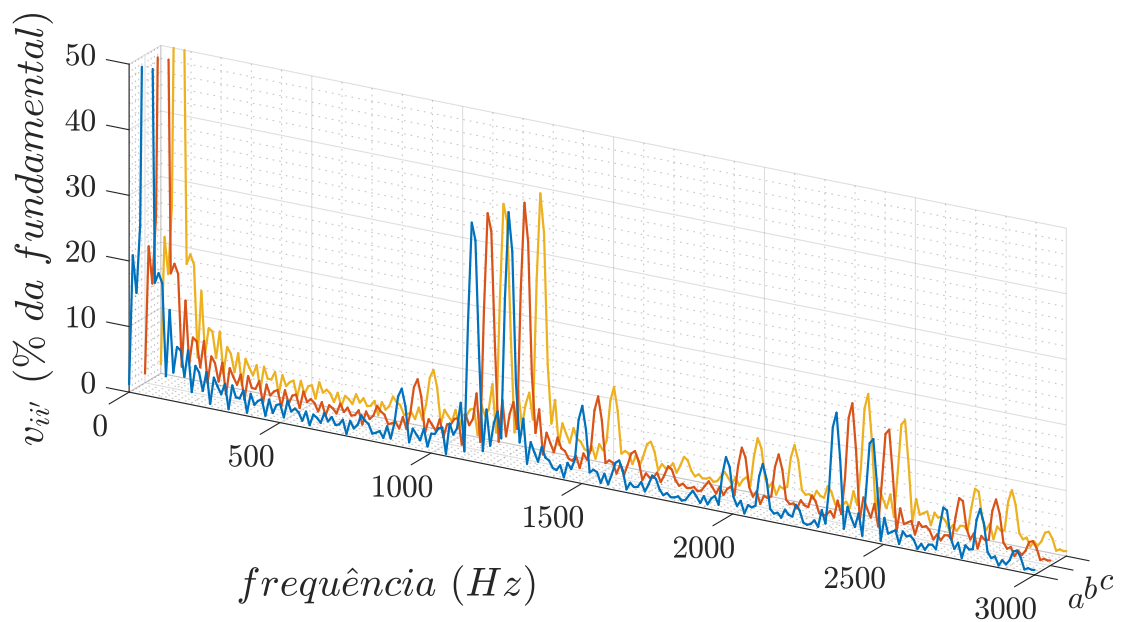
Observada uma resposta coerente da estratégia aplicada ao sistema físico, analisa-se as tensões e correntes trifásicas medidas sobre cada carga apresentadas na figura 3.13, o espectro harmônico da corrente até a 50<sup>a</sup> harmônica da frequência de referência na figura 3.15 e o espectro harmônico de tensão na figura 3.14.

Figura 3.13 – Tensões e correntes trifásicas nas cargas para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

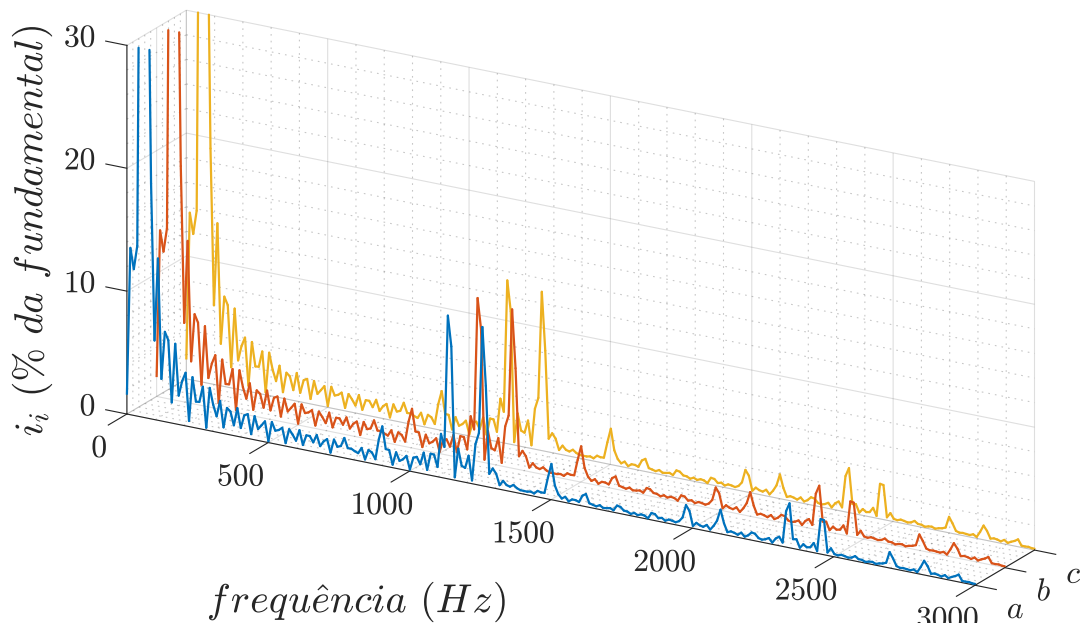
Figura 3.14 – Espectro harmônico das tensões na carga para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.



Figura 3.15 – Espectro harmônico das correntes na carga para portadoras em fase oposta (POD) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

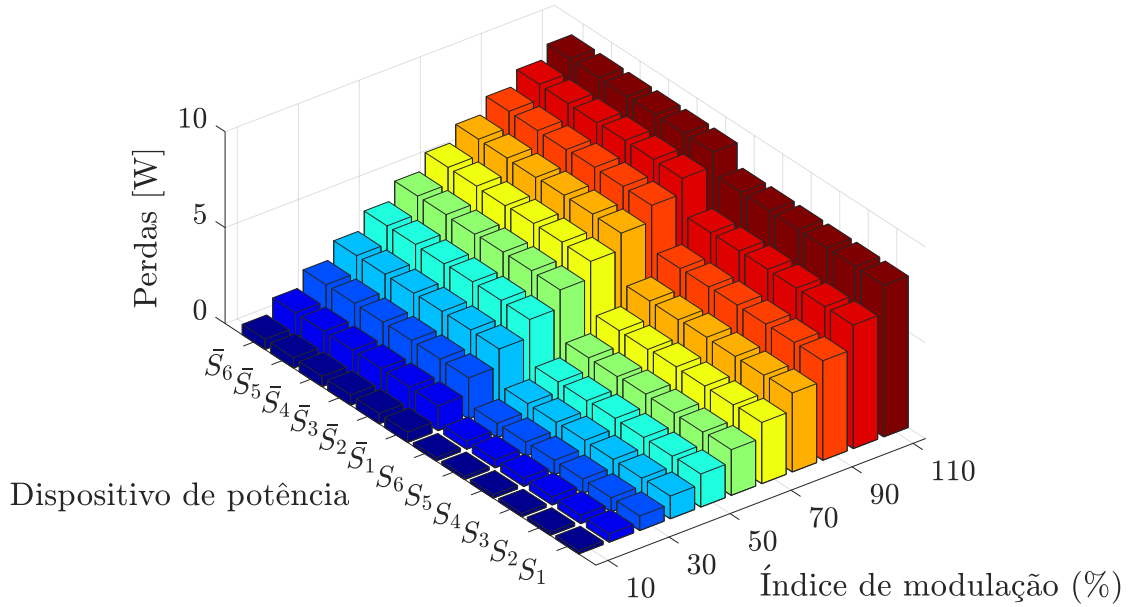
Pode-se perceber que a tensão sintetizada sobre as cargas não possui perfil escalonado, existindo grandes variações de tensão em alta frequência sobre a carga. O efeito disso é uma corrente com *ripple* considerável. A distorção pode ser verificada através dos espectros harmônicos, que indicam componentes de amplitudes maiores que 10% da fundamental para correntes e próximas de 40% para as tensões, espalhadas na frequência de chaveamento. Existem outras componentes próximas de duas vezes a frequência de chaveamento com amplitudes menores.

### 3.2.2.2 Análise de perdas com portadoras com fase opostas (POD)

Para avaliar as perdas individualmente em cada dispositivo em função do índice de modulação, considerou-se a carga de impedância constante. A potência média dissipada em cada módulo IGBT, durante intervalos de um segundo, para cada índice de modulação, pode ser vista na figura 3.16.

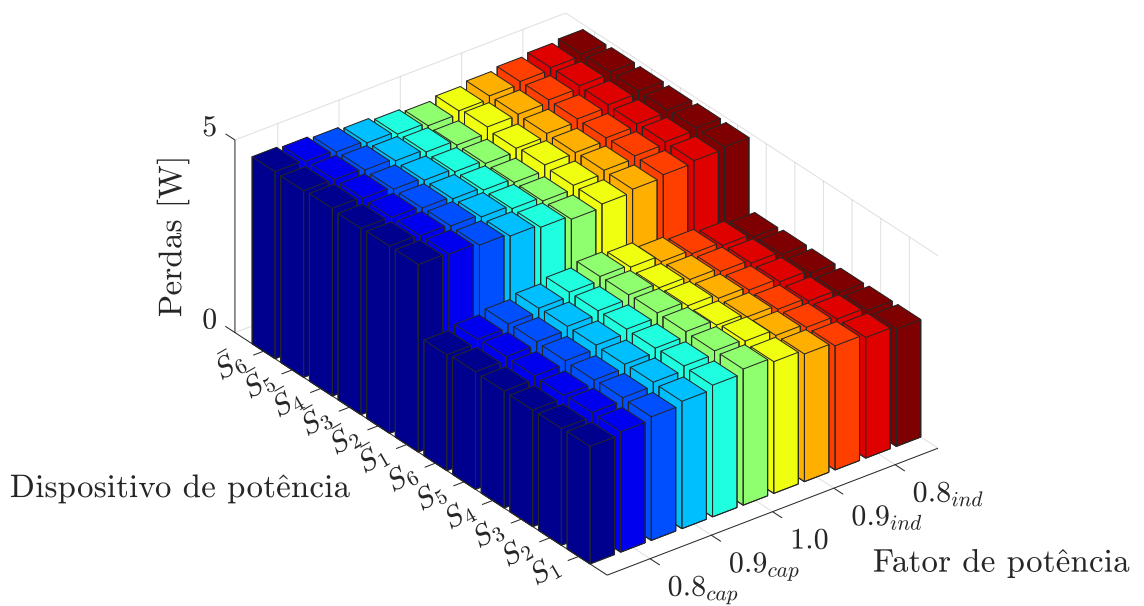
Percebe-se que para essa estratégia de modulação também existe uma diferença significativa entre as perdas dos módulos *top* e *bottom* de ambos conversores, motivado pelos mesmos motivos da POD-PWM. Durante um semi-ciclo da tensão de referência um dos braços de saída permanece grampeado. Para avaliar o efeito da defasagem entre a corrente e a tensão de saída da topologia, manteve-se fixo o índice de modulação em 75% e variou-se o fator de potência de uma carga com amplitude fixa  $|Z|_{const} = 10, 11\Omega$ . A figura 3.10 apresenta as perdas nos dispositivos para cargas com fator de potência indutivo, capacitivo e unitário.

Figura 3.16 – Perdas média por dispositivo por índice de modulação para portadoras em fase oposta (POD).



Fonte: Elaborado pelo autor.

Figura 3.17 – Perdas média por dispositivo por fator de potência para portadoras em fase oposta (POD).



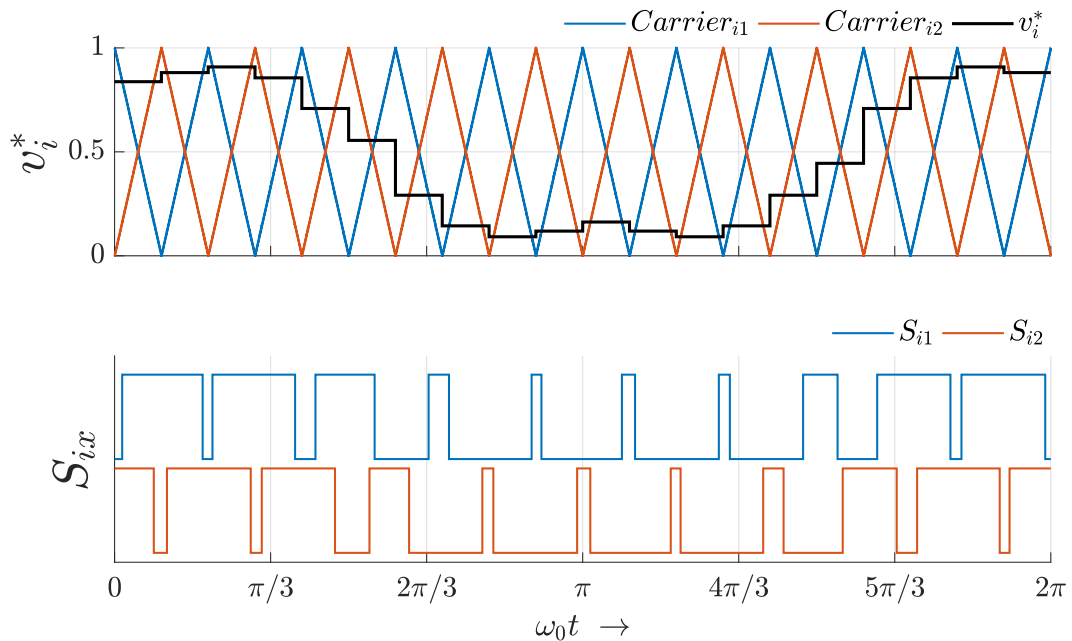
Fonte: Elaborado pelo autor.

A semelhança da característica de distribuição das perdas para as técnicas PD e POD é notável, tanto para a variação do índice de modulação quanto de fator de potência da carga, essas estratégias mostram-se incapazes de equalizar as perdas entre os dispositivos de potência.

### 3.2.3 Desempenho da CSVPWM com portadoras com fase deslocadas (PS)

Para essa estratégia de modulação, duas ondas portadoras são comparadas aos sinais de referência instantâneos  $v_i^*$ . As ondas triangulares são deslocadas em fase, que por tratar-se de um sistema com três níveis as portadoras estão defasadas em  $180^\circ$  entre si. O resultado da comparação de cada portadora gera os pulsos de comando da chave de potência em sua respectiva célula. Como ambas as células comutam a cada semi-ciclo do sinal portador, visando ter uma frequência de chaveamento equivalente às outras técnicas, aqui as portadoras possuem uma frequência de 600Hz. Os sinais de PWM simulados para essa estratégia podem ser vistos na figura 3.18, no intervalo de um ciclo da referência tendo índice de modulação de 85%.

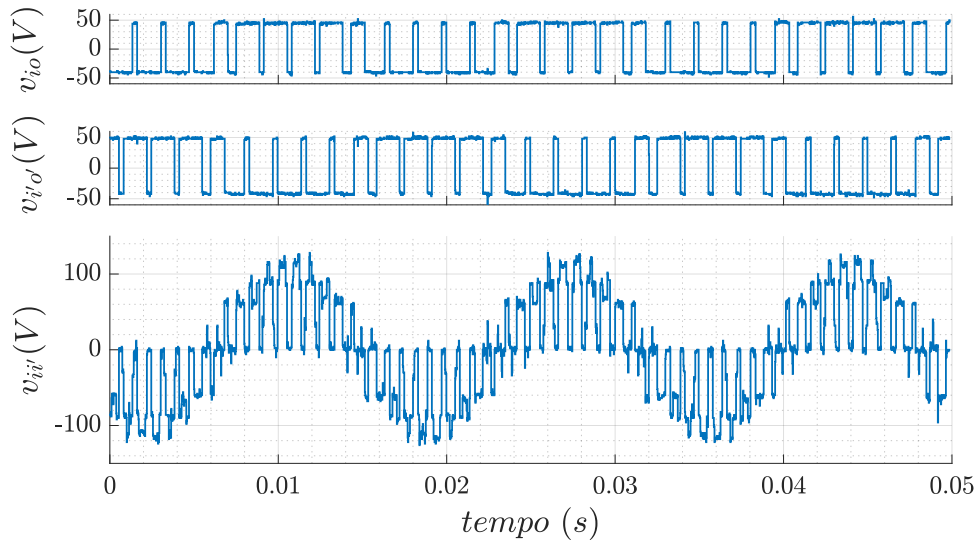
Figura 3.18 – Sinais de PWM para portadoras com fase deslocadas (PS).



Fonte: Elaborado pelo autor.

Percebe-se que no caso da técnica PS-PWM todas as células operam durante todo o ciclo do sinal de referência, diferente das modulações LS. Para verificar se na aplicação experimental os comandos de pulso apresentam o mesmo perfil que na teoria, aplica-se ao sistema a mesma referência por fase que a simulação. Confere-se efetivamente o chaveamento dos dispositivos de potência, medindo a diferença de potencial entre o ponto de conexão na saída no braço de cada conversor com o ponto central do seu respectivo barramento CC ( $v_{io}$ ). A tensão resultante na carga ( $v_{iv}$ ) e as tensões de saída individuais de cada conversor ( $v_{io}$ ) podem ser vistas na figura 3.19.

Figura 3.19 – Tensões em uma das fases para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).

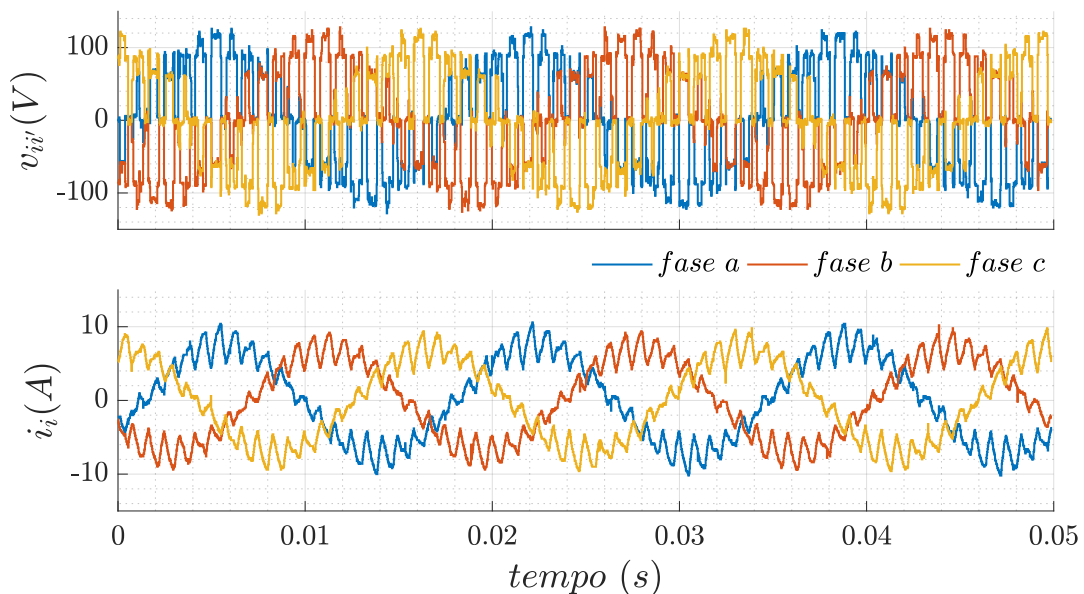


Fonte: Elaborado pelo autor.

### 3.2.3.1 Análise harmônica com portadoras com fase deslocadas (PS)

Observado uma resposta coerente da estratégia aplicada ao sistema físico, analisa-se as tensões e correntes trifásicas medidas sobre cada carga e apresentadas na figura 3.20, o espectro harmônico das correntes até a 50<sup>a</sup> harmônica da frequência de referência na figura 3.22, e o espectro harmônico das tensões na figura 3.21.

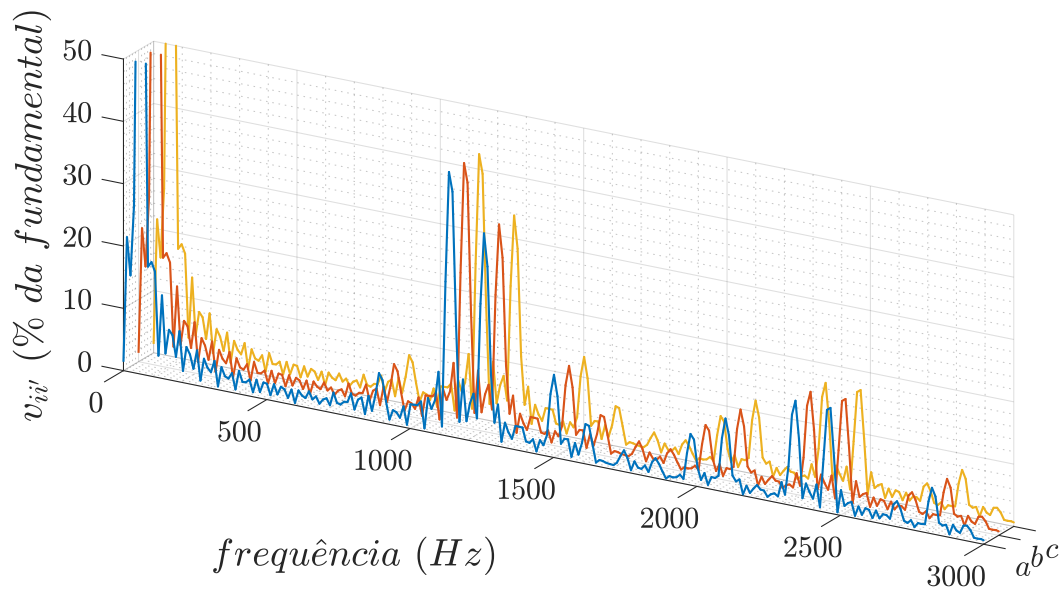
Figura 3.20 – Tensões e correntes trifásicas nas cargas para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

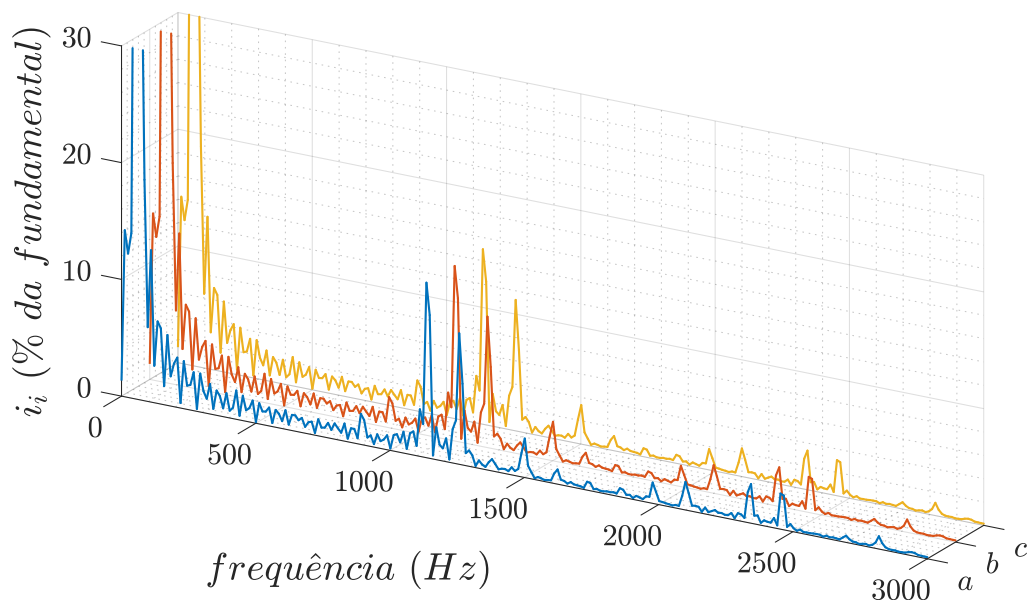
Pode-se perceber que a tensão sintetizada sobre as cargas não possui característica

Figura 3.21 – Espectro harmônico das tensões na carga para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

Figura 3.22 – Espectro harmônico das correntes na carga para portadoras com fase deslocadas (PS) e índice de modulação de 85% (resultados experimentais).



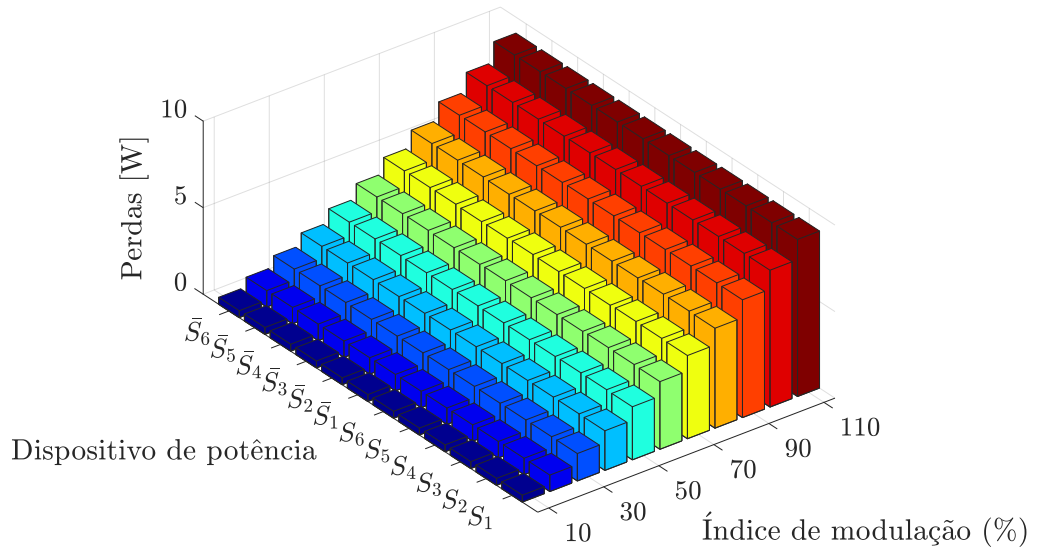
Fonte: Elaborado pelo autor.

escalonada e conseqüente uma corrente com maior *ripple*. O perfil de onda das tensões, correntes e dos espectros harmônicos são muito semelhantes à técnica POD, mostrando-se uma estratégia com baixo desempenho do ponto de vista espectral.

### 3.2.3.2 Análise de perdas com portadoras com fase deslocadas (PS)

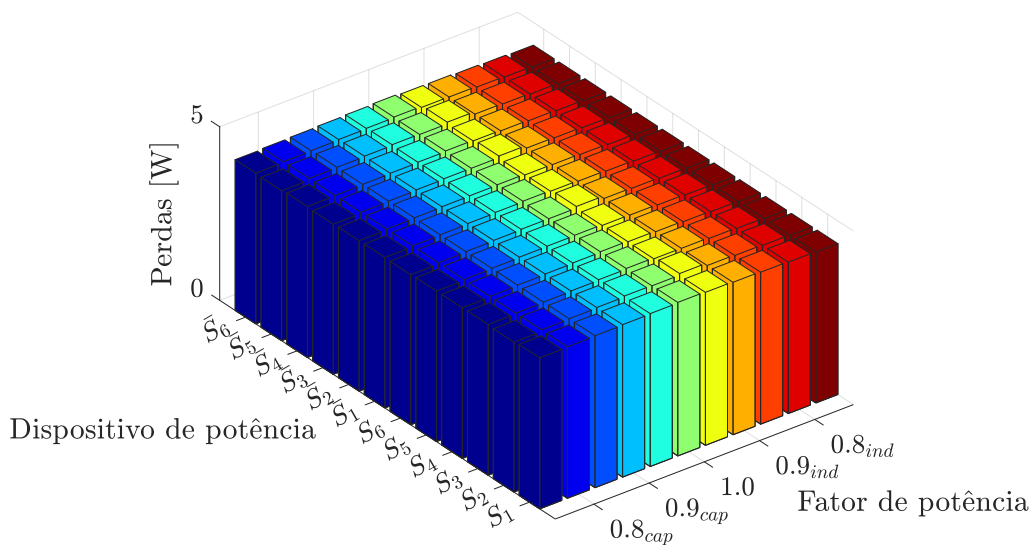
Para avaliar a distribuição das perdas nos dispositivos de potência em função do índice de modulação, figura 3.23, e em função do fator de potência, figura 3.24, foram utilizados os mesmos critérios descritos para as demais estratégias.

Figura 3.23 – Perdas média por dispositivo por índice de modulação para portadoras com fase deslocadas (PS).



Fonte: Elaborado pelo autor.

Figura 3.24 – Perdas média por dispositivo por fator de potência para portadoras com fase deslocadas (PS).



Fonte: Elaborado pelo autor.

Ao observar as figuras 3.23-3.24, nota-se que nessa disposição de portadoras as perdas individuais das chaves são equalizadas entre si. O fato de nenhum dos conversores

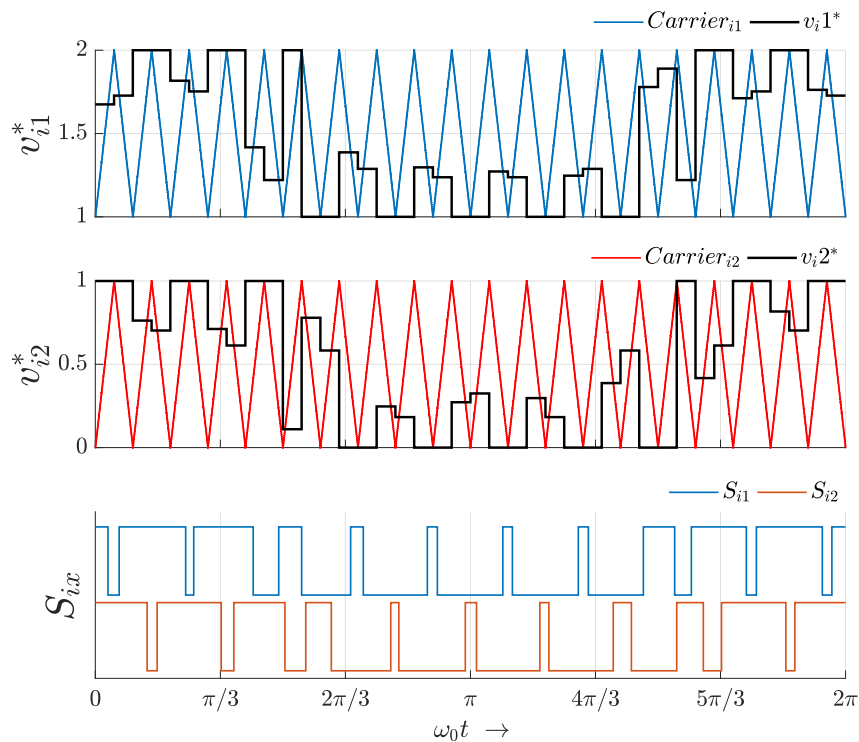
se manter grampeado durante um semi-ciclo da tensão de referência, faz com que a distribuição das perdas por condução, conseqüentemente as perdas totais, nos dispositivos sejam expressivamente melhores comparado às disposições de portadoras deslocadas em amplitude. Evidencia-se a efetividade da estratégia nesse sentido, quando ao variar o fator de potência, mantendo a amplitude de corrente constante, visualmente não é perceptível qualquer variação de perdas em todas as chaves do sistema.

Como consequência disso, o *stress* térmico é melhor distribuído entre as chaves, o que pode levar à redução da possibilidade de formação de pontos quentes no sistema ou redução de vida útil de componentes isolados. O projeto e escolha de dissipadores também torna-se uma tarefa mais simples.

### 3.2.4 Desempenho da CSVPWM com decodificação FSM

Para essa estratégia de modulação, duas ondas portadoras são comparadas à dois sinais distintos de referência instantâneos ( $v_{ix}^*$ ) decodificados através do algoritmo descrito na seção 2.4. As ondas triangulares são idênticas em amplitude e fase. O resultado da comparação de cada sinal de referência decodificado com a portadora gera o pulso de comando da chave ( $S_{ix}$ ) correspondente à sua célula. Os sinais de PWM simulados para essa estratégia podem ser vistos na figura 3.25, no intervalo de um ciclo da referência tendo índice de modulação de 85%.

Figura 3.25 – Sinais de PWM para modulador decodificado (resultados simulados).

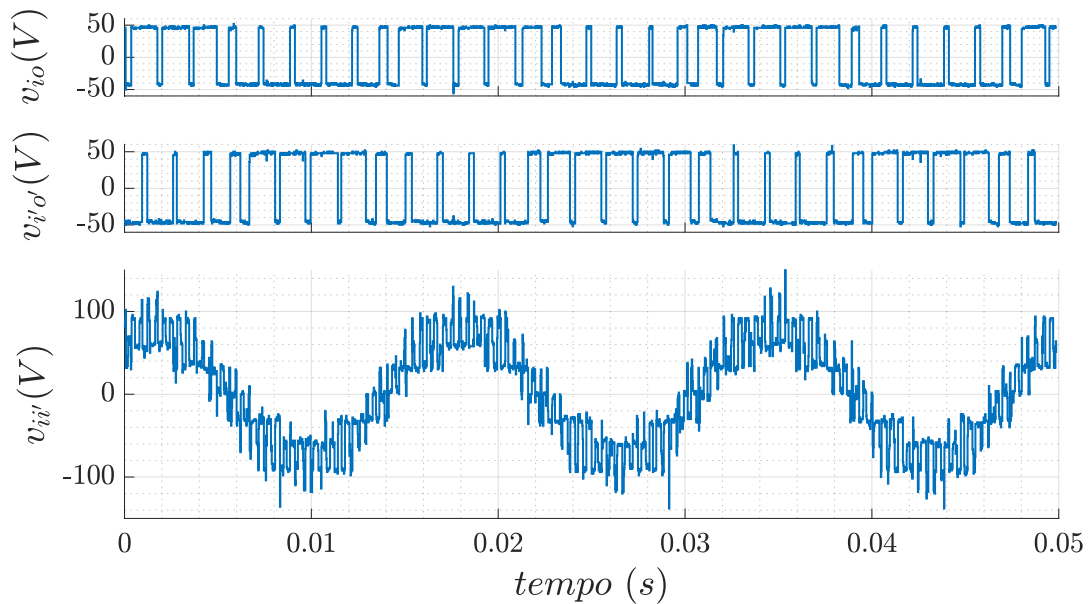


Fonte: Elaborado pelo autor.

Percebe-se que no caso da técnica **FSM-CSVPWM** todas as células operam durante todo o ciclo do sinal de referência, de maneira semelhante à modulação **PS**. Para

verificar se na aplicação experimental os comandos de pulso apresentam o mesmo perfil que na teoria, aplica-se ao sistema a mesma referência por fase que a simulação. Confere-se efetivamente o chaveamento dos dispositivos de potência, medindo a diferença de potencial entre o ponto de conexão na saída no braço de cada conversor com o ponto central do seu respectivo barramento CC ( $v_{io}$ ). A tensão resultante na carga ( $v_{ii'}$ ) e as tensões de saída individuais de cada conversor ( $v_{io}$ ) podem ser vistas na figura 3.26.

Figura 3.26 – Tensões em uma das fases para modulador decodificado e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

#### 3.2.4.1 Análise harmônica da modulação com decodificação FSM

Observada uma resposta coerente da estratégia aplicada ao sistema físico, analisa-se as tensões e correntes trifásicas apresentadas na figura 3.27, o espectro harmônico da corrente até a 50<sup>a</sup> harmônica da frequência de referência na figura 3.29 e o espectro harmônico de tensão na figura 3.28.

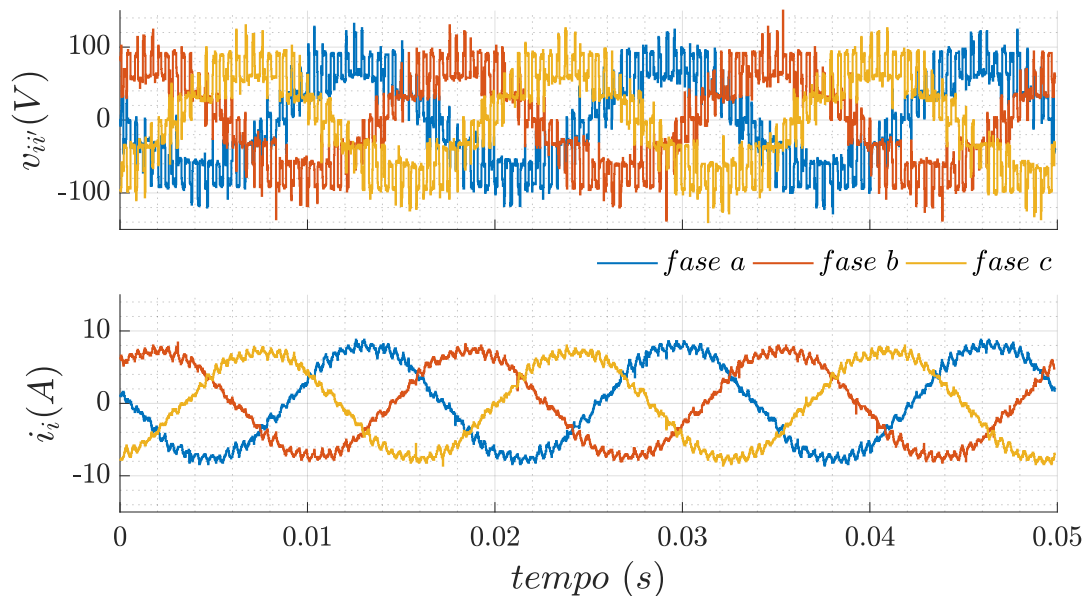
Em conformidade com a teoria, as curvas de tensões e correntes resultantes na carga possuem perfis muito semelhante à modulação PD-PWM. Idealmente, essas curvas deveriam ser iguais, dado que a proposta dessa decodificação é justamente obter o perfil harmônico de uma modulação convencional com portadoras em fase. A tensão nos terminais das cargas possui característica escalonada, as correntes possuem *ripple* de corrente reduzidos e os espectros harmônicos indicam atenuação na frequência de chaveamento e baixas amplitudes nas múltiplas.

#### 3.2.4.2 Análise de perdas da modulação com decodificação FSM

Para avaliar a distribuição das perdas nos dispositivos de potência em função do índice de modulação, figura 3.30, e em função do fator de potência, figura 3.31, foram utilizados os mesmos critérios descritos para as demais estratégias.

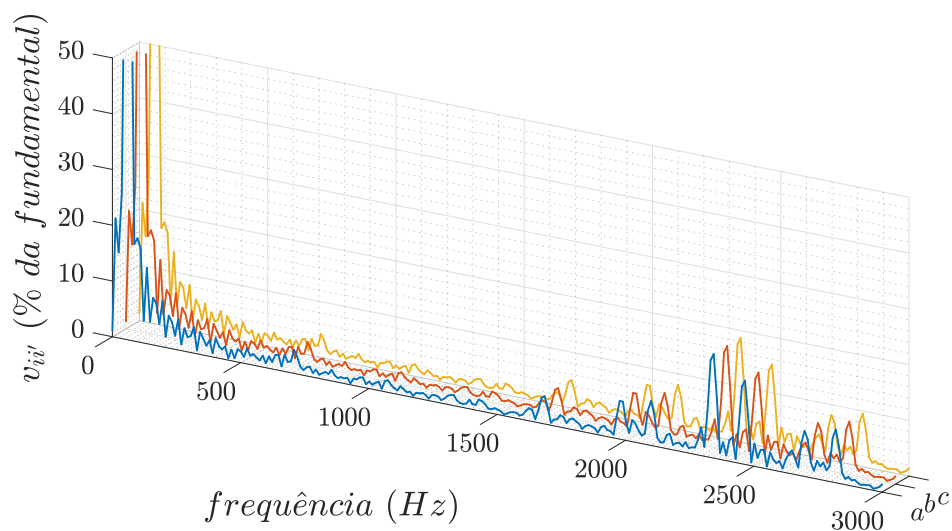


Figura 3.27 – Tensões e correntes trifásicas nas cargas modulador decodificado e índice de modulação de 85% (resultados experimentais).



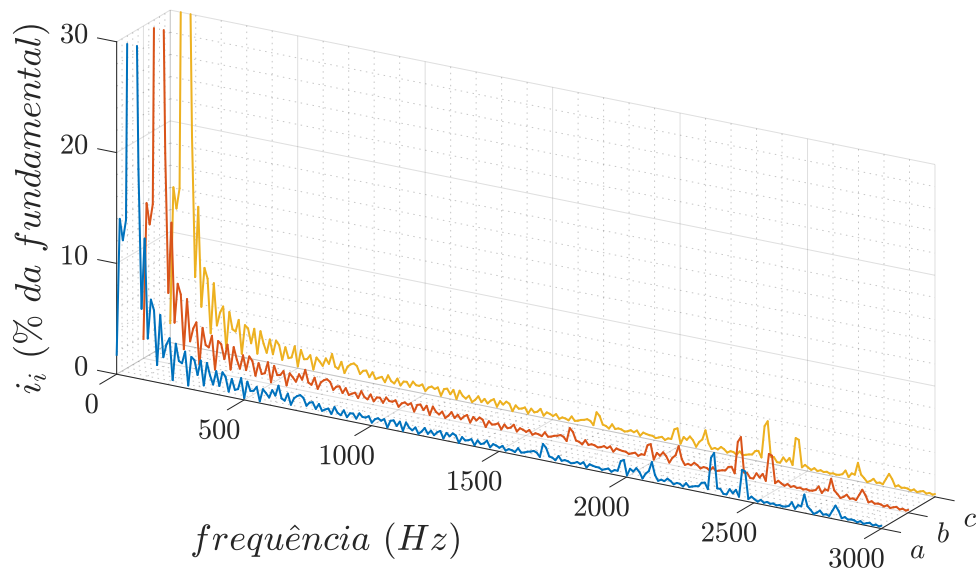
Fonte: Elaborado pelo autor.

Figura 3.28 – Espectro harmônico das tensões na carga para modulador decodificado e índice de modulação de 85% (resultados experimentais).



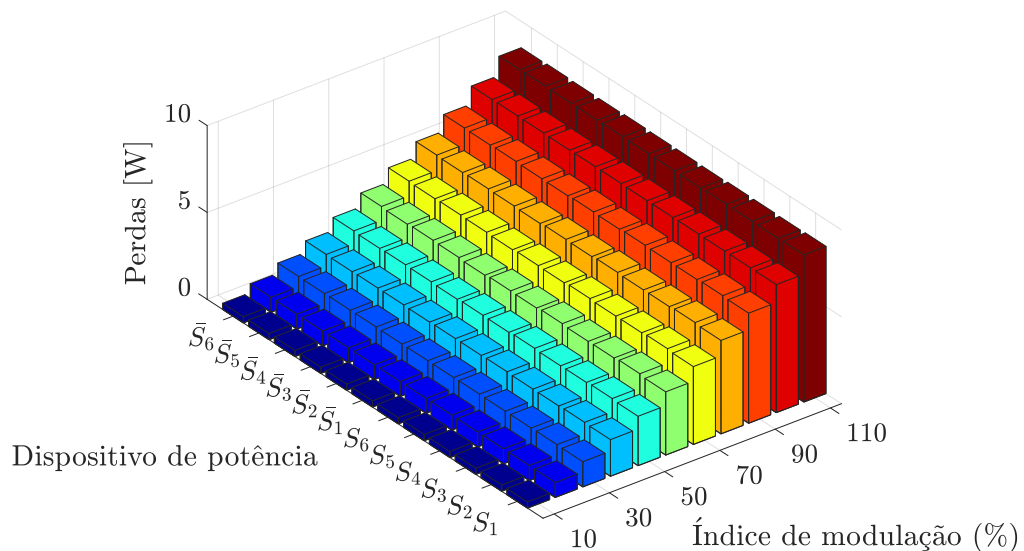
Fonte: Elaborado pelo autor.

Figura 3.29 – Espectro harmônico das correntes na carga para modulador decodificado e índice de modulação de 85% (resultados experimentais).



Fonte: Elaborado pelo autor.

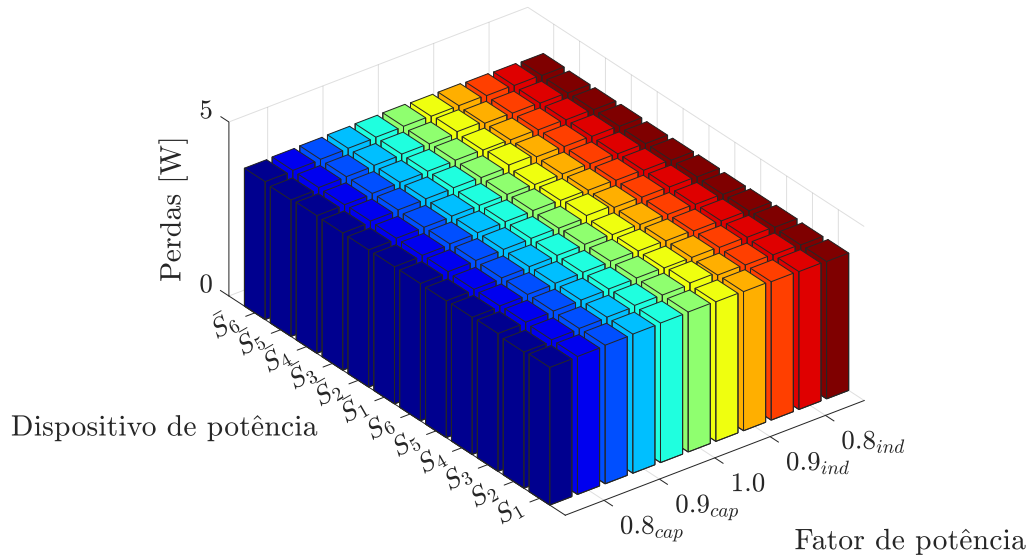
Figura 3.30 – Perdas média por dispositivo por índice de modulação para modulador decodificado.



Fonte: Elaborado pelo autor.

Ao observar as figuras 3.30-3.31, nota-se que a modulação decodificada apresenta um bom desempenho na distribuição das perdas, assemelhando à resposta da PS-PWM. A característica de chaveamento cíclico dessa estratégia faz com que a distribuição das perdas por condução, conseqüentemente as perdas totais nos dispositivos, sejam expressivamente melhores comparado às disposições de portadoras deslocadas em amplitude. Essa distribuição é mantida ao variar o fator de potência.

Figura 3.31 – Perdas média por dispositivo por fator de potência para modulador decodificado.



Fonte: Elaborado pelo autor.

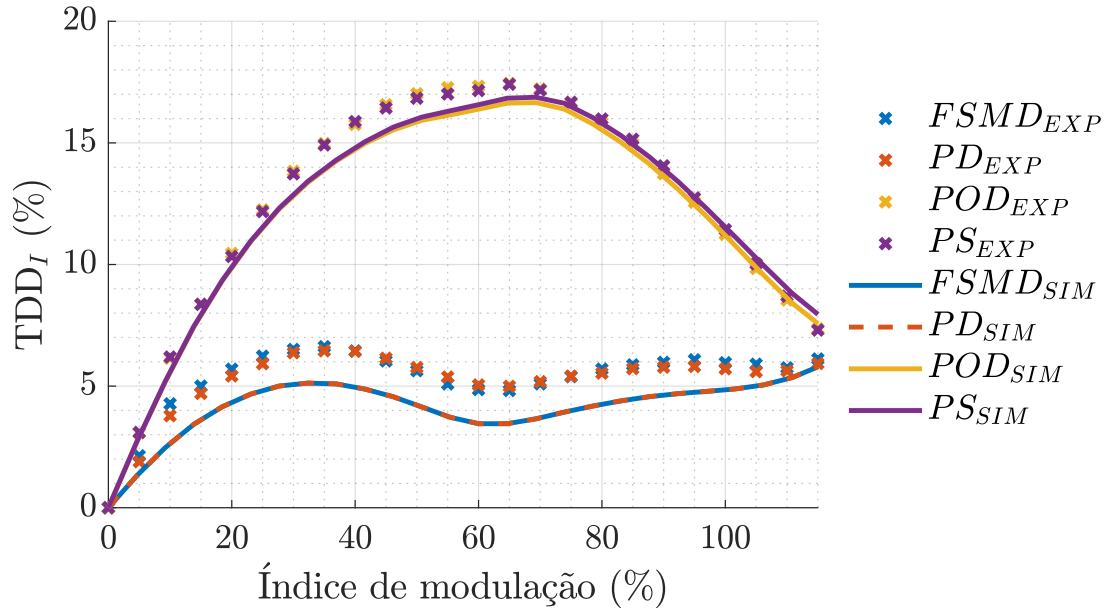
### 3.2.5 Comparação dos Resultados

Como visto, cada estratégia possui vantagens e desvantagens bem definidas e a modulação decodificada via máquina de estados busca associar o desempenho harmônico da modulação PD com a distribuição das perdas da PS. Para uma comparação justa, afim de quantificar a performance das estratégias em relação à qualidade de energia, utilizou-se o indicador de distorção de demanda total - *Total Demand Distortion (TDD)*, definida pelo padrão IEEE 519-2014 e indicada na equação (3.1), para um máximo valor eficaz demandado ( $L$ ) e componentes harmônicas ( $h$ ) de um sinal ( $X$ ).

$$TDD_{\%}(X) = \frac{1}{X_L^2} \sqrt{\sum_{h=2}^n X_h^2} \times 100\% \quad (3.1)$$

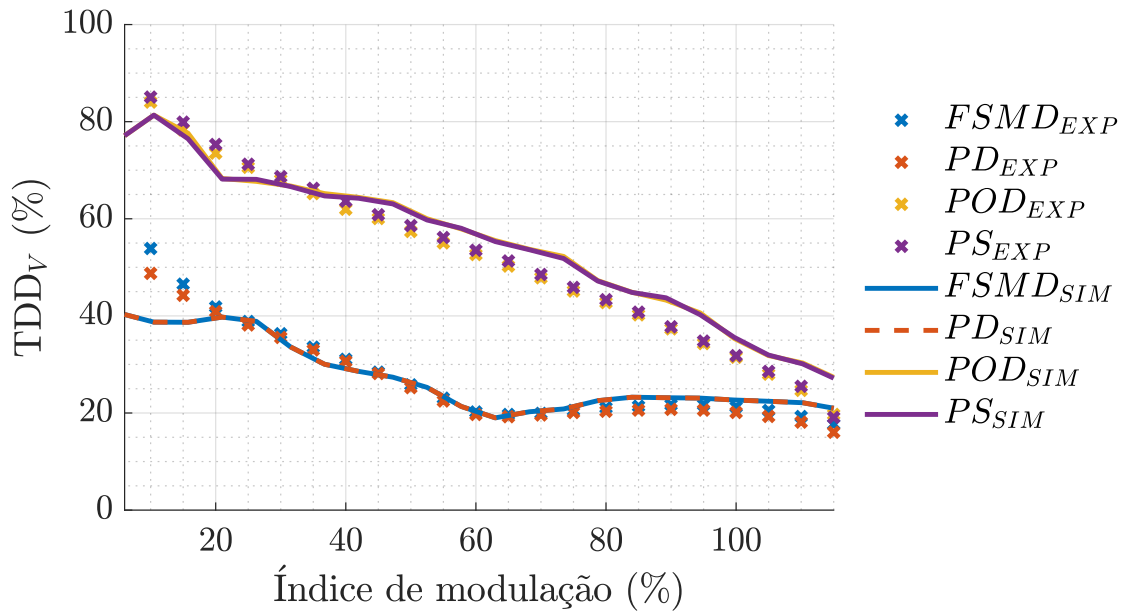
A figura 3.32 traz a curva de TDD de corrente em função do índice de modulação para cada técnica avaliada nessa seção, assim como a figura 3.33 indica para tensão. As curvas contínuas representam os valores simulados e os marcadores correspondem à medições no banco de ensaios. Para esses testes as referências foram mantidas simétricas e equilibradas com frequência de 60Hz.

Figura 3.32 – Comparação da distorção total de demanda de corrente entre os moduladores em função do índice de modulação (resultados experimentais e simulados).



Fonte: Elaborado pelo autor.

Figura 3.33 – Comparação da distorção total de demanda de tensão entre os moduladores em função do índice de modulação (resultados experimentais e simulados).



Fonte: Elaborado pelo autor.

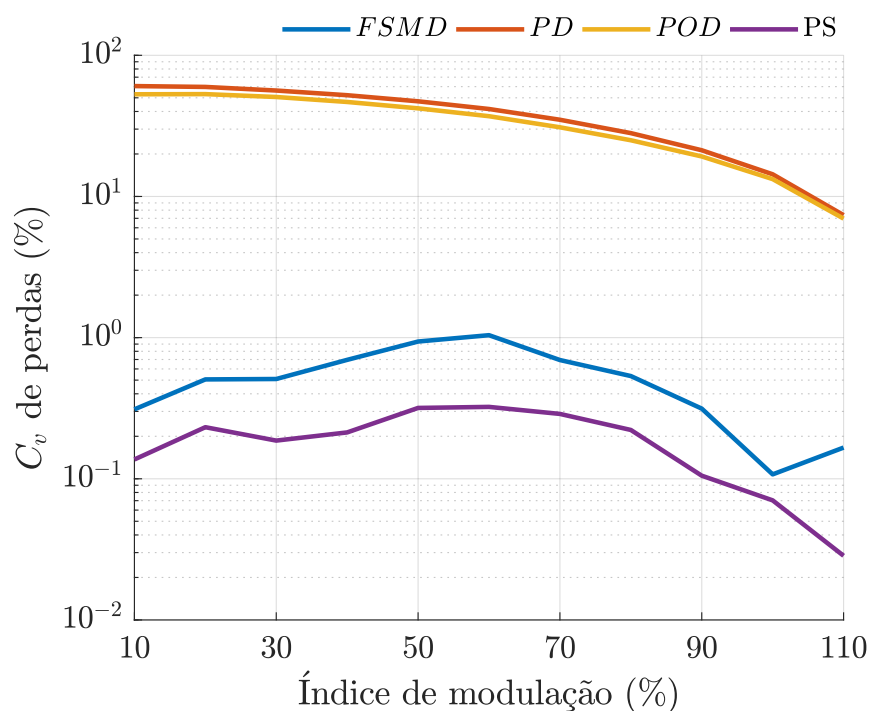
Através desses resultados, é possível dizer que a implementação experimental das técnicas se aproxima aos sistemas simulados. Independente do índice de modulação, as técnicas PS-PWM e POD-PWM demandam maior conteúdo harmônico que a FSM-CSVPWM e POD-PWM e também apresentam maior variação desse indicador. Em conformidade com a teoria, o desempenho das técnicas PD-PWM e FSM-CSVPWM foi praticamente idêntico, tanto para simulação quanto para o experimental, dado que os pulsos de comando produzidos pelo decodificador devem gerar a mesma tensão de saída que a modulação com portadoras em fase.

Buscando quantificar a variação de perdas entre as chaves semicondutoras, para cada condição de operação, utilizou-se uma medida padronizada de dispersão de uma distribuição. Segundo [Everitt \(1998\)](#), o coeficiente de variação ( $c_v$ ) ou *Desvio Padrão Relativo (DPR)* é definido como a relação do desvio padrão ( $\sigma$ ) pela média aritmética ( $\mu$ ) de um conjunto de dados  $X$ , podendo ser calculada e expressa percentualmente como:

$$c_v(X) = \frac{\sqrt{\sum_{i=1}^n (X_i - \sigma(X))^2}}{\sigma(X)} \times 100\% \quad (3.2)$$

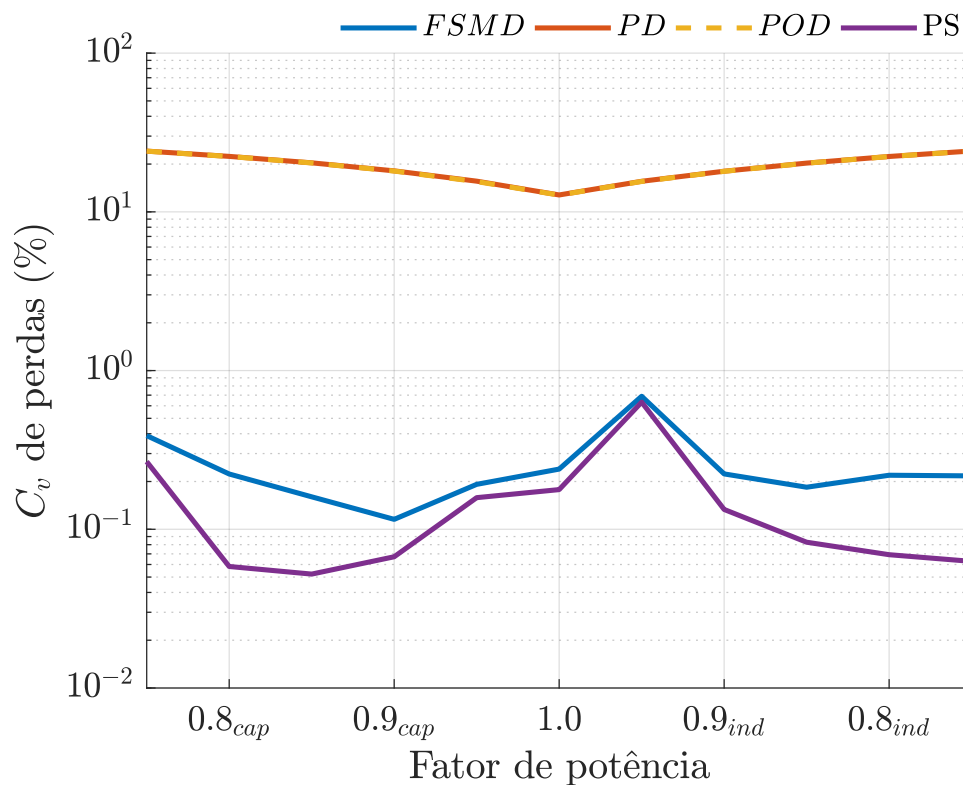
As figuras 3.34-3.35 mostram o coeficiente de variação percentual das perdas entre cada chave da topologia em função do índice de modulação e do fator de potência, respectivamente. O somatório das perdas de todos os dispositivos de todos os conversores, podem ser vistas nas figuras 3.36-3.37 em função do índice de modulação e do fator de potência, respectivamente.

Figura 3.34 – Comparação do coeficiente de variação de perdas entre as chaves para cada modulador em função do índice de modulação (resultados simulados).



Fonte: Elaborado pelo autor.

Figura 3.35 – Comparação do coeficiente de variação de perdas entre as chaves para cada modulador em função do fator de potência (resultados simulados).

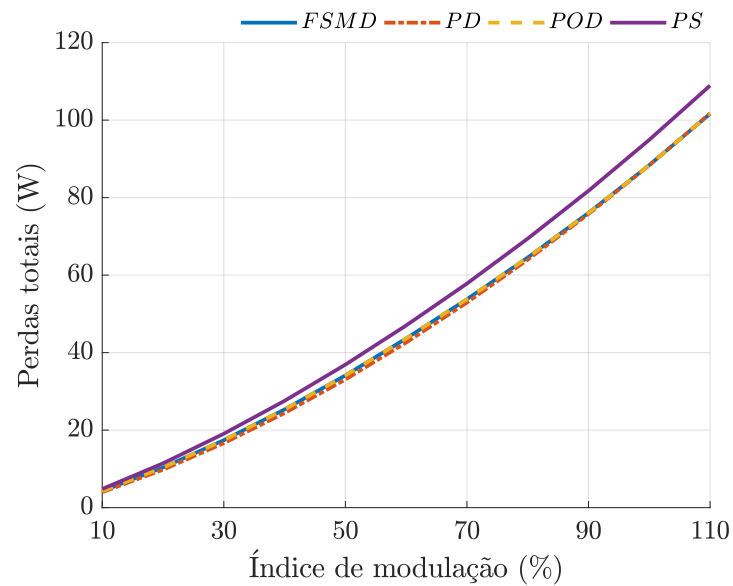


Fonte: Elaborado pelo autor.

Através das figuras 3.34-3.35, nota-se que a distribuição das perdas para as modulações com portadoras deslocadas em amplitude apresentam perfis muito semelhantes entre si, tanto para variação de índice de modulação, quanto para variação do fator de potência. As modulações PS-PWM e FSM-CSVPWM apresentam performance muito superior às LS-PWM, permanecendo quase que para todas as condições, com  $c_v$  abaixo de 1%, enquanto para as LS-PWM essa taxa atinge algumas dezenas percentuais. Essa disparidade é gerada pela significativa desigualdade entre as perdas dissipadas nas chaves inferiores e superiores de um mesmo conversor quando um dos conversores permanece grampeado.

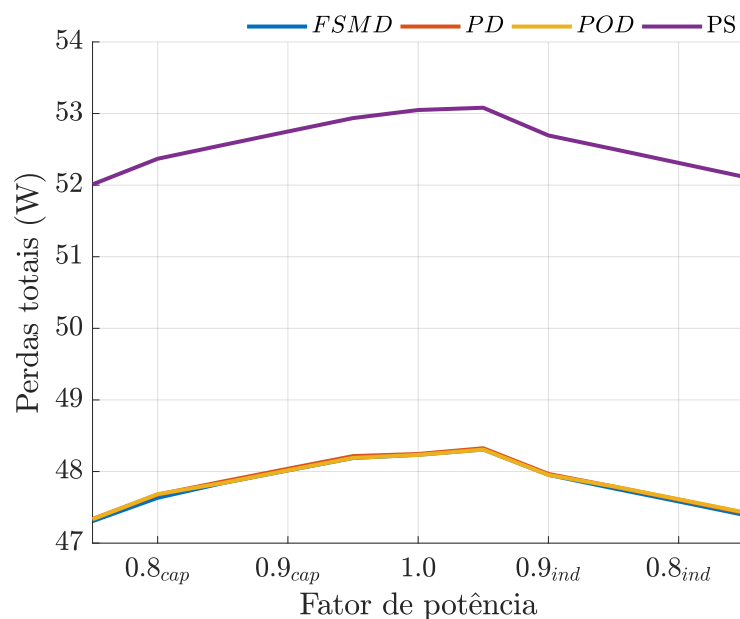
No final das contas, a estratégia que demonstrou-se melhor para equalizar as perdas entre as chaves do conversor é a PS-PWM, no entanto, a FSM-CSVPWM apresenta um desempenho notável e muito semelhante à PS-PWM. Essa pequena diferença pode ser causada pelo fato de na PS-PWM todas as chaves comutarem para cada semi-ciclo da portadora. Para um mesmo semi-ciclo da portadora, ou seja, praticamente um mesmo valor de corrente e de tensão, todas as chaves conduzem e todas as chaves comutam em condições muito próximas. Na modulação FSM-CSVPWM, o grampeamento de um dos conversores durante um ciclo da portadora, quando a referência de tensão permanece na mesma banda, pode causar essa pequena diferença na distribuição das perdas. Vale ressaltar que o gráfico das figuras 3.34-3.35 possuem eixo- $y$  em escala logarítmica, e essas diferenças analisadas correspondem a alguns décimos percentuais.

Figura 3.36 – Comparação das perdas totais para cada modulador em função do índice de modulação (resultados simulados).



Fonte: Elaborado pelo autor.

Figura 3.37 – Comparação das perdas totais para cada modulador em função do fator de potência (resultados simulados).



Fonte: Elaborado pelo autor.

O número médio de comutações por ciclo da fundamental é igual para todas as estratégias. Essa característica faz com que as perdas totais, tanto para variação do índice de modulação quanto para a variação do fator de potência, sejam muito semelhantes independente da técnica de modulação empregada, assim como indicado nas figuras 3.36-3.37. A modulação PS-PWM mostra-se com uma ligeira desvantagem frente as demais estratégias em relação à essa dissipação total de perdas.

### 3.3 Considerações Finais

Neste capítulo foi feita a descrição do sistema **OEW** de três níveis utilizados para testes experimentais de desempenho das técnicas de modulação estudadas. Através dessa bancada de ensaios foi possível validar a proposta de implementação da **FSM-CSVPWM** através de um decodificador operando em baixa frequência, como descrito no capítulo 2, aplicável à **DSPs** com periféricos de **PWM**.

Além de validar a proposta, foi possível comparar seu desempenho com outras técnicas de modulação que são largamente empregadas em sistemas comerciais, já foram vastamente discutidas na literatura e são de simples implementação. Todas as análises foram baseadas em resultados experimentais e simulados, podendo verificar as principais características da **FSM-CSVPWM** e de sua implementação em baixa frequência:

- Possibilidade de implementação em sistemas com periféricos de **PWM**;
- Equivalência das tensões de saída produzidas pela estratégia **PD-PWM** e a **FSM-CSVPWM**;
- Obtenção de correntes com distorção harmônica reduzida;
- Distribuição equilibrada das perdas entre os dispositivos de potência.

Comparando os resultados obtidos, é possível afirmar que a estratégia de modulação decodificada através de máquina de estados finitos é viável e ela é capaz de unir a melhor característica de cada modulação via múltiplas portadoras. A **FSM-CSVPWM** apresentou o mesmo desempenho do ponto de vista de qualidade de energia da **PD-PWM**, e um desempenho muito semelhante à **PS-PWM** em relação à distribuição das perdas mas com menor dissipação total de perdas.



# Conclusões e Propostas de Continuidade

---

Este trabalho de mestrado apresentou o estudo, projeto, modelagem, simulação e implementação experimental de um modulador baseado em máquina de estados operando em baixa frequência para um sistema multinível através de conexão com terminais abertos. Essa proposta surgiu como sequência e em conjunto com o trabalho desenvolvido por [Matos \(2019\)](#).

A popularização e avanços nos estudos das topologias multiníveis motivou a pesquisa da conexão com terminais abertos. A estrutura [OEW](#) através de um par de conversores com  $n$ -níveis, obtém resposta com  $n' = 2n - 1$  número de níveis. Uma das vantagens de se trabalhar com esse esquema de conexão, vem do número de estados redundantes de tensão que o sistema é capaz de sintetizar em relação à topologia [NPC](#). Isso possibilita maior flexibilidade nas estratégias de modulação. Além disso, a semelhança com a topologia [FC](#) permite que qualquer estratégia desenvolvida para uma estrutura possa ser aplicada à outra. Nesse contexto, buscou-se implementar em um sistema real [OEW](#) uma estratégia de modulação de alto desempenho.

Após a escolha da modulação [FSM-CSVPWM](#), verificou-se as limitações dessa estratégia para aplicação em [DSPs](#) com periférico de [PWM](#). Através dessa constatação, foi possível propor uma modificação no algoritmo de implementação da estratégia, obtendo avanços relevantes:

- Compatibilidade do algoritmo à sistemas embarcados com periféricos [PWM](#).
- Ganho significativo na frequência necessária para implementar a modulação;
- Generalização da técnica para sistemas com qualquer quantidade de níveis;

Após a implementação da proposta, foi possível verificar através de ensaios experimentais em um sistema de 3-níveis em [OEW](#), conciliados a simulações computacionais, que a decodificação através de máquinas de estados em baixa frequência é viável e a modulação [FSM-CSVPWM](#) obtém alto desempenho:

- A tensão de saída da topologia é comutada a  $(n - 1)$  vezes a frequência de chaveamento individual dos dispositivos ( $n$  representando o número de níveis da topologia);
- O conteúdo harmônico das correntes são reduzidos e;
- As perdas são igualmente distribuídas entre as chaves semicondutoras.

Dessa forma, a estrutura proposta apresenta-se como uma alternativa de interessantes vantagens para aplicações em sistemas multiníveis [OEW](#) e [FC](#).

A confiabilidade dos conversores multiníveis é um assunto relevante, dado a quantidade de dispositivos semicondutores e capacitores nesses sistemas. Além da conexão com terminais abertos propiciar uma maior disponibilidade de operação, devido o emprego de dois conversores independentes, a utilização de máquina de estados para modulação pode facilitar a implementação de estratégias de operação com um ou mais dispositivos em falha. Basta observar que a [FSM](#) é responsável por escolher qual chave comuta em qual período de chaveamento.

## 4.1 Continuidade e trabalhos futuros

Devido a proposta de generalização do algoritmo de implementação da modulação decodificada em baixa frequência para  $n$ -níveis, naturalmente têm-se como continuidade a implementação do algoritmo para um sistema real com mais níveis. Dessa maneira, questões que não foram abordadas nesse trabalho poderiam ser investigadas com caráter experimental, como por exemplo a energia armazenada nos capacitores e o balanceamento das tensões nos capacitores flutuantes.

A utilização da máquina de estados para decodificação [PWM](#) mostrou-se muito eficaz para as topologias [FC](#) e [OEW](#), por conseguir conciliar mais de uma vantagem em um só método. A comparação do seu desempenho aplicada a outras topologias pode trazer novos desafios e propostas, que visem melhorias que atendam especificamente as demandas dessas outras estruturas de conversão.

Um estudo de confiabilidade para as topologias [OEW](#) e [FC](#), conciliado à uma proposta de estratégia para aumento de disponibilidade do sistema através de uma modulação decodificada baseada em [FSM](#) pode ser feito. Indica-se utilizar apenas estados de comutação que não operem as chaves em falha e ainda assim buscar obter índices de distorção harmônico e de distribuição de perdas (entre as chaves sãs) otimizados para a condição.

Outro tema relevante que não foi abordado nesse trabalho é o impacto da conexão [OEW](#) sobre a dinâmica do sistema e dos controladores, ou ainda do impacto de grandezas de modo comum e circulação de correntes parasitas nessa topologia comparado à outras estruturas.

Dessa maneira, percebe-se a gama possibilidades de trabalhos relativos aplicação de modulação decodificada e na utilização de sistemas com terminais abertos, tendo em

vista a grande flexibilidade à variações que tanto a topologia quanto técnica de modulação permitem, podendo ser aplicadas ao atendimento de diversas demandas específicas.

---

## Referências

---

- AHRABIAN, G.; SHAHNIA, F.; HAQUE, M. Hybrid Filter Applications for Power Quality Improvement of Power Distribution Networks Utilizing Renewable Energies. In: *2006 IEEE International Symposium on Industrial Electronics*. Montreal, CAN: IEEE, 2006. p. 1161–1165. ISBN 1-4244-0497-5. Disponível em: <<http://ieeexplore.ieee.org/document/4078251/>>. 21
- BAIJU, M.; MOHAPATRA, K.; GOPAKUMAR, K. Pwm signal generation for dual inverter fed open-end winding induction motor drive using only the instantaneous reference phase amplitudes. In: IEEE. *Power Electronics and Drive Systems, 2003. PEDS 2003. The Fifth International Conference on*. [S.l.], 2003. v. 1, p. 450–455. 39
- BAIJU, M. et al. A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive. *IEEE Transactions on Power Electronics*, IEEE, v. 19, n. 3, p. 794–805, 2004. 39
- Carrara, G. et al. A new multilevel pwm method: a theoretical analysis. *IEEE Transactions on Power Electronics*, v. 7, n. 3, p. 497–505, July 1992. ISSN 1941-0107. 38, 39, 41
- Celanovic, N.; Boroyevich, D. A fast space-vector modulation algorithm for multilevel three-phase converters. *IEEE Transactions on Industry Applications*, v. 37, n. 2, p. 637–641, March 2001. ISSN 1939-9367. 38, 41
- ENERDATA. *Global Energy Trends A step backward for the energy transition ?* 2017. Disponível em: <<https://www.enerdata.net/publications/reports-presentations/2018-world-energy-trends-projections.html>>. 21
- EVERITT, B. S. *Cambridge Dictionary of Statistics*. Cambridge University Press, 1998. ISBN 0521593468. Disponível em: <<https://www.xarg.org/ref/a/0521593468/>>. 85
- Fang Zheng Peng et al. A multilevel voltage-source inverter with separate dc sources for static var generation. In: *IAS '95. Conference Record of the 1995 IEEE Industry Applications Conference Thirtieth IAS Annual Meeting*. [S.l.: s.n.], 1995. v. 3, p. 2541–2548 vol.3. ISSN 0197-2618. 37
- Franquelo, L. G. et al. The age of multilevel converters arrives. *IEEE Industrial Electronics Magazine*, v. 2, n. 2, p. 28–39, June 2008. 22
- GEORGE, D. S.; BAIJU, M. R. Decoupled random modulation technique for an open-end winding induction motor based 3-level inverter. *2009 IEEE Symposium on Industrial*

*Electronics & Applications*, Institute of Electrical & Electronics Engineers (IEEE), Oct 2009. Disponível em: <<http://dx.doi.org/10.1109/ISIEA.2009.5356313>>. 39

GIELEN, D. et al. The role of renewable energy in the global energy transformation. *Energy Strategy Reviews*, Elsevier, v. 24, p. 38–50, apr 2019. ISSN 2211-467X. Disponível em: <<https://www.sciencedirect.com/science/article/pii/S2211467X19300082>>. 22

Gohil, G. et al. Magnetic integration of the harmonic filter inductor for dual-converter fed open-end transformer topology. In: *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*. [S.l.: s.n.], 2016. p. 2264–2271. ISSN null. 33

GOPAKUMAR, K. et al. Space vector pwm control of dual inverter fed open-end winding induction motor drive. *Sixteenth Annual IEEE Applied Power Electronics Conference and Exposition*, v. 1, p. 399–405, 2001. 38

Hammond, P. W. A new approach to enhance power quality for medium voltage ac drives. *IEEE Transactions on Industry Applications*, v. 33, n. 1, p. 202–208, Jan 1997. ISSN 1939-9367. 60

HARMS, J. W. Revision of MIL-HDBK-217, Reliability Prediction of Electronic Equipment. In: *2010 Proceedings - Annual Reliability and Maintainability Symposium (RAMS)*. IEEE, 2010. p. 1–3. ISBN 978-1-4244-5102-9. Disponível em: <<http://ieeexplore.ieee.org/document/5448046/>>. 32

HASAN, N. S. et al. Reviews on multilevel converter and modulation techniques. *Renewable and Sustainable Energy Reviews*, v. 80, p. 163 – 174, 2017. ISSN 1364-0321. Disponível em: <<http://www.sciencedirect.com/science/article/pii/S1364032117307955>>. 37

Hava, A. M.; Kerkman, R. J.; Lipo, T. A. Simple analytical and graphical methods for carrier-based pwm-vsi drives. *IEEE Transactions on Power Electronics*, v. 14, n. 1, p. 49–61, Jan 1999. ISSN 1941-0107. 40, 41

Holmes, D. G. The general relationship between regular-sampled pulse-width-modulation and space vector modulation for hard switched converters. In: *Conference Record of the 1992 IEEE Industry Applications Society Annual Meeting*. [S.l.: s.n.], 1992. p. 1002–1009 vol.1. ISSN null. 41

IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems. *IEEE Std 519-2014 (Revision of IEEE Std 519-1992)*, p. 1–29, jun 2014.

IRENA, I. R. E. A. *Renewable Energy Statistics 2019*. IRENA, 2019. v. 1. 382 p. ISBN 978-92-9260-137-9. Disponível em: <<https://www.irena.org/publications/2019/Jul/Renewable-energy-statistics-2019>>. 21

Jih-Sheng Lai; Fang Zheng Peng. Multilevel converters-a new breed of power converters. *IEEE Transactions on Industry Applications*, v. 32, n. 3, p. 509–517, 1996. ISSN 00939994. Disponível em: <<http://ieeexplore.ieee.org/document/502161/>>. 28

Jih-Sheng Lai; Fang Zheng Peng. Multilevel converters-a new breed of power converters. *IEEE Transactions on Industry Applications*, v. 32, n. 3, p. 509–517, May 1996. ISSN 1939-9367. 38

- JUNIOR, V. R. *Acionamento de Geradores Síncronos a Ímãs Permanentes com Bobinas Abertas em Sistemas de Conversão de Energia Eólica*. 144 p. Dissertação (Dissertação de Mestrado) — Universidade Federal de Minas Gerais, Belo Horizonte, MG, 2018. 59, 60, 63
- KIM, J.-S.; SUL, S.-K. A novel voltage modulation technique of the space vector pwm. *Transactions-Korean Institute of Electrical Engineers, IEEE*, v. 44, n. 7, p. 865–874, 1995. 38, 39
- KING, K. A three phase transistor class-b inverter with sinewave output and high efficiency. In: *Inst. Elec. Eng. Conf. Publ.* [S.l.: s.n.], 1974. v. 123, p. 204–209. 40
- Kouro, S. et al. Recent advances and industrial applications of multilevel converters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 8, p. 2553–2580, Aug 2010. 26
- Lesnicar, A.; Marquardt, R. An innovative modular multilevel converter topology suitable for a wide power range. In: *2003 IEEE Bologna Power Tech Conference Proceedings*,. [S.l.: s.n.], 2003. v. 3, p. 6 pp. Vol.3-. 31
- MA, K. et al. Complete loss and thermal model of power semiconductors including device rating information. *IEEE Transactions on Power Electronics*, v. 30, n. 5, p. 2556–2569, may 2015. ISSN 0885-8993. 64
- Manjrekar, M. D.; Steimer, P.; Lipo, T. A. Hybrid multilevel power conversion system: a competitive solution for high power applications. In: *Conference Record of the 1999 IEEE Industry Applications Conference. Thirty-Forth IAS Annual Meeting (Cat. No.99CH36370)*. [S.l.: s.n.], 1999. v. 3, p. 1520–1527 vol.3. ISSN 0197-2618. 37
- Marchesoni, M.; Mazzucchelli, M.; Tenconi, S. A non conventional power converter for plasma stabilization. In: *PESC '88 Record., 19th Annual IEEE Power Electronics Specialists Conference*. [S.l.: s.n.], 1988. p. 122–129 vol.1. 30
- MATOS, F. F. et al. A generalized open-end winding conversion system using flying capacitor cells. *Electric Power Systems Research*, Elsevier BV, v. 169, p. 174–183, apr 2019. 39
- MATOS, F. F. V. *Conversores Multiníveis a Capacitores Flutuantes Aplicados a Sistemas com Bobinas Abertas*. 146 p. Tese (Tese de Doutorado) — Universidade Federal de Minas Gerais, Belo Horizonte, MG, 2019. 25, 31, 38, 39, 40, 48, 59, 60, 63, 64, 89
- MATOS, F. F. V. et al. A vector modulation strategy for open-end winding conversion systems. In: *Proc. IEEE Int. Conf. Industrial Technology (ICIT)*. [S.l.: s.n.], 2018. p. 617–622. 35
- McGrath, B. P.; Holmes, D. G.; Lipo, T. Optimized space vector switching sequences for multilevel inverters. *IEEE Transactions on Power Electronics*, v. 18, n. 6, p. 1293–1301, Nov 2003. ISSN 1941-0107. 37, 39, 41, 42
- McGrath, B. P. et al. Optimal modulation of flying capacitor and stacked multicell converters using a state machine decoder. *IEEE Transactions on Power Electronics*, v. 22, n. 2, p. 508–516, March 2007. ISSN 1941-0107. 39, 43, 44, 48, 52, 54
- Mealy, G. H. A method for synthesizing sequential circuits. *The Bell System Technical Journal*, v. 34, n. 5, p. 1045–1079, Sep. 1955. ISSN 0005-8580. 48, 54

- Meynard, T. A.; Fadel, M.; Aouda, N. Modeling of multilevel converters. *IEEE Transactions on Industrial Electronics*, v. 44, n. 3, p. 356–364, June 1997. ISSN 1557-9948. [43](#)
- MOORE, E. F. Gedanken-experiments on sequential machines. *Automata studies*, Princeton University Press, v. 34, p. 129–153, 1956. [48](#), [49](#)
- Nabae, A.; Takahashi, I.; Akagi, H. A new neutral-point-clamped pwm inverter. *IEEE Transactions on Industry Applications*, IA-17, n. 5, p. 518–523, Sep. 1981. [26](#)
- RAMOS, H. O. et al. Inverter losses analysis for dual FED open winding machines with a novel modulation technique. In: *2017 Brazilian Power Electronics Conference (COBEP)*. [S.l.]: IEEE, 2017. [35](#)
- Rodríguez, J. et al. Multilevel voltage-source-converter topologies for industrial medium-voltage drives. *IEEE Transactions on Industrial Electronics*, v. 54, n. 6, p. 2930–2945, Dec 2007. [24](#), [25](#), [26](#), [33](#), [34](#)
- Sang-Gil Lee et al. The carrier-based pwm method for voltage balance of flying capacitor multilevel inverter. In: *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*. [S.l.: s.n.], 2001. v. 1, p. 126–131 vol. 1. ISSN 0275-9306. [43](#)
- Sivakumar, K. et al. A three level voltage space vector generation for open end winding im using single voltage source driven dual two-level inverter. In: *TENCON 2009 - 2009 IEEE Region 10 Conference*. [S.l.: s.n.], 2009. p. 1–5. [32](#)
- SKIES, D. *Global Economic Prospects Darkening Skies*. [s.n.], 2019. 264 p. ISBN 9781464813436. Disponível em:  [<https://espas.secure.europarl.europa.eu/orbis/document/global-economic-prospects-darkening-skies>](https://espas.secure.europarl.europa.eu/orbis/document/global-economic-prospects-darkening-skies). [21](#)
- SOMASEKHAR, V.; SRINIVAS, S.; GOPAKKUMAR, K. A space vector based pwm switching scheme for the reduction of common-mode voltages for a dual inverter fed open-end winding induction motor drive. In: *IEEE. Power Electronics Specialists Conference, 2005. PESC'05. IEEE 36th*. [S.l.], 2005. p. 816–821. [38](#)
- STEMMLER, H.; GUGGENBACH, P. Configurations of high-power voltage source inverter drives. *in Proc. EPE'93 Conf.*, p. 7–14, 1993. ISSN 05379987. [22](#), [32](#), [33](#)
- TEODORESCU, R.; LISERRE, M.; RODRÍGUEZ, P. E. (engineer). *Grid converters for photovoltaic and wind power systems*. [s.n.], 2007. 398 p. ISBN 9780470667057. Disponível em:  [<https://ieeexplore.ieee.org/book/5732788>](https://ieeexplore.ieee.org/book/5732788). [22](#)
- World Bank. *State of electricity access report 2017 (Vol. 2) : full report (English)*. Washington D. C.: World Bank Group, 2017. 110 p. ISBN 1202522262. Disponível em:  [<http://documents.worldbank.org/curated/en/364571494517675149/full-report>](http://documents.worldbank.org/curated/en/364571494517675149/full-report). [21](#)
- Xiaoming Yuan; Barbi, I. Fundamentals of a new diode clamping multilevel inverter. *IEEE Transactions on Power Electronics*, v. 15, n. 4, p. 711–718, July 2000. [27](#)
- Xing Hu et al. Extended state observer based fault detection and location method for modular multilevel converters. In: *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2016. p. 2166–2171. ISSN null. [38](#)

---

Zhang, B.; Qiu, D. Multiple-terminal high-voltage dc–dc converters. In: \_\_\_\_\_. *Multi-terminal High-voltage Converter*. IEEE, 2019. Disponível em: <<https://ieeexplore.ieee.org/document/8496430>>. 24, 25, 27, 28, 29, 30, 31, 33, 34