

UNIVERSIDADE FEDERAL DE MINAS GERAIS  
Escola de Engenharia  
Programa de Pós-Graduação em Engenharia Elétrica

Gustavo Sathler Zappulla

**Conversor C.A.-C.C. Isolado de 500W com Correção de  
Fator de Potência para Aplicações Aeronáuticas**

Belo Horizonte

2023

Gustavo Sathler Zappulla

**Conversor C.A.-C.C. Isolado de 500W com Correção de  
Fator de Potência para Aplicações Aeronáuticas**

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Lenin Martins Ferreira Morais

Coorientador: Bernardo Cogo França

Belo Horizonte  
2023

Z35c

Zappulla, Gustavo Sathler.

Conversor C.A.-C.C. isolado de 500W com correção de fator de potência para aplicações aeronáuticas [recurso eletrônico] / Gustavo Sathler Zappulla. - 2023.

1 recurso online (85 f. : il., color.) : pdf.

Orientador: Lenin Martins Ferreira Morais.

Coorientador: Bernardo Cougo França.

Dissertação (mestrado) - Universidade Federal de Minas Gerais, Escola de Engenharia.

Bibliografia: f. 82-85.

Exigências do sistema: Adobe Acrobat Reader.

1. Engenharia elétrica - Teses. 2. Indústria aeronáutica - Teses. 3. Otimização - Teses. 4. Conversores - Teses. 5. Semicondutores - Teses. 6. Aeronaves - Teses. 7. Efeito estufa - Aspectos ambientais - Teses. 8. Internet - Teses. I. Morais, Lenin Martins Ferreira. II. França, Bernardo Cougo. III. Universidade Federal de Minas Gerais. Escola de Engenharia. IV. Título.

CDU: 621.3(043)



UNIVERSIDADE FEDERAL DE MINAS GERAIS  
ESCOLA DE ENGENHARIA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

### FOLHA DE APROVAÇÃO

"CONVERSOR C.A.-C.C. ISOLADO DE 500W COM CORREÇÃO DE FATOR DE POTÊNCIA PARA APLICAÇÕES AERONÁUTICAS"

**GUSTAVO SATHLER ZAPPULLA**

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica. Aprovada em 27 de julho de 2023. Por:

Prof. Dr. Lenin Martins Ferreira Morais  
DELT (UFMG) - Orientador

Prof. Dr. Bernardo Cogo França  
Institut de Recherche Technologique - IRT Saint Exupéry - Coorientador

Prof. Dr. Gabriel Azevedo Fogli  
DELT (UFMG)

Prof. Dr. Thiago Ribeiro de Oliveira  
DELT (UFMG)

Prof. Dr. Porfirio Cabaleiro Cortizo  
DELT (UFMG)



Documento assinado eletronicamente por **Lenin Martins Ferreira Morais, Professor do Magistério Superior**, em 27/07/2023, às 11:43, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Porfirio Cabaleiro Cortizo, Membro de comissão**, em 27/07/2023, às 11:59, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Gabriel Azevedo Fogli, Professor do Magistério Superior**, em 27/07/2023, às 12:05, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Thiago Ribeiro de Oliveira, Professor do Magistério Superior**, em 27/07/2023, às 12:34, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Bernardo Cogo França, Usuário Externo**, em 03/08/2023, às 04:37, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



A autenticidade deste documento pode ser conferida no site [https://sei.ufmg.br/sei/controlador\\_externo.php?acao=documento\\_conferir&id\\_orgao\\_acesso\\_externo=0](https://sei.ufmg.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0), informando o código verificador **2491619** e o código CRC **C4F4D42E**.

*Dedico este trabalho à minha mãe, Flávia.*

# Agradecimentos

O período que precedeu o início da minha trajetória neste trabalho de Mestrado foi marcado por verdadeiras mudanças na minha vida profissional e pessoal. Dificuldades que em tempos normais seriam chamadas de "obstáculos", tornaram-se verdadeiras barreiras devido à pandemia de COVID-19. Agradeço primeiramente a Deus por ter aberto o caminho, permitindo-me avançar com segurança e alcançar meus objetivos.

Nos últimos três anos, tive o privilégio de trabalhar com meu coorientador, Dr. Eng. Bernardo Cogo, a quem agradeço imensamente pela oportunidade, acolhimento, conhecimento e suporte ao meu trabalho (além dos churrascos, gols e parceria). Certamente, não teríamos nos conhecido se não fosse pelo meu primo e *confrère ingénieur*, Hans Hoffmann, a quem sou grato pela confiança e pelo excelente trabalho no IRT, que serviu como base (e principal referência) para os projetos em que trabalhei.

Gostaria de expressar meus sinceros agradecimentos ao meu orientador, o Prof. Dr. Eng. Lenin Moraes, com quem tive a oportunidade de aprender e crescer desde o primeiro período da graduação. Agradeço não apenas pela orientação, mas também pela sua incrível paciência e compreensão ao longo deste tempo.

Ao *IRT Saint-Exupéry* por ter me recebido e permitido desenvolver este e outros trabalhos. Em especial, sou grato pela equipe incrível com a qual integrei: ao *capitano della squadra* Fábio Coccetti; aos meus *cóequipers* Gilles e Hoan; ao João pelas horas (e horas) de discussões que contribuíram diretamente com meu trabalho; e ao Marco, que me ajudou ativamente (e recorrentemente) na obtenção e tratamento dos resultados de caracterização. Agradeço também ao Caio, companheiro oficial de conferências e que, juntamente com o João e o Marco, faz parte da minha família na França.

Agradeço à minha amada esposa, Mariana, pela paciência, amor e apoio (também por ter sido minha revisora de artigos). Agradeço aos meus pais, Marcelo e Flávia, aos meus irmãos, Ricardo e Anna Flávia, e ao meu cunhado, Leandro, grande amigo e colega de curso. Por fim, agradeço aos meus avós Joselita e Clenir (em memória).

Sou muitíssimo grato a todos que me apoiaram e colaboraram direta ou indiretamente para a realização deste trabalho.

*"L'avenir, tu n'as point à le prévoir, mais à le permettre."*

*(Antoine de Saint Exupéry)*

# Resumo

O impacto ambiental do transporte aéreo no mundo tem levado a indústria aeronáutica a investir cada vez mais na eletrificação de aeronaves. Nesse contexto, alto rendimento e elevada densidade de potência são requisitos cruciais para tais sistemas, pois influenciam diretamente o consumo de combustível e, conseqüentemente, as emissões de gases de efeito estufa. Este trabalho apresenta a metodologia utilizada para o projeto preciso de um conversor c.a.-c.c. isolado de 500W para aplicações em aeronaves. Com esta finalidade, dois principais tópicos são abordados: análise e medição de perdas em semicondutores, as quais possuem uma influência significativa no rendimento de um conversor; e otimização de dispositivos magnéticos, os quais influenciam principalmente a sua densidade de potência. O nível de rendimento exigido para o conversor proposto requer o uso de semicondutores de banda larga. Por esse motivo, é fornecida uma análise detalhada de seus mecanismos de perda, bem como comparações entre métodos de caracterização dinâmica de semicondutores. Além disso, um transformador planar é utilizado para fornecer isolamento com um alto nível de integração. As topologias *Dual-Interleaved Totem-Pole* e *Dual-Active-Bridge* foram escolhidas, respectivamente, para as etapas de correção de fator de potência e isolamento galvânico. São fornecidos os resultados de um projeto preliminar (com base em fichas técnicas dos fabricantes de dispositivos), juntamente com os obtidos por meio de caracterizações experimentais dos dispositivos. O conversor foi implementado experimentalmente e alguns resultados são apresentados com o intuito de avaliar a metodologia de projeto proposta.

Palavras-chave: conversores chaveados; aplicações aeronáuticas; semicondutores de banda larga; transformador planar; SiC; GaN; métodos de caracterização dinâmica; otimização.



# Abstract

The environmental impact of air transportation in the world has led the aviation industry to invest more and more in aircraft electrification. In this context, high-efficiency and high power density are crucial requirements for aircraft electrical systems, since they directly influence fuel consumption and consequently greenhouse gas emissions. This work presents the methodology used for an accurate design of an isolated 500W ac-dc converter for aircraft purposes. With this aim, two main topics are addressed: analysis and measurement of semiconductor losses, which have a major influence on the converter efficiency; and optimization of magnetic devices, which mostly impacts the converter power density. The rated level of efficiency for the proposed converter requires the use of wide bandgap semiconductors. For this reason, a deep analysis on their losses mechanisms is provided, as well as the comparisons between semiconductor dynamic characterisation methods. Moreover, a planar transformer is used to provide the isolation associated with a high level of integration. The topologies Dual-Interleaved Totem-Pole and Dual-Active-Bridge were chosen respectively for power factor correction and galvanic isolation stages. The results of a preliminary design (based on manufacturer datasheets) are provided, together with ones obtained through the experimental characterisation of the devices. This converter has been experimentally implemented and some results are presented in order to evaluate the design.

*Keywords: switching converters; aircraft applications; wide bandgap semiconductors; planar transformer; SiC; GaN; dynamic characterisation methods; optimization.*

# Lista de Ilustrações

Figura 1 – Aumento da demanda de energia elétrica pelas aeronaves ao longo das décadas, ilustrado pela potência dos geradores de cada modelo (potência por gerador). . . . .	21
Figura 2 – Projeções dos níveis de tensão para novas gerações de aeronaves, considerando tecnologias completamente elétricas e híbridas. . . . .	21
Figura 3 – Representação das transições no (a) bloqueio de $Q_2$ e (b) ligamento de $Q_2$ em uma célula de comutação. O interruptor $Q_1$ comuta em tensão "zero". . . . .	26
Figura 4 – Formas de onda da tensão dreno-fonte obtidas experimentalmente, mostrando transições parciais em ZVS causadas por: 1) tempo morto insuficiente para descarregar $C_{oss}$ (azul); 2) energia da indutância insuficiente, resultando em ressonância com $C_{oss}$ (vermelho). . . . .	28
Figura 5 – Diagrama de circuito típico do DPT, no qual as sondas de tensão e corrente adicionam elementos parasitas ao <i>loop</i> de potência. . . . .	30
Figura 6 – Esquema de circuito e formas de onda típicas do Método da Oposição Modificado. . . . .	31
Figura 7 – Curva $C_{oss}$ vs. $V_{ds}$ (vermelho) e energias $E_{oss}$ (preto contínuo), $E_{qoss}$ (preto tracejado) e $E_{on}$ (preto pontilhado) calculadas para o dispositivo C3M0040120J1. . . . .	33
Figura 8 – Banco de testes para caracterização de componentes. A sonda de tensão exibida foi usada para medição das energias em zero corrente. A sonda ótica de alta banda passante utilizada nos testes DPT não está indicada. . . . .	34
Figura 9 – Curvas de energia de bloqueio obtidas experimentalmente por DPT e MOM, comparadas com as fornecidas pela FT-DPT. . . . .	35
Figura 10 – Curvas de energia de comutação obtidas experimentalmente por DPT e MOM, comparadas com as fornecidas pela FT-DPT. . . . .	35
Figura 11 – Comparação das formas de onda de corrente verificadas por uma simulação <i>Spice</i> (vermelho) e experimentalmente (azul) em 0A na partida e 7A no bloqueio. . . . .	37
Figura 12 – Perdas magnéticas e saturação de densidade de fluxo típicos em materiais magnéticos de diferentes tecnologias. . . . .	42

Figura 13 – Metodologia de otimização de indutores que utiliza uma base de dados de núcleos toroidais. . . . .	44
Figura 14 – Simulação em elementos finitos de espira planar <i>versus</i> cilíndrica. . . .	46
Figura 15 – Estrutura aproximada para cálculo da indutância de dispersão em transformadores planares. . . . .	48
Figura 16 – Metodologia de otimização de transformadores planares baseada em bases de dados de núcleos do tipo E e I. . . . .	50
Figura 17 – Distribuição de perdas estimada nos estágios do conversor. . . . .	53
Figura 18 – Diagrama simplificado das topologias dois níveis (a) <i>Totem-Pole</i> (com e sem entrelaçamento) e (b) <i>Double Boost</i> . . . . .	55
Figura 19 – Diagrama simplificado das topologias a três níveis (a) <i>Flying Capacitor</i> e (b) <i>Quasi-Flying Capacitor</i> . . . . .	55
Figura 20 – Formas de onda típicas dos métodos de modulação (a) CCM e (b) TCM. Para o método TCM, considerou-se uma corrente de ligamento de 6A. . . . .	57
Figura 21 – Energias de comutação estimadas para um dispositivo SiC. . . . .	59
Figura 22 – Comparação entre topologias DB-CCM, TP-CCM e TP-TCM, considerando dispositivo SiC1 650V. . . . .	61
Figura 23 – Comparação entre dispositivos SiC1 650V, GaN1 650V e GaN2 650V na topologia TP-CCM. . . . .	62
Figura 24 – Comparação entre topologias TP-CCM (SiC1 650V) e 2I-TP-CCM (SiC2 650V). . . . .	63
Figura 25 – Comparação entre as topologias TP-CCM (dois nível, SiC1 650V), DB-CCM (dois níveis, SiC1 650V), FC (três níveis, SiC3 650V), QFC (três níveis, GaN3 150V) e QFC (três níveis, GaN4 150V). . . . .	63
Figura 26 – Diagrama simplificado da topologia <i>Dual-Active Bridge</i> . . . . .	64
Figura 27 – Forma de onda típica da topologia DAB através da modulação de deslocamento de fase e ciclo de trabalho constante. . . . .	66
Figura 28 – (a) Corrente eficaz nos braços de comutação do primário e (b) corrente eficaz nos braços de comutação do secundário. As curvas são mostradas em função do deslocamento de fase nominal $\phi_{nom}$ e da relação de transformação $n$ . . . . .	67
Figura 29 – Encapsulamentos SMD de dispositivos SiC (TO-263-7/D2PAK) e GaN (específicos dos fabricantes) em uma mesma escala. . . . .	68
Figura 30 – Perdas totais na ponte completa do primário em função de $n$ e $\phi_{nom}$ para (a) GaN2 650V (b) GaN5 650V. . . . .	69
Figura 31 – Perdas totais na ponte completa do primário em função de $n$ e $\phi_{nom}$ para (a) GaN6 80V (b) 2 x GaN6 80V. . . . .	69

Figura 32 – (a) Perdas totais e (b) indutância de dispersão em um transformador planar com determinado núcleo, em função da relação de transformação e para diferentes frequências de chaveamento. . . . .	70
Figura 33 – Arquitetura final do conversor. . . . .	73
Figura 34 – Resultados de energias de comutação obtidos por caracterização dinâmica, comparados aos valores de fichas técnicas para (a) SiC1 650V (b) GaN2 650V. A energia de ligamento do dispositivo GaN não pôde ser obtida. . . . .	73
Figura 35 – Parâmetros de projeto do indutor ótimo obtido para a topologia 2I-TP-CCM. . . . .	75
Figura 36 – Simulações <i>FEMM</i> 2D para as espiras no interior do núcleo, o qual se verifica (a) a densidade de corrente nas espiras do primário e (b) a densidade de fluxo magnético. As simulações consideram uma metade simétrica do transformador. . . . .	76
Figura 37 – Simulações <i>FEMM</i> 2D para as espiras na "cabeça" de bobina, o qual se verifica (a) a densidade de corrente nas espiras do primário e (b) a densidade de fluxo magnético. As simulações consideram uma metade simétrica do transformador. . . . .	77

# Lista de Tabelas

Tabela 1 – Comparação das perdas de comutação em corrente zero ( $E_{on}(0)$ ) para diferentes componentes SiC ( $R_g = 2,5\Omega$ ). . . . .	34
Tabela 2 – Sondas e instrumentos utilizados nos testes de caracterização dinâmica. . . . .	35
Tabela 3 – Principais métodos de cálculo de perdas em materiais magnéticos baseado nas equações de Steinmetz. . . . .	41
Tabela 4 – Especificações principais do conversor. Alguns dados foram omitidos por razões de confidencialidade. . . . .	52
Tabela 5 – Comparação qualitativa das topologias de conversores c.a.-c.c. com correção de fator de potência. . . . .	56
Tabela 6 – Dispositivos pré-selecionados para avaliação de perdas em topologias CFP. . . . .	58
Tabela 7 – Análise qualitativa de diferentes topologias c.c.-c.c. isoladas. . . . .	65
Tabela 8 – Dispositivos pré-selecionados para avaliação de perdas na topologia DAB. . . . .	68
Tabela 9 – Comparação de perdas em semicondutores calculadas por dados de fichas técnicas e caracterização dinâmica para topologia 2I-TP-CCM e ponte completa do primário do DAB. . . . .	74
Tabela 10 – Parâmetros de projeto do transformador planar ótimo com indutância série obtido para a topologia DAB. . . . .	76
Tabela 11 – Resultados de rendimento e peso estimados para os principais elementos do conversor. . . . .	77

# Lista de Abreviaturas e Siglas

2I	Duplo Entrelaçado (" <i>two-interleaved</i> ")
CCM	Método de modulação <i>Continuous Current Mode</i>
CLLC	Topologia de circuito ressonante
c.a.	Corrente Alternada
c.c.	Corrente Contínua
DAB	Topologia <i>Dual Active Bridge</i>
DB	Topologia <i>Double Boost</i>
DPT	Teste do Duplo Pulso
DUT	Dispositivo em teste
EMC	Compatibilidade eletromagnética
FEMM	Software <i>Finite Element Method Magnetics</i>
FR4	Material compósito utilizado em placas de circuito impresso
FT	Ficha técnica
GaN	Nitreto de gálio
HEMT	<i>High-electron-mobility transistor</i>
IGBT	<i>Insulated-gate bipolar transistor</i>
MOM	Método da Oposição Modificado
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PCB	Placa de circuito impresso
QFC	Topologia <i>Quasi-Flying Capacitor</i>
SMD	Componente montado em superfície ( <i>surface-mount device</i> )

Si	Silício
SiC	Carbeto de Silício
SS	<i>Soft-switching</i> (comutação suave)
TCM	Método de modulação <i>Triangular Current Mode</i>
TP	Topologia <i>Totem-Pole</i>
ZVS	<i>Zero voltage switching</i> (relacionado à comutação suave)

# Lista de Símbolos

$\alpha$	Coefficiente de Steinmetz $\alpha$
$\beta$	Coefficiente de Steinmetz $\beta$
$B$	Densidade de fluxo magnético
$B_p$	Densidade de fluxo magnético de pico
$B_{pp}$	Densidade de fluxo magnético de pico a pico
$B_{sat}$	Densidade de fluxo de saturação (pico)
$C_{iss}$	Capacitância de entrada do dispositivo semiconductor
$C_{oss}$	Capacitância de saída do dispositivo semiconductor
$E_{dt}$	Energia de comutação relacionada à $V_F$ do diodo de corpo durante o tempo morto
$E_{off}$	Energia de bloqueio
$E_{on}$	Energia de ligamento
$E_{oss}$	Energia armazenada em $C_{oss}$
$E_{qoss}$	Energia dissipada no canal do dispositivo devido à corrente de carga de $C_{oss}$ no dispositivo complementar
$E_{tr,off}$	Energia de desligamento efetivamente dissipada no dispositivo
$E_{tr,on}$	Energia de ligamento efetivamente dissipada no dispositivo
$E_{v \times i, on}$	Energia de ligamento devido ao cruzamento entre tensão e corrente
$f$	Frequência
$f_r$	Frequência fundamental (nas equações de Steinmetz)
$f_{eq}$	Frequência equivalente (nas equações de Steinmetz)



$i_{DS}$	Corrente de dreno à qual a comutação é submetida
$k$	Coefficiente de Steinmetz $k$
$k_w$	Fator de acomodação das espiras na janela de bobinagem
$L$	Indutância (genérica)
$L_{req}$	Indutância desejada
$m$	Número de espiras retangulares da largura da janela de bobinagem (nas equações de Dowell)
$N$ (ou $n$ )	Relação de transformação do transformador
$P_{core}$	Perda no núcleo magnético
$P_{GSE}$	Perda no núcleo magnético calculada pelo método GSE
$P_{iGSE}$	Perda no núcleo magnético calculada pelo método iGSE
$P_{MSE}$	Perda no núcleo magnético calculada pelo método MSE
$P_{OSE}$	Perda no núcleo magnético calculada pelo método OSE
$Q$	Razão entre a espessura da espira e a profundidade de penetração (Efeito Pelicular)
$Q_x$	Dispositivo "x" identificado em um diagrama de circuito
$R_{c.a.}$	Resistência equivalente da bobina considerando fenômenos de perdas em alta frequência para determinada forma de onda em um determinado condutor
$R_{c.c.}$	Resistência da bobina em corrente contínua (sem efeitos em alta frequência)
$R_{DS(on)}$	Resistência em condução do dispositivo semiconductor
$R_g$	Resistência de gate
$t_{dt}$	Tempo morto
$t_{tr}$	Tempo de subida/descida da corrente durante a comutação
$v_{DS}$	Tensão dreno-fonte à qual a comutação é submetida
$v_{ds}$	Tensão entre dreno e fonte, variante no tempo
$V_{DD}$	Tensão do barramento c.c. a qual o dispositivo é testado

$V_{GS}$	Nível de tensão de comando
$V_F$	Tensão direta do diodo
$\eta$	Fator de porosidade (nas equações de Dowell)
$\phi$	Defasagem entre os sinais PWM das pontes completas do primário e secundário (no contexto do conversor DAB)

# Sumário

<b>1</b>	<b>Introdução</b>	<b>20</b>
1.1	Objetivos	22
1.2	Organização do Texto	22
<b>2</b>	<b>Dispositivos Semicondutores</b>	<b>24</b>
2.1	Introdução ao Capítulo	24
2.2	Mecanismos de Perdas	25
2.2.1	Energias Devido ao Tempo Morto	27
2.2.2	Condições para Comutação Suave	28
2.3	Métodos de Caracterização Dinâmica de Semicondutores	29
2.3.1	Teste de duplo pulso	29
2.3.2	Método da Oposição Modificado	31
2.4	Análise Experimental dos Métodos de Caracterização	32
2.4.1	Energias em corrente zero	32
2.4.2	Comparação entre os Métodos DPT e MOM	33
2.4.2.1	Análise das energias de desligamento	36
2.4.2.2	Análise das energias de ligamento	36
2.5	Conclusões do Capítulo	37
<b>3</b>	<b>Dimensionamento e Otimização de Dispositivos Magnéticos</b>	<b>39</b>
3.1	Introdução ao Capítulo	39
3.1.1	Perdas em Núcleos Magnéticos	40
3.1.2	Tecnologias de Materiais Magnéticos	42
3.1.3	Metodologia para Otimização de Indutores	43
3.1.4	Transformadores Planares	45
3.1.4.1	Perdas C.A. em Espiras Planares	46
3.1.4.2	Cálculo de Indutância de Dispersão	48
3.1.4.3	Metodologia para Otimização de Transformadores Planares	49
3.2	Conclusões do Capítulo	51
<b>4</b>	<b>Estudo do Conversor</b>	<b>52</b>
4.1	Especificações	52
4.1.1	Definições Iniciais	53
4.2	Estágio C.A.-C.C com Correção de Fator de Potência	54
4.2.1	Estado da Arte	54
4.2.2	Topologias Avaliadas	54
4.2.2.1	Métodos de Modulação CCM e TCM	55
4.2.3	Pre-Seleção de Semicondutores	57
4.2.4	Metodologia para Cálculo de Perdas	59

4.2.5	Comparação de Topologias Baseada em Dados de Fichas Técnicas . . . . .	60
4.3	Estágio C.C-C.C Isolado . . . . .	64
4.3.1	Estado da Arte e Escolha de Topologia . . . . .	64
4.3.2	Método de Modulação . . . . .	65
4.3.3	Pré-Seleção de Semicondutores . . . . .	67
4.3.4	Análise do Transformador Planar . . . . .	70
4.4	Conclusões do Capítulo . . . . .	71
<b>5</b>	<b>Resultados . . . . .</b>	<b>72</b>
5.1	Arquitetura Final . . . . .	72
5.2	Perdas nos Semicondutores com Dispositivos Caracterizados . . . . .	73
5.3	Componentes Magnéticos . . . . .	74
5.3.1	Indutor principal - 2I-TP-CCM . . . . .	74
5.3.2	Transformador Planar - DAB . . . . .	75
5.4	Rendimento e Peso . . . . .	75
5.5	Considerações Finais . . . . .	77
5.6	Conclusões do Capítulo . . . . .	78
<b>6</b>	<b>Conclusão . . . . .</b>	<b>79</b>
	<b>Referências . . . . .</b>	<b>82</b>

# Capítulo 1

## Introdução

A crescente necessidade de minimizar o impacto ambiental das atividades humanas tem desencadeado mudanças significativas no setor de transportes. É amplamente reconhecido que esse setor é responsável por uma parcela substancial das emissões globais de dióxido de carbono (CO<sub>2</sub>), representando aproximadamente 24% do total (Ritchie [2020]). Diante dessa realidade, governos e indústrias têm direcionado esforços para a eletrificação dos meios de transporte, uma estratégia que, quando combinada com a transição para fontes de energia sustentáveis, oferece a promessa de reduzir de forma substancial o impacto ambiental desse setor vital.

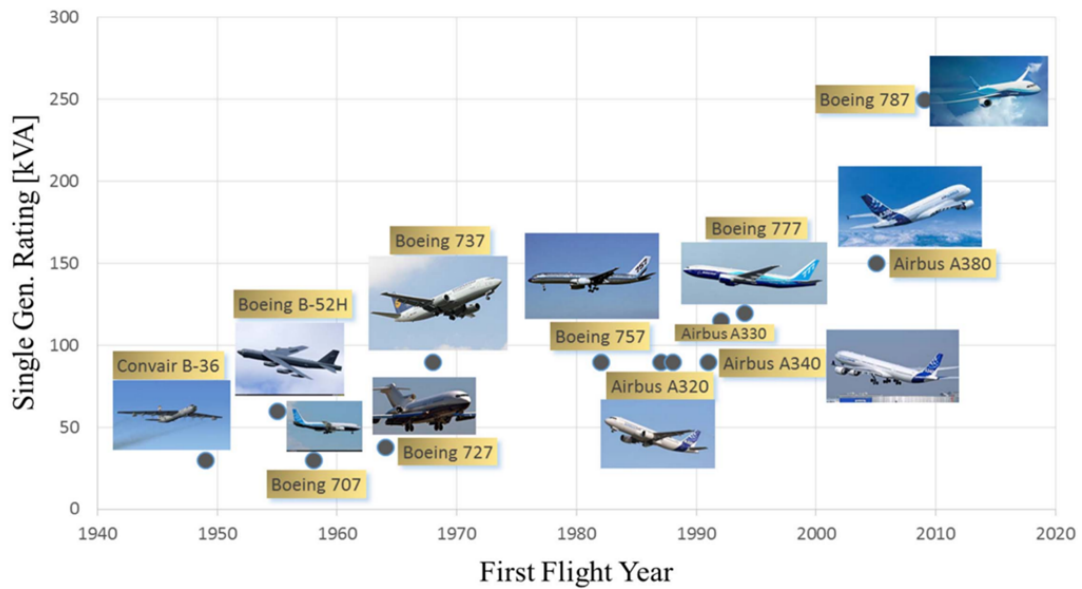
De acordo com Delbecq et al. [2023], a aviação mundial foi responsável por cerca de 2,4% das emissões totais de CO<sub>2</sub> em 2019 considerando somente o consumo de combustíveis pelas aeronaves. O impacto total do setor aéreo, limitando-se à aviação civil comercial, corresponde à 2,8% das emissões. Levando-se em conta os efeitos das emissões CO<sub>2</sub> e não-CO<sub>2</sub>, a aviação foi responsável por cerca de 3,8% do aquecimento global entre 1750 e 2018.

Por essa razão, a indústria aeronáutica tem investido amplamente na eletrificação de aeronaves, com o objetivo de redução de peso e consumo de combustível. Ao longo das décadas de desenvolvimento da aviação, já é notável o aumento contínuo na demanda de energia elétrica instalada, como ilustrado na Figura 1 (Buticchi et al. [2022]). Em aeronaves atuais, uma parte da potência produzida pelas turbinas é drenada na árvore de distribuição para ser utilizadas nos sistemas pneumáticos, hidráulicos e *anti-icing*.

Novas gerações de aeronaves tendem a substituir sistemas tradicionais pneumáticos e hidráulicos por atuadores e máquinas elétricas (Buticchi et al. [2022]). Ao se substituir esses sistemas, é necessário aumentar a potência dos geradores elétricos e sistemas de distribuição das aeronaves.

O aumento de cargas elétricas implica em um maior volume de cabos para a transmissão de energia na aeronave e, conseqüentemente, um maior peso de cabos e

Figura 1 – Aumento da demanda de energia elétrica pelas aeronaves ao longo das décadas, ilustrado pela potência dos geradores de cada modelo (potência por gerador).

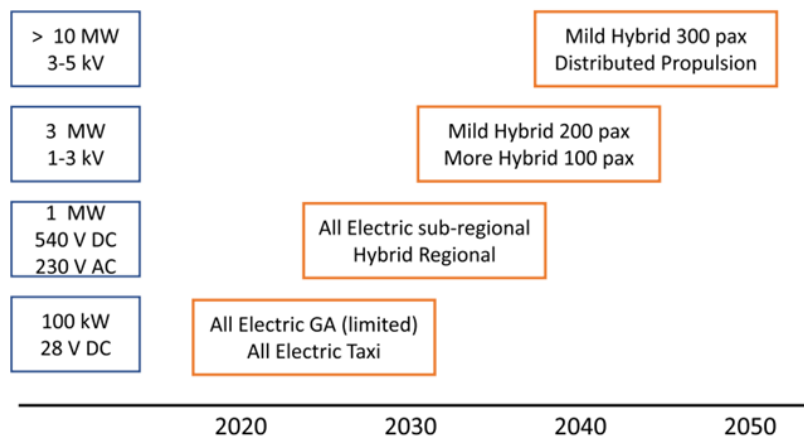


Fonte: Buticchi et al. [2022].

barramentos. Em um horizonte mais amplo, deseja-se substituir igualmente os sistemas propulsivos, avançando em direção à propulsão térmica com assistência elétrica, ou à propulsão completamente elétrica. Por este motivo, novas arquiteturas incorporam sistemas com níveis de tensão mais elevados (Figura 2).

A compatibilidade entre os equipamentos atuais e os futuros sistemas de geração e distribuição de energia é garantida por meio de novos conversores elétricos. Nesse contexto, surge-se a necessidade de se projetar conversores otimizados com alta eficiência e densidade de potência.

Figura 2 – Projeções dos níveis de tensão para novas gerações de aeronaves, considerando tecnologias completamente elétricas e híbridas.



Fonte: Buticchi et al. [2022].

## 1.1 Objetivos

Este trabalho apresenta a metodologia de projeto de um conversor de baixa potência (500W) para aplicações em aviões comerciais. O conversor em estudo tem a função de realizar a conversão de uma rede de distribuição c.a. de 115V para uma rede c.c. de 28V, e é utilizado para alimentar cargas locais na cabine da aeronave.

As especificações de rendimento e volume do conversor e a necessidade de isolamento galvânico entre a entrada e da saída exigem o uso de tecnologias de semicondutores de banda larga e transformadores planares. Considerando que semicondutores e componentes magnéticos são, em geral, responsáveis pela maior parte das perdas e dimensões físicas do conversor, este trabalho se concentra na análise e otimização desses elementos.

Os objetivos deste trabalho de Mestrado são sintetizados a seguir.

### Objetivo Geral

Apresentar a análise e metodologia de projeto utilizada na concepção de um conversor para aplicação em aviões comerciais.

### Objetivos Específicos

1. Apresentar os principais métodos de caracterização dinâmica de semicondutores, os quais são utilizados para a medição apropriada de perdas de chaveamento dos dispositivos. Para atingir este objetivo, é necessária uma análise detalhada dos mecanismos de perdas de semicondutores.
2. Estudar os mecanismos de perdas em materiais magnéticos e propor metodologias de otimização de indutores e transformadores planares.
3. Realizar o estudo de caso de uma aplicação específica no contexto de um projeto para a indústria aeronáutica.

## 1.2 Organização do Texto

Este texto é organizado com a seguinte estrutura:

- O Capítulo 2 apresenta uma análise de dispositivos semicondutores, com foco nos mecanismos de perdas em baixas correntes e métodos de caracterização dinâmica.
- O Capítulo 3 apresenta metodologias para a otimização de indutores e transformadores planares.

- No Capítulo 4 é apresentada a metodologia utilizada na concepção do conversor, o qual inclui comparações de topologias e escolha de semicondutores.
- O Capítulo 5 apresenta os resultados obtidos no projeto de conversor.
- As conclusões do trabalho são finalmente apresentadas no Capítulo 6.



# Capítulo 2

## Dispositivos Semicondutores

### 2.1 Introdução ao Capítulo

A concepção precisa e a otimização de conversores de potência requerem informações confiáveis sobre o desempenho dos componentes eletrônicos, especialmente em relação às perdas de comutação. Este capítulo apresenta um estudo de dispositivos semicondutores, no qual será realizada uma análise detalhada dos mecanismos de perdas de semicondutores de banda larga proibida e seus métodos de caracterização dinâmica.

Modelos analíticos e métodos de medição são amplamente discutidos na literatura científica ([Christen and Biela \[2019\]](#)). No entanto, esses estudos raramente se concentram no contexto de correntes baixas. As perdas de chaveamento em correntes próximas de zero são principalmente causadas pela energia de carga e descarga da capacitância de saída do componente ( $C_{oss}$ ), à qual se somam em paralelo outras capacitâncias parasitas do circuito.

Uma melhoria significativa no desempenho dos conversores é alcançada pelo uso de semicondutores de banda larga, devido às suas melhores características em comparação com os dispositivos baseados em silício (Si) ([Meneghini et al. \[2021\]](#)). Para uma mesma resistência de condução ( $R_{DS(on)}$ ), os dispositivos de banda larga têm uma capacitância de entrada ( $C_{iss}$ ) várias vezes menor do que os dispositivos Si, resultando em transições mais rápidas e, conseqüentemente, em menores perdas de comutação. Além disso, isso permite o uso de frequências de comutação mais altas, contribuindo para a redução do tamanho e peso dos componentes passivos e para uma maior densidade de potência.

Este capítulo apresenta um estudo dos mecanismos de perdas de semicondutores, o qual se concentra nos mecanismos que ocorrem com correntes próximas de zero. Este assunto apresenta relevância no contexto do conversor em estudo, considerando os níveis de potência e eficiência especificados. Na sequência, métodos de caracterização dinâmica serão revistos e comparados experimentalmente, com o objetivo de mostrar suas implicações na

análise de perdas de semicondutores em conversores chaveados.

## 2.2 Mecanismos de Perdas

Os mecanismos de perdas de ligamento ( $E_{on}$ ) e bloqueio ( $E_{off}$ ) em semicondutores são detalhadamente apresentados em [Christen and Biela \[2019\]](#). A análise a seguir considera os mecanismos de comutação de interruptores do tipo MOSFET em silício (Si) ou carbeto de silício (SiC), e HEMT em nitreto de gálio (GaN). Nesse contexto, os termos "canal" e "diodo de corpo" são usados de forma genérica, mesmo para os HEMTs GaN (estes não possuem um diodo de corpo, mas apresentam um comportamento semelhante a uma diodo quando operados em terceiro quadrante). Os fenômenos típicos dos IGBTs não são considerados neste estudo.

A Figura 3 mostra uma célula de comutação com as formas de onda do interruptor  $Q_2$  durante as transições de bloqueio e ligamento, respectivamente, com corrente constante. Quando o interruptor é comandado para o estado de bloqueio, a corrente que flui pelo seu canal é parcialmente transferida para sua capacitância de saída  $C_{oss2}$  e para a capacitância de saída do componente complementar  $C_{oss1}$ , de forma a recarregar  $C_{oss2}$  e descarregar  $C_{oss1}$ .

Ao final da recarga de  $C_{oss2}$ , o canal de  $Q_2$  está bloqueado e sua corrente é interrompida. A energia total transferida para  $Q_2$ , denominada  $E_{tr,off}$ , é composta pelos seguintes termos:

$$E_{tr,off} = E_{oss} + E_{v \times i, off} \quad , \quad (2.1)$$

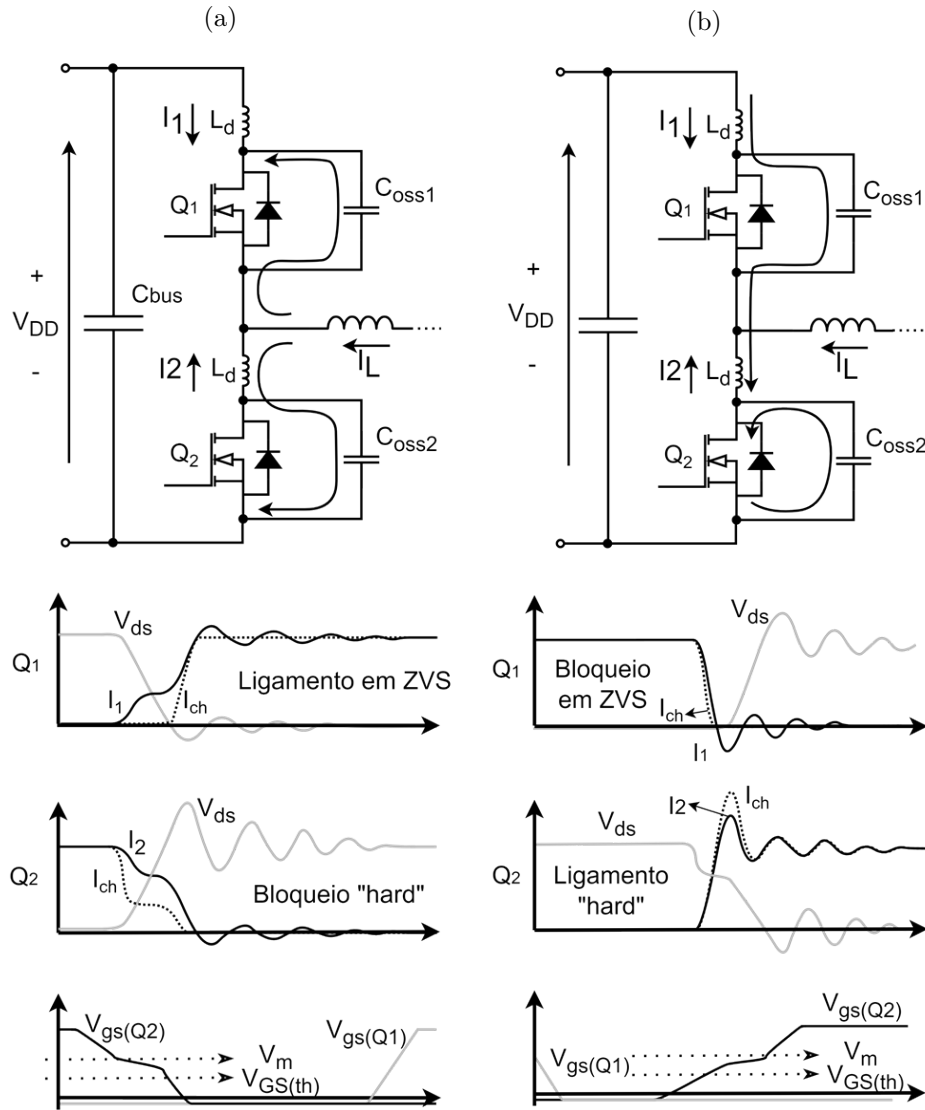
onde  $E_{oss}$  é a energia armazenada em  $C_{oss2}$  e  $E_{tr,off}$  é a energia efetivamente dissipada no canal de  $Q_2$  devido à interseção das curvas de tensão e corrente. O primeiro termo é calculado pela equação:

$$E_{oss} = \int_0^{V_{DD}} v_{ds} \cdot C_{oss}(v_{ds}) dv_{ds} \quad (2.2)$$

O segundo termo é objeto de estudos em várias pesquisas [Christen and Biela \[2019\]](#), [Ren et al. \[2006\]](#), que propõem modelos analíticos ou de simulação para o cálculo dos tempos de subida/descida das correntes e tensões. Embora esse cálculo esteja fora do escopo deste estudo, sua medição será abordada pelas metodologias de caracterização dinâmica que serão apresentadas.

Na sequência, o interruptor  $Q_2$  é comandado para o estado de condução. A corrente que flui pelo diodo de corpo de  $Q_1$  (durante o tempo morto) é transferida para o canal de

Figura 3 – Representação das transições no (a) bloqueio de  $Q_2$  e (b) ligamento de  $Q_2$  em uma célula de comutação. O interruptor  $Q_1$  comuta em tensão "zero".



Fonte: Autoria própria, 2023.

$Q_2$ . Nesse intervalo, o cruzamento da curva de corrente e tensão gera um termo de energia dissipada  $E_{v \times i, on}$ .

Quando a corrente do diodo se torna zero, três fenômenos ocorrem: a recuperação reversa do diodo (exceto para os componentes HEMTs GaN); a descarga de  $C_{oss2}$  no o canal de  $Q_2$ ; e a recarga de  $C_{oss1}$ .

A recuperação reversa gera um pico de corrente que flui pelo canal de  $Q_2$  e dissipa a energia  $E'_{rr}$ <sup>1</sup>. Ao mesmo tempo, a descarga de  $C_{oss2}$  dissipa a energia  $E_{oss}$  armazenada durante o bloqueio anterior. Portanto, a energia de bloqueio real  $E_{off}$  é dada por:

<sup>1</sup> O termo de energia " $E'_{rr}$ " não é o mesmo que " $E_{rr}$ " fornecido nas especificações técnicas, pois este se refere à energia dissipada no próprio diodo devido à recuperação reversa, enquanto  $E'_{rr}$  é definido como a energia dissipada no canal do componente que conduz essa corrente.

$$E_{off} = E_{v \times i, off} = E_{tr, off} - E_{oss} \quad , \quad (2.3)$$

Finalmente, a corrente de recarga de  $C_{oss1}$  também flui pelo canal de  $Q_2$ , o que causa um termo de energia dissipada  $E_{qoss}$  calculado por Hou et al. [2018]:

$$E_{qoss} = \int_0^{V_{DD}} (V_{DD} - v_{ds}) \cdot C_{oss}(v_{ds}) dv_{ds} \quad . \quad (2.4)$$

A energia transferida para  $Q_2$  durante a comutação para o estado de condução ( $E_{tr, on}$ ) é, portanto, a soma dos quatro termos:

$$E_{tr, on} = E_{v \times i, on} + E_{oss} + E'_{rr} + E_{qoss} \quad . \quad (2.5)$$

Sabendo que todos esses termos são efetivamente dissipados no canal do componente, a energia  $E_{tr, on}$  corresponde à energia  $E_{on}$  real.

A soma  $E_{oss} + E_{qoss}$  caracteriza a energia de comutação mínima (energia em corrente zero) em um ciclo, conforme descrito (comutação "dura" ou *hard switching - HS*). Para componentes de banda larga (*wide bandgap*), que são operados com correntes relativamente baixas (<20%) em relação à sua faixa de corrente nominal, esse termo é responsável pela maioria das perdas de comutação nos interruptores.

Além disso, essa energia mínima é dissipada apenas durante o ligamento do componente. Essa é a razão pela qual as topologias de conversores com comutação suave (*soft-switching - SS* ou *zero voltage switching - ZVS*) Krismer [2010] permitem reduzir consideravelmente as perdas de comutação nos conversores.

### 2.2.1 Energias Devido ao Tempo Morto

No caso do interruptor  $Q_1$ , a condução de corrente pelo seu diodo de corpo geralmente é limitada ao tempo morto ( $t_{dt}$ ), ao final do qual  $Q_1$  é ligado (ligamento em tensão "zero" ou *zero voltage switching - ZVS*). Isso é feito principalmente para reduzir as perdas de condução do diodo de corpo devido à sua tensão direta ( $V_F(I_D)$ ). Para componentes de banda larga, essas perdas não são desprezíveis, e o tempo morto deve ser reduzido tanto quanto possível.

Consequentemente, as energias dissipadas no diodo de corpo durante o tempo morto podem ser consideradas como perdas de comutação ( $E_{dt}$ ), uma vez que o seu número de ocorrências é proporcional à frequência das transições. Seu valor é calculado por:

$$E_{dt}(I_D) = V_F(I_D) \times (t_{dt} - t_{tr}) \quad , \quad (2.6)$$

onde  $t_{tr}$  é o tempo de subida/descida da corrente durante a comutação, seja no ligamento ou no bloqueio.

### 2.2.2 Condições para Comutação Suave

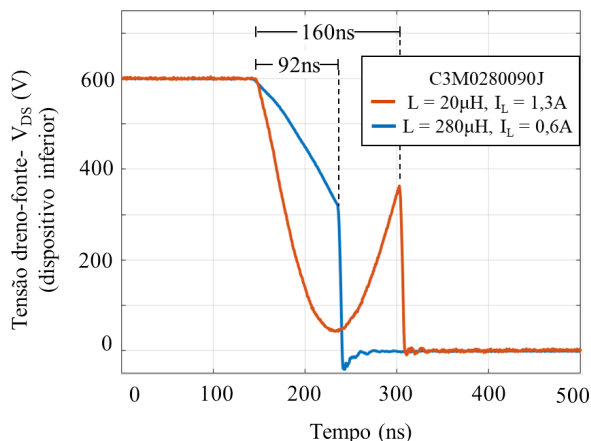
Retomando o diagrama de comutação da Figura 3, quando  $Q_2$  é comandado para o estado de bloqueio, a energia  $E_{oss}$  armazenada em  $C_{oss1}$  é absorvida pela indutância principal, o que é considerado uma transferência de energia sem perdas consideráveis<sup>2</sup>. A taxa da queda da tensão em  $C_{oss1}$  ( $dv/dt$ ) é controlada pela corrente de dreno.

No entanto, se a corrente de dreno for baixa o suficiente para que  $C_{oss1}$  não seja totalmente descarregado antes do final do tempo morto, o ligamento de  $Q_1$  ocorrerá em um valor parcial de tensão. Isso pode ser verificado pela curva azul na Figura 4.

Portanto, uma das condições para a comutação suave é garantir uma corrente mínima em função do tempo morto definido, no qual o interruptor é comutado.

Além disso, nas topologias de comutação suave, quando o indutor principal possui uma energia inferior a  $E_{oss}$ , ocorre uma ressonância entre sua indutância e  $C_{oss}$ . Isso causa uma inversão de corrente, que por sua vez começa a recarregar a capacitância, conforme mostrado pela curva vermelha da Figura 4. As condições exatas para garantir a comutação suave nesse caso exigem considerações adicionais, que são apresentadas em detalhes em Kasper et al. [2016].

Figura 4 – Formas de onda da tensão dreno-fonte obtidas experimentalmente, mostrando transições parciais em ZVS causadas por: 1) tempo morto insuficiente para descarregar  $C_{oss}$  (azul); 2) energia da indutância insuficiente, resultando em ressonância com  $C_{oss}$  (vermelho).



Fonte: Autoria própria, 2023.

<sup>2</sup> Efeitos de histerese em  $C_{oss}$  foram identificados em Fedison and Harrison [2016] para interruptores de diferentes tecnologias. Devido a esse fenômeno, parte da energia  $E_{oss}$  pode ser dissipada durante o seu armazenamento.

## 2.3 Métodos de Caracterização Dinâmica de Semicondutores

No contexto de projetos orientados à alta eficiência, dispositivos semicondutores são frequentemente utilizados em faixas de corrente significativamente inferiores aos seus valores nominais, a fim de minimizar suas perdas. No entanto, é raro que as especificações técnicas dos fabricantes forneçam curvas de energia de comutação em uma faixa inferior a 20% da corrente nominal do dispositivo. Na maioria dos casos, os projetistas precisam estimar as energias de comutação, calculá-las usando modelos analíticos ou realizar sua caracterização dinâmica usando geralmente o método do duplo pulso (DPT) ou métodos indiretos, como o método da oposição modificada (MOM) (Cougo et al. [2013]).

A seguir são apresentados esses dois métodos, enfatizando suas vantagens e desvantagens.

### 2.3.1 Teste de duplo pulso

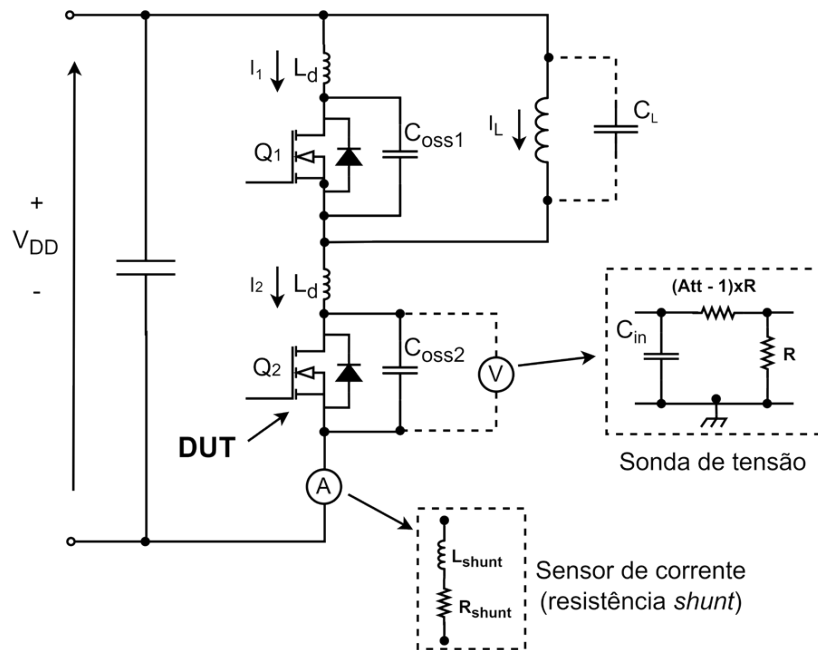
O teste de duplo pulso (DPT) é a abordagem mais aceita e utilizada para medir as energias de comutação Zhang et al. [2017]. Ele consiste em medir simultaneamente as formas de onda de tensão de comutação  $v_{DS}$  e corrente de comutação  $i_{DS}$  para obter a variação de energia durante as transições. A referência Zhang et al. [2017] propõe uma análise detalhada, incluindo os fatores mais relevantes que podem afetar a consistência das medições.

O circuito geralmente utilizado para realizar esse teste é mostrado na Figura 5. Ao aplicar o primeiro pulso ao gate do dispositivo em teste (DUT), a corrente no indutor  $L$  aumenta. O DUT permanece bloqueado na corrente de teste desejada, durante o qual a corrente no indutor circula pelo dispositivo de roda livre com variação desprezível. Em seguida, o DUT é acionado com aproximadamente a mesma corrente. As formas de onda de corrente e tensão em corrente nominal são multiplicadas e integradas para obter as energias de comutação.

Uma vantagem importante do teste de duplo impulso é que as medições das energias de comutação são realizadas com uma variação desprezível na temperatura de junção, o que permite a caracterização do dispositivo em temperaturas específicas e precisas.

No entanto, dado que as energias são medidas nos intervalos definidos entre o início e o fim de cada transição, a energia  $E_{off}$  medida é, na realidade, a energia  $E_{tr,off}$ , que inclui  $E_{oss}$ . Isso afeta principalmente o cálculo das perdas nas topologias ZVS, levando a uma superestimação proporcional à frequência de comutação do dispositivo. Da mesma forma, a energia  $E_{on}$  medida não leva em conta o termo  $E_{oss}$  que se dissipa dentro do

Figura 5 – Diagrama de circuito típico do DPT, no qual as sondas de tensão e corrente adicionam elementos parasitas ao *loop* de potência.



Fonte: Autoria própria, 2023.

dispositivo.

A implementação real do DPT para dispositivos de gap grande apresenta grandes dificuldades devido às transições rápidas. Os principais desafios são relacionadas a: 1) largura de banda dos sensores; 2) sensibilidade dos resultados ao deslocamento temporal entre tensão e corrente; e 3) efeitos de *loop* de terra, que também são intensificados pelos sensores.

Além disso, as sondas de medição necessárias para implementar o DPT modificam o banco de testes. Em primeiro lugar, elas aumentam a indutância parasita do sistema, uma vez que é necessário inserir uma sonda de corrente em série com o caminho de potência. Para módulos de potência recentes com capacitores de desacoplamento integrados, a medição por DPT não é possível na configuração real, pois a corrente  $i_{DS}$  se torna inacessível.

O DPT também aumenta a capacitância em paralelo com o componente em teste devido ao uso de uma sonda de tensão para medir  $v_{DS}$ . Essa capacitância é adicionada à capacitância de saída do componente ( $C_{oss}$ ) e, portanto, aumenta a energia perdida durante a comutação do estado ligado e reduz a energia perdida durante a comutação do estado desligado. Embora a capacitância das sondas de tensão rápidas seja da ordem de 10pF, esse valor pode ser próximo à  $C_{oss}$  de componentes SiC e GaN de alta tensão e baixa corrente.

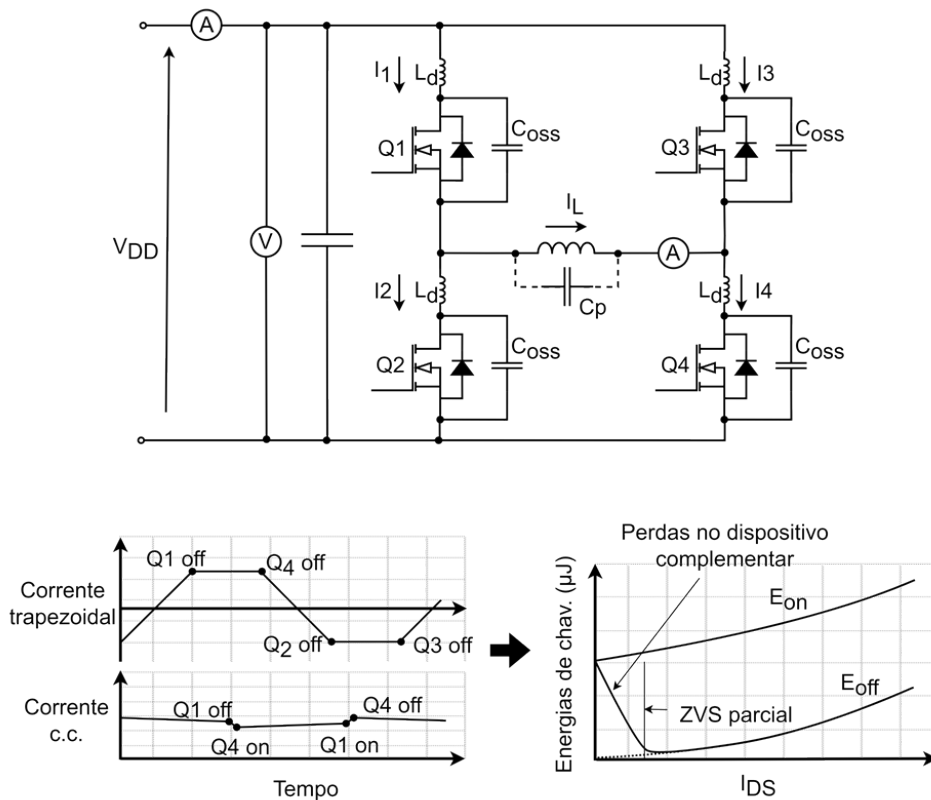
### 2.3.2 Método da Oposição Modificado

O Método da Oposição Modificado (MOM) foi proposta no artigo [Cougo et al. \[2013\]](#) como um método não invasivo para a caracterização dinâmica de dispositivos semicondutores de banda larga. Consiste em uma medida indireta, na qual quatro dispositivos semelhantes são testados em uma configuração de ponte completa, usando um banco de teste contendo elementos caracterizados com precisão. O esquema do circuito é apresentado na Figura 6.

O teste é realizado em duas partes. Primeiramente, é realizado um teste com corrente trapezoidal, implementado através de um deslocamento de fase entre o comando dos dois braços de comutação. Isso resulta em comutação em ZVS dos quatro dispositivos em um nível de corrente aproximadamente igual e com perdas de comutação insignificantes. A amplitude da corrente trapezoidal é ajustada pelo nível de deslocamento de fase entre os dois braços, e as energias  $E_{off}$  podem ser medidas em diferentes níveis de corrente.

Abaixo de um limite de corrente específico, ocorrem transições em ZVS parcial, causadas por uma das condições mencionadas anteriormente. Embora esse termo seja identificado pela MOM como uma energia de bloqueio, na realidade ele ocorre no dispositivo

Figura 6 – Esquema de circuito e formas de onda típicas do Método da Oposição Modificado.



Fonte: Autoria própria, 2023.



complementar após o tempo morto, durante sua comutação. Essa é a razão pela qual as curvas de energia de bloqueio têm um perfil decrescente próximo à corrente zero.

O segundo teste é realizado com corrente contínua, no qual os dois braços de comutação são comandados em fase zero e com ciclos de trabalho ajustados em função da corrente. A forma de onda resultante apresenta um perfil contínuo com uma pequena oscilação. Enfim, as energias de comutação medidas são separadas das energias de bloqueio obtidas pelo teste de corrente trapezoidal.

Em ambos os testes, as perdas causadas pelas energias de comutação são medidas pela potência total de entrada do sistema, subtraindo-se as perdas não relacionadas à comutação dos dispositivos. Esses termos incluem perdas nos componentes passivos, nas trilhas do PCB (Placa de Circuito Impresso) e nas perdas de condução dos próprios dispositivos. Por esse motivo, esse método é suscetível a erros de medição devido à dificuldade de considerar todos os fenômenos que geram perdas no banco de teste. Uma melhoria do método é fornecida em [Sathler and Cougo \[2017\]](#), com diretrizes mais precisas para uma compensação adequada das perdas.

Por outro lado, o MOM mede as perdas levando em consideração a atribuição correta do termo  $E_{oss}$  nas energias  $E_{on}$  e  $E_{off}$ . Ela também inclui a energia  $E_{dt}$ , que não é insignificante nos dispositivos de banda larga.

Por fim, o método MOM requer mais tempo para ser realizada devido à estabilização da corrente e às medições em corrente contínua, ao contrário do DPT, que é realizado em poucos microssegundos. Portanto, os dispositivos em teste e o banco de teste estão sujeitos a variações de temperatura, o que afeta o desempenho de muitos elementos, incluindo a resistência em condução dos interruptores em teste. Por esse motivo, as perdas do banco de teste e dos DUT devem ser compensadas com base em sua temperatura.

## 2.4 Análise Experimental dos Métodos de Caracterização

### 2.4.1 Energias em corrente zero

O método utilizado para medir as energias de comutação em corrente zero consiste em fazer comutar uma célula de comutação (meia-ponte) sem carga conectada ao ponto médio. A potência média de entrada é medida por um wattímetro. Dado que não há corrente de saída e desprezando as perdas nos capacitores de desacoplamento, as energias são obtidas dividindo a potência de entrada pelo número de interruptores (dois) e pela frequência de comutação.

A energia  $E_{on}$  em corrente zero ( $E_{oss} + E_{qoss}$ ) foi medida em vários componentes

SiC e para diferentes níveis de tensão  $V_{DD}$ . Os resultados são comparados com os calculados de forma analítica pelas equações 2.2 e 2.4, levando em consideração as curvas  $C_{oss}$  vs.  $V_{ds}$  dos componentes, fornecidas pelo fabricante. Um exemplo é mostrado na Figura 7, o qual apresenta a energia  $E_{on}$  calculada analiticamente para o dispositivo C3M0040120J1.

Os resultados obtidos estão mostrados na Tabela 1. Uma capacitância de aproximadamente 7pF foi estimada para as sondas de tensão HVP120 da Teledyne LeCroy, usadas para verificar a tensão do ponto médio.

Os valores calculados fornecem uma estimativa muito boa das perdas mínimas, com desvios de menos de 5% no pior caso. Esses resultados validam a abordagem proposta em Hou et al. [2018].

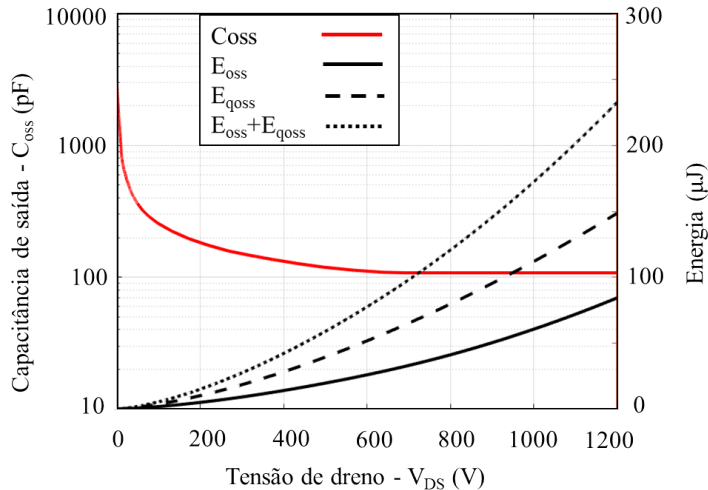
## 2.4.2 Comparação entre os Métodos DPT e MOM

O banco de testes usado para avaliar os métodos é mostrado na Figura 8, onde a placa principal contém duas células de comutação idênticas e simétricas. O método DPT utiliza uma única célula de comutação, com uma resistência shunt de 10,17m $\Omega$  colocada em série com o terminal de fonte do DUT. O método MOM por sua vez é realizado a uma frequência de comutação de 200kHz.

O componente caracterizado é o MOSFET SiC C3M0040120J1. As condições de teste e controle são idênticas para os dois métodos:  $V_{DD} = 600V$ ;  $R_g = 2,5\Omega$ ;  $V_{GS} = -4V(off)/+15V(on)$ . Os *gate drivers* têm uma corrente máxima de 11A, o que é suficiente para não limitar o perfil de comando determinado por  $V_{GS}$  e  $R_g$ .

As sondas de medição utilizadas são identificadas na Tabela 2. As Figuras 9 e 10

Figura 7 – Curva  $C_{oss}$  vs.  $V_{ds}$  (vermelho) e energias  $E_{oss}$  (preto contínuo),  $E_{qoss}$  (preto tracejado) e  $E_{on}$  (preto pontilhado) calculadas para o dispositivo C3M0040120J1.



Fonte: Autoria própria, 2023.

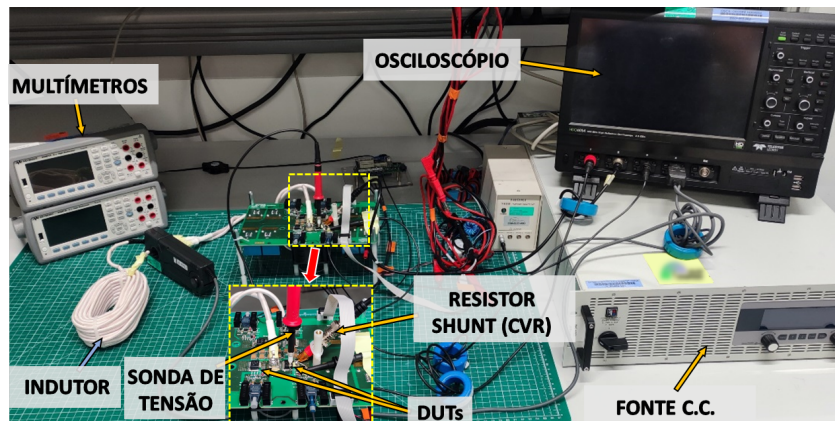
apresentam os resultados das energias de comutação  $E_{off}$  e  $E_{on}$ , respectivamente, obtidas pelos métodos em estudo, bem como as energias informadas pela ficha técnica (FT-DPT) do componente (que também utiliza o método DPT). Para o MOM, as temperaturas de junção foram estimadas levando em consideração o circuito térmico (resistência térmica junção-caixa fornecida pela ficha técnica) e medindo a temperatura da caixa com uma câmera térmica.

Tabela 1 – Comparação das perdas de comutação em corrente zero ( $E_{on}(0)$ ) para diferentes componentes SiC ( $R_g = 2,5\Omega$ ).

Dispositivo	$V_{DD}$ (V)	$E_{oss}$ calc. ( $\mu$ J)	$E_{qoss}$ calc. ( $\mu$ J)	" $E_{oss}$ " sondas ( $\mu$ J)	$E_{on}(0)$ calc. ( $\mu$ J)	$E_{on}(0)$ medida. ( $\mu$ J)	Err. (%)
C3M0045065J1	300V	6,60	11,98	0,32	<b>18,89</b>	<b>18,80</b>	-0,56
C3M0045065J1	400V	10,39	18,78	0,56	<b>29,73</b>	<b>29,65</b>	-0,27
C3M0045065J1	500V	15,06	26,63	0,88	<b>42,57</b>	<b>42,69</b>	0,29
C3M0060065J	300V	4,95	8,98	0,33	<b>14,25</b>	<b>14,94</b>	4,65
C3M0060065J	400V	7,88	14,10	0,56	<b>22,54</b>	<b>23,60</b>	4,49
C3M0060065J	500V	11,62	20,07	0,88	<b>32,57</b>	<b>34,13</b>	4,59
C3M0040120J1	400V	14,07	28,93	0,56	<b>43,56</b>	<b>44,80</b>	2,77
C3M0040120J1	600V	26,18	53,40	1,26	<b>80,84</b>	<b>83,40</b>	3,07
C3M0040120J1	800V	41,63	82,73	2,24	<b>126,60</b>	<b>130,60</b>	3,06

Fonte: Autoria própria, 2023.

Figura 8 – Banco de testes para caracterização de componentes. A sonda de tensão exibida foi usada para medição das energias em zero corrente. A sonda ótica de alta banda passante utilizada nos testes DPT não está indicada.



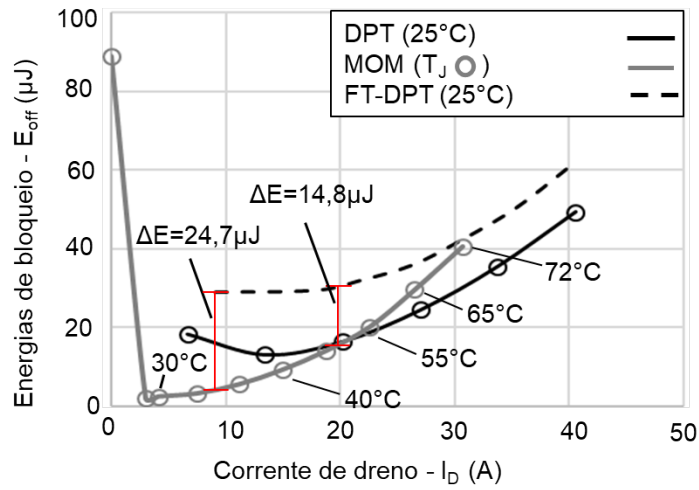
Fonte: Autoria própria, 2023.

Tabela 2 – Sondas e instrumentos utilizados nos testes de caracterização dinâmica.

	Tipo	Sonda/Instrumento
DPT	Tensão	Sonda TTIVP1 Tektronix 1kV 1GHz
	Corrente	CVR SDN-414-01 T&M 10,17mΩ 400MHz
MOM	Tensão	Multímetro Keysight 34461A
	Corrente	Multímetro Keysight 34461A
		Sonda 3274 Hioki 150A 10MHz

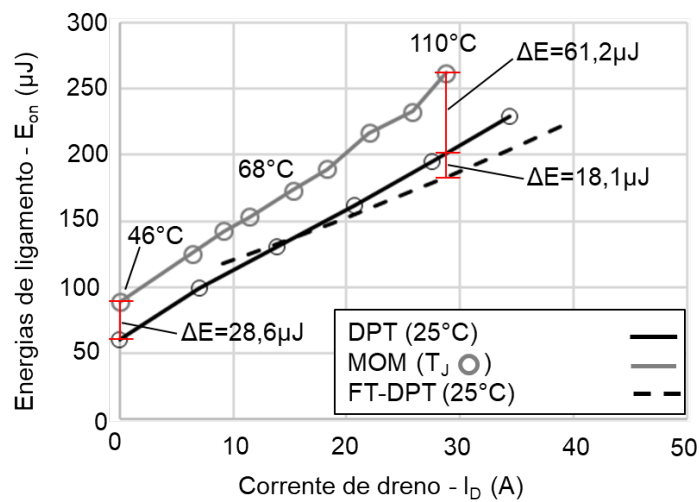
Fonte: Autoria própria, 2023.

Figura 9 – Curvas de energia de bloqueio obtidas experimentalmente por DPT e MOM, comparadas com as fornecidas pela FT-DPT.



Fonte: Autoria própria, 2023.

Figura 10 – Curvas de energia de comutação obtidas experimentalmente por DPT e MOM, comparadas com as fornecidas pela FT-DPT.



Fonte: Autoria própria, 2023.

### 2.4.2.1 Análise das energias de desligamento

A análise das energias de bloqueio, conforme indicado na Figura 9, mostra que a energia de bloqueio relatada pelo FT-DPT para a corrente mais baixa (9A) é de 28,9  $\mu\text{J}$ , em contraste com o valor de 4,2  $\mu\text{J}$  obtido pelo MOM (que também inclui a energia  $E_{dt}$  em 9A). Essa diferença (24,7  $\mu\text{J}$ ) está próxima do valor calculado de  $E_{oss}$  usando a Equação 2.2 (26,2  $\mu\text{J}$ ).

A um nível de corrente de aproximadamente 30A, as curvas de energia do FT-DPT e do MOM se cruzam. Isso se explica pelo fato de que a energia  $E_{dt}$  incluída em  $E_{off}$  obtida pelo MOM se aproxima do valor da energia  $E_{oss}$  medida pelo FT-DPT.

De fato, ao negligenciar os tempos de subida/descida da corrente durante o tempo morto, as características de condução do componente no terceiro quadrante fornecidas pela ficha técnica permitem calcular os valores de  $E_{dt}$  para diferentes correntes: 3,7  $\mu\text{J}$  a 9A, 10,0  $\mu\text{J}$  a 20A e 16,7  $\mu\text{J}$  a 30A.

Outras discrepâncias em níveis de corrente mais altos podem ser explicadas pela variação da temperatura de junção dos componentes medida pelo MOM. Isso demonstra a desvantagem desse método.

Por fim, os resultados de  $E_{off}$  obtidos pelo DPT foram inconclusivos devido ao perfil resultante da curva de energia. Para verificar essas discrepâncias, a Figura 11 apresenta as formas de onda de corrente obtidas em 7A usando o DPT implementado experimentalmente e uma simulação *Spice* com o modelo do componente fornecido pelo fabricante. É possível observar na curva experimental uma corrente residual que não está dentro dos limites de integração para o cálculo de  $E_{off}$ .

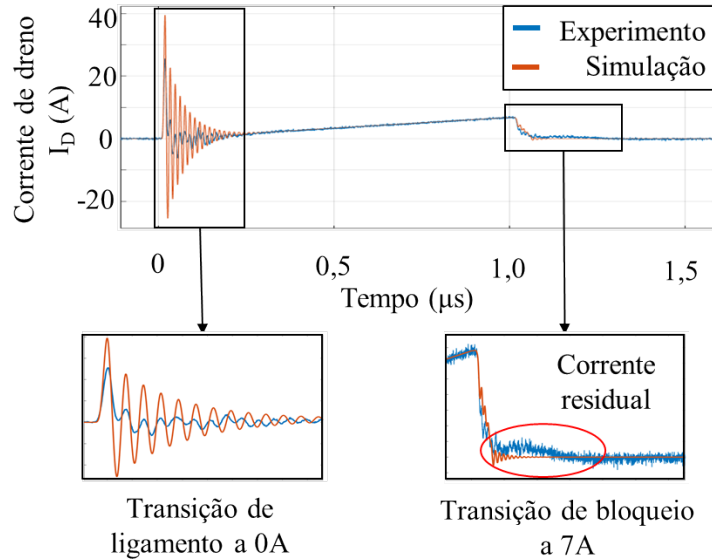
Esse fenômeno é supostamente causado por efeitos de *loop* de terra ou outros elementos parasitas acoplados no banco de testes, mas sua origem requer uma análise mais aprofundada. O perfil anormal da curva de energia no bloqueio destaca uma medição inadequada de corrente e ressalta os desafios de realizar uma caracterização adequada das energias de comutação em componentes de alta velocidade.

### 2.4.2.2 Análise das energias de ligamento

Para as energias de ligamento (Figura 10), a curva obtida por FT-DPT apresenta uma inclinação menor do que a obtida por DPT e um valor de energia em zero de corrente mais alto (92,0 $\mu\text{J}$  obtido por extrapolação linear com FT-DPT versus 60,2 $\mu\text{J}$  por DPT). Conforme explicado anteriormente, isso sugere que o banco de testes usado pelo fabricante possui maior indutância parasita no *loop* de potência e maior capacitância parasita em paralelo com a indutância principal. Para uma comparação em condições semelhantes, os resultados obtidos por MOM são comparados apenas com os de DPT.

Em zero corrente, as energias de comutação medidas por MOM e DPT são de

Figura 11 – Comparação das formas de onda de corrente verificadas por uma simulação *Spice* (vermelho) e experimentalmente (azul) em 0A na partida e 7A no bloqueio.



Fonte: Autoria própria, 2023.

88,8 $\mu$ J e 60,2 $\mu$ J, respectivamente. Deduzindo as energias devido às capacitâncias parasitas do banco, estimadas em 7,8 $\mu$ J para MOM e 13,9 $\mu$ J para DPT, obtém-se, respectivamente, 80,1 $\mu$ J e 46,3 $\mu$ J. Esses valores são consistentes com os valores esperados de  $E_{qoss}$  e  $E_{oss} + E_{qoss}$  (79,6 $\mu$ J e 53,4 $\mu$ J, respectivamente) calculados pelas equações 2.2 e 2.4. A divergência entre o cálculo e a experimentação foi mais acentuada para DPT (13,3%), o que é suposto ser devido aos limites de integração de DPT, que subestimam as energias.

A uma corrente de 29A, as energias medidas por MOM são 61,2 $\mu$ J mais altas em comparação com as medidas por DPT. Deduzindo os 28,6 $\mu$ J de diferença em zero corrente, a divergência líquida em 29A torna-se 32,6 $\mu$ J, o que é consideravelmente maior do que o máximo de  $E_{dt}$  (16,0 $\mu$ J). Essa divergência também pode ser explicada pelo aumento das temperaturas de junção em MOM.

## 2.5 Conclusões do Capítulo

Este capítulo apresentou uma revisão dos mecanismos de perdas na comutação e dos principais métodos de caracterização dinâmica em semicondutores. Uma análise das perdas em corrente zero foi abordada para mostrar que o método de duplo pulso (DPT) mede incorretamente essa parte das perdas. A abordagem de estimativa de energias na comutação em corrente zero por meio das curvas  $C_{oss}$  em função de  $V_{DS}$  foi validada pela medição dessas energias em diferentes componentes.

Uma comparação entre os resultados obtidos pelos dois métodos e os dados do

datasheet também foram apresentados. Os resultados demonstram que o DPT mede menos perdas de ligamento e mais perdas de bloqueio. O método da oposição tem a vantagem de levar em consideração esse efeito, embora a medição em uma temperatura de junção fixa não possa ser realizada.

Este estudo permitirá a realização de estimações mais precisas de energias de comutação baseada em dados de fichas técnicas, além de fornecer elementos necessários para a compreensão dos limites de cada método utilizado. Para o estudo do conversor, alguns componentes serão caracterizados, com o objetivo de se verificar a consistência dos resultados e garantir um cálculo preciso das perdas nos semicondutores.

## Capítulo 3

# Dimensionamento e Otimização de Dispositivos Magnéticos

### 3.1 Introdução ao Capítulo

Os indutores e transformadores são responsáveis por grande parte da massa e volume dos conversores. Na maioria dos casos, os parâmetros de dimensionamento de desses elementos são fortemente dependentes da aplicação e requerem um projeto dedicado. Nesse sentido, fabricantes de materiais magnéticos disponibilizam catálogos de núcleos magnéticos com diferentes formatos e materiais, cabendo ao projetista determinar os parâmetros das bobinas em função da indutância desejada.

De acordo com [Kolar et al. \[2009b\]](#), as dimensões físicas teóricas de um indutor necessário para uma determinada aplicação são diretamente proporcionais à potência da aplicação, e inversamente proporcionais à frequência de chaveamento. Entretanto, como na prática as possibilidades de núcleos e materiais magnéticos são discretas e cujas perdas são funções não-lineares da frequência e da densidade de fluxo magnético, nem sempre as soluções seguem essa tendência. Além disso, algumas configurações de indutores são mais favoráveis de um ponto de vista térmico, ainda que apresentem um mesmo volume ou massa que algum outro.

No projeto de um componente magnético, os principais critérios que definem são factibilidade a partir de um determinado núcleo magnético são:

- **Saturação do núcleo magnético:** para um determinado número de espiras e corrente máxima (pico) da aplicação, calculado em função da indutância desejada  $L_{req}$  e/ou relação de transformação  $N$ , deve-se verificar se o núcleo magnético atinge sua região de saturação, e se a consequente redução da indutância para esse nível de corrente é aceitável.
- **Mínima área da janela de bobinagem:** definindo-se inicialmente uma densidade



máxima de corrente aceitável nos enrolamentos, pode-se calcular a área mínima dos fios, levando-se igualmente em conta o efeito pelicular em função da frequência utilizada. Deve-se verificar se a área da janela de bobinagem é suficiente para conter o número de espiras necessário, utilizando-se um fator de acomodação  $k_w$  que depende da forma como o núcleo será bobinado e o tipo de bobinas utilizadas (fios de cobre cilíndrico esmaltado com uma determinada categoria de esmalte, fio de Litz, bobinagem helicoidal com fios retangulares, espiras planares com placas de circuito impresso, etc).

- **Temperatura máxima no núcleo e nas espiras:** com base em modelos de perdas nos materiais magnéticos e condutores, é possível estimar as perdas máximas no pior caso da aplicação. A partir de um modelo de dissipação térmica, deve-se verificar se a máxima temperatura no indutor é inferior aos limites de operação dos materiais, ou inferior à máxima temperatura definida pela aplicação. Em aplicações aeronáuticas, algumas normas definem temperaturas máximas de pontos quentes nos conversores, em função do ambiente em que o conversor será localizado (exemplo: conversores próximos à regiões susceptíveis a entrarem em contato com combustíveis ou gases inflamáveis).

Esse critérios são usados como restrições em um modelo de otimização de componentes magnéticos. Enquanto que os dois primeiros critérios são simples de serem calculados, a temperatura do núcleo e das espiras dependem de modelos de perdas magnéticas dos núcleos, perdas por efeito joule nas espiras, e modelos térmicos aproximados, que variam em função do tipo de resfriamento utilizado.

### 3.1.1 Perdas em Núcleos Magnéticos

A estimação de perdas nos núcleos e bobinas representa uma etapa importante no projeto de componentes magnéticos dos conversores. O cálculo da potência dissipada por esses elementos é necessário não somente para estimação da temperatura de operação, mas também para a avaliação do rendimento do conversor.

Perdas em materiais magnéticos são particularmente difíceis de se obter analiticamente, devido à natureza não-linear de seus fenômenos causadores. Os principais mecanismos de perdas identificados são: histerese do material magnético; correntes de Foucault; perdas anômalas ou residuais (também chamadas na língua inglesa de *excess edge current losses*). Perdas anômalas são consideradas as perdas remanescente após subtraídas dos termos devido à histerese e correntes de Foucault, e são atribuídas principalmente ao movimento de paredes de domínios magnéticos ([Overshott \[1981\]](#), [Maldonado et al. \[2015\]](#)).

O artigo [Rodriguez-Sotelo et al. \[2022\]](#) apresenta um estudo compreensivo dos principais modelos para cálculo de perdas utilizados, os quais incluem métodos matemáticos, de segregação de perdas, empíricos e aproximações no domínio do tempo. Os métodos empíricos, baseados nas equações de Steinmetz e suas variantes, são os mais utilizados na estimação de perdas. Eles utilizam coeficientes obtidos através da caracterização de materiais magnéticos, e são tipicamente fornecidos nas fichas técnicas dos fabricantes.

A Tabela 3 (adaptada de [Rodriguez-Sotelo et al. \[2022\]](#)) apresenta as principais características de alguns métodos empíricos baseados nas equações de Steinmetz, bem como as equações propriamente ditas.

Os coeficientes  $\alpha$ ,  $\beta$  e  $k$  são normalmente obtidos através de curvas logarítmicas informadas pelos fabricantes para uma forma de onda de excitação senoidal, podendo variar em função da faixa de frequência e densidade de fluxo utilizadas. Por esta razão, alguns dos métodos apresentam formas mais complexas, a fim de proporcionar resultados mais precisos para outras formas de onda típicas de conversores.

Fabricantes de materiais magnéticos como *EPCOS*, *Ferroxcube*, *Magnetics* e *Changsung* utilizam coeficientes nessa forma em suas fichas de materiais. Em contrapartida, o fabricante *Micrometals* utiliza uma forma particular descrita em [Oliver \[2002\]](#) para núcleos em pó de ferro:

Tabela 3 – Principais métodos de cálculo de perdas em materiais magnéticos baseado nas equações de Steinmetz.

Método (Steinmetz)	Principais características	Equação
Equação de Steinmetz Original OSE	Somente para formas de onda senoidais. Perdas por histerese proporcionais a $f$ . Perdas por Foucault proporcionais a $f^2$ . Valores de $\alpha$ e $\beta$ entre 1 e 3	$P_{OSE} = k f^\alpha B_p^\beta$ $B_p$ é o valor pico de $B$ .
Equação de Steinmetz Modificada MSE	Considera formas de onda não senoidais. Considera taxa de variação de $B$ . Precisão reduz com harmônicos mais elevados.	$P_{MSE} = (k f_{eq}^{\alpha-1} B_p^\beta) f_r$ $f_{eq} = \frac{2}{\Delta B_{pp}^2 \pi^2} \int_0^T \left( \frac{dB(t)}{dt} \right)^2 dt$ $f_r$ é a frequência fundamental.
Equação de Steinmetz Generalizada GSE	Considera formas de onda não senoidais. Considera variação de $B$ e valor instantâneo. Melhora a precisão de OSE e MSE em formas de onda não senoidais. Considera nível DC do sinal.	$P_{GSE} = \frac{k_1}{T} \int_0^T \left  \frac{dB(t)}{dt} \right ^\alpha  B(t) ^{\beta-\alpha} dt$ $k_1 = \frac{k}{2^{\beta-\alpha} (2\pi)^{\alpha-1} \int_0^{2\pi}  \cos\theta ^\alpha  \sin\theta ^{\beta-\alpha} d\theta}$
Equação de Steinmetz Generalizada "Aprimorada" ( <i>Improved</i> ) iGSE	Considera formas de onda não senoidais. Considera variação de $B$ e pico a pico. Precisa com harmônicos de várias ordens e superpostos. Leva em conta diferentes frequências e ciclos de trabalho.	$P_{iGSE} = \frac{k_i}{T} \int_0^T \left  \frac{dB(t)}{dt} \right ^\alpha  \Delta B_{pp} ^{\beta-\alpha} dt$ $k_i = \frac{k}{2^{\beta-\alpha} (2\pi)^{\alpha-1} \int_0^{2\pi}  \cos\theta ^\alpha d\theta}$

Fonte: Adaptado de [Rodriguez-Sotelo et al. \[2022\]](#).

$$P_{core} = \frac{f}{\frac{a}{B^3} + \frac{b}{B^{2.3}} + \frac{c}{B^{1.65}}} + d \cdot f^2 \cdot B^2 \quad (3.1)$$

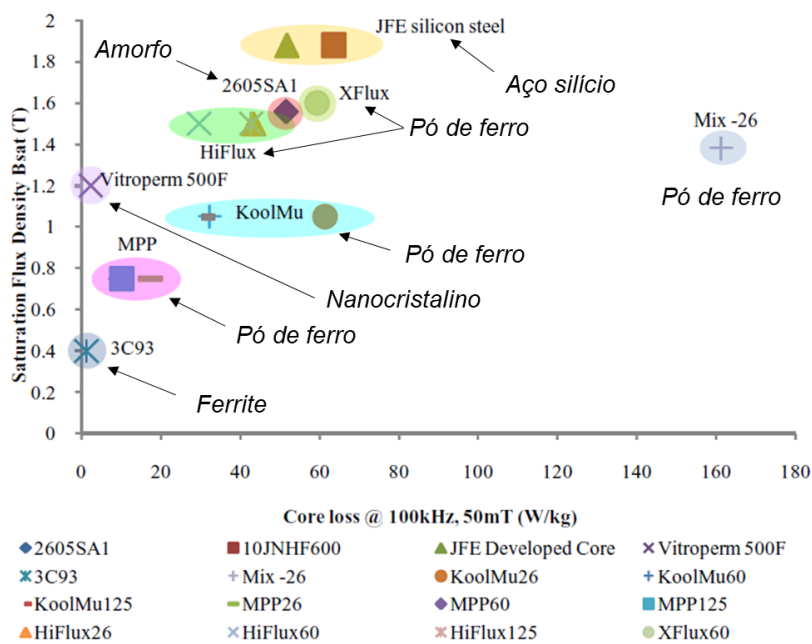
cujos coeficientes  $a$ ,  $b$ ,  $c$  e  $d$  informados nas fichas técnicas fornecem uma correspondência precisa em relação aos gráficos de perdas para diferentes faixas de frequência e densidade de fluxo.

Em suma, diferentes métodos podem ser utilizados para o cálculo das perdas dos núcleos magnéticos, devendo ser escolhidos em função da quantidade de informações disponíveis em relação aos materiais e à aplicação desejada. É importante ressaltar que esses métodos não consideram o efeito da temperatura no material. Os coeficientes devem ser portanto obtidos à diferentes temperaturas de operação e avaliados em função da aplicação.

### 3.1.2 Tecnologias de Materiais Magnéticos

Tendo em vista que as perdas magnéticas são função principalmente da frequência e da variação da densidade de fluxo magnético, componentes magnéticos podem ser otimizados considerando as diferentes tecnologias de materiais disponíveis no mercado. A Figura 12, adaptada de Rylko et al. [2009], apresenta materiais das tecnologias mais comumente utilizadas em conversores.

Figura 12 – Perdas magnéticas e saturação de densidade de fluxo típicos em materiais magnéticos de diferentes tecnologias.



Fonte: Adaptado de Rylko et al. [2009].

Em termos gerais, aplicações em baixa frequência ( $<1\text{kHz}$ ) utilizam principalmente núcleos com ligas de aço, devido ao baixo custo do material, alta robustez mecânica e saturação de densidade de fluxo magnético elevada ( $B_{sat}$ ). Como esses materiais são bons condutores elétricos, eles são feitos em geral em forma de lâminas a serem empilhadas, de forma a se reduzir as perdas por correntes de Foucault.

Em conversores chaveados, visto que se utilizam frequências de chaveamento da ordem de dezenas a centenas de kHz (chegando a MHz em aplicações integradas de baixa potência), materiais à base de pó de ferro e ferrite são mais frequentemente utilizados. Para essas tecnologias, diferentes receitas são propostas pelos fabricantes, de forma a se obter materiais para diferentes faixas de frequência e  $B_{sat}$ . Os núcleos com esses materiais são feitos em moldes, nos quais se aplicam determinadas temperaturas e pressão para se obter um material sólido de diferentes formas.

Atualmente, diversas pesquisas tem sido voltadas à materiais nanocristalinos e amorfos, devido às suas excelentes propriedades magnéticas. Diversos fabricantes já oferecem núcleos à base de materiais dessa tecnologia. Entretanto, a tecnologia de fabricação atual só permite que eles sejam sintetizados em lâminas finas com baixa robustez mecânica, que são em seguida compactadas em formas de bobinas. Isso resulta em uma baixa flexibilidade nos formatos de núcleos disponíveis, sendo a forma toroidal a mais comum.

### 3.1.3 Metodologia para Otimização de Indutores

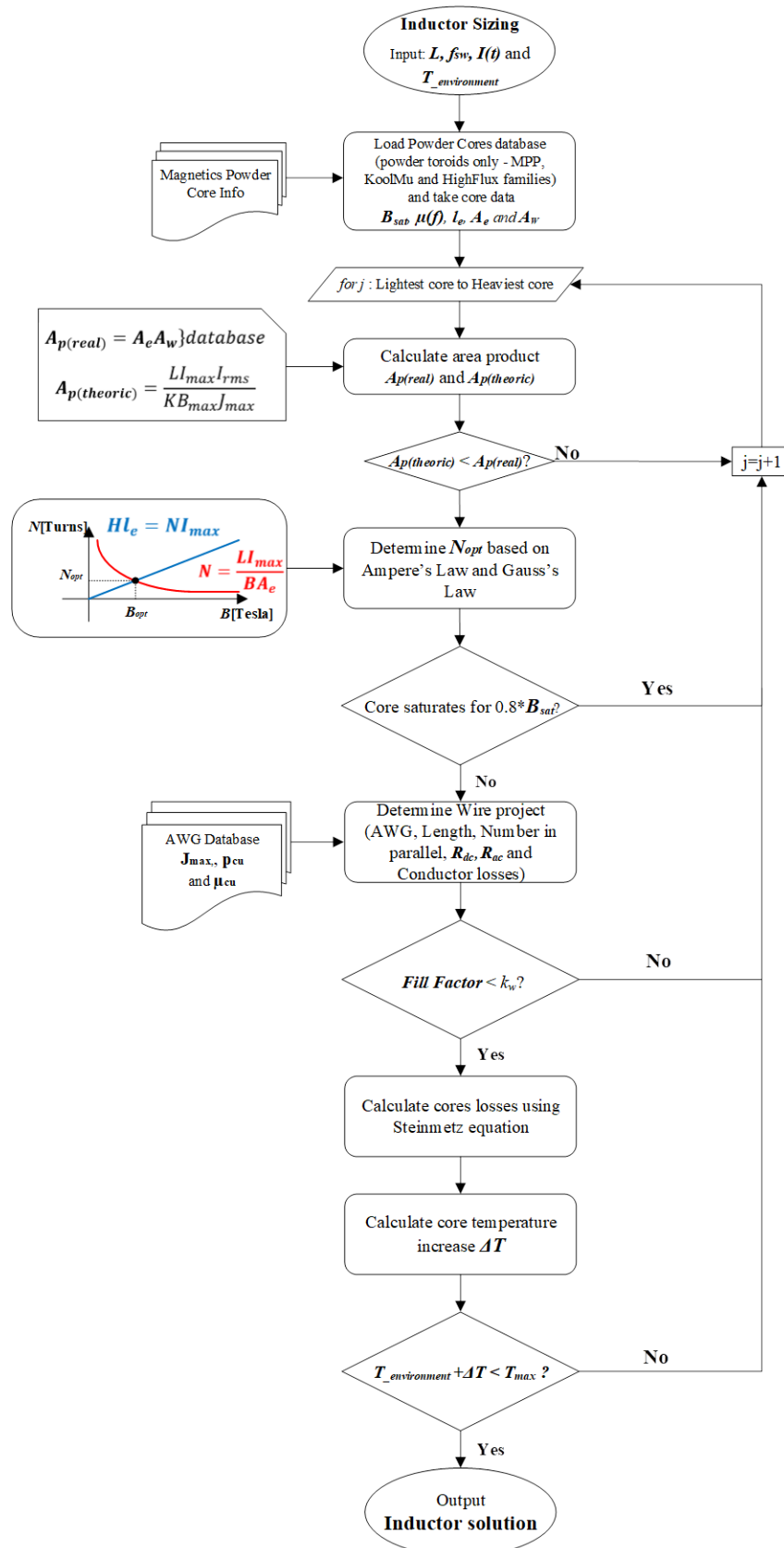
Um estudo completo de otimização de materiais magnéticos pode ser visto em [Mühlethaler \[2012\]](#). A metodologia utilizada na otimização dos indutores é baseado no trabalho em [Sathler \[2021\]](#), cujo procedimento é descrito na forma de um diagrama de fluxo da Figura 13.

O procedimento consiste em percorrer uma base de dados de núcleos magnéticos e determinar se o indutor desejado é factível para cada núcleo (ou unidades do mesmo núcleo em paralelo). Essa metodologia pode ser aplicada a diferentes tipos de núcleos e bobinas, porém o cálculo de perdas nas bobinas deve levar em conta a tecnologia utilizada. Neste trabalho, foram considerados indutores toroidais com fios de cobre tradicionais esmaltados.

As diferentes soluções são ordenadas em um vetor com base nos critérios desejados, ou apresentados em uma curva de Pareto, de forma a se verificar o compromisso entre diferentes critérios. A solução priorizada neste projeto é a de menor massa. Esse critério foi escolhido pelas seguintes razões:

- Os indutores estão entre os elementos de maior massa dos conversores;
- Os indutores de menor massa com geometrias e tecnologias da mesma natureza tendem a ser os de menor volume;

Figura 13 – Metodologia de otimização de indutores que utiliza uma base de dados de núcleos toroidais.



Fonte: Sathler [2021].

- O critério de factibilidade baseado na temperatura máxima faz com que indutores factíveis de menor volume sejam limitados em perdas, devido à sua área de transferência térmica ser limitada.

Portanto, indutores de menor massa tende a apresentar melhores soluções que viabilizam um aumento da densidade de potência, e ao mesmo tempo resultam em perdas que podem ser aceitáveis do ponto de vista do rendimento.

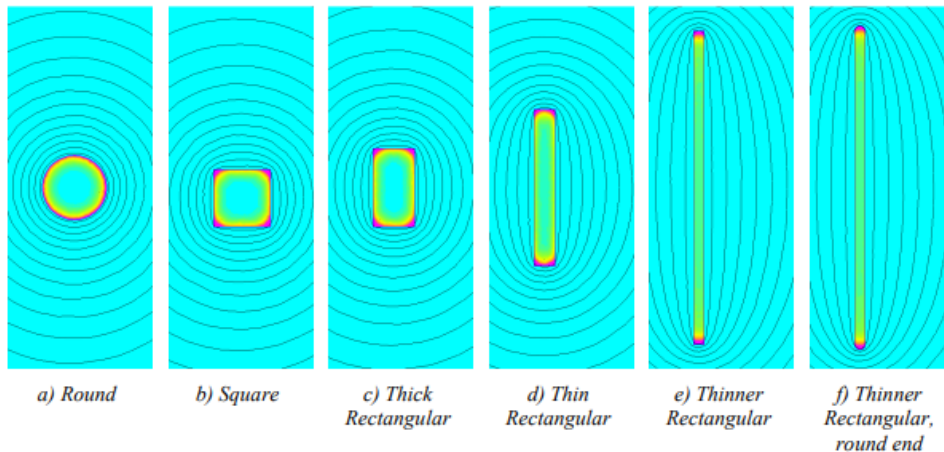
### 3.1.4 Transformadores Planares

Transformadores planares constituem uma variedade de transformadores que utilizam bobinas construídas diretamente em placas de circuito impresso (PCIs) multicamadas. Em relação à transformadores clássicos, esta tecnologia apresenta as seguintes vantagens:

- Permite um fator de forma achatado, o que é conveniente para determinadas aplicações com limitações de altura;
- Seu perfil achatado favoriza uma boa transferência térmica (maior área de contato) do núcleo e, principalmente, das espiras;
- Em relação a um fio cilíndrico de mesma secção, uma espira planar possui menor resistência c.a. equivalente devido ao efeito pelicular e ao efeito de proximidade (Como pode ser visto na Figura 14);
- Permite um maior espaçamento entre diferentes bobinas quando é necessário maximizar a indutância de dispersão (como é o caso de transformadores para topologias ressonantes (LLC, CLLC) ou da topologia *dual-active bridge*);
- Garante um melhor e mais confiável isolamento entre espiras, devido à repetibilidade do processo de fabricação das PCIs e da constante dielétrica do FR4 entre camadas;
- Garante menor variação paramétrica, devido igualmente ao processo de fabricação da placa.

Em contrapartida, espiras realizadas em PCIs impresso apresentam a dificuldade de se realizar as transposições entre camadas da placa. Aplicações que requerem um grande número de espiras ou espiras em paralelo tendem a apresentar menor desempenho em relação à transformadores clássicos. Por esta razão, esses transformadores são tipicamente utilizados em alta frequência de chaveamento (centenas de kHz).

Núcleos magnéticos em ferrite são os mais comumente utilizados, visto que este material é um dos que apresenta menores perdas em alta frequência. Materiais nanocristalinos, ainda que possuam excelente performance em alta frequência e elevada saturação de

Figura 14 – Simulação em elementos finitos de espira planar *versus* cilíndrica.

Fonte: Cougo [2010].

densidade de fluxo magnético, são dificilmente usados nessa aplicação devido à dificuldade de se criar núcleos em diferentes formas.

### 3.1.4.1 Perdas C.A. em Espiras Planares

Os mecanismos de perdas nas espiras de transformadores planares devem ser levados em consideração, devido à alta frequência de chaveamento envolvida nas aplicações que utilizam essa tecnologia. Tendo em vista que as dimensões exatas das espiras são conhecidas, bem como a configuração exata da bobinagem, alguns modelos analíticos podem ser utilizados para se estimar as perdas em corrente alternada devido aos principais mecanismos: Efeito Pelicular e Efeito de Proximidade. Esses fenômenos são largamente discutidos na literatura e maiores detalhes podem ser vistos em Mühlethaler [2012] e Cougo [2010].

Um método analítico para o cálculo da resistência equivalente c.a. de espiras retangulares foi originalmente proposto em Dowell [1966]. Considerando uma bobina formada por  $m$  espiras retangulares distribuídas em camadas, cuja largura das espiras equivale à largura da janela de bobinagem. A razão entre a resistência c.a. equivalente ( $R_{c.a.}$ ) e a resistência c.c. ( $R_{c.c.}$ ) da bobina, designado como  $F_r$ , é calculado pela equação (Cougo [2010]):

$$F_r = \frac{R_{c.a.}}{R_{c.c.}} = Q \cdot \frac{\sinh(2Q) + \sin(2Q)}{\cosh(2Q) - \cos(2Q)} + 2Q \cdot \frac{m^2 - 1}{3} \cdot \frac{\sinh(Q) - \sin(Q)}{\cosh(Q) + \cos(Q)}, \quad (3.2)$$

onde  $Q$  é a razão entre a espessura da espira e a profundidade de penetração dado por

$$Q = d\sqrt{\pi\mu_0\mu_r\sigma f} \quad (3.3)$$

sendo  $\mu_0$  a permeabilidade magnética do vácuo,  $\mu_r$  a permeabilidade magnética relativa do material condutor (aproximadamente 1 para condutores não ferromagnéticos),  $\sigma$  a condutividade elétrica do material e  $f$  a frequência da corrente (supondo uma componente senoidal <sup>1</sup>).

No caso de uma espira que não possui a largura completa da janela de bobinagem, ou de uma camada formada por  $n$  espiras separadas por uma determinada distância, um fator de correção empírico chamado Fator de Porosidade e designado por  $\eta$  é calculado por

$$\eta = \frac{w_{eff}}{w_w}, \quad (3.4)$$

sendo  $w_{eff}$  a largura efetiva ocupada pela(s) espira(s) e  $w_w$  a largura total da janela. Esse fator modifica a equação 3.3, de forma a se obter um valor aproximado de  $Q$  nessa nova condição:

$$Q = d\sqrt{\pi\mu_0\mu_r\sigma\eta f} \quad (3.5)$$

Ressalta-se que a equação 3.5 é empírica e só é válida para valores de  $\eta$  relativamente próximos da unidade (erro aceitável para  $\eta > 0,85$ ).

A equação 3.2 calcula um valor de  $F_r$  médio para toda a bobina composta de  $m$  espiras. Uma variação dessa equação permite calcular o valor  $F_r(p)$  em função da posição  $p$  da espira na bobina (contando da espira mais exterior para a mais interior ao transformador):

$$F_r(p) = Q \cdot \frac{[p^2 + (p-1)^2] [\sinh(2Q) + \sin(2Q)] - 4p(p-1) [\sinh(Q)\cos(Q) + \cosh(Q)\sin(Q)]}{\cosh(2Q) - \cos(2Q)} \quad (3.6)$$

Pela equação 3.6, verifica-se que quanto mais interna é a espira, maior é sua resistência c.a. (devido ao Efeito de Proximidade). Esse fato deve ser levado em consideração, visto que perdas mais importantes no interior do transformador resultam em maiores temperaturas nessas espiras. Deve-se assegurar uma estrutura que permite a dissipação térmica nessa região.

Ademais, as equações propostas são válidas levando em conta uma seção transversal das espiras dentro do núcleo. Essas equações não são válidas nas regiões em que as espiras não são cobertas pelo núcleo magnético ("cabeça" da bobina). Simulações 2D ou 3D em métodos de elementos finitos (FEM) podem ser utilizadas para refinar o cálculo das resistências c.a.

<sup>1</sup> Os mecanismos de perdas c.a. nos condutores são considerados fenômenos lineares. Corrente não-senoidais podem ser decompostas em harmônicos, e a equação 3.3 pode ser aplicada a cada um deles.



### 3.1.4.2 Cálculo de Indutância de Dispersão

Transformadores planares podem ser projetados de forma a maximizar sua indutância de dispersão, o que é particularmente útil em certas topologias de conversores que necessitam de uma indutância série. Isso permite aumentar a utilização do componente, reduzindo perdas e volume do conversor.

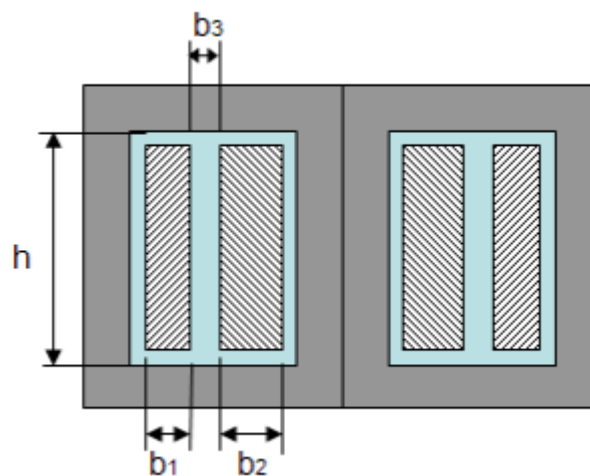
A equação analítica simplificada, utilizada para o cálculo da indutância de dispersão do transformador planar em uma estrutura semelhante à da Figura 15, é dada por (Cougo [2010]):

$$L_d = l_{med} \cdot \mu_0 \cdot \frac{N_t^2}{w_w} \cdot \left[ b_3 + \left( \frac{b_1 + b_2}{3} \right) \right], \quad (3.7)$$

onde  $l_{med}$  é o comprimento médio de uma espira,  $N_t$  é o número de espiras (espiras do primário ou secundário, dependendo para qual saída a indutância é calculada),  $w_w$  é a largura da janela de bobinagem e os demais termos são as dimensões mostradas na Figura 15.

Esta equação supõe que todas as espiras são concentradas em uma bobina maciça da largura da janela de bobinagem. Ela é igualmente válida apenas para a parte da bobina coberta pelo núcleo magnético e para baixas frequências. De toda forma, ela fornece uma boa estimativa com baixo custo computacional. Tanto como no caso da resistência  $R_{c.a.}$ , simulações FEM podem ser utilizadas para uma estimativa mais precisa.

Figura 15 – Estrutura aproximada para cálculo da indutância de dispersão em transformadores planares.



Fonte: Cougo [2010].

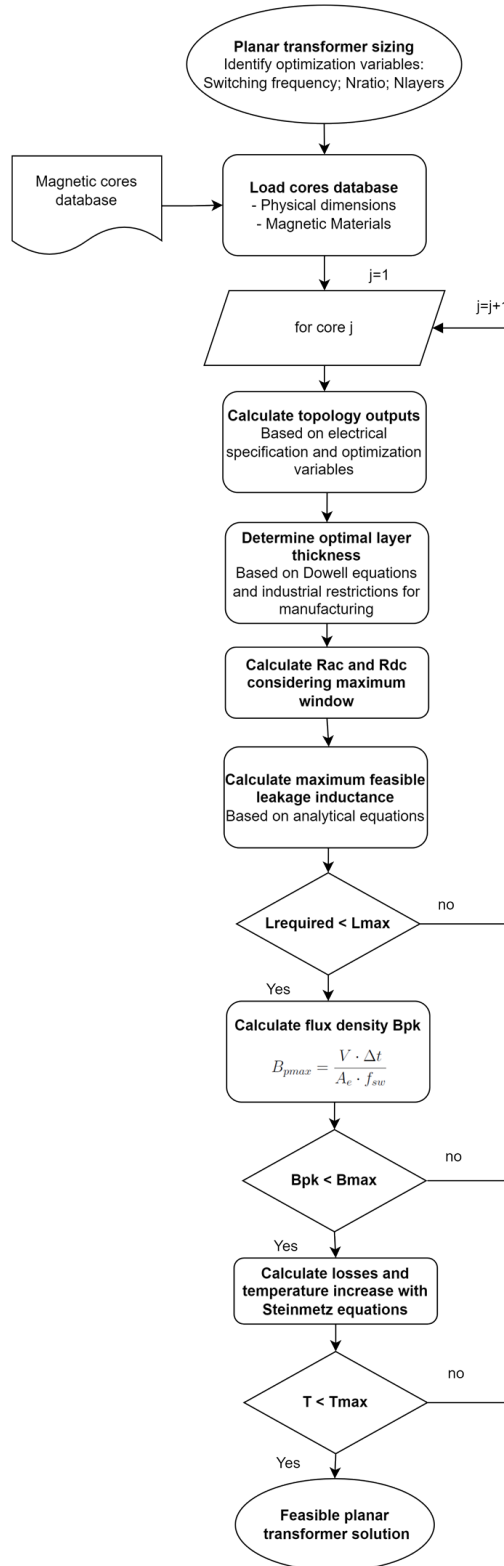
### 3.1.4.3 Metodologia para Otimização de Transformadores Planares

A metodologia utilizada na otimização de transformadores planares para uma base de dados de núcleos do tipo E e I é descrita nos passos a seguir e mostrada no diagrama de fluxo da Figura 16.

1. **Escolha das variáveis de otimização:** núcleo magnético (dimensões e material definido para cada item da base de dados); frequência de comutação; relação de transformação; número de espiras (múltiplo da relação de transformação); número de camadas da placa.
2. **Definição das restrições do problema de otimização:** temperatura máxima no componente; indutância de dispersão máxima realizável; perdas totais máximas.
3. **Determinação dos demais dados de entrada para o dimensionamento do transformador:** características elétricas (formas de onda e tensão esperados); indutância de dispersão desejada; restrições relativas à fabricação das PCIs (máximo número de camadas, distância mínima entre espiras para a tensão aplicada, espessura do verniz, distância mínima entre as espiras e o núcleo, espessura da placa, espessura das camadas, etc); máximas dimensões físicas.
4. **Determinação de espessura ótima das espiras:** Para determinado número de camadas e frequência de comutação, calcula-se a espessura ótima das camadas (número discreto, tipicamente múltiplo de 35µm) pra cada bobina utilizando as equações 3.2, 3.5. Caso seja possível utilizar diferentes espessuras por camada, pode-se utilizar a equação 3.6.
5. **Cálculo da indutância de dispersão máxima realizável:** Através das dimensões das bobinas planares, pode-se estimar a indutância de dispersão máxima realizável, considerando o maior espaçamento possível entre elas.
6. **Cálculo de perdas e massa das espiras:** Para a espessura ótima, calcula-se  $R_{c.c.}$ ,  $R_{c.a.}$  e as perdas nas bobinas através da forma de onda da corrente de entrada. Para corrente não senoidais, pode-se calcular perdas aproximadas através da corrente eficaz, ou realizar uma decomposição harmônica, calculando em seguida  $R_{c.a.}$  para cada frequência harmônica considerada.
7. **Cálculo da densidade de fluxo magnético:** Para as formas de onda das tensões em cada bobina, calcula-se a densidade de fluxo magnético (valor pico) no pior caso, considerando a fórmula

$$B_{pmax} = \frac{V \cdot \Delta t}{A_e \cdot f_{sw}}, \quad (3.8)$$

Figura 16 – Metodologia de otimização de transformadores planares baseada em bases de dados de núcleos do tipo E e I.



Fonte: Autoria própria, 2023.

sendo  $V$  a tensão aplicada na bobina,  $\Delta t$  o tempo de aplicação da tensão,  $A_e$  a área efetiva da secção transversal do núcleo e  $f_{sw}$  a frequência de chaveamento.

8. **Cálculo de perdas no núcleo magnético e estimação de elevação de temperatura:** Utiliza-se um dos métodos de cálculo de perdas em materiais magnéticos e estimam-se as perdas no pior caso. Com base nas perdas do núcleo e das placas, estima-se a elevação de temperatura do componente através de um modelo de transferência térmica, em função do tipo de resfriamento utilizado e da estrutura de dissipação.
9. **Factibilidade da solução:** Verifica-se se o transformador resultante é factível considerando as restrições para o problema (indutância de dispersão máxima superior à desejada, temperatura máxima do componente inferior à definida, dimensões dentro dos limites especificados).

O procedimento descrito pode ser realizado exaustivamente para um conjunto discreto de valores para as variáveis de entrada, ou através de métodos de otimização que convergem para uma curva de Pareto (otimização multiobjetivo) ou para uma solução ótima mono-objetivo.

Para transformadores que podem ser utilizados em faixas consideráveis de tensão, o cálculo de perdas e elevação de temperatura deve ser realizado no pior caso, que não necessariamente corresponde aos valores nominais. A eficiência entretanto pode ser calculada para o valor nominal, ou considerando um perfil de utilização da aplicação.

## 3.2 Conclusões do Capítulo

Este capítulo apresentou uma revisão das tecnologias e mecanismos de perdas de componentes magnéticos. Esses elementos representam grande parte do peso e volume de conversores, o que motiva o uso de conversores em frequências de chaveamento elevadas.

Se por um lado, as dimensões físicas de componentes magnéticos são em teoria inversamente proporcionais à frequência de chaveamento a qual eles são utilizados, por outro suas perdas em frequência devem ser analisadas de forma a garantir que o componente opera em temperaturas dentro seus limites.

Nesse contexto, foram apresentadas metodologias de otimização de indutores e transformadores planares, baseadas em trabalhos anteriores. Através de bases de dados de núcleos magnéticos, podem-se verificar diferentes possibilidades de forma automatizada, a fim de se obter uma combinação ótima de parâmetros.

# Capítulo 4

## Estudo do Conversor

### 4.1 Especificações

Os principais parâmetros de entrada para o projeto do conversor são listados na Tabela 4. Por razões de confidencialidade, a especificação completa do conversor, incluindo exigências e normas próprias da aplicação aeronáutica, não pôde ser informada. Algumas decisões envolvendo a escolha de topologias e sobredimensionamento de componentes levaram em conta essas exigências omitidas, não sendo possível justificá-las no escopo deste trabalho.

Tabela 4 – Especificações principais do conversor. Alguns dados foram omitidos por razões de confidencialidade.

<b>Parâmetro</b>	<b>Valor</b>
Tensão de entrada c.a. <sup>1</sup>	115V- $V_1 \sim 230V+V_2$
Frequência de entrada	400Hz $\pm f_1$
Potência nominal	500W
Tensão de saída c.c.	28V $\pm V_3$
Fator de potência mínimo	0,98
Rendimento mínimo em potência nominal	96%
Densidade de potência volumétrica	Dimensões pré-definidas <sup>2</sup> ( $>2\text{kW}/\text{dm}^3$ )
Resfriamento	Convecção natural
Compatibilidade Eletromagnética	RTCA DO-160G

Fonte: Autoria própria, 2023.

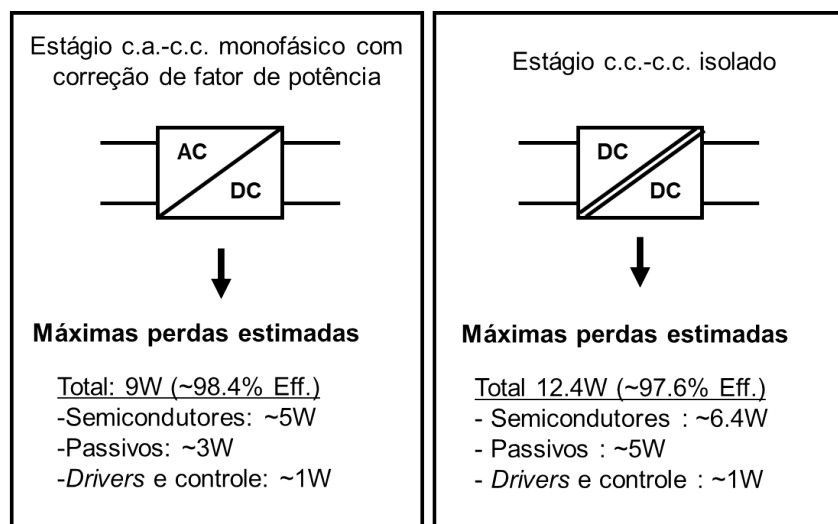
### 4.1.1 Definições Iniciais

Levando-se em conta a necessidade de isolamento entre a entrada e a saída, optou-se pelo uso de um conversor constituído de dois estágios: o primeiro para a realização da conversão c.a.-c.c. com correção de fator de potência (CFP); um segundo estágio c.c.-c.c. isolado com um transformador planar de alta frequência.

É necessário que a tensão do barramento c.c. seja no mínimo equivalente ao pico da tensão de entrada, de forma a garantir a operação do conversor no modo *boost*. Foi definido um valor de 400V, de forma a se considerar o valor máximo de entrada ( $230V + V_2$ ) e uma margem de tensão em caso de afundamento do barramento durante transitórios de potência ou interrupção momentânea na tensão de entrada (exigências em relação à interrupções na entrada não puderam ser divulgadas).

Uma estimativa heurística de perdas máximas em diferentes elementos dos conversores é apresentada na Figura 17. Partindo-se da hipótese de que uma maior frequência de chaveamento resulta em uma maior densidade de potência, o objetivo desta estimativa é definir limites preliminares de perdas máximas nos semicondutores, para se garantir que o critério de eficiência seja atingido. Em seguida, esses valores são utilizados como base para a escolha de topologias.

Figura 17 – Distribuição de perdas estimada nos estágios do conversor.



Fonte: Autoria própria, 2023.

<sup>1</sup> Os valores identificados como  $V_x$  ou  $f_x$  são utilizados para especificar limites inferiores e superiores, que não podem ser apresentadas por razões de confidencialidade

<sup>2</sup> A densidade de potência inclui todas as funções especificadas, como filtros EMI para normas aeronáuticas, proteções, circuitos de seleção de fase, conectores específicos solicitados.

## 4.2 Estágio C.A.-C.C com Correção de Fator de Potência

### 4.2.1 Estado da Arte

Foi realizada uma revisão bibliográfica na literatura científica e industrial (Badstuebner et al. [2013], Marxgut et al. [2010], Kolar et al. [2009a], Huang et al. [2021], Schweizer and Soeiro [2017], ICERGI [2021], TI [2019], Marxgut et al. [2014]), com a finalidade de se verificar as topologias mais promissoras para a etapa de correção de fator de potência (CFP).

Considerando topologias dois níveis, verifica-se que os conversores *Totem-Pole* (TP) e *Double Boost* (DB) com ou sem entrelaçamento (respectivamente *N-Interleaved Totem-Pole* [NI-TP] e *N-Interleaved Double Boost* [NI-DB]) tem sido as mais comuns para essa aplicação. Para essas mesmas topologias, diferentes métodos de modulação como *Continuous Current Mode* (CCM) e *Triangular Current Mode* (TCM) podem ser aplicados.

Em contrapartida, topologias multinível como *Neutral point Clamped* (NPC), *Flying Capacitor* (FC) ou *Quasi-Flying Capacitor* (QFC) tem a vantagem de se reduzir o estresse em tensão nas chaves, tendo o potencial de diminuir consideravelmente as energias mínimas de comutação devido a  $C_{oss}$ . Essas topologias também permitem o uso de semicondutores de níveis de tensão inferiores, que englobam alternativas como GaNs ou MOSFETs Si de baixa tensão (150V, 200V), que possuem maior disponibilidade no mercado. O aumento de níveis garante também uma redução no volume dos passivos.

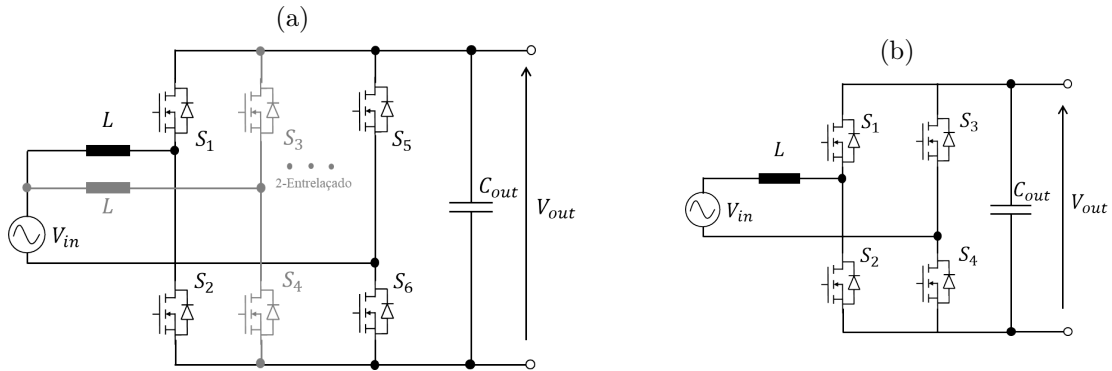
É importante mencionar que as figuras de mérito (densidade de potência e eficiência) verificadas são típicas de cada aplicação. Um conversor destinado a uma determinada aplicação industrial pode necessitar de normas específicas de filtragem ou de desconexão da rede, o que resulta em conversores com figuras de mérito inferiores devido aos elementos adicionais requeridos. Da mesma forma, conversores da literatura científica muitas vezes não consideram tais funções, priorizando a etapa de conversão propriamente dita.

### 4.2.2 Topologias Avaliadas

Com base na pesquisa realizada, algumas topologias foram pré-selecionadas como sendo as mais promissoras para se atingir os objetivos especificados. Os diagramas das topologias consideradas são mostrados nas Figuras 18 e 19. A tabela 5, por sua vez, apresenta uma comparação qualitativa de cada topologia.

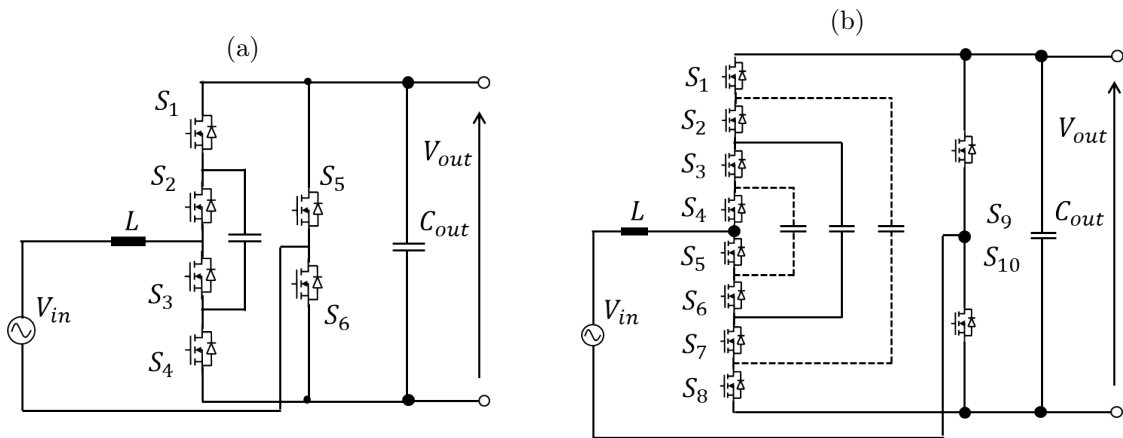
As topologias TP e DB, apesar de apresentarem diagramas semelhantes, diferem pelo fato de o segundo braço ser modulado seja na frequência da tensão fundamental de entrada (baixa frequência, topologia TP) ou na frequência de chaveamento (alta frequência,

Figura 18 – Diagrama simplificado das topologias dois níveis (a) *Totem-Pole* (com e sem entrelaçamento) e (b) *Double Boost*.



Fonte: Autoria própria, 2023.

Figura 19 – Diagrama simplificado das topologias a três níveis (a) *Flying Capacitor* e (b) *Quasi-Flying Capacitor*.



Fonte: Autoria própria, 2023.

topologia DB). Por consequência, as chaves utilizadas nos dois casos possuem especificações diferentes, de forma a se reduzir ao máximo as perdas.

Ademais, as topologias a três níveis *Flying Capacitor* (FB) e *Quasi Flying Capacitor* (QFC) apresentadas na Figura 19 são na realidade uma implementação da topologia TP, no qual o braço de comutação em alta frequência foi substituído pela célula a três níveis. O mesmo poderia ser feito com as duas células de comutação do DB, mas o número de chaves resultante foi considerado inviável para a implementação real e para a confiabilidade do conversor.

#### 4.2.2.1 Métodos de Modulação CCM e TCM

Como detalhado no Capítulo 2, perdas de chaveamento podem ser reduzidas através de topologias ZVS, visto que o modo de operação garante que todas as comutações



Tabela 5 – Comparação qualitativa das topologias de conversores c.a.-c.c. com correção de fator de potência.

Topologia	Vantagens	Desvantagens	Vol. L
Totem pole CCM	<ul style="list-style-type: none"> <li>•Baixo número de semicondutores</li> <li>•Um dos braços comuta em baixa frequência (fundamental)</li> <li>•Apresenta menor emissão em modo comum, uma vez que os dois terminais do barramento estão referenciados (na frequência da fundamental)</li> </ul>	<ul style="list-style-type: none"> <li>•Indutor é submetido à frequência de chaveamento (volume teórico superior em relação à outras)</li> <li>•Um braço possui a corrente total</li> </ul>	L
Totem pole entrelaçado CCM	<ul style="list-style-type: none"> <li>•Vantagens da topologia Totem Pole</li> <li>•Corrente é dividida em mais braços</li> </ul>	<ul style="list-style-type: none"> <li>•Mais semicondutores e gate drivers</li> </ul>	L
Totem Pole TCM (com ou sem entrelaçamento)	<ul style="list-style-type: none"> <li>•Perdas de chaveamento reduzidas em consequência de comutações em ZVS</li> <li>•Espectro de frequências emitido é mais distribuído (frequência variável ao longo de um ciclo)</li> <li>•Tem apresentado melhores resultados na literatura (eficiência e densidade de potência)</li> </ul>	<ul style="list-style-type: none"> <li>•Perdas em condução são superiores devido ao aumento da corrente rms no indutor</li> <li>•Maior complexidade de controle e hardware</li> </ul>	L
Double Boost	<ul style="list-style-type: none"> <li>•Baixo número de semicondutores</li> <li>•Frequência equivalente no indutor é duas vezes a frequência de chaveamento</li> </ul>	<ul style="list-style-type: none"> <li>•Dois braços comutam à frequência de chaveamento (mais perdas de condução em corrente total)</li> </ul>	L/2
Totem pole com braço Flying Capacitor (4 dispositivos)	<ul style="list-style-type: none"> <li>•Possibilidade de se utilizar dispositivos em diferentes níveis de tensão</li> <li>•Menores perdas de chaveamento (tensão VDS durante comutação equivale a metade do barramento)</li> <li>•Frequência equivalente no indutor é duas vezes a frequência de chaveamento</li> </ul>	<ul style="list-style-type: none"> <li>•Aumento de <math>R_{DSon}</math> (2 dispositivos em série)</li> <li>•Mais semicondutores e gate drivers</li> <li>•Requer um capacitor adicional (capacitor flutuante)</li> <li>•Requer o controle da tensão no capacitor flutuante</li> </ul>	L/2
Totem pole com braço Quasi-Flying Capacitor (8 dispositivos)	<ul style="list-style-type: none"> <li>•Vantagens da topologia Flying Capacitor</li> <li>•Possibilidade de se utilizar dispositivos de diferentes tecnologias (GaN em baixa tensão ou Si)</li> </ul>	<ul style="list-style-type: none"> <li>•Aumento de <math>R_{DSon}</math> (4 dispositivos em série)</li> <li>•Mais semicondutores e gate drivers que Flying Capacitor</li> <li>•Maior complexidade de hardware, pois requer componentes de proteção para garantir balanço de tensão nos capacitores</li> </ul>	L/2

Fonte: Autoria própria, 2023.

em ligamento são realizadas à zero de tensão. Da mesma forma, é possível utilizar uma topologia tradicional no modo de operação ZVS através de modulações específicas.

A técnica *Triangular Current Mode* (TCM) consiste em controlar o *ripple* de corrente no indutor de forma a garantir que seu sentido seja invertido antes de cada comutação de ligamento, resultando na operação em ZVS. Em contrapartida, comparado com a modulação tradicional *Continuous Current Mode* (CCM), a modulação TCM resulta em um *ripple* de corrente elevado que aumenta a corrente eficaz no indutor e nas chaves e, conseqüentemente, as perdas por condução.

A modulação TCM necessita de um circuito auxiliar que detecta a passagem da corrente pelo zero, podendo-se estimar a corrente de comutação através das tensões de entrada e valor do indutor. Esta técnica resulta em uma frequência de chaveamento que é variável, em função da corrente média. A Figura 20 apresenta o perfil das formas de onda típicas referentes às modulações CCM e TCM.

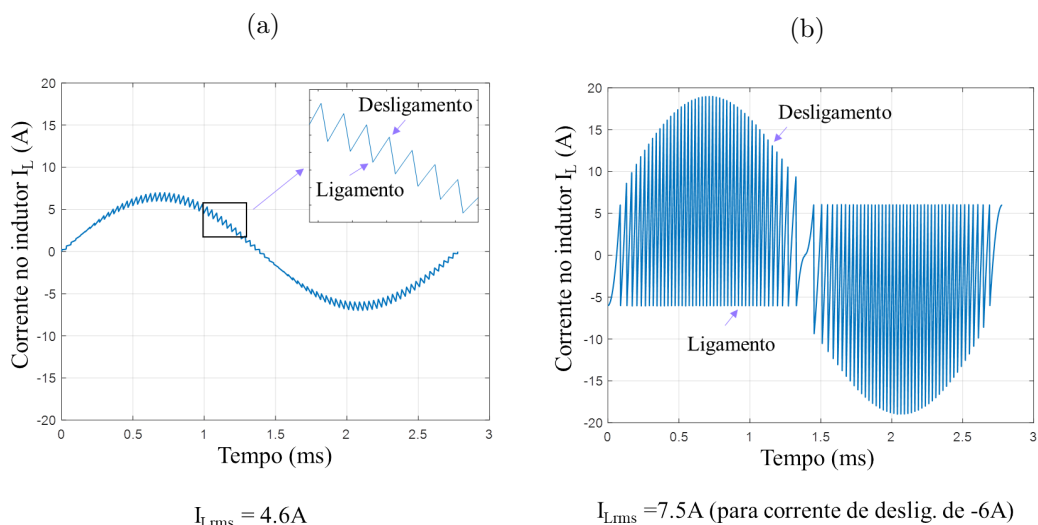
Deve-se garantir que a corrente no qual o dispositivo é comutado seja superior ao limite de ZVS parcial. Desta forma, caso o dispositivo apresente uma capacitância de saída elevada, a corrente mínima de comutação pode implicar em um aumento considerável das perdas de condução. A escolha da chave deve levar em conta uma relação  $R_{DSon} \times C_{oss}$  adequada.

### 4.2.3 Pre-Seleção de Semicondutores

Para as topologias selecionadas, alguns dispositivos de tecnologias SiC e GaN foram considerados, cujos níveis de tensão foram escolhidos em função da topologia a ser avaliada. Neste sentido, componentes de 150V e 200V são avaliados na topologia QFC (resultando em um componente equivalentes de 600V e 800V, respectivamente). As demais topologias requerem componentes de pelo menos 650V.

Considerando que o conversor é resfriado por convecção natural e que o nível de perdas máximas assumidas nos semicondutores é limitado a poucos watts, optou-se por utilizar componentes em encapsulamento de montagem em superfície (SMD), de forma que o calor possa ser evacuado pelas próprias trilhas de cobre e pela estrutura do conversor.

Figura 20 – Formas de onda típicas dos métodos de modulação (a) CCM e (b) TCM. Para o método TCM, considerou-se uma corrente de ligamento de 6A.



Fonte: Aurtoria própria, 2023.

Os dispositivos pre-selecionados, bem como algumas de suas características, são mostrados na Tabela 6. Por motivos de confidencialidade, as referências dos componentes utilizados não puderam ser apresentadas.

As energias  $E_{oss} + E_{qoss}$  dos dispositivos apresentados foram estimadas através das curvas  $C_{oss}$  versus  $V_{DS}$ . Como apresentado no Capítulo 2, essas energias representam grande parte das perdas de comutação dos dispositivos em *hard switching* (HS).

Tendo em vista que fichas técnicas não fornecem informações suficientes à respeito das energias de comutação em diferentes condições de funcionamento, foram consideradas as seguintes hipóteses:

- As energias de comutação em tensões diferentes das apresentadas nas fichas técnicas foram extrapoladas linearmente (multiplicação por um fator de proporcionalidade obtido pela razão entre a tensão desejada e a tensão apresentada na ficha);
- Energias em baixas correntes foram extrapoladas linearmente até a corrente mínima para comutação suave;
- Corrente mínima para comutação suave foi estimada computacionalmente através da curva  $C_{oss}$  versus  $V_{DS}$  informada na ficha técnica do dispositivo, considerando valores de tempo morto de 100ns para componentes SiC, 50ns para componentes GaN de 650V e 25ns para componentes GaN de 250V ou 200V.

No caso de componentes GaN, alguns deles apresentam energias de comutação apenas para um ponto de corrente e tensão, outros não fornecem nenhuma informação a esse respeito. Nestes casos, as seguintes hipóteses foram utilizadas:

Tabela 6 – Dispositivos pré-selecionados para avaliação de perdas em topologias CFP.

Dispositivo (ID)	Tensão (V)	$R_{DS(on)}$	$E_{on}(0)$
SiC1	650V	$R_1 (<100m\Omega)$	22 $\mu$ J ( $V_{DS} = 400V$ )
SiC2	650V	$\sim 2R_1$	13 $\mu$ J ( $V_{DS} = 400V$ )
SiC3	650V	$< R_1/2$	20 $\mu$ J ( $V_{DS} = 200V$ )
GaN1	650V	$R_2 (<100m\Omega)$	55 $\mu$ J ( $V_{DS} = 400V$ ) 21 $\mu$ J ( $V_{DS} = 200V$ )
GaN2	650V	$\sim 2R_2$	26 $\mu$ J ( $V_{DS} = 400V$ )
GaN3	150V	$< 20m\Omega$	8 $\mu$ J ( $V_{DS} = 100V$ )
GaN4	200V	$< 20m\Omega$	7 $\mu$ J ( $V_{DS} = 100V$ )

Fonte: Autoria própria, 2023.

- As energias mínimas  $E_{oss}$  e  $E_{qoss}$  foram estimadas através de  $C_{oss}$ ;
- As parcelas de energia que variam com a corrente de dreno  $I_{DS}$  foram calculadas pelas equações analíticas simples, e somadas à energia mínima calculada anteriormente.

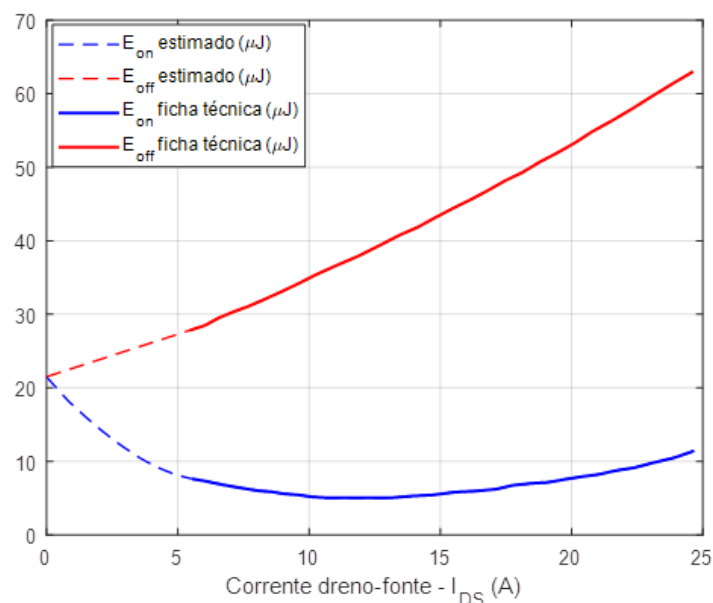
A título de exemplo, a Figura 21 apresenta as perdas providas pela ficha técnica de um dispositivo<sup>3</sup> SiC de 650V, juntamente com as curvas estimadas de acordo com as hipóteses apresentadas.

#### 4.2.4 Metodologia para Cálculo de Perdas

A metodologia de cálculo de perdas dos semicondutores é baseada nas curvas de fichas técnicas de cada dispositivo e nas formas de onda ideais esperadas nos semicondutores em função da topologia. Para um passo de tempo dado, calculam-se as energias de condução e, ao se identificar uma transição para o nível de corrente e tensão instantâneos, aplica-se uma energia de comutação naquele instante. O vetor de energias instantâneas é integrado numericamente, a fim de se verificar as perdas em um ciclo de chaveamento (ou um período fundamental).

As características de cada semicondutor pré-selecionado são digitalizadas e inseridas em uma base de dados. Formas de onda típicas de cada topologia são criadas computacionalmente, e as energias de condução e de chaveamentos são calculadas para cada intervalo de tempo  $t_k$  e, em seguida, integradas em um ciclo completo.

Figura 21 – Energias de comutação estimadas para um dispositivo SiC.



Fonte: Autoria própria, 2023.

<sup>3</sup> Referência não informada por razões de confidencialidade.

Para as perdas de condução, utiliza-se a característica  $I_{DS}$  versus  $V_{DS}$  do dispositivo a uma temperatura de junção definida de  $125^\circ$ . Para as perdas de chaveamento, consideram-se as curvas  $E_{on}$ ,  $E_{off}$  versus  $I_{DS}$  (estimadas de acordo com as hipóteses apresentadas anteriormente) e as características  $I_{DS}$  versus  $V_{DS}$  em terceiro quadrante com tensão de gate negativa (condução do diodo de corpo), de forma a se levar em conta as energias dissipadas durante o tempo morto.

#### 4.2.5 Comparação de Topologias Baseada em Dados de Fichas Técnicas

As topologias foram avaliadas em termos de suas perdas totais nos semicondutores em função da frequência de chaveamento, uma vez que esses dispositivos são responsáveis pela maior parte das perdas dos conversores. Deseja-se verificar qual a máxima frequência de chaveamento que poderá ser utilizada para cada combinação de topologia e dispositivo, respeitando-se o limite de perdas estimado anteriormente.

O volume teórico dos indutores principais é determinado não somente em função da frequência de chaveamento, mas também da topologia empregada (coluna "Volume teórico do indutor" da Tabela 5). Portanto, a frequência de chaveamento "efetiva" que define o volume dos indutores é levada em consideração (Exemplo: Como o volume teórico de um indutor em DB equivale a metade do volume do indutor em TP, a perda total nos semicondutores em DB para uma frequência  $f_{sw}$  é comparada com a perda total em TP para uma frequência  $2f_{sw}$ ).

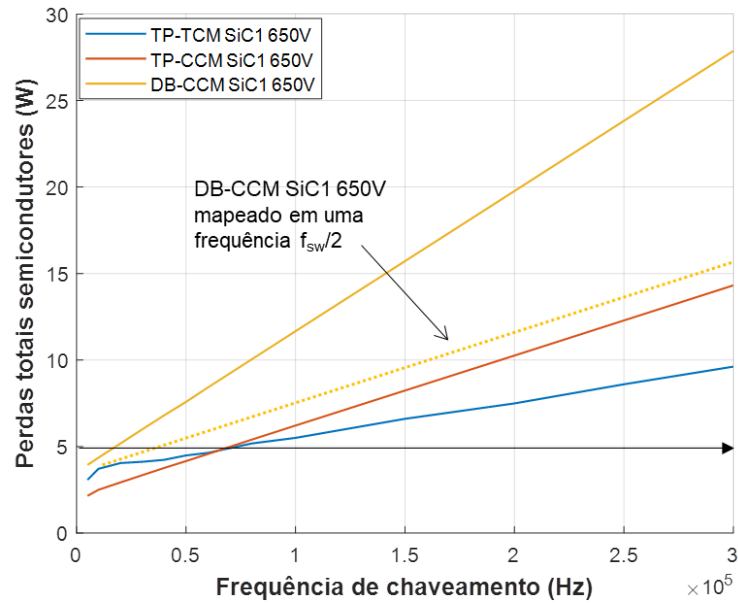
As Figuras 22 a 25 apresentam os resultados das perdas obtidas para as topologias consideradas em função da frequência de chaveamento, considerando uma faixa entre 5kHz e 300kHz. As inclinações das curvas podem ser utilizadas para se comparar as configurações de topologias e dispositivos em que as perdas de chaveamento são mais acentuadas. Essa comparação é feita à tensão mínima de entrada especificada (valor exato não mencionado).

#### Comparação entre DB-CCM, TP-CCM e TP-TCM

Primeiramente (Figura 22), são comparadas as configurações TP-TCM, TP-CCM e DB-CCM com o mesmo dispositivo SiC 650V nos braços de alta frequência. No caso das configurações TP, utilizou-se um componente SiC com baixo  $R_{DS(on)}$  no braço de baixa frequência. Pode-se verificar que DB-CCM apresenta mais perdas de chaveamento. Esse comportamento era esperado, visto que os dois braços comutam em alta frequência, diferentemente de TP, em que o segundo braço comuta na frequência da tensão de entrada.

Ponderando-se as curva de DB-CCM em termos da frequência equivalente no indutor (relação de duas vezes a frequência de DB em relação a TP, curva amarela pontilhada), a inclinação de DB-CCM se aproxima de TP-CCM. Intuitivamente, um braço

Figura 22 – Comparação entre topologias DB-CCM, TP-CCM e TP-TCM, considerando dispositivo SiC1 650V.



Fonte: Autoria própria, 2023.

de TP-CCM que comuta a uma frequência arbitrária  $f_{sw}$  equivale às mesmas perdas de dois braços de DB-CCM comutando à uma frequência  $f_{sw}/2$  para um mesmo dispositivo. Ainda neste caso, DB-CCM apresenta perdas superiores, visto que as configurações TP possibilitam o uso de chaves com menos perdas em condução no braço de baixa frequência, o que justifica o *offset* de perdas de DP-CCM em relação à TP-CCM.

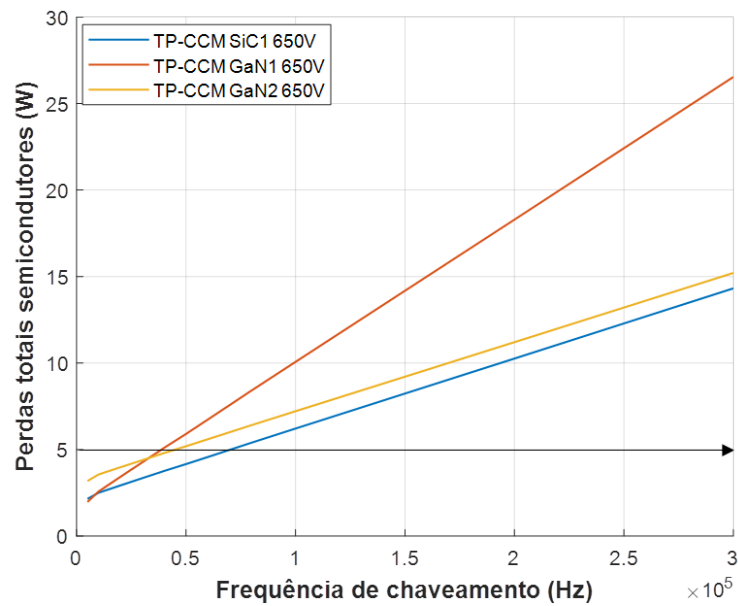
Ademais, observa-se que a topologia TP-TCM apresenta de fato menores perdas de chaveamento em relação à TP-CCM, o que se deve à operação em ZVS. Para frequências inferiores a 50%, TP-CCM apresenta menores perdas totais, devido ao fato do valor eficaz da corrente na modulação TCM ser superior. Ressalta-se que as curvas de energia  $E_{off}$  fornecidas pelas fichas técnicas apresentam valores superestimados, como abordado no Capítulo 2. É esperado que, na prática, a topologia TP com modulação TCM apresente perdas ainda menores.

### Comparação entre SiC e GaN na topologia TP-CCM

Como mostrado na Figura 23, considerando a topologia TP-CCM em mesmas condições, o dispositivo SiC 650V apresenta perdas inferiores aos dois dispositivos GaN 650V. OS dispositivos são da mesma família, e foram escolhidos de forma que um deles possui um valor de  $R_{DS(on)}$  superior ao do SiC, e o outro um valor inferior (considerando 125°). Ambos possuem valores de  $C_{iss}$  inferiores ao SiC.

Isso mostra que, ao se comparar componentes de mesma tensão, dispositivos SiC

Figura 23 – Comparação entre dispositivos SiC1 650V, GaN1 650V e GaN2 650V na topologia TP-CCM.



Fonte: Autoria própria, 2023.

podem apresentar características de comutação superiores aos dispositivos GaN em baixa corrente, devido ao seu seu valor inferior de  $C_{oss}$ , como mostrado anteriormente na Tabela 6.

### Comparação entre TP-CCM e 2I-TP-CCM

A análise das configurações TP-CCM e 2I-TP-CCM utilizou dois dispositivos SiC da mesma família, sendo o valor de  $R_{DS(on)}$  do utilizado em 2I-TP-CCM duas vezes superior ao utilizado em TP-CCM, de forma que as perdas totais de condução fossem praticamente as mesmas.

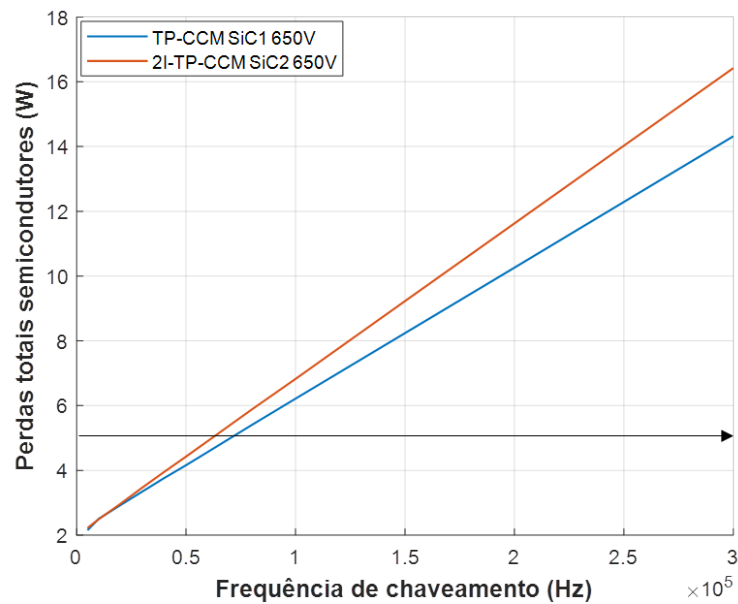
A Figura 24 mostra que a versão 2I-TP-CCM apresenta perdas de comutação ligeiramente maiores, o que pode explicado pelo fato de os valores de  $E_{oss} + E_{qoss}$  não manterem uma proporção exata de 1:2, tal como  $R_{DS(on)}$ . Isso se deve provavelmente à inclusão de capacitância parasita no componente pelo encapsulamento.

### Comparação entre topologias dois níveis e três níveis

Finalmente na Figura 25, as topologias TP-CCM (SiC1 650V), DB-CCM (SiC2 650V), FC (SiC3 650V), e QFC (GaN4 200V e GaN3 150V) são comparadas. Observa-se que a configuração TP-CCM foi a que apresentou menores perdas de chaveamento.

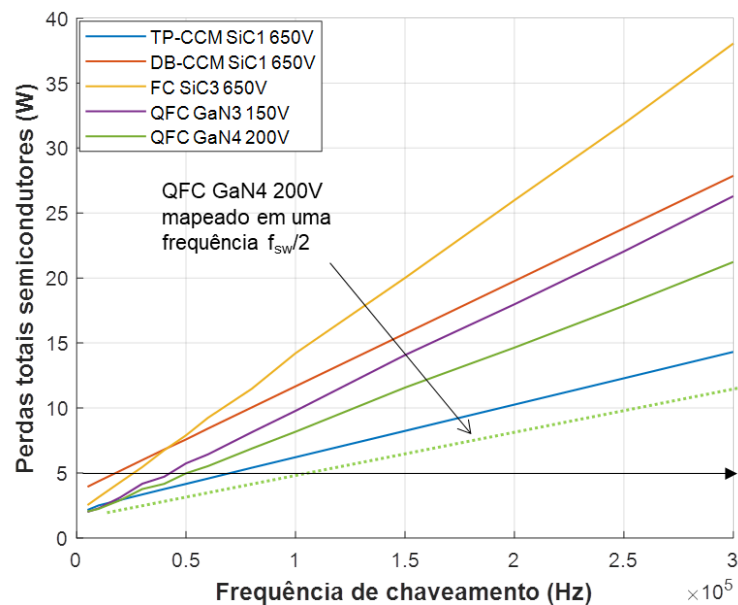
A topologia FC utilizou um dispositivo com cerca de metade do utilizado pela TP-CCM, de forma a se manter as perdas de condução da mesma ordem de grandeza.

Figura 24 – Comparação entre topologias TP-CCM (SiC1 650V) e 2I-TP-CCM (SiC2 650V).



Fonte: Autoria própria, 2023.

Figura 25 – Comparação entre as topologias TP-CCM (dois nível, SiC1 650V), DB-CCM (dois níveis, SiC1 650V), FC (três níveis, SiC3 650V), QFC (três níveis, GaN3 150V) e QFC (três níveis, GaN4 150V).



Fonte: Autoria própria, 2023.

Ainda assim, a topologia FC apresentou maiores perdas em relação às demais.

As configurações QFC com os dois diferentes dispositivos GaN apresentaram melhores perdas em relação à DB-CCM, sendo que estas também apresentam vantagens



em relação ao volume do indutor (mesma relação de duas vezes a frequência equivalente). Realizando-se a mesma ponderação da curva de QFC (GaN3 150V) em termos da frequência equivalente no indutor (relação de duas vezes a frequência de QFC em relação a TP, mostrado na curva verde pontilhada), a curva de perdas atinge um patamar inferior à da configuração TP-CCM. Isso significa que QFC (GaN3 150V) pode ser utilizada com uma frequência de chaveamento equivalente à metade da frequência de TP-CCM, apresentando perdas inferiores e mesmo volume de indutor.

## 4.3 Estágio C.C-C.C Isolado

### 4.3.1 Estado da Arte e Escolha de Topologia

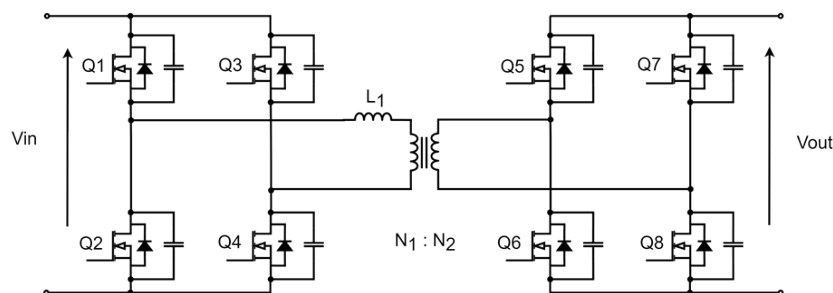
O estudo das topologias do estágio c.c.-c.c. isolado foi baseada no trabalho de [Krismer \[2010\]](#), o qual realiza uma análise compreensiva de diversas topologias de conversores. Entre as mais promissoras, destacam-se as topologias *Dual-Active Bridge* (monofásicas e trifásicas), LCC ressonante e derivação do conversor Ponte Completa (*Full-Bridge*) em suas versões unidirecionais e bidirecionais.

Uma análise qualitativa simplificada, adaptada do trabalho mencionado, é apresentada na Tabela 7. A topologia *Dual-Active Bridge* (DAB), cujo diagrama é mostrado na Figura 26, permite operação das chaves em ZVS utilizando uma frequência de chaveamento constante, além ser possível utilizar diversos métodos de modulação que apresentam ganhos significativos no desempenho do conversor.

Diferentemente do conversor c.a.-c.c., em que uma comparação quantitativa foi realizada, a topologia DAB foi previamente escolhida pelas seguintes razões:

1. Apresenta um menor número de componentes passivos (capacitores de entrada e saída, indutor principal e transformador), além de permitir a integração do indutor principal no próprio transformador;

Figura 26 – Diagrama simplificado da topologia *Dual-Active Bridge*.



Fonte: Autoria própria, 2023.

2. Permite o uso de um modulador simples garantindo operação em ZVS. Outros métodos de modulação podem ser explorados com esse conversor, de forma a melhorar sua performance se necessário;
3. Prévia experiência de outras partes envolvidas no projeto com a topologia DAB;
4. Análise do autor em [Krismer \[2010\]](#), que após comparar qualitativamente e quantitativamente as diferentes topologias, concluiu que essa seria uma das mais favoráveis.

### 4.3.2 Método de Modulação

Considerando uma implementação de modulação em frequência fixa, pode-se controlar o conversor DAB a partir de três variáveis de controle: ciclo de trabalho da ponte completa do primário ( $D_1$ ); ciclo de trabalho da ponte completa do secundário ( $D_2$ ); variação de fase entre os sinais das duas pontes ( $\phi$ ).

O método mais simples de se realizar a modulação do DAB consiste em manter os ciclos de trabalho  $D_1$  e  $D_2$  fixos em 0,5, e realizar o controle unicamente pela variação

Tabela 7 – Análise qualitativa de diferentes topologias c.c.-c.c. isoladas.

Topologies	DAB Phase-shift mod.	Three- Phase DAB	LLC	Full Bridge Converter +		
				Current Fed Full Bridge	Current Doubler	Current Fed Push Pull
Advantages	<ul style="list-style-type: none"> <li>- lowest comp. count</li> <li>- avoids DC ind.</li> <li>- simple modulation</li> </ul>	<ul style="list-style-type: none"> <li>- comparatively low capacitor RMS curr.</li> <li>- avoids DC ind.</li> <li>- reduced circ. curr.</li> </ul>	<ul style="list-style-type: none"> <li>- slightly reduced comp. stresses compared to the conv. DAB</li> <li>- avoids DC ind.</li> <li>- simple modulation</li> </ul>	<ul style="list-style-type: none"> <li>- LV side DC cap.: low RMS curr.</li> <li>- HV side: full range ZVS</li> </ul>	<ul style="list-style-type: none"> <li>- lowest transf. curr.: lowest losses in contact resistances (e.g. transf. terminal)</li> <li>- lowest sw. curr.: better MOSFETs available (lower losses)</li> <li>- LV side: no high-side gate drivers</li> <li>- LV DC cap.: low RMS curr.</li> <li>- HV side: full range ZVS</li> </ul>	<ul style="list-style-type: none"> <li>- LV side: no high-side gate drivers</li> <li>- HV side: full range ZVS</li> </ul>
Disadvantages	<ul style="list-style-type: none"> <li>- limited ZVS range</li> <li>- transf.: large circ. curr.</li> <li>- LV DC capacitor: very large RMS curr.</li> </ul>	<ul style="list-style-type: none"> <li>- limited ZVS range</li> <li>- high component count</li> <li>- LV DC capacitor: rather large RMS curr.</li> </ul>	<ul style="list-style-type: none"> <li>- large <math>L</math> &amp; <math>C</math></li> <li>- limited ZVS range</li> <li>- transf.: large circ. curr.</li> <li>- LV DC capacitor: very large RMS curr.</li> </ul>	<ul style="list-style-type: none"> <li>- large DC ind. required</li> <li>- snubber may be needed</li> <li>- limited operating volt. range</li> </ul>	<ul style="list-style-type: none"> <li>- increased transf. VA rating</li> <li>- large DC ind. required</li> <li>- snubber may be needed</li> <li>- limited operating volt. range</li> </ul>	<ul style="list-style-type: none"> <li>- increased transf. VA rating</li> <li>- large DC ind. required</li> <li>- snubber may be needed</li> <li>- limited operating volt. range</li> </ul>

Adaptado de [Krismer \[2010\]](#).

de fase desses sinais. Nesse método, a potência transferida ( $P_{tr}$ ) pelo conversor é calculada por (Krismer [2010])

$$P_{tr} = \frac{n \cdot V_p \cdot V_s \cdot \phi \cdot (\pi - |\phi|)}{2\pi^2 f_{sw} L} \quad (4.1)$$

sendo  $n$  a relação de transformação do transformador (definida como  $n_p/n_s$ ),  $V_p$  a tensão do primário,  $V_s$  a tensão do secundário e  $L_d$  a indutância série considerada no primário. A equação é válida um fluxo de potência nos dois sentidos, considerando  $[-\pi < \phi < \pi]$ .

Ademais, este método de modulação apresenta uma limitação intrínseca de transferência de potência, calculada por

$$P_{tr,max} = \frac{n \cdot V_p \cdot V_s}{8f_{sw} L} \quad (4.2)$$

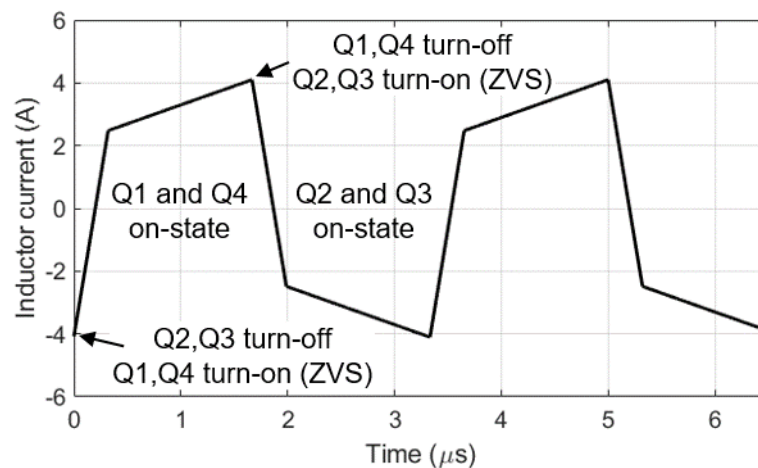
que deve ser levada em conta caso seja necessário que o conversor deva fornecer regimes de potência em sobrecarga.

É mostrado na Figura 27 a formas de onda típica da corrente do indutor da DAB, em função das formas de onda de tensão na entrada e na saída, para a modulação de variação de fase. Outros métodos de modulação podem ser verificados em Krismer [2010].

A partir da Equação 4.1, é necessário se definir o valor da relação de transformação  $n$  e o deslocamento de fase nominal  $\phi_{nom}$  o qual se transfere a potência nominal do conversor. Esses valores são tratados como variáveis de otimização.

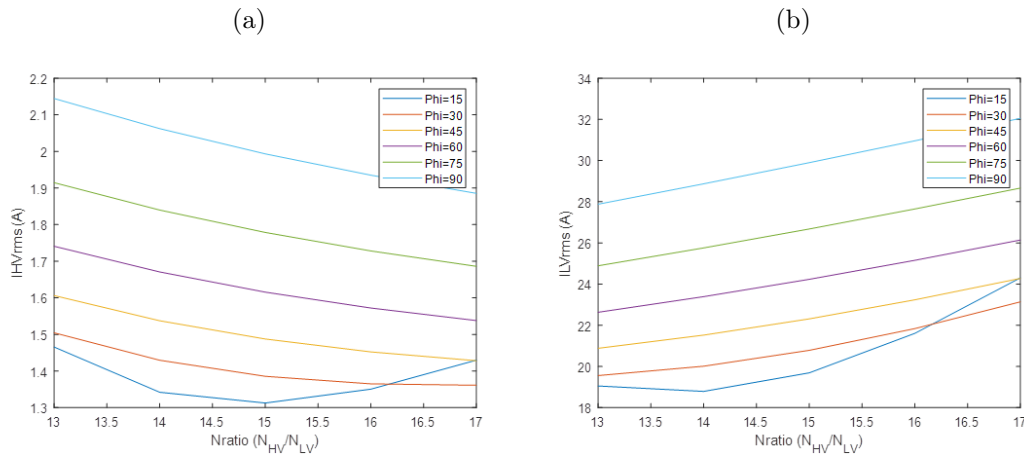
A Figura 28 apresenta os valores das correntes eficazes nos braços de comutação dos lados primário e secundário em função do deslocamento de fase nominal  $\phi_{nom}$  e da

Figura 27 – Forma de onda típica da topologia DAB através da modulação de deslocamento de fase e ciclo de trabalho constante.



Fonte: Autoria própria, 2023.

Figura 28 – (a) Corrente eficaz nos braços de comutação do primário e (b) corrente eficaz nos braços de comutação do secundário. As curvas são mostradas em função do deslocamento de fase nominal  $\phi_{nom}$  e da relação de transformação  $n$ .



Fonte: Autoria própria, 2023.

relação de transformação  $n$ . É possível verificar que, quanto menor o valor de  $\phi_{nom}$ , menores são os valores das correntes eficaz, menor é a potência reativa que circula no conversor e, conseqüentemente, menores são as perdas de condução.

Entretanto, utilizando um deslocamento de fase pequeno, é necessário que o sistema de controle tenha uma resolução temporal suficientemente curta para conseguir regular a tensão de saída para valores de potência de zero ao seu valor nominal. Por este motivo, é comum escolher o valor de  $\phi_{nom}$  de ao menos 30°.

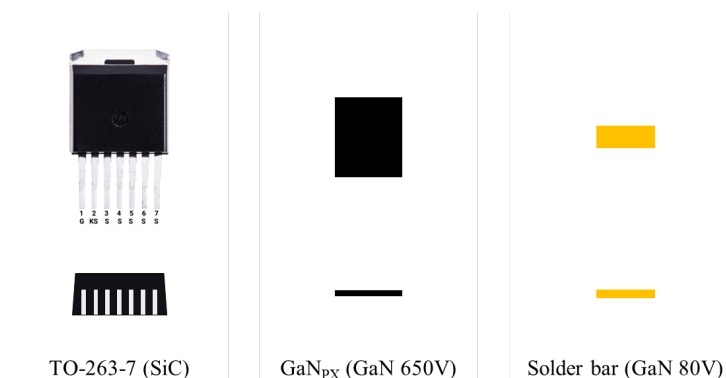
Analisando a relação de transformação  $n$ , observa-se que valores maiores resultam em uma menor corrente eficaz no primário e em uma maior corrente eficaz no secundário. Após a pré-seleção das chaves a serem utilizadas, pode-se calcular o valor ótimo de  $n$  para se minimizar as perdas.

### 4.3.3 Pré-Seleção de Semicondutores

Devido ao elevado número de semicondutores necessários para a implementação da topologia DAB, decidiu-se por utilizar componentes à base de GaN, visto que os dispositivos GaN comerciais apresentam encapsulamentos menores em relação aos encapsulamentos TO-263-7 (ou D2PAK) utilizados nos dispositivos SiC (Figura 29). Além disso, o acionamento de dispositivos GaN exigem níveis de tensão e potência inferiores aos SiC, o que proporciona circuitos de *gate driver* mais simples e compactos.

Em relação às perdas de chaveamento, dispositivos GaN operando em ZVS são superiores a dispositivos SiC para um mesmo  $R_{DS(on)}$ . Como foi demonstrado no Capítulo 2, as energias devido à  $C_{oss}$  não são dissipadas. Sendo assim, a figura de mérito  $R_{DS(on)}$  vs.  $C_{iss}$  prevalece.

Figura 29 – Encapsulamentos SMD de dispositivos SiC (TO-263-7/D2PAK) e GaN (específicos dos fabricantes) em uma mesma escala. Dispositivos GaN resultam em braços de comutação mais compactos em termos de área de placa.



Fonte: Autoria própria, 2023.

Foram pré-selecionados dois dispositivos GaN de 650V e um dispositivo GaN de 80V, cujos parâmetros são mostrados na Tabela 8. Este último foi analisado considerando um ou dois componentes em paralelo.

Diferentemente do estágio anterior, as perdas de desligamento dos semicondutores foram estimados sem considerar as perdas de  $C_{oss}$ . Desta forma, para os dispositivos de 650V, foi traçada uma reta do valor da energia de desligamento informado no datasheet até zero. Para os dispositivos de 80V, não havendo quaisquer informações à respeito das energias de comutação, essas foram estimadas através de equações analíticas.

As Figuras 30 e 31 apresentam as perdas obtidas na ponte completa do primário e do secundário, respectivamente, para as chaves pre-selecionadas, ambas em função da frequência de chaveamento e da relação de transformação  $n$ . Observa-se que em ambos os casos, as menores perdas foram as que utilizaram chaves de menor  $R_{DS(on)}$ . De fato, considerando que as energias de desligamento em ZVS são consideravelmente baixas, as perdas de condução são mais predominantes.

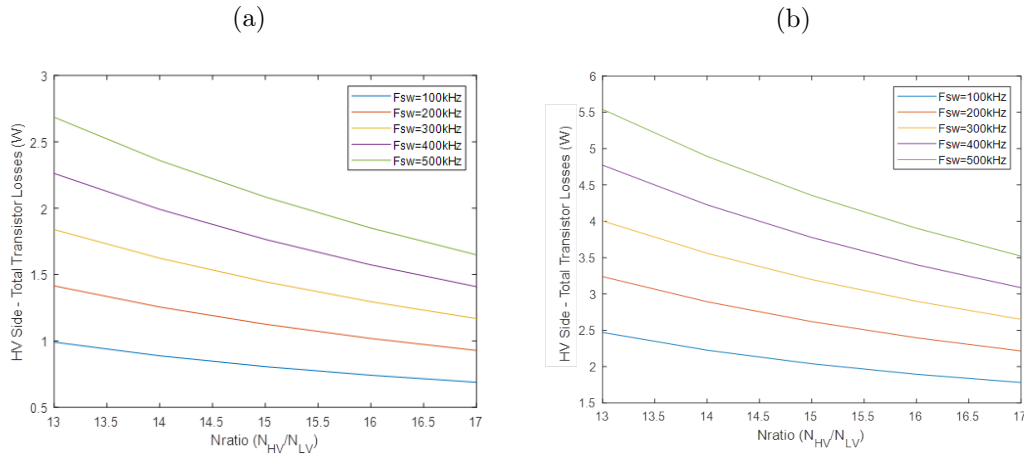
Entretanto, é importante mencionar que para cargas parciais, a modulação de deslocamento de fase não garante ZVS caso as corrente comutadas sejam inferiores ao

Tabela 8 – Dispositivos pré-selecionados para avaliação de perdas na topologia DAB.

Dispositivo (ID)	Tensão (V)	$R_{DS(on)}$	$E_{on}(0)$
GaN2	650V	$R_1 (<100m\Omega)$	$26\mu J (V_{DS} = 400V)$
GaN5	650V	$3R_1$	$7.7\mu J (V_{DS} = 400V)$
GaN6	80V	$R_2 (<5m\Omega)$	$2.2\mu J (V_{DS} = 28V)$

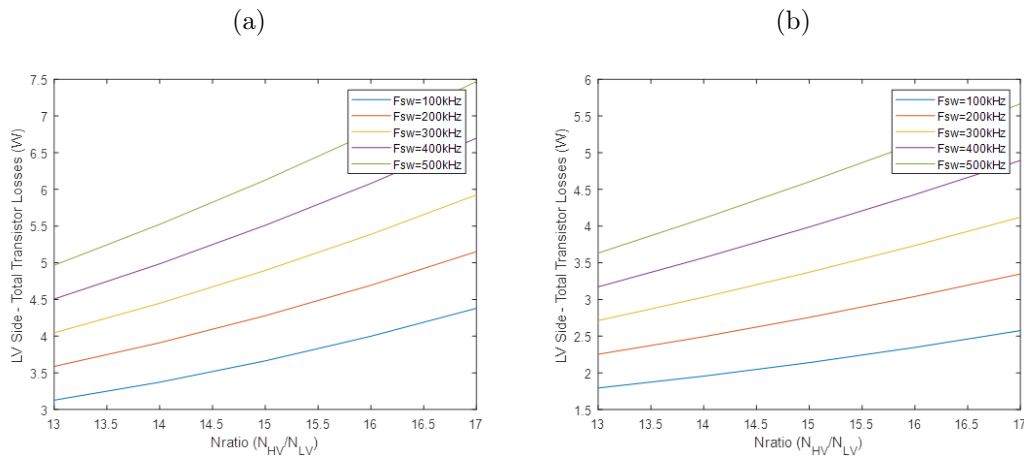
Fonte: Autoria própria, 2023.

Figura 30 – Perdas totais na ponte completa do primário em função de  $n$  e  $\phi_{nom}$  para (a) GaN2 650V (b) GaN5 650V.



Fonte: Autoria própria, 2023.

Figura 31 – Perdas totais na ponte completa do primário em função de  $n$  e  $\phi_{nom}$  para (a) GaN6 80V (b) 2 x GaN6 80V.



Fonte: Autoria própria, 2023.

limite para ZVS (apresentado no Capítulo 2). Nesse caso, pode-se utilizar um entreferro no núcleo do transformador de forma a se obter uma indutância magnetizante tal que, para carga parcial (ou carga zero), a corrente magnetizante seja suficiente para garantir a operação em ZVS.

Isso implica que dispositivos com  $R_{DS(on)}$  muito pequenos podem causar um aumento nas perdas, devido à necessidade de se utilizar uma corrente magnetizante elevada para garantir ZVS, ou devido ao conversor operar em ZVS parcial. O artigo [Kolar et al. \[2012\]](#) apresenta uma metodologia para se otimizar a área de semicondutor, de forma a se obter uma boa relação  $C_{iss}$ ,  $C_{oss}$  e  $R_{DS(on)}$  adequada para a aplicação específica.

### 4.3.4 Análise do Transformador Planar

Com base no procedimento detalhado no Capítulo 3, deve-se analisar os diferentes parâmetros do transformador planar com o objetivo de se obter um transformador factível. Como se deseja incluir a indutância série da topologia DAB no mesmo transformador (em forma de indutância de dispersão), deve-se encontrar uma relação de transformação e número de espiras ótimo que atendam aos dois requisitos ao mesmo tempo.

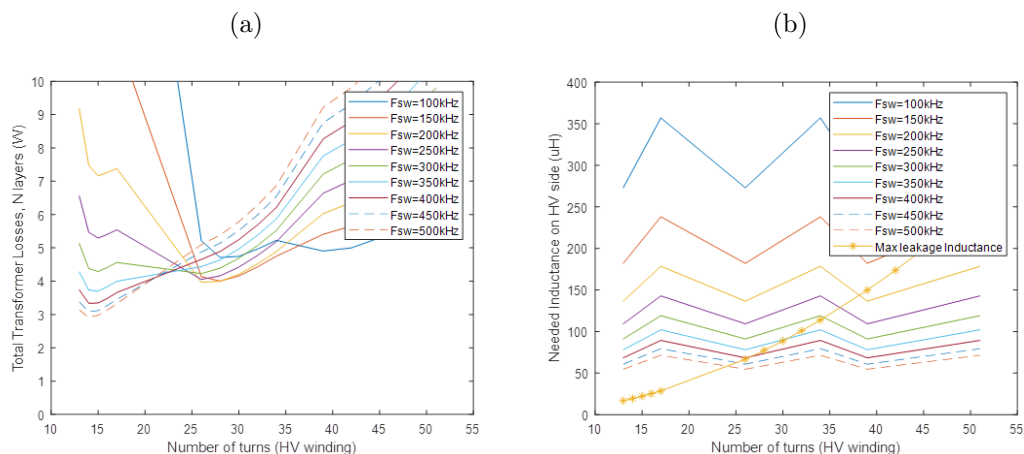
A Figura 32(a) apresenta curvas de perdas totais do transformador para diferentes frequências de chaveamento, em função do número de espiras do primário, considerando espiras unitárias no secundário e relações de transformação entre 13 e 17. Da mesma forma, a Figura 32(b) mostra as curvas do valor da indutância de dispersão máxima em função dos mesmos parâmetros. Ambos os gráficos consideram a topologia DAB com potência nominal e ângulo máximo de  $45^\circ$ .

Para este núcleo em específico, um número de espiras compreendido entre 25 e 30 garante perdas totais inferiores a 6W para frequências de chaveamento entre 200kHz e 500kHz. Em contrapartida, um valor de 30 espiras no primário permite obter a indutância de dispersão necessária (para um ângulo de  $45^\circ$ ) apenas com frequências de chaveamento superiores 400kHz.

Nesse caso, um transformador com 30 espiras no primário, 2 espiras no secundário ( $n = 15$ ) e uma frequência de chaveamento de 400kHz apresenta perdas em torno de 6W e indutância de dispersão máxima de aproximadamente  $89\mu\text{H}$ , o que é suficiente para se realizar o transformador.

Em relação à temperatura máxima, houve dificuldades em se determinar um

Figura 32 – (a) Perdas totais e (b) indutância de dispersão em um transformador planar com determinado núcleo, em função da relação de transformação e para diferentes frequências de chaveamento.



Fonte: Autoria própria, 2023.

modelo térmico preliminar, considerando que a dissipação será feita por convecção natural, utilizando também a estrutura metálica do conversor para aumento da área de transferência térmica. Decidiu-se verificar seu valor experimentalmente, supondo heurísticamente que um valor de 6W de perdas seja suficiente para ser dissipado pela estrutura do conversor.

## 4.4 Conclusões do Capítulo

Este capítulo apresentou uma análise de diferentes topologias de conversores disponíveis na literatura científica, a fim de comparar as mais favoráveis em termos de rendimento. Dispositivos SiC e GaN foram igualmente comparados, e os resultados demonstram que dispositivos SiC podem apresentar performances superiores devido à uma menor capacitância de saída.

Uma análise do transformador planar foi igualmente realizada, de forma a se mostrar o impacto da escolha de parâmetros na performance final do conversor. Foi possível verificar que em uma aplicação específica, é necessário um valor mínimo de espiras e frequência de chaveamento para ser possível incluir o valor de indutância série desejável no próprio transformador.

Como resultados, foi possível fornecer os elementos necessários para a escolha das topologias utilizadas no projeto do conversor final.



# Capítulo 5

## Resultados

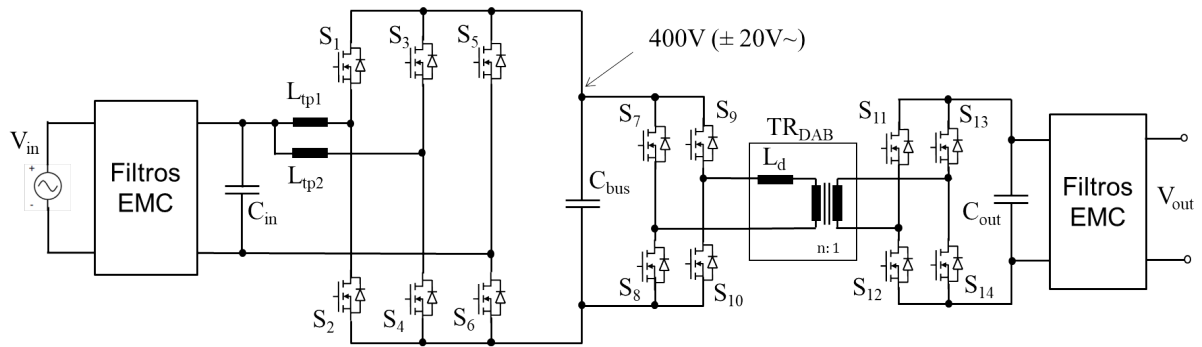
### 5.1 Arquitetura Final

Com base nos resultados preliminares obtidos no Capítulo 4, a topologia escolhida para o estágio c.a.-c.c. com correção de fator de potência foi a *Totem-Pole* Duplo Entrelaçado com modulação CCM (2I-TP-CCM). Apesar dessa topologia e método de modulação não ter sido os que apresentaram melhores desempenhos em termos de rendimento, levou-se em conta os seguintes fatores:

1. Devido ao fator de forma especificado (perfil "achatado"), a topologia 2I-TP-CCM permite componentes menores e mais flexibilidade de posicionamento em relação à TP-CCM, uma vez que a potência total é dividida em dois indutores. Além disso, as perdas podem ser mais bem distribuídas, o que facilita a dissipação através das trilhas da PCI.
2. Entre os métodos de modulação CCM e TCM, optou-se pelo método CCM pela facilidade em se realizar o modulador e o controle, tendo-se em vista a pouca experiência das partes envolvidas no projeto e o tempo de desenvolvimento solicitado (menor risco ao se considerar CCM).
3. As análises das topologias multi-níveis (FC, QFC) basearam-se em componentes com poucas informações a respeito das perdas, sendo maiores os riscos de desenvolvimento. A topologia QFC em particular apresenta um número maior de componentes e *gate drivers*, o que é considerado indesejado tanto para a integração quanto para a confiabilidade do conversor.

A arquitetura final do conversor é mostrada na Figura 33, sendo a topologia do conversor c.c.-c.c. já escolhida no capítulo anterior (DAB). A análise de filtros para compatibilidade eletromagnética (EMC), apesar de impactar consideravelmente as figuras de mérito do conversor (sobretudo o peso), não será tratada neste trabalho.

Figura 33 – Arquitetura final do conversor. A análise de filtros EMC não foi considerada.



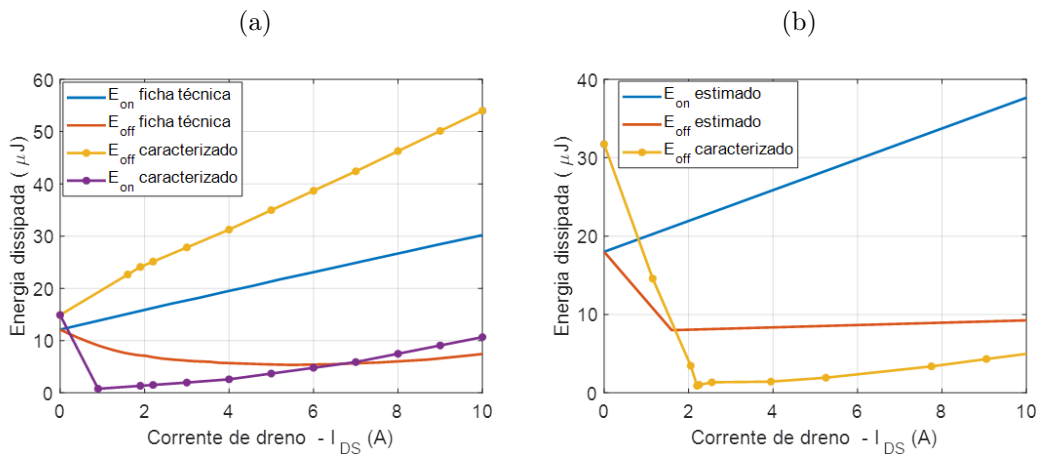
Fonte: Autoria própria, 2023.

## 5.2 Perdas nos Semicondutores com Dispositivos Caracterizados

Através das análises de perdas realizadas, com base em dados de fichas técnicas, foi definida uma frequência de chaveamento de 100kHz para o estágio c.a.-c.c. (2I-TP-CCM) e 400kHz para o estágio c.c.-c.c. (DAB). Para o DAB, considerou-se também uma relação de transformação  $n = 15$  e um ângulo máximo em potência nominal de  $45^\circ$ .

Os dispositivos semicondutores para os braços de comutação em alta frequência do 2I-TP-CCM e para a ponte completa do primário do DAB foram escolhidos e caracterizados pelo Método da Oposição Modificado, apresentado no Capítulo 2. Utilizou-se a opção "SiC2 650V" para o 2I-TP-CCM, e "GaN2 650V" para o primário do DAB. Os resultados são mostrados na Figura 34.

Figura 34 – Resultados de energias de comutação obtidos por caracterização dinâmica, comparados aos valores de fichas técnicas para (a) SiC1 650V (b) GaN2 650V. A energia de ligamento do dispositivo GaN não pôde ser obtida.



Fonte: Autoria própria, 2023.

Os dispositivos do braço de comutação em baixa frequência do 2I-TP-CCM e a ponte completa do secundário do DAB não puderam ser testados em virtude da indisponibilidade dos dispositivos no mercado durante a fase de projeto preliminar.

Com base nas energias de comutação dos dispositivos caracterizados, foi possível refinar o cálculo de perdas para essas duas topologias. A Tabela 9 apresenta os resultados obtidos. Para o DAB, considerou-se uma indutância magnetizante de 160  $\mu\text{H}$ , de forma a garantir que o conversor opere fora da faixa de ZVS parcial (a partir de 2,2A).

Verifica-se que no caso do estágio 2I-TP-CCM, o erro foi de 8,2% em relação ao valor medido, enquanto que para o primário da topologia DAB, o erro foi de 25,8%. Os resultados são considerados razoáveis, tendo em vista que:

- O primeiro estágio é mais favorável ao cálculo de perdas baseado em curvas do fabricante, pois a topologia opera em *hard switching* (há uma compensação dos erros de medição de energias  $E_{on}$  e  $E_{off}$  causado pelo método do duplo pulso) e o fabricante fornece as curvas de energias de comutação;
- O segundo estágio, além de operar em ZVS, utilizou um dispositivo com poucas informações em sua ficha técnica a respeito de energias de comutação (perdas em um ponto singular de corrente).

## 5.3 Componentes Magnéticos

A seguir são mostrados os resultados analíticos obtidos como parâmetros de projeto para os componentes magnéticos.

### 5.3.1 Indutor principal - 2I-TP-CCM

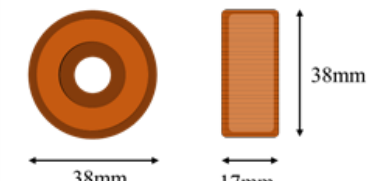
Os parâmetros de projeto do indutor ótimo obtido são mostrados na Figura 35. Foi especificado um valor de *ripple* de corrente para 40% do valor nominal da corrente rms.

Tabela 9 – Comparação de perdas em semicondutores calculadas por dados de fichas técnicas e caracterização dinâmica para topologia 2I-TP-CCM e ponte completa do primário do DAB.

Topologia	$f_{sw}$	Perdas totais estimadas (W) - Ficha técnica	Perdas totais estimadas (W) - Caracterização	Erro (%)
TP	100kHz	6,7W	7,2W	6,9
DAB (Primário)	400kHz	1,78W	2,4W	25,8

Fonte: Autoria própria, 2023.

Figura 35 – Parâmetros de projeto do indutor ótimo obtido para a topologia 2I-TP-CCM.

<b>Indutância nominal</b>	610 $\mu$ H	<b>Dimensões aproximadas</b> 
<b>Indutância em máxima corrente</b>	440 $\mu$ H	
<b>Fios</b>	1 x 18AWG	
<b>Irms</b>	2.4A	
<b>I<sub>max</sub></b>	5A	
<b>Perdas estimada</b>	0.9W	
<b>Peso estimado</b>	60g	

Fonte: Autoria própria, 2023.

Informações sobre o núcleo magnético e número de espiras foram omitidas. Dois indutores idênticos são utilizados, um para cada braço entrelaçado.

### 5.3.2 Transformador Planar - DAB

Através do algoritmo de otimização que calcula diversas soluções de transformadores planares em uma base de dados, escolheu-se a solução previamente apresentada no Capítulo 4. Os parâmetros de projeto do transformador são mostrados na Tabela 10. Algumas informações como referência do núcleo, espessuras ótimas das camadas da placa e dimensões totais foram omitidas por questões de confidencialidade.

Foram realizadas algumas simulação 2D com o método de elementos finitos no software *FEMM*, com o objetivo de se refinar os valores da indutância de dispersão máxima e perdas nas espiras (cálculo de  $R_{c.a.}$ ), como mostrado nas Figuras 36 e 37. Considerou-se uma simulação para as espiras dentro do núcleo, e outra simulação para as espiras fora do núcleo ("cabeça" de bobina), cujos valores de  $R_{c.a.}$  obtidos foram ponderados em termos do comprimento das espiras em cada região. Apenas uma metade do transformador foi simulada, visto que a outra metade é simétrica e se comporta da mesma forma. Os resultados são igualmente apresentados na Tabela 10.

## 5.4 Rendimento e Peso

A Tabela 11 apresenta os resultados de perdas e peso dos principais elementos do conversor, o qual permitem estimar a eficiência e o peso do sistema. Esses valores são tratados como valores mínimos, visto que não são considerados todos os componentes do conversor final (chassi, conectores, circuitos auxiliares, etc).

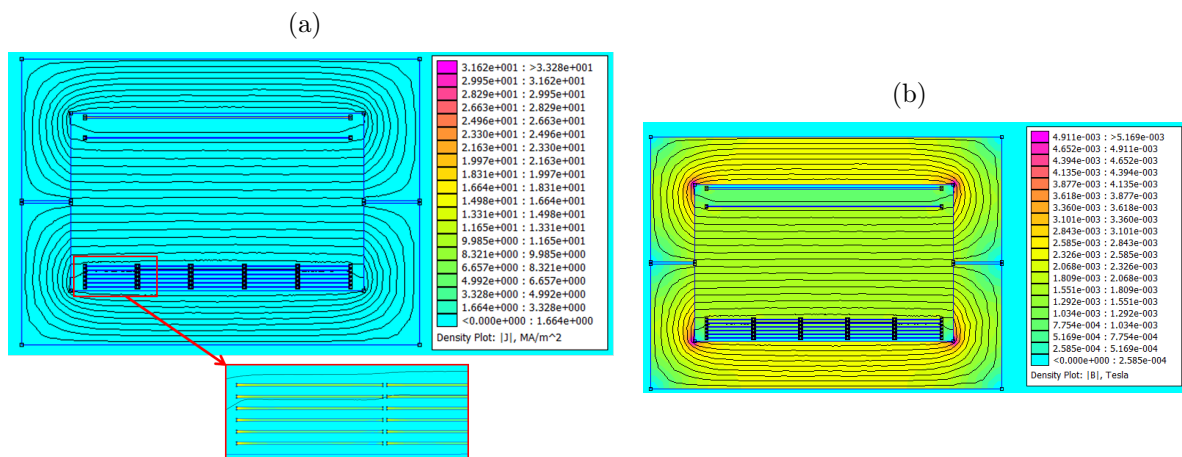
Os filtros diferenciais, apesar de não terem sido tratados no escopo deste trabalho, forem incluídos na tabela, bem como a placa de circuito impresso. Esta última, em particular, representa um peso considerável se comparado ao peso final estimado (17%).

Tabela 10 – Parâmetros de projeto do transformador planar ótimo com indutância série obtido para a topologia DAB.

Parâmetro	Cálculo Analítico	Simulação FEMM
Núcleo	Tipo "EE"	-
Relação de transformação	15	-
Espiras no primário	30	-
Espiras no secundário	2	-
Camadas no primário	6	-
Camadas no secundário	4	-
Ângulo máximo	30°	-
Indutância de dispersão máxima realizável	89,2µH	87,9µH
Indutância de dispersão necessária (para 45°)	58,3µH	-
Frequência de chaveamento	400kHz	-
Corrente rms máxima no primário	1,62A	-
Corrente rms máxima no secundário	24,2A	-
Rc.a. primário	718mΩ	997mΩ
Rc.a. secundário	5,1mΩ	5,7mΩ
Perdas no núcleo	0,76W	-
Perdas no primário	1,87W	2,62W
Perdas no secundário	3,00W	3,34W
Perdas totais	5,63W	6,72W

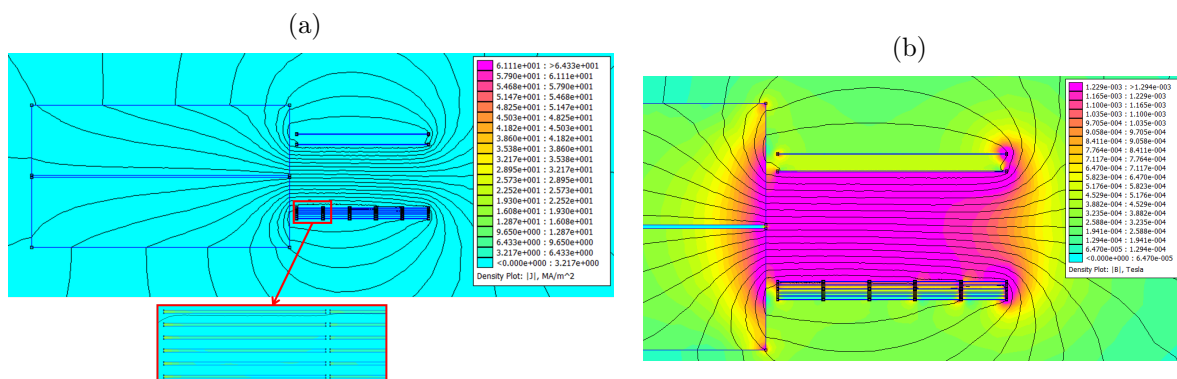
Fonte: Autoria própria, 2023.

Figura 36 – Simulações *FEMM* 2D para as espiras no interior do núcleo, o qual se verifica (a) a densidade de corrente nas espiras do primário e (b) a densidade de fluxo magnético. As simulações consideram uma metade simétrica do transformador.



Fonte: Autoria própria, 2023.

Figura 37 – Simulações *FEMM* 2D para as espiras na "cabeça" de bobina, o qual se verifica (a) a densidade de corrente nas espiras do primário e (b) a densidade de fluxo magnético. As simulações consideram uma metade simétrica do transformador.



Fonte: Autoria própria, 2023.

Tabela 11 – Resultados de rendimento e peso estimados para os principais elementos do conversor.

Elemento	Perdas (W)	Peso (g)
Semicondutores HF (caracterizados)	6,8	7
Semicondutores LF (fichas técnicas)	0,4	9
Indutores	1,8	120
Filtros de modo diferencial	1,7	116
Drivers	0,6	20
Capacitor de barramento	-	35
<b>Total CFP</b>	<b>11,3W</b>	-
Semicondutores primário (caracterizados)	2,4	2
Semicondutores secundário (fichas técnicas)	3,6	1
Transformador planar	6,7	140
Filtros de modo diferencial	0,2	10
Drivers	1	25
<b>Total DAB</b>	<b>13,9W</b>	-
Placa de circuito impresso (FR4)	-	100
<b>Total Conversor (mínimo)</b>	<b>25,2W</b>	<b>585</b>
<b>Rendimento (máximo) estimado</b>	<b>95,20%</b>	-

Fonte: Autoria própria, 2023.

## 5.5 Considerações Finais

O conversor final foi construído por uma empresa parceira, no escopo de um projeto com financiamento Europeu para a indústria aeronáutica. Infelizmente, não foi possível incluir detalhes a respeito da estrutura final do conversor montado, pois o chassi especificado, conectores e outras funcionalidades são protegidos por termos de confidencialidade.

O conversor proposto, juntamente com as outras funcionalidades requeridas pela especificação completa, puderam ser completamente integrados no chassi proposto pelo cliente. Entre essas funcionalidades, foi incluído outro estágio de conversão com um propósito específico. O fator de forma corresponde a um volume de aproximadamente  $1\text{dm}^3$ . Como resultado, o conversor completo possui uma densidade de potência de  $0,5\text{kW}/\text{dm}^3$ .

O valor de rendimento obtido (95,3%) foi inferior ao especificado (96%). Entretanto, por se tratar de um projeto de pesquisa, decidiu-se implementar as topologias propostas, com o objetivo de se avaliar experimentalmente os resultados e validar os modelos utilizados.

Até a data de publicação deste trabalho, o conversor de encontrava em fase de testes. Informações sobre a performance e eficiência ainda não foram obtidas.

## 5.6 Conclusões do Capítulo

Este capítulo apresentou as topologias e dispositivos selecionados, bem como os resultados de projeto do conversor obtidos com a metodologia proposta. Valores estimados de perdas em semicondutores, baseados em fichas técnicas de fabricantes, puderam ser comparados com estimações baseadas na caracterização dinâmica de dispositivos. Erros de até 25% foram observados na topologia DAB.

Os parâmetros de projeto dos elementos magnéticos foram também apresentados, de forma a se indicar as perdas e dimensões obtidas. Por fim, realizou-se uma estimativa de rendimento global do conversor e peso parcial, considerando os principais elementos analisados.

Os resultados mostraram que o rendimento obtido (95,2%) foi inferior ao especificado (96%), mas foi julgado satisfatório para uma análise preliminar. Entretanto, algumas modificações na implementação do conversor, com baixas mudanças em nível de *hardware* podem ser exploradas posteriormente para se aumentar o rendimento total:

- Uso da modulação TCM no estágio CFP, de forma a se reduzir as perdas de chaveamento nos semicondutores;
- Uso de técnicas de modulação mais avançadas no estágio DAB, de forma a se reduzir a potência reativa que circula por esse estágio, reduzindo perdas nos semicondutores e transformador planar.

O volume total obtido, apesar de não mencionado por motivos de confidencialidade, foi suficiente para ser integrado no fator de forma especificado.

# Capítulo 6

## Conclusão

Esse trabalho apresentou a metodologia de projeto de um conversor c.a.-c.c. isolado com correção de fator de potência e larga faixa de tensão de entrada para aplicações aeronáuticas. O projeto foi especificado para uma potência de 500W, rendimento mínimo de 96% e fator de forma com perfil plano. Para se atingir esses objetivos, considerou-se uma arquitetura com dois estágios, sendo o primeiro para a etapa de conversão c.a.-c.c. com correção de fator de potência, e outra etapa c.c.-c.c. para se realizar o isolamento galvânico.

Foi necessário considerar tecnologias de semicondutores de banda larga, a fim de permitir a operação do conversor em frequências de chaveamento elevadas e garantir um nível de densidade de potência adequado. Nesse contexto, realizou-se um estudo aprofundado de mecanismo de perdas em semicondutores dos tipos MOSFET (Si e SiC) e HEMT (GaN horizontal), com o objetivo de analisar as energias de comutação principalmente em baixas correntes. Os conceitos de *hard switching* e *soft switching* foram abordados, bem como as condições para se garantir operação em *zero voltage switching*, o que permite reduzir consideravelmente as perdas do conversor.

No mesmo sentido, métodos de caracterização dinâmica de semicondutores foram apresentados. Foi demonstrado que o Teste do Duplo Pulso, apesar de ser amplamente utilizado por fabricantes de semicondutores, apresenta um erro intrínseco de medida ao considerar que a energia armazenada na capacitância de saída do dispositivo é dissipada durante um desligamento. Uma alternativa favorável à caracterização mais precisa consiste no Método da Oposição Modificado. Ambos os testes foram comparados experimentalmente e analisados em termos de suas vantagens e desvantagens.

Em relação aos elementos magnéticos, foram apresentadas metodologias de otimização de indutores e transformadores planares. Este último foi considerado para o conversor c.c.-c.c. isolado, tendo em vista que essa tecnologia apresenta um fator de forma mais favorável ao perfil plano especificado, além de permitir a integração de uma indutância série no mesmo elementos.



Diferentes topologias para os dois estágios de conversão foram apresentadas. Em particular, topologias c.a.-c.c. dois níveis e multinível foram comparadas em termos de perdas de semicondutores, considerando dispositivo de diferentes tecnologias. Como resultados, observou-se que se podem reduzir consideravelmente as perdas de chaveamento ao se considerar a técnica de modulação *Triangular Current Mode*, que permite a operação dos semicondutores em *zero voltage switching*, com o custo de uma maior complexidade de implementação e aumento de perdas em condução. Topologias três níveis apresentaram igualmente bons resultados.

Sendo as topologias *Totem Pole* com duplo entrelaçamento (etapa c.a.-c.c.) e *Dual Active Bridge* (etapa c.c.-c.c.) escolhidas para os dois estágios, realizou-se a concepção do conversor, considerando igualmente informações provenientes de dispositivos semicondutores caracterizados. A eficiência estimada resultante desta análise foi de aproximadamente 95,2%, valor este inferior ao especificado, mas que foi considerado apropriado para uma primeira estimativa. O peso obtido foi de aproximadamente 585g, o qual não inclui elementos relevantes como o próprio chassi, conectores, circuitos de pré-carga e descarga e placas de controle. O volume obtido foi suficiente para se realizar a integração do conversor no fator de forma proposto.

Finalmente, destaca-se que a análise e metodologia utilizadas nesse estudo são de grande relevância pra projetos na área de Eletrônica de Potência, e atenderam aos objetivos propostos. Apesar de não ter sido possível obter resultados experimentais da performance do conversor completo no escopo deste texto, grandes esforços foram concentrados no estudo dos mecanismos de comutação e métodos de caracterização dinâmica de semicondutores, o que permitiu a realização de publicações científicas em congressos acadêmicos.

## Contribuições Científicas

Alguns resultados deste trabalho foram publicadas como artigos científicos em congressos internacionais, como apresentado a seguir:

1. O artigo "*Optimization of Bidirectional Modular DC/DC Converter for Low and High Power Operation in Aircraft Applications*" (Zappulla et al. [2021]) apresentou a metodologia de otimização de conversores utilizada no escopo de outro projeto para aplicações em aeronaves. Muitos pontos abordados nesse artigo foram reutilizados neste trabalho de Mestrado.
2. O artigo "*Accurate Switching Energy Measurement of Wide Band-Gap Semiconductors at Low Current*" (Zappulla et al. [2023a]) apresenta parte do conteúdo do Capítulo 2 deste texto, no qual se acrescenta principalmente alguns resultados de

simulação *Spice* entre os métodos do Duplo Pulso e da Oposição com modelos de dispositivos disponibilizados pelo fabricante.

3. Por fim, o artigo "Analyse et Mesure des Pertes en Commutation à Faible Courant des Semiconducteurs à Grand Gap" (Zappulla et al. [2023b]) trata igualmente do tema do Capítulo 2, porém fornecendo uma análise mais detalhada dos mecanismos de perda e das condições para comutação suave.

## Propostas de Continuidade

Os tópicos a seguir são identificados como possíveis propostas de continuidade, os quais permitem trabalhar eixos não explorados no contexto deste trabalho, permitindo melhorias na metodologia e, conseqüentemente, nos resultados alcançados.

- Investigação e proposição de novos métodos de caracterização dinâmica de semicondutores, que permitem realizar medidas em dispositivos de banda larga em condições de temperatura homogênea.
- Melhorias na metodologia de otimização de elementos magnéticos: considerar o uso de fios de Litz e outras configurações de bobinagem que possam apresentar melhores performances; em transformadores planares, considerar uso de camadas com entrelaçamento; considerar efeitos de entreferro; caracterização de perdas em alta frequência em materiais magnéticos.
- Algoritmos de otimização global multiobjetivo de conversores: desenvolvimento de modelos mais precisos que levam em conta os principais elementos do conversor, incluindo filtros de EMI; Inclusão de modelos de confiabilidade de conversores como objetivo de otimização, tendo em vista sua grande importância para aplicações em aeronaves.

# Referências

- U. Badstuebner, J. Miniboeck, and J. W. Kolar. Experimental verification of the efficiency/power-density ( $\eta$ - $\rho$ ) pareto front of single-phase double-boost and tcm pfc rectifier systems. In *2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pages 1050–1057, 2013. doi: 10.1109/APEC.2013.6520429.
- G. Buticchi, P. Wheeler, and D. Boroyevich. The more-electric aircraft and beyond. *Proceedings of the IEEE*, pages 1–15, 2022. doi: 10.1109/JPROC.2022.3152995.
- D. Christen and J. Biela. Analytical switching loss modeling based on datasheet parameters for mosfets in a half-bridge. *IEEE Transactions on Power Electronics*, 34(4):3700–3710, 2019. doi: 10.1109/TPEL.2018.2851068.
- B. Cougo. *Design and optimization of intercell transformers for parallel multicell converters*. PhD thesis, Institut National Polytechnique de Toulouse-INPT, 2010.
- B. Cougo, H. Schneider, and T. Meynard. Accurate switching energy estimation of wide bandgap devices used in converters for aircraft applications. In *2013 15th European Conference on Power Electronics and Applications (EPE)*, pages 1–10, 2013. doi: 10.1109/EPE.2013.6634338.
- S. Delbecq, J. Fontane, N. Gourdain, T. Planès, and F. Simatos. Sustainable aviation in the context of the paris agreement: A review of prospective scenarios and their technological mitigation levers. *Progress in Aerospace Sciences*, 141:100920, 2023. ISSN 0376-0421. doi: <https://doi.org/10.1016/j.paerosci.2023.100920>. URL <https://www.sciencedirect.com/science/article/pii/S0376042123000362>. Special Issue on Green Aviation.
- P. Dowell. Effects of eddy currents in transformer windings. In *Proceedings of the Institution of electrical Engineers*, volume 113, pages 1387–1394. IET, 1966.
- J. Fedison and M. Harrison. Coss hysteresis in advanced superjunction mosfets. In *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pages 247–252, 2016. doi: 10.1109/APEC.2016.7467880.

- R. Hou, J. Lu, and D. Chen. Parasitic capacitance eqoss loss mechanism, calculation, and measurement in hard-switching for gan hemts. In *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pages 919–924, 2018. doi: 10.1109/APEC.2018.8341124.
- Q. Huang, Q. Ma, P. Liu, A. Q. Huang, and M. A. de Rooij. 99 *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 9(5):5795–5806, 2021. doi: 10.1109/JESTPE.2021.3051207.
- ICERGI. 2kw 9a totem-pole pfc using vishay mosfets. <https://www.icergi.com/wp-content/uploads/2kW-9A-Totem-pole-PFC-Datasheet-v1.2-rc0.4.pdf>, 2021. Accessed: 2023-06-02.
- M. Kasper, R. M. Burkart, G. Deboy, and J. W. Kolar. Zvs of power mosfets revisited. *IEEE Transactions on Power Electronics*, 31(12):8063–8067, 2016. doi: 10.1109/TPEL.2016.2574998.
- J. W. Kolar, J. Biela, and J. Minibock. Exploring the pareto front of multi-objective single-phase pfc rectifier design optimization-99.2% efficiency vs. 7kw/din 3 power density. In *2009 IEEE 6th International Power Electronics and Motion Control Conference*, pages 1–21. IEEE, 2009a.
- J. W. Kolar, J. Biela, and J. Minibock. Exploring the pareto front of multi-objective single-phase pfc rectifier design optimization - 99.2 In *2009 IEEE 6th International Power Electronics and Motion Control Conference*, pages 1–21, 2009b. doi: 10.1109/IPEMC.2009.5289336.
- J. W. Kolar, F. Krismer, Y. Lobsiger, J. Muhlethaler, T. Nussbaumer, and J. Minibock. Extreme efficiency power electronics. In *2012 7th International Conference on Integrated Power Electronics Systems (CIPS)*, pages 1–22, 2012.
- F. Krismer. *Modeling and optimization of bidirectional dual active bridge DC-DC converter topologies*. Doctoral thesis, ETH Zurich, Zürich, 2010. Diss., Eidgenössische Technische Hochschule ETH Zürich, Nr. 19177, 2010.
- L. J. A. S. Maldonado et al. *Caracterização de materiais magnéticos a baixo custo aplicada à obtenção dos parâmetros de um dispositivo eletromagnético*. PhD thesis, Universidade do Estado de Santa Catarina, 2015.
- C. Marxgut, J. Biela, and J. W. Kolar. Interleaved triangular current mode (tcm) resonant transition, single phase pfc rectifier with high efficiency and high power density. In *The 2010 International Power Electronics Conference-ECCE ASIA-*, pages 1725–1732. IEEE, 2010.

- C. Marxgut, F. Krismer, D. Bortis, and J. W. Kolar. Ultraflat interleaved triangular current mode (tcm) single-phase pfc rectifier. *IEEE Transactions on Power Electronics*, 29(2):873–882, 2014. doi: 10.1109/TPEL.2013.2258941.
- M. Meneghini, C. De Santi, I. Abid, M. Buffolo, M. Cioni, R. A. Khadar, L. Nela, N. Zagni, A. Chini, F. Medjdoub, et al. Gan-based power devices: Physics, reliability, and perspectives. *Journal of Applied Physics*, 130(18):181101, 2021.
- J. Mühlethaler. *Modeling and multi-objective optimization of inductive power components*. PhD thesis, ETH Zurich, 2012.
- C. Oliver. A new core loss model. *Switching Power Magazine*, 3(2):28–30, 2002.
- K. Overshott. The causes of the anomalous loss in amorphous ribbon materials. *IEEE Transactions on Magnetics*, 17(6):2698–2700, 1981. doi: 10.1109/TMAG.1981.1061648.
- Y. Ren, M. Xu, J. Zhou, and F. Lee. Analytical loss model of power mosfet. *IEEE Transactions on Power Electronics*, 21(2):310–319, 2006. doi: 10.1109/TPEL.2005.869743.
- H. Ritchie. Cars, planes, trains: where do co2 emissions from transport come from? *Our World in Data*, 2020. <https://ourworldindata.org/co2-emissions-from-transport>.
- D. Rodriguez-Sotelo, M. A. Rodriguez-Licea, I. Araujo-Vargas, J. Prado-Olivarez, A.-I. Barranco-Gutiérrez, and F. J. Perez-Pinal. Power losses models for magnetic cores: A review. *Micromachines*, 13(3), 2022. ISSN 2072-666X. doi: 10.3390/mi13030418. URL <https://www.mdpi.com/2072-666X/13/3/418>.
- M. S. Rylko, K. J. Hartnett, J. G. Hayes, and M. G. Egan. Magnetic material selection for high power high frequency inductors in dc-dc converters. In *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, pages 2043–2049, 2009. doi: 10.1109/APEC.2009.4802955.
- H. Sathler and B. Cougo. Improvement of the modified opposition method used for accurate switching energy estimation of wbg transistors. In *2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*, pages 308–315, 2017. doi: 10.1109/WiPDA.2017.8170565.
- H. H. Sathler. *Optimization of GaN-based series-parallel multilevel three-phase inverter for aircraft applications*. PhD thesis, Université Paris-Saclay, 2021.
- M. Schweizer and T. B. Soeiro. Heatsink-less quasi 3-level flying capacitor inverter based on low voltage smd mosfets. In *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, pages P1–P.10, 2017. doi: 10.23919/EPE17ECCEurope.2017.8098916.

- TI. 1-kw, 80 plus titanium, gan ccm totem pole bridgeless pfc and gan half-bridge llc reference design [design guide: Tida-010062]. <https://www.ti.com/lit/ug/tiduet7f/tiduet7f.pdf?ts=1689285699081>, 2019. Accessed: 2023-06-02.
- G. S. Zappulla, B. Cougo, A. L. Rodríguez Vázquez, A. Russo, and B. Guida. Optimization of bidirectional modular dc/dc converter for low and high power operation in aircraft applications. In *2021 22nd IEEE International Conference on Industrial Technology (ICIT)*, volume 1, pages 458–463, 2021. doi: 10.1109/ICIT46573.2021.9453512.
- G. S. Zappulla, B. Cougo, M. V. T. Andrade, and L. M. F. Morais. Accurate switching energy measurement of wide band-gap semiconductors at low current. In *PCIM Europe 2023; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, pages 1–8, 2023a. doi: 10.30420/566091292.
- G. S. Zappulla, B. Cougo, L. M. F. Morais, and M. V. T. Andrade. Analyse et mesure des pertes en commutation à faible courant des semiconducteurs à grand gap. In *Symposium de Génie Electrique*, 2023b.
- Z. Zhang, B. Guo, F. F. Wang, E. A. Jones, L. M. Tolbert, and B. J. Blalock. Methodology for wide band-gap device dynamic characterization. *IEEE Transactions on Power Electronics*, 32(12):9307–9318, 2017. doi: 10.1109/TPEL.2017.2655491.