

UNIVERSIDADE FEDERAL DE MINAS GERAIS
Escola de Engenharia
Programa de Pós-Graduação em Engenharia Elétrica.

Marco Vinicio Teixeira Andrade

**Módulos de Potência Híbridos
IGBT de silício e MOSFET de
carbeto de silício em paralelo**

Belo Horizonte

2023

Marco Vinicio Teixeira Andrade

Módulos de Potência Híbridos
IGBT de silício e MOSFET de carbeto de silício em
paralelo

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Lenin Martins Ferreira Morais
Co-orientador: Bernardo Cogo França

Belo Horizonte
2023

A553m

Andrade, Marco Vinicio Teixeira.

Módulos de potência híbridos IGBT de silício e MOSFET de carbeto de silício em paralelo [recurso eletrônico] / Marco Vinicio Teixeira Andrade . - 2023.

1 recurso online (59 f. : il., color.) : pdf.

Orientador: Lenin Martins Ferreira Morais.

Coorientador: Bernardo Cogo França.

Dissertação (mestrado) - Universidade Federal de Minas Gerais, Escola de Engenharia.

Bibliografia: f. 57-59.

Exigências do sistema: Adobe Acrobat Reader.

1. Engenharia elétrica - Teses. 2. Eletrônica de potencia - Teses. 3. Semicondutores de gap largo - Teses. 4. Transistores - Teses. 5. Conversores de corrente elétrica - Teses. I. Morais, Lenin Martins Ferreira. II. França, Bernardo Cogo. III. Universidade Federal de Minas Gerais. Escola de Engenharia. IV. Título.

CDU: 621.3(043)



UNIVERSIDADE FEDERAL DE MINAS GERAIS
ESCOLA DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

FOLHA DE APROVAÇÃO

"MÓDULOS DE POTÊNCIA HÍBRIDOS IGBT DE SILÍCIO E MOSFET DE CARBETO DE SILÍCIO EM PARALELO"

MARCO VINICIO TEIXEIRA ANDRADE

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica. Aprovada em 28 de julho de 2023. Por:

Prof. Dr. Lenin Martins Ferreira Morais
DELT (UFMG) - Orientador

Prof. Dr. Bernardo Cogo França
Institut de Recherche Technologique - IRT Saint Exupéry - Coorientador

Prof. Dr. Gabriel Azevedo Fogli
DELT (UFMG)

Prof. Dr. Thiago Ribeiro de Oliveira
DELT (UFMG)

Prof. Dr. Porfírio Cabaleiro Cortizo
DELT (UFMG)



Documento assinado eletronicamente por **Lenin Martins Ferreira Morais, Professor do Magistério Superior**, em 28/07/2023, às 11:53, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Gabriel Azevedo Fogli, Professor do Magistério Superior**, em 28/07/2023, às 12:01, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Thiago Ribeiro de Oliveira, Professor do Magistério Superior**, em 28/07/2023, às 12:03, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Porfirio Cabaleiro Cortizo, Membro de comissão**, em 01/08/2023, às 11:22, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Bernardo Cogo França, Usuário Externo**, em 03/08/2023, às 04:35, conforme horário oficial de Brasília, com fundamento no art. 5º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



A autenticidade deste documento pode ser conferida no site https://sei.ufmg.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **2497222** e o código CRC **F92783C3**.

Dedico esse trabalho a minha família.

Agradecimentos

Começo agradecendo a minha família, meus pais Fernando e Marilda e minha irmã Fernanda, por todo o apoio e criação que permitiram eu chegasse até aqui. Estendo o agradecimento aos meus tios: Jairinho, Felipe, Rocini, Honecine, Geraldo. Tias Lora, Alessandra, Simone, Gagaça, Vanderleia, Angelica. Avô Rocini e avó Conceição. Primos: Arthur, Rafael, Guilherme, Rocininho e Pedro. As primas: Isadora, Flávia, Madu, Sofia e Paulinha que também foram muito importantes em minha trajetória.

Gostaria também a todos os meus professores e outros trabalhadores da educação. Da escola maternal, incluindo também todos os treinadores dos diversos esportes que já pratiquei, passando pelos professores do ensino básico, fundamental e médio, até finalmente chegar na graduação e pós-graduação. O trabalho de todos foi essencial para minha formação humana e profissional.

No âmbito da educação um agradecimento especial a UFMG, onde me formei engenheiro e em seguida o mestrado. Ao meu orientador, Lenin, e ao meu co-orientador Bernardo agradeço a confiança, as discussões e as trocas de ideias essenciais para o desenvolvimento desse trabalho.

A banca avaliadora agradeço a disponibilidade para participar do trabalho enquanto avaliadores pelos comentários, sugestões e correções. Agradeço ao CAPES pelo apoio financeiro, o presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

Agradeço também a todos os meus amigos. Aqueles que me acompanham desde o ensino médio, Chico, Breno, Henrique, Tuti, VP, os dois Lucas, Marcelo, Daniel, Laura e Carolina. Aqueles que conheci na faculdade: Davi, PA, Augusto, Henrique. Todos esses que mesmo longe ainda mantemos contato. Ao grêmio da elétrica pela organização do campeonato e a todos os participantes, em especial os meus companheiros de equipe no Shock 04, Emelectron e Bom Senso FC. Foi graças a esse campeonato que redescobri minha paixão por jogar futsal, que me diverte tanto e continuo desde então.

Por fim, agradeço também ao IRT Saint-Exupery pelo convite para realizar parte da pesquisa na França. Agradeço em especial Bernardo e Gustavo, responsáveis pelo

convite e pela recepção. Aos colegas de equipe Gilles, Hoan, João, Paul, Gautier, Fábio, Arthur, Sebastien e Marina, que me receberam super bem e tornaram minha adaptação simples. Agradeço também aos amigos da equipe de futsal Toulemour pelas ótimas partidas e jantares. A Jean Luch um agradecimento especial pela organização do campeonato.

Resumo

A eletrônica de potência é chave para os processos de descarbonização. Os conversores permitem integrar fontes renováveis, eletrificação de carros, e serão essenciais no processo de eletrificação de aviões e outros meios de transportes. O componente central desses conversores são os transistores. Tradicionalmente fabricados em silício (Si), duas tecnologias se destacavam: o MOSFET para aplicações de baixa tensão; e os IGBT para aplicações de média tensão. Nos últimos anos o desenvolvimento de transistores com materiais *wide band gap* (WBG), principalmente o carbeto de silício (SiC) e o nitreto de gálio (GaN), que possuem melhor desempenho que os componentes de silício mudou esse cenário. O SiC tornou viável a tecnologia MOSFET no mesmo nível de tensão do IGBT. Entretanto, apesar do melhor desempenho, a utilização dos dispositivos WBG ainda encontra desafios quanto ao custo elevado e a disponibilidade de componentes. Buscando aproveitar as vantagens do MOSFET SiC a um custo menor, esse trabalho apresenta o estudo sobre a implementação de um módulo híbrido de 1200V. Ele é composto por um IGBT de Si e um MOSFET de SiC em paralelo. Dessa forma um SiC de menor capacidade de corrente, e consequente mais barato, é usado em paralelo com o IGBT podendo atender uma potência maior por um custo menor, aproveitando a vantagem das duas tecnologias. O trabalho foca em qual diodo usar para completar o módulo híbrido, o diodo de corpo do MOSFET SiC ou um diodo discreto, sendo consideradas 3 tecnologias diferentes: diodo Schottky de SiC; diodo ultrarrápido de Si; e diodo de arseneto de gálio (GaAs), caracterizando o módulo com essas 3 tecnologias. Em um segundo momento o trabalho foca na dinâmica do IGBT chaveando a zero de tensão quando uma sequência de comutação é usada para operar a módulo híbrido, mostrando os efeitos na corrente e nas perdas do módulo híbrido. Por fim, os resultados são usados para calcular as perdas do módulo híbrido proposta em um inversor de 540 V/30 kW para avaliação do desempenho em uma aplicação real.

Palavras-chave: Módulo híbrido; Wide Band Gap; SiC MOSFET; Si IGBT; Paralelização de transistores;

Abstract

Power electronics is key to the decarbonization process. Converters allow the integration of renewable sources, electrification of cars, and will be essential in the process of electrification of airplanes and other means of transportation. The central component of these converters are transistors. Traditionally manufactured in silicon (Si), two technologies stood out: the MOSFET for low voltage applications and the IGBT for medium voltage applications. In recent years, the development of transistors with wide band gap (WBG) materials, mainly silicon carbide (SiC) and gallium nitride (GaN), which have better performance than silicon components, has changed this scenario. SiC has made MOSFET technology viable at the same voltage levels as the IGBT. However, despite the improved performance, the use of WBG devices still faces challenges in terms of high cost and availability of components. In order to take advantage of the MOSFET SiC at a lower cost. This paper presents a study about the implementation of a 1200V hybrid switch. It is composed of a Si IGBT and a SiC MOSFET in parallel. In this way, a smaller and consequently cheaper SiC is used in parallel with the IGBT, which can be used to create a higher power converter at a lower cost. The technology also allows the advantages of the IGBT to be exploited. The work focuses on which diode to use to complete the hybrid switch, the SiC MOSFET body diode or a discrete diode considering. Three different diode technologies are tested: SiC Schottky diode; ultrafast Si diode; and Gallium Arsenide(GaAs) diode, characterizing the switch with all technologies. In a second step, the work focuses on the dynamics of the IGBT switching at zero voltage when a switching sequence is used to operate the hybrid switch, showing the effects on the current and losses of the hybrid switch. Finally the results are used to calculate the losses of the proposed hybrid switch in a 540 V/30 kW inverter for performance to evaluate performance in a real application.

Keywords: Hybrid Switch; Wideband Gap; SiC MOSFET; Si IGBT; Transistors in Parallel

Lista de Ilustrações

Figura 1 – Módulos de potência com cinco chips em paralelo.	15
Figura 2 – Características em condução e em comutação de um IGBT em Si (IGW40T120) e um MOSFET SiC (C3M0075120K).	16
Figura 3 – Preço de transistores no distribuidor Mouser (acesso em 18/08/2023) em função da corrente nominal especificada pelo fabricante. Os transistores comparados tem tensão de bloqueio de 1200 V e são encapsulados em TO-247.	17
Figura 4 – Diagrama de uma módulo híbrido Si Sic, mostrando a indutância parasita entre cada componente. Composta por um Si IGBT, um SiC MOSFET. O uso de um diodo em antiparalelo é opcional.	18
Figura 5 – Alguns padrões possíveis para comando do módulo híbrido.	22
Figura 6 – Energia de comutação em função dos atrasos para comutar os componentes do módulo híbrido.	23
Figura 7 – Tipos de <i>gate driver</i> para comando de um interruptor híbrido.	24
Figura 8 – <i>Gate driver</i> para comando do módulo híbrido com padrão utilizando circuitos integrados dedicados para atraso de sinais.	25
Figura 9 – <i>Gate driver</i> para comando do módulo híbrido utilizando comparados e circuitos RC. Compatível com os padrões 1, 2 e 3 conforme a escolha das resistências e capacitâncias.	25
Figura 10 – <i>Gate drivers</i> para comando do módulo híbrido com apenas 1 sinal PWM e apenas 1 <i>gate driver</i> . Esses circuitos utilizam MOSFETs de baixa tensão e circuitos RC entre o transistor e o <i>gate driver</i> para atrasar o sinal comando.	26
Figura 11 – Diagrama do circuito para teste de múltiplas impulsões.	28
Figura 12 – Característica IxV para as diferentes configurações de módulo híbrido consideradas, e para a configuração usando apenas MOSFET SiC.	29
Figura 13 – Diagrama do circuito para teste de múltiplas impulsões.	29
Figura 14 – Montagem experimental para caracterização das energias de comutação do módulo híbrido MOSFET SiC e IGBT através do Teste de Duplo Pulso.	30
Figura 15 – Imagem da câmera térmica usada no monitoramento da temperatura.	30

Figura 16 – Formas de onda obtidas no teste de dupla impulsão. Comutação de 25 A com uma resistência de gate de 11 Ω	31
Figura 17 – Representação gráfica das energias de comutação extraídas a partir do teste da dupla impulsão.	32
Figura 18 – Resultados do teste de múltiplas impulsão com resistência de gate de 11 Ω , barramento de 540 V e diferentes temperaturas de junção.	32
Figura 19 – Forma de onda de corrente em um transistor usada para cálculo de perdas.	35
Figura 20 – Perdas calculadas para cada um dos transistores apresentados, para funcionamento com fator de potência unitário.	36
Figura 21 – Perdas calculadas para cada um dos transistores apresentados, para funcionamento com fator de potência indutivo de 0,85	36
Figura 22 – Dinâmica na divisão de corrente entre os transistores do módulo híbrido durante o teste de dupla impulsão observada em uma simulação do LTSpice.	38
Figura 23 – Modelo de condução do módulo híbrido considerando indutância parasita entre os componentes. MOSFET SiC em vermelho, IGBT Si em azul e Diodo em verde.	40
Figura 24 – Padrão 3 de comando do módulo híbrido considerado para análise da dinâmica da corrente durante a comutação em tensão nula de tensão.	41
Figura 25 – Correntes calculadas (equações (4.4) a (4.6)) para um módulo híbrido considerando a dinâmica da corrente quando operada com o padrão 3.	42
Figura 26 – Esquemático do circuito usado para verificar a dinâmica de corrente na repartição de corrente no módulo híbrido.	43
Figura 27 – Montagem experimental para verificar a dinâmica de corrente na repartição de corrente no módulo híbrido.	43
Figura 28 – Diodos em TO-247 e TO-247 modificados para aumentar a indutância do encapsulamento.	44
Figura 29 – Corrente no MOSFET para diferentes indutâncias na conexão do diodo	44
Figura 30 – Perdas de condução instantâneas no módulo híbrido considerando a dinâmica da corrente quando operando com o padrão 3.	46
Figura 31 – Perda instantâneas no MOSFET SiC, como parte de um módulo híbrido, operando no padrão de chaveamento 3.	47
Figura 32 – Perda instantâneas no IGBT, como parte de um módulo híbrido, operando no padrão de chaveamento 3.	47
Figura 33 – Perda instantâneas no IGBT, como parte de um módulo híbrido, operando no padrão de chaveamento 3.	47
Figura 34 – Esquemático do circuito proposto para medir a energia extra de condução em um módulo híbrido.	48

Figura 35 – Sinais de controle para realização dos testes de medição da energia extra de condução no módulo híbrido.	49
Figura 36 – Montagem experimental para medição da energia extra de condução no módulo híbrido.	49
Figura 37 – Exemplo de formas de onda capturadas no osciloscópio durante os testes para medição da energia extra de condução no módulo híbrido.	50
Figura 38 – Perdas de condução médias em um período da chaveamento do módulo híbrido em função da frequência de chaveamento com tempo total de atraso T_{dTOTAL} constante.	51
Figura 39 – Perdas de condução médias em um período da chaveamento do módulo híbrido em função da frequência de chaveamento com D constante.	52

Lista de Tabelas

Tabela 1 – Comparação entre os tipos de <i>gate drivers</i> apresentados na figura 7.	26
Tabela 2 – Configurações consideradas para a módulo híbrido.	28
Tabela 3 – Resultados do teste de múltiplas impulsão com resistência de gate de 11 Ω , barramento de 540V e diferentes temperaturas de junção.	33
Tabela 4 – Variação da energia observada nos testes de múltiplas impulsões com resistência de gate de 11 Ω , barramento de 540 V e diferentes temperaturas de junção.	33
Tabela 5 – Características do inversor considerado para estimação de perdas com a módulo híbrido.	34
Tabela 6 – Parâmetros do modelo descrito (4.7) encontrados a partir dos resultados do teste, e parâmetros do datasheet do MOSFET SiC e do diodo testados.	45
Tabela 7 – Perdas de condução extra medidas para a módulo híbrido. Teste com T_{dTOTAL} constante.	51
Tabela 8 – Perdas de condução extra medidas para a módulo híbrido. Teste com D constante.	53
Tabela 9 – Comparação entre a energia extra de condução e a energia de comutação do módulo híbrido a 60 A.	53

Sumário

1	Introdução	15
1.1	Objetivos da dissertação	18
1.2	Estrutura da dissertação	19
1.3	Publicações	19
2	Estado da Arte	21
2.1	Comandos do Módulo Híbrido	21
2.2	<i>Gate Drivers</i>	23
2.3	Conclusões do Capítulo	25
3	Estudo do diodo no módulo híbrido	27
3.1	Medição de Perdas em chaveamento	28
3.2	Comparação dos diodos em um módulo híbrido utilizada em um inversor trifásico 540 V/30 kVA	34
3.3	Conclusões do Capítulo	37
4	Dinâmica da corrente no módulo híbrido na comutação do IGBT em ZVS	39
4.1	Modelo Matemático para a dinâmica da corrente.	39
4.2	Verificação da dinâmica de corrente em decorrência da indutância parasita.	42
4.3	Modelo matemático para as perdas extras em condução no módulo híbrido	45
4.4	Medição das perdas extras de condução na módulo híbrido	48
4.4.1	Teste com T_{dTOTAL} constante	50
4.4.2	Ciclo de trabalho D fixo	52
4.5	Conclusões do Capítulo	53
5	Conclusão	55
	Referências	57

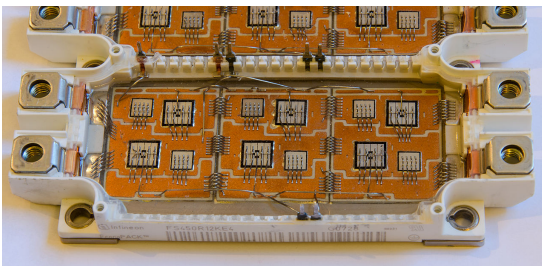
Capítulo 1

Introdução

Para aumentar a capacidade de corrente de um conversor ou módulo de potência, é comum a utilização de diversos transistores em paralelo. A conexão pode ser de componentes discretos, encapsulados em TO-247, ou ao nível do chip conectando múltiplos transistores em um único módulo de potência como o mostrado na figura 1. Essa conexão é normalmente feita com componentes de mesma característica, tipo de tecnologia e capacidade de corrente.

Figura 1 – Módulos de potência com cinco chips em paralelo.

(a) Módulo IGBT de inversor trifásico. Três chips em paralelo Infineon Econopack.



Fonte: [Wikimedia](#)

(b) Meia ponte SiC MOSFET com cinco chips em paralelo. Wolfspeed XM3.



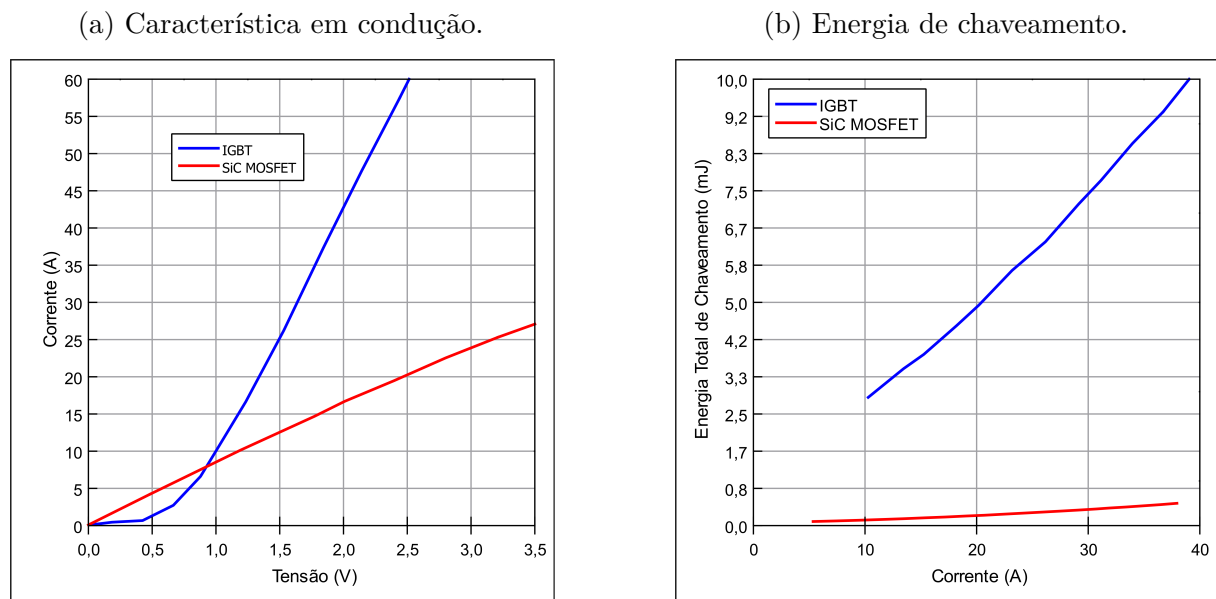
Fonte: [Wolfspeed](#)

Duas tecnologias de transistores se destacam para uso de transistores, o IGBTs e os MOSFETs. O IGBT são uma tecnologia bipolar com baixa queda de tensão em alta corrente, mas lentos e com altas perdas em comutação. A segunda tecnologia, os MOSFETs são dispositivos unipolares, com característica resistiva, rápidos e com baixas perdas em comutação.

Na tecnologia de silício, os níveis de tensão determinavam o tipo de transistor utilizado. Por característica da tecnologia, a resistência do MOSFET é limitada pela tensão de bloqueio do dispositivo, se tornando elevada para tensões elevadas. Dessa forma, para dispositivos de silício, O IGBT dominava em tensões de bloqueio entre 650-1700V, enquanto o MOSFET é usado em tensões inferiores. Com a introdução de materiais *wide-band gap* (WBG), nesse caso o carbeto de silício (SiC), MOSFETs para tensões de

650-1700V se tornaram viáveis. Dessa forma, nessa faixa de tensão as tecnologias IGBT em Si e MOSFET em SiC estão disponíveis para serem usadas no projeto de conversores, cada uma com suas características. A figura 2 mostra as características de um MOSFET SiC de $75\text{ m}\Omega$ (30 A), e de um IGBT de 40 A, ambos com tensão de bloqueio de 1200 V.

Figura 2 – Características em condução e em comutação de um IGBT em Si (IGW40T120) e um MOSFET SiC (C3M0075120K).



Fonte: Autor

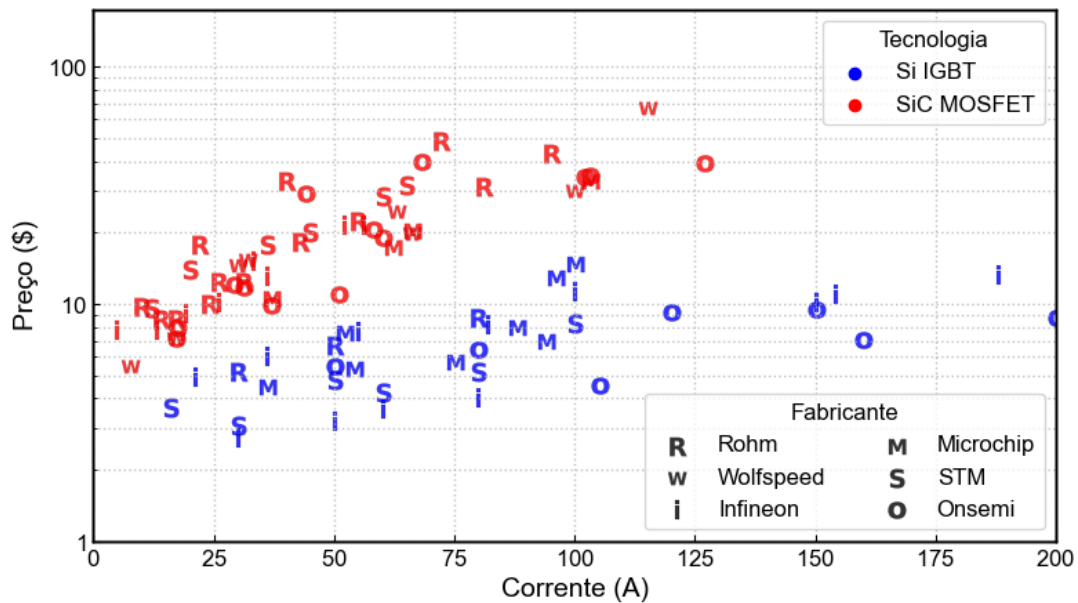
Fonte: Autor

A figura 2a ilustra a vantagem do IGBT nas perdas em condução. Para uma corrente de 20 A ele tem uma queda de tensão de aproximadamente 1,3 V com 26W de perdas. Já o MOSFET SiC tem uma queda de 2,5 V e 50 W quase o dobro das perdas. Já a figura 2b mostra a vantagem em comutação do MOSFET SiC. Nos mesmo 20 A cerca de $0,25\ \mu\text{J}$ são perdidos para comutar o MOSFET SiC, contra 5 mJ para comutar o IGBT.

Além das características elétricas apresentadas na figura 2 uma diferença econômica importante pode ser notada entre as duas. Os dispositivos IGBT em silício são mais baratos que os MOSFETs em carbeto de silício. A diferença é ilustrada pelo preço dos transistores discretos encapsulados em TO-247 no distribuidor Mouser. A figura 3 ilustra o preço os transistores para as duas tecnologias, e de diferentes fabricantes. O IGBT é a opção mais barata em todos os níveis de corrente.

A ideia do módulo híbrido Si/SiC é então fazer o paralelismo de transistores Si IGBT e SiC MOSFET misturando essa duas tecnologias, buscando potencializar o melhor de cada uma (Song et al. [2015], Ning et al. [2017], Rahimo et al. [2015], Hoffmann and Karst [2005], Song and Huang [2015], Vemulapati et al. [2016], Kayser et al. [2022]). Do IGBT buscamos baixa queda de tensão em altas correntes, e o baixo custo. Do SiC

Figura 3 – Preço de transistores no distribuidor Mouser (acesso em 18/08/2023) em função da corrente nominal especificada pelo fabricante. Os transistores comparados tem tensão de bloqueio de 1200 V e são encapsulados em TO-247.



Fonte: Autor

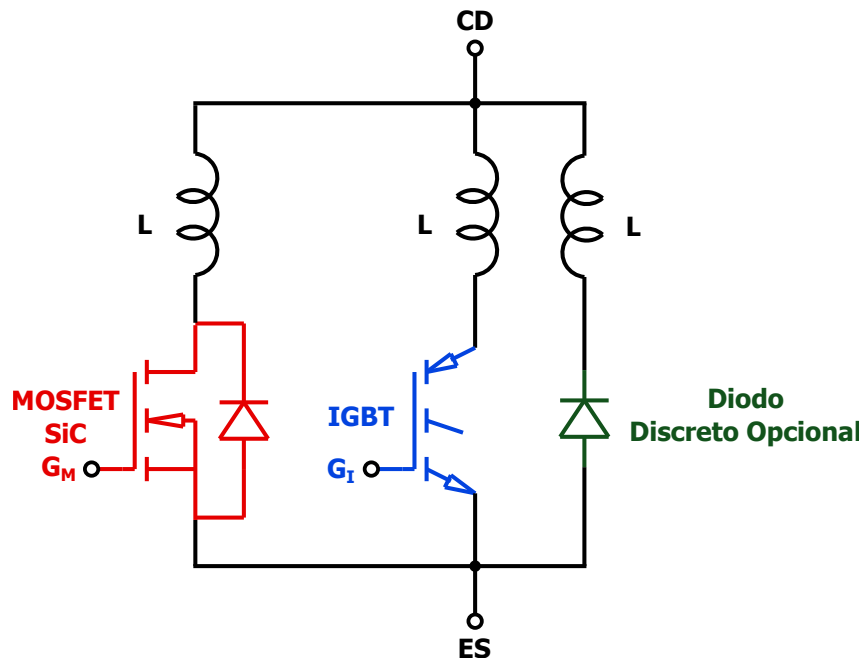
MOSFET as baixas perdas em comutação e a característica resistiva em condução. A figura 4 mostra como é a conexão do módulo híbrido.

A figura 4 representa os componentes principais do módulo híbrido, o SiC MOSFET e o Si IGBT. Um diodo em anti-paralelo é representado. O uso dele é opcional, tem impacto nas características de condução e comutação do módulo híbrido. Uma das contribuições desse trabalho é verificação das características do módulo híbrido sem esse diodo, e com diodos de Si, SiC e GaAs. Medindo as perdas em comutação de todas essas configurações de módulo híbrido em testes de dupla impulsão. Os testes com os diodos serão apresentados no capítulo 3.

Outro elemento representado na figura 4 é a indutância parasita L_{disp} que existe entre os componentes do módulo híbrido. Essa indutância impõe uma dinâmica à corrente durante a comutação do módulo híbrido. Essa dinâmica acarreta perdas no módulo híbrido. Outra contribuição desse trabalho é a modelização dessa dinâmica na seção 4.1. As perdas são verificadas experimentalmente em 4.4.

Este trabalho apresenta um primeiro estudo para a construção de um módulo híbrido. Para isso uma célula de comutação é realizada com componentes em TO-247. Um MOSFET SiC para 23 A ($75\text{ m}\Omega$) e um IGBT de 40 A são conectados em paralelo formando a módulo híbrido. Diferentes tecnologias de diodo são avaliadas para completar a módulo híbrido: diodo Schottky em SiC, diodo ultrarrápido em Si, e diodo em GaAs. Essa célula de comutação é caracterizada para entender a comutação de um módulo híbrido e

Figura 4 – Diagrama de uma módulo híbrido Si Sic, mostrando a indutância parasita entre cada componente. Composta por um Si IGBT, um SiC MOSFET. O uso de um diodo em antiparalelo é opcional.



Fonte: Autor

permitir realizar uma validação do conceito antes de passar a integração dos componentes em um módulo de potência.

1.1 Objetivos da dissertação

Os estudos iniciais para construção de um módulo híbrido realizados nesse trabalho tem como objetivos:

- Estudar as técnicas de operação de módulos híbridos e o *gate driver* necessário para implementá-las.
- Realização de testes em um protótipo de módulo híbrido de 1200V, paralelização de componentes discretos em TO-247. O protótipo consiste em uma meia ponte, efetuada com um MOSFET SiC para 23 A (75 mΩ) e um IGBT de 40 A conectados em paralelo, contando com espaço para conexão de diodos.
- Determinar se é necessário a utilização de um diodo discreto em antiparalelo com as chaves. Caso seja necessário identificar a melhor tecnologia de diodo para o módulo híbrido.
- Compreender o processo de comutação do IGBT em zero de tensão em um módulo híbrido e as perdas existentes nesse processo.

1.2 Estrutura da dissertação

Esse trabalho traz um estudo sobre a implementação de um módulo híbrido de 1200 V, conectando um IGBT Si e um MOSFET SiC, ambos de 1200 V em paralelo. O trabalho inicia por um estado da arte na seção 2. A revisão foca em 2 pontos: as principais técnicas propostas para a sequência de comutação do módulo híbrido; e nos *gate drivers* propostos para possibilitar a utilização desses padrões.

A seção 3 estuda a utilização de um terceiro componente discreto no módulo híbrido, um diodo em anti-paralelo. As perdas em comutação do módulo híbrido são medidas através do teste da dupla impulsão. São considerados o diodo de corpo do MOSFET SiC, um diodo ultra rápido de Si, um diodo schottky de SiC e um diodo de GaAs. Para avaliar o desempenho do módulo híbrido de cada diodo em uma aplicação. Um algoritmo que calcula as perdas em semicondutores é utilizado para comparar todas as opções de diodo em uma aplicação de inversor trifásico 540 V/30 kW para aplicações aeronáuticas.

A seção 4 traz um estudo sobre a dinâmica da corrente na módulo híbrido quando o IGBT é ligado a zero de tensão. A indutância parasita dos dispositivos é considerada e a dinâmica da corrente é modelada. As perdas no módulo híbrido decorrentes dessa dinâmica são identificadas e medidas experimentalmente.

Finalmente, a seção 5 conclui o trabalho. Trazendo um resumo dos resultados. Algumas propostas para a continuidade dos estudos também são abordados.

1.3 Publicações

Durante o desenvolvimento desse trabalho, 5 artigos foram publicados em congressos. Como autor publiquei dois artigos sobre o módulo híbrido:

- Marco ANDRADE, Bernardo COUGO, Lenin M. F. MORAIS, Gustavo SATHLER “Evaluation des différentes technologies de diode pour interrupteur hybride utilisé dans un onduleur triphasé pour des applications aéronautique”, publicado na conferência SGE 2023.
- Marco ANDRADE, Bernardo COUGO, Lenin M. F. MORAIS, “Current Sharing Dynamics During IGBT ZVS Turn-On in a Hybrid Si IGBT/SiC MOSFET Switch”, publicado na conferência EPE 2023 em setembro.

Como co-autor participei de outros 3 artigos. Esses artigos não tratam diretamente do módulo híbrido, mas de técnicas de caracterização usadas para caracterizar, ou consideradas para a caracterização de módulos híbridos no futuro. Os três artigos são:

-
- Gustavo S. Zappulla, Bernardo Cougo, Marco T. Andrade, Lenin M. F. Morais “Accurate Switching Energy Measurement of Wide Band-Gap Semiconductors at Low Current”, publicado na conferência PCIM Europe 2023.
 - Gustavo S. Zappulla, Bernardo Cougo, Marco T. Andrade, Lenin M. F. Morais, “Analyse et Mesure des Pertes en Commutation à Faible Courant des Semiconducteurs à Grand Gap”, publicado no PCIM Europe 2023.
 - Bernardo COUGO, Gilles SEGOND, Alice TEIXEIRA, Lenin M. F. MORAIS, Marco ANDRADE, Duc Hoan TRAN, “Evaluation précise de la température de jonction des transistors SiC en dynamique pour l’estimation de la durée de vie des modules de puissance utilisés dans les onduleurs triphasés”, publicado no SGE 2023.

Capítulo 2

Estado da Arte

Como o módulo de potência híbrido é construído com transistores de tecnologias, materiais e tamanhos diferentes, uma atenção é empregada sua operação. Mesmo que seja possível conectar o *gate* dos transistores em paralelo, essa não é a abordagem mais usual, sendo mantidos isolados permitindo a adoção de sequências de comutação para operação do módulo híbrido.

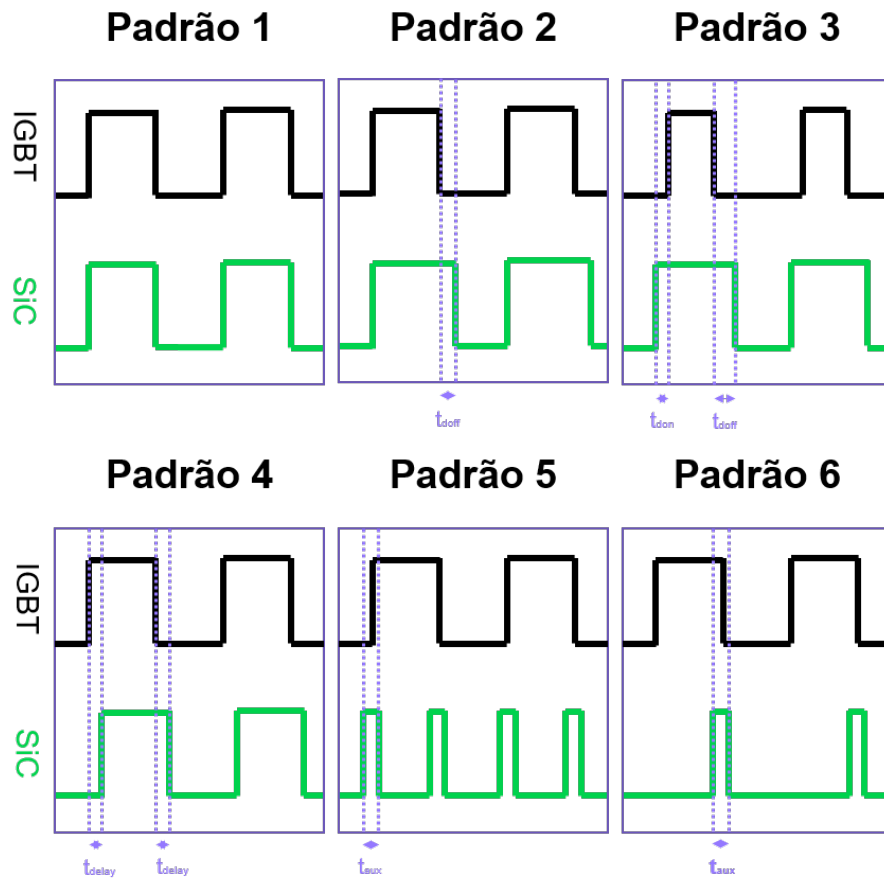
O estado da arte apresentado nesse capítulo foca em dois aspectos da operação do módulo híbrido. A seção 2.1 traz as principais sequências de comutação encontradas para operação do módulo híbrido. A utilização dessas sequências impõe o desenvolvimento de *gate drivers* adaptados para o módulo híbrido. A seção 2.2 apresenta os principais *gate drivers* desenvolvidos para módulos híbridos, e os agrupa em 3 grandes grupos. Por fim, a seção 2.3 traz uma breve conclusão acerca da sequência de comando e do *gate driver* mais adequados ao módulo híbrido a ser desenvolvido.

2.1 Comandos do Módulo Híbrido

A presença de transistores de tecnologias distintas em paralelo abre possibilidades e traz uma importância à sequência de comando dos transistores do módulo Híbrido. A figura 5. apresenta diferentes padrões que podem ser aplicados para a operação do módulo híbrido.

O padrão mais simples é aplicar o mesmo sinal de comando aos dois dispositivos como mostrado no Padrão 1, dessa forma nenhuma complexidade é adicionada ao controle ou ao *gate driver*, mas não temos o desempenho de comutação do SiC. No bloqueio teremos a desempenho do componente mais lento, o IGBT. Para melhorar desempenho em comutação do módulo híbrido modifica-se o padrão, desligando com antecedência o IGBT, comutando-o em tensão zero e depois desligando o MOSFET SiC, representando o padrão 2. No padrão 3 o IGBT é ligado em tensão nula adicionando um atraso no comando de ligar. No padrão temos um atraso entre os sinais, dessa forma o desempenho para ligar

Figura 5 – Alguns padrões possíveis para comando do módulo híbrido.



Fonte: Adaptado de [Fu and Ren \[2021\]](#)

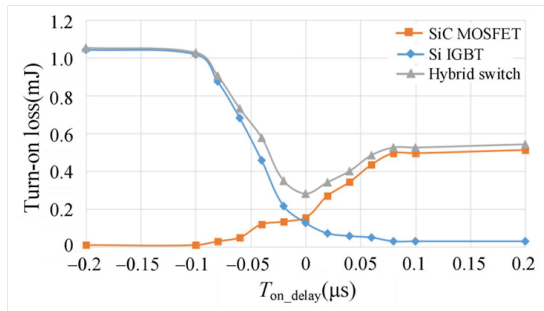
será o IGBT e o de desligar o do SiC. Esse padrão pode ser interessante em topologias onde as chaves são ligadas em ZVS. Os padrões 5 e 6 utilizam o SiC apenas durante os períodos de comutação, para comutar o IGBT em ZVS [Zhu et al. \[2020\]](#).

Os padrões 2 e 3 são os mais interessantes. Sempre comutando o SiC, reduzindo as perdas de comutação, e mantendo o SiC para auxiliar o IGBT durante a comutação. Durante o período de atraso o SiC conduz sozinho, apresentando nesse período perdas maiores. Esse comportamento leva a existência de um atraso ótimo onde temos o mínimo de perdas de comutação, sem aumentar as perdas de condução do SiC devido ao atraso. A otimização do atraso do IGBT com base em medições da curva $V \times I$ e de energia de comutação dos componentes é apresentada em [Qin et al. \[2021\]](#), encontrando curvas de energia de comutação em função do atraso como mostradas na figura 6.

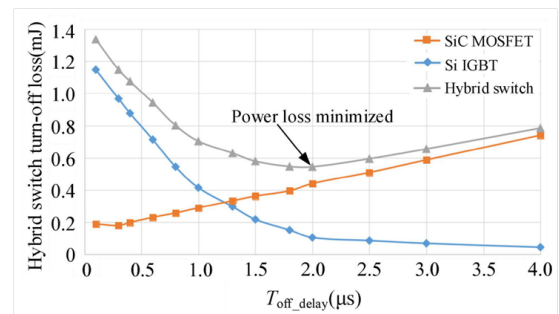
Essas perdas devido ao atraso ocorrem a cada comutação. Logo, elas podem ser compreendidas como uma forma de perdas em comutação. Uma das contribuições desse trabalho será a medição dessa energia, apresentado no capítulo 4.

Esses padrões podem ainda ser modificados em tempo real durante o funcionamento de um conversor feito com um módulo híbrido. Em [Li et al. \[2022\]](#) o atraso entre a comutação

Figura 6 – Energia de comutação em função dos atrasos para comutar os componentes do módulo híbrido.



(a) Energia para ligar em função do atraso para ligar o IGBT (Para valores negativos, o IGBT é ligado antes).



(b) Energia para ligar em função do atraso para desligar o MOSFET SiC.

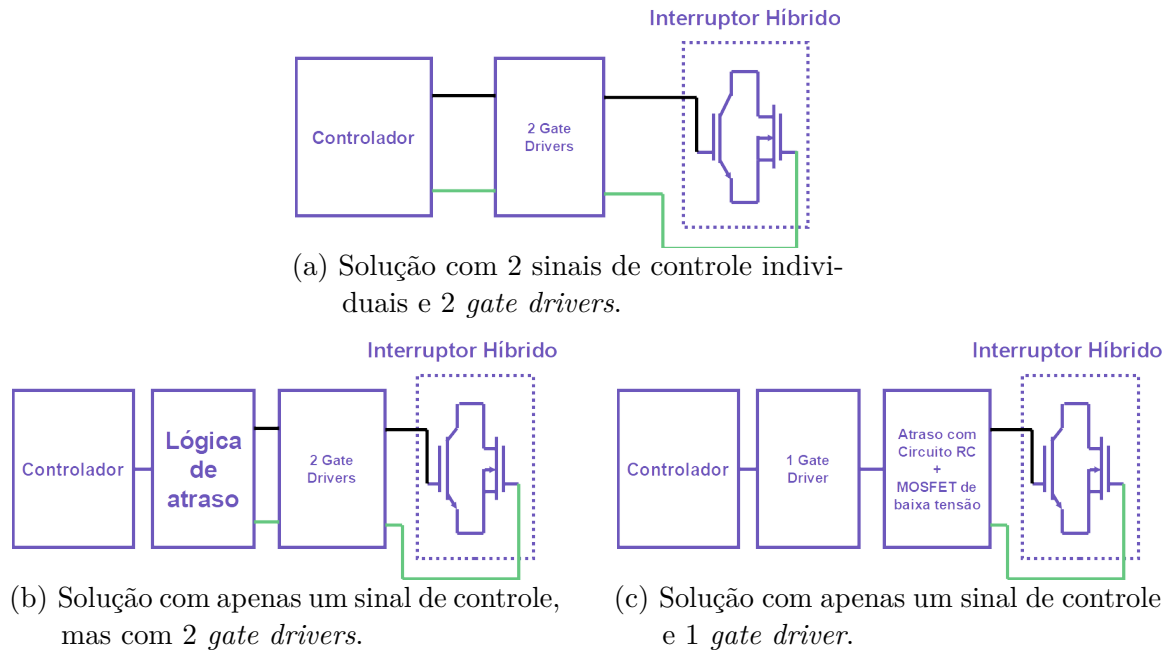
Fonte: Qin et al. [2021]

do MOSFET SiC e do IGBT é alterado em função da corrente comutada para aumentar a eficiência do conversor. Já em Liu et al. [2019] a ordem de comutação e a frequência de comutação são alteradas em função da corrente para aumentar eficiência e a confiabilidade do conversor com a módulo híbrido. A alteração do padrão também pode ser utilizada para equilibrar a temperatura de junção entre o MOSFET SiC e o IGBT como mostrado em He et al. [2018].

2.2 Gate Drivers

Caso se opte pela utilização de um padrão de comutação para o módulo híbrido, é necessário desenvolver um *gate driver* capaz de comandar o MOSFET SiC e o IGBT com os atrasos desejados. Diferentes propostas são encontradas na literatura Zhu et al. [2020], Li et al. [2018], Song et al. [2020], Fu and Ren [2021], Fu et al. [2022]. Os circuitos propostos se diferenciam sobretudo no número de sinais para controle, que podem ser individuais para o IGBT e para o MOSFET SiC ou um único sinal para os dois, e sobre o número de saídas do *gate driver*, que pode ser uma saída para cada componente, ou uma saída para os dois. As 3 configurações identificadas são mostradas na figura 7.

Estratégias como a da figura 7a permitem a maior flexibilidade possível no controle. Permite a escolha individual das tensões de comando do MOSFET SiC e IGBT, bem como a resistência de gate de cada um. É o tipo de *gate driver* necessário para permitir o máximo aproveitamento do módulo híbrido e permite a implementação das estratégias apresentadas em Liu et al. [2019], Li et al. [2022], He et al. [2018], Fu et al. [2022]. Por outro lado, precisa de um software de controle, já que é ele o responsável por implementar o padrão de comutação. Além disso, utiliza mais componentes em sua construção, fontes isoladas e chips de *gate driver* para realizar o controle independente dos dois dispositivos.

Figura 7 – Tipos de *gate driver* para comando de um interruptor híbrido.

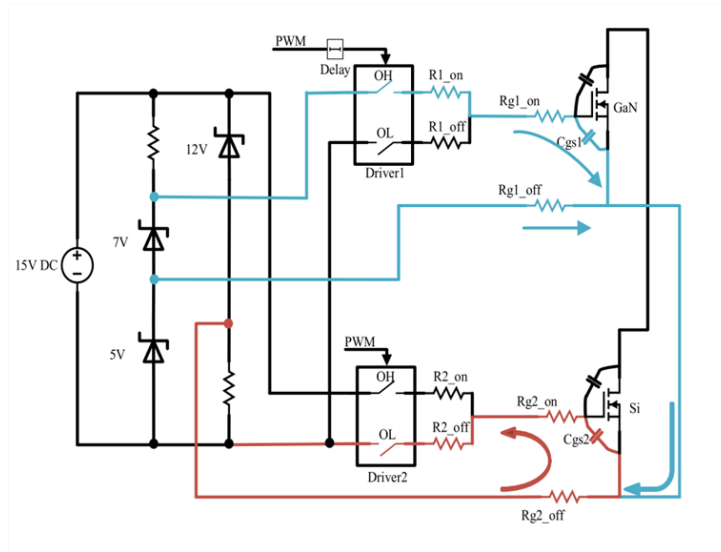
Fonte: Autor

A estratégia mostrada na figura 7b reduz a quantidade de sinal de controle, mas mantém *gate drivers* independentes. Com isso reduz a complexidade do controle e mantém a flexibilidade quanto a tensão usada para comandar cada componente e a resistência de gate de cada componente. O atraso na comutação e o padrão de comutação passam a ser fixos, definidos pelo tipo de circuito escolhido. Em Zhu et al. [2020] o padrão 4 da figura 5 é criado utilizando um circuito integrado dedicado a criar atraso de sinal como mostrado na figura 8. Para a criação dos padrões 1, 2, 3 da figura 5 Li et al. [2018] utiliza uma combinação de circuitos RC e comparadores como ilustrado no circuito da figura 9.

Buscando simplificar ao máximo possível a módulo híbrido são propostos circuitos seguindo a topologia mostrada em 7c. Circuitos RC e MOSFET de baixa tensão entre o *gate driver* e o transistor são usados para criar os atrasos necessários no sinal de comando. Os circuitos mostrados na figura 10

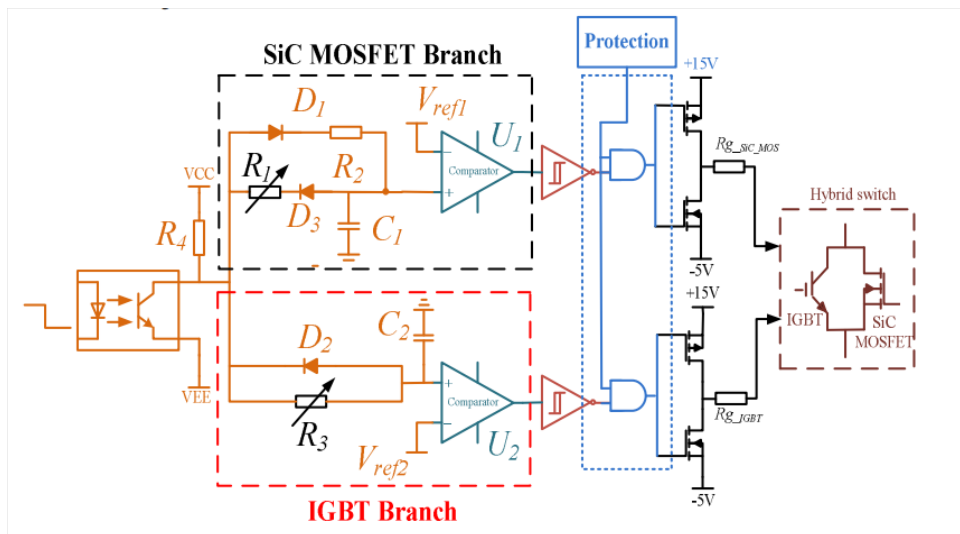
Como apenas um canal de *gate driver* é utilizado, a tensão de comando é a mesma para ambos os dispositivos. Os circuitos de atraso também limitam a resistência de gate usada para comutar o componente, por ter influência no atraso. Song et al. [2020] traz o circuito da figura 10a para implementação do padrão 2, integrando-o internamente do módulo no mesmo encapsulamento do IGBT e do MOSFET SiC. Fu and Ren [2021] modifica o circuito, adicionando mais um conjunto de MOSFET baixa tensão e circuito RC, como mostrado na figura 10b para possibilitar a utilização do padrão 3. Para que também possa ser utilizado o padrão 4, Fu et al. [2022] incrementa mais uma vez o *gate driver* como mostrado na figura 10c.

Figura 8 – *Gate driver* para comando do módulo híbrido com padrão utilizando circuitos integrados dedicados para atraso de sinais.



Fonte: Zhu et al. [2020]

Figura 9 – *Gate driver* para comando do módulo híbrido utilizando comparados e circuitos RC. Compatível com os padrões 1, 2 e 3 conforme a escolha das resistências e capacitâncias.



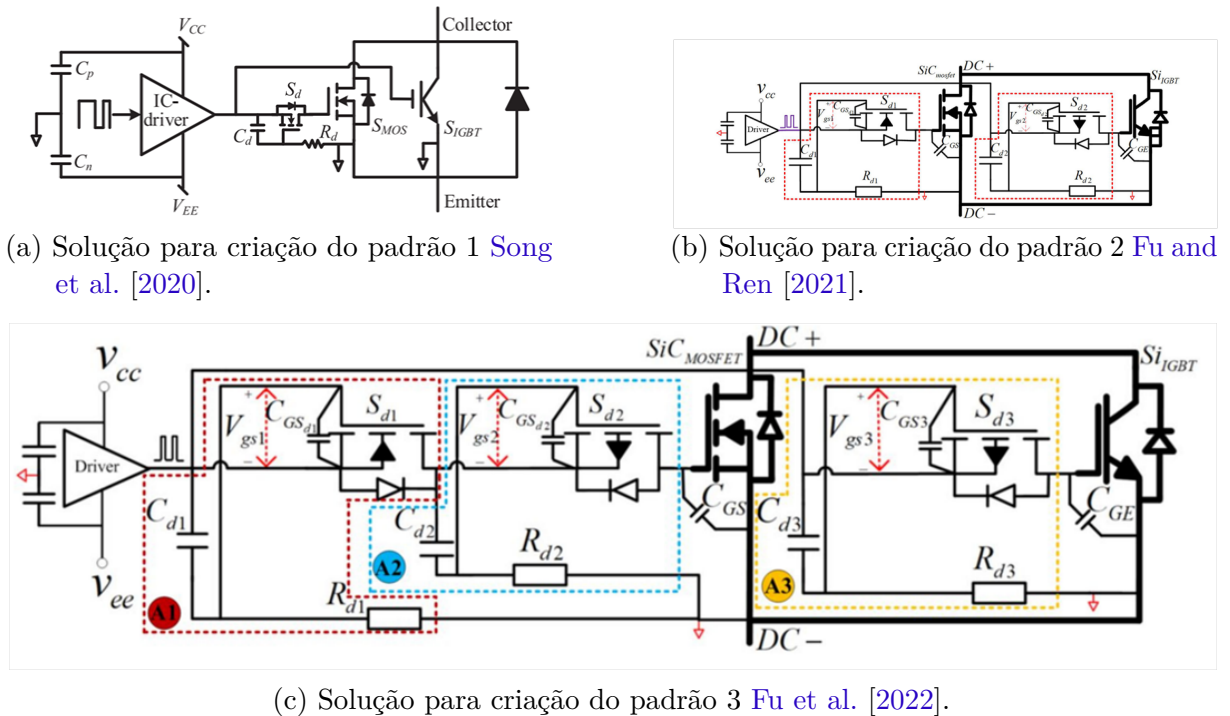
Fonte: Li et al. [2018]

A tabela 1 resume as principais características e diferenças dos gates drivers propostos para um módulo híbrido.

2.3 Conclusões do Capítulo

O capítulo foca nas técnicas de controle do módulo híbrido e nas topologias de *gate drivers* utilizadas para comandar o módulo híbrido. Dentre os trabalhos estudados, 3 grupos

Figura 10 – *Gate drivers* para comando do módulo híbrido com apenas 1 sinal PWM e apenas 1 *gate driver*. Esses circuitos utilizam MOSFETs de baixa tensão e circuitos RC entre o transistor e o *gate driver* para atrasar o sinal comando.



Fonte: Song et al. [2020], Fu and Ren [2021] e Fu et al. [2022]

Tabela 1 – Comparação entre os tipos de *gate drivers* apresentados na figura 7.

	2 PWM 2 <i>Gate Drivers</i> (Figura 7a)	1 PWM s 2 <i>Gate Drivers</i> (Figura 7b)	1 PWM 1 <i>Gate Driver</i> (Figura 7c)
Atraso	Variável	Fixo	Fixo
Padrão	Variável	Fixo	Fixo
Circuitos Auxiliares	Nenhum	Chip de atraso RC e comparadores...	RC e MOSFET baixa tensão
V_{gs} e V_{ge}	Independentes	Independentes	Igual

Fonte: Autor

de topologias foram identificados e comparados. No contexto desse trabalho o padrão de comando mais interessante é o 3 que permite a redução de perdas de chaveamento. Para o *gate driver*, considerando o contexto de pesquisa e desenvolvimento linha de pesquisa, a topologia escolhida é a com 2 sinais PWM e 2 *gate drivers* independentes. A flexibilidade total quanto a tensão de comando de cada componente assim como o tempo de atraso é ideal para desenvolver e otimizar o tempo de atraso e validar o módulo híbrido.

Capítulo 3

Estudo do diodo no módulo híbrido

Transistores do tipo IGBT conduzem apenas em um sentido, portanto são normalmente acompanhados de um diodo conectado em anti-paralelo para permitir o fluxo de corrente no sentido oposto. Esse não é o caso de dispositivos MOSFET, que possuem um diodo parasita em antiparalelo, de baixo desempenho, mas que podem conduzir em ambos os sentidos, não sendo necessário incluir um diodo discreto em antiparalelo.

No caso do módulo híbrido, o IGBT melhora a característica em condução no primeiro quadrante. Em algumas aplicações como inversores com capacidade regenerativa e conversores *back-to-back* a operação no terceiro quadrante pode sobrecarregar o MOSFET SiC. Um diodo em antiparalelo pode ser necessário para melhorar a característica do módulo híbrido nesse quadrante.

Diferentes diodos podem ser utilizados com impactos no desempenho do módulo híbrido, sobretudo na energia de comutação. A utilização de 3 tipos de diodos, assim como a não utilização de um diodo discreto contanto apenas com o diodo de corpo do MOSFET SiC, são avaliadas quanto a seu impacto nas perdas de comutação e na característica I_xV do componente. O esquemático do módulo híbrido é mostrada na figura 11 e tabela 2. Todos os componentes têm tensão de bloqueio de 1200 V e encapsulamento TO-247. Um conversor utilizando apenas MOSFET SiC realizado por [Cougo et al. \[2020\]](#), que contem um MOSFET SiC aproximadamente 3 vezes maior que o escolhido para o módulo híbrido é usado como referência de desempenho nesses estudo.

A característica I_xV é extraída do *datasheet* de cada componente, e combinada para encontrar a característica do módulo híbrido. A característica de cada configuração é mostrada na figura 12. Para o primeiro quadrante a característica é a mesma para todas as chaves híbridas, já que essa depende apenas do diodo e do MOSFET. No terceiro quadrante é possível observar a influência do diodo, onde se nota uma vantagem para o diodo SiC, e uma grande desvantagem para a não utilização de um diodo.

Figura 11 – Diagrama do circuito para teste de múltiplas impulsões.

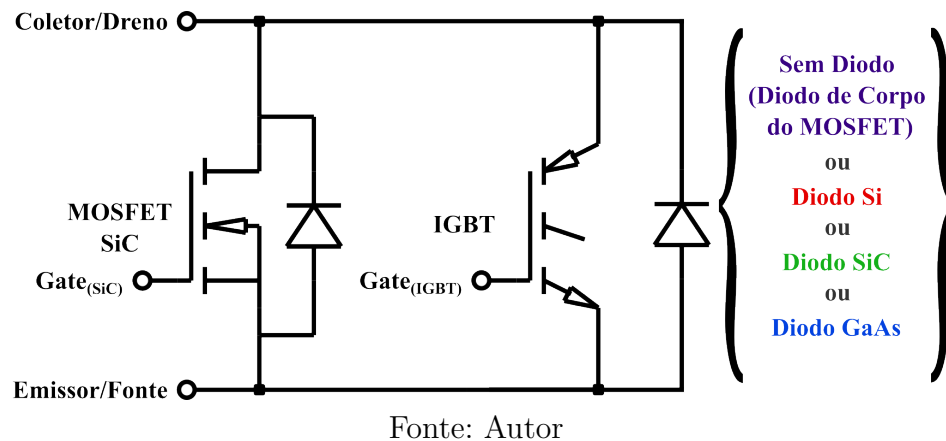


Tabela 2 – Configurações consideradas para a módulo híbrido.

Configuração	MOSFET SiC	IGBT	Diodo
Híbrido sem Diodo	75 mΩ	40 A	-
Híbrido com Diodo Si	75 mΩ	40 A	30 A Si Ultra-rápido
Híbrido com Diodo SiC	75 mΩ	40 A	40 A SiC Schottky
Híbrido com Diodo GaAs	75 mΩ	40 A	2x10 A GaAs
Apenas SiC	25 mΩ	-	-

Fonte: Autor

3.1 Medição de Perdas em chaveamento

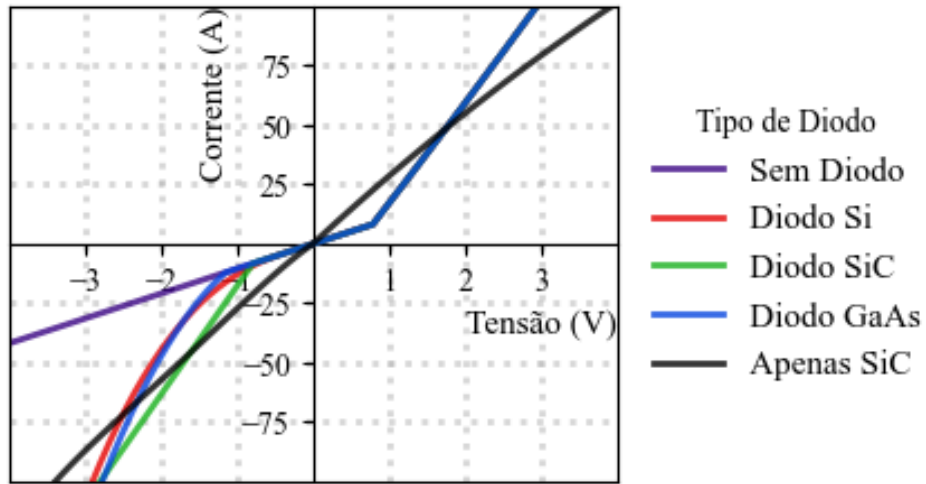
Para a medição da energia de comutação é utilizado o teste da dupla impulsão. Por uma questão de agilidade, N pulsos são aplicados para medir a corrente em múltiplas correntes com um único teste. A energia perdida ao ligar E_{on} e ao desligar E_{off} podem ser medidas independentemente. O diagrama da montagem é mostrado na figura 13.

O teste é realizado com uma tensão de barramento de 540 V. Com resistência de gate de 11 Ω. Duas temperaturas de junção diferentes de 25 °C e 120 °C. A capacitância de barramento utilizada é $C_{BUS} = 120\mu F$, a indutância é $L_{LOAD} = 370\mu H$ e o resistor shunt utilizado é do tipo coaxial com $R_{shunt} = 10,01m\Omega$.

Os resultados do teste de múltipla impulsão são processados para encontrar as energias. Comparando as perdas em comutação dos MOSFET SiC com cada diodo, e a sensibilidade de cada caso a mudanças de temperatura, resistências de gate e tensão de barramento. Além disso, os resultados alimentam o cálculo de perdas para avaliar a utilização de cada tecnologia em um conversor e seu rendimento em diferentes pontos de operação.

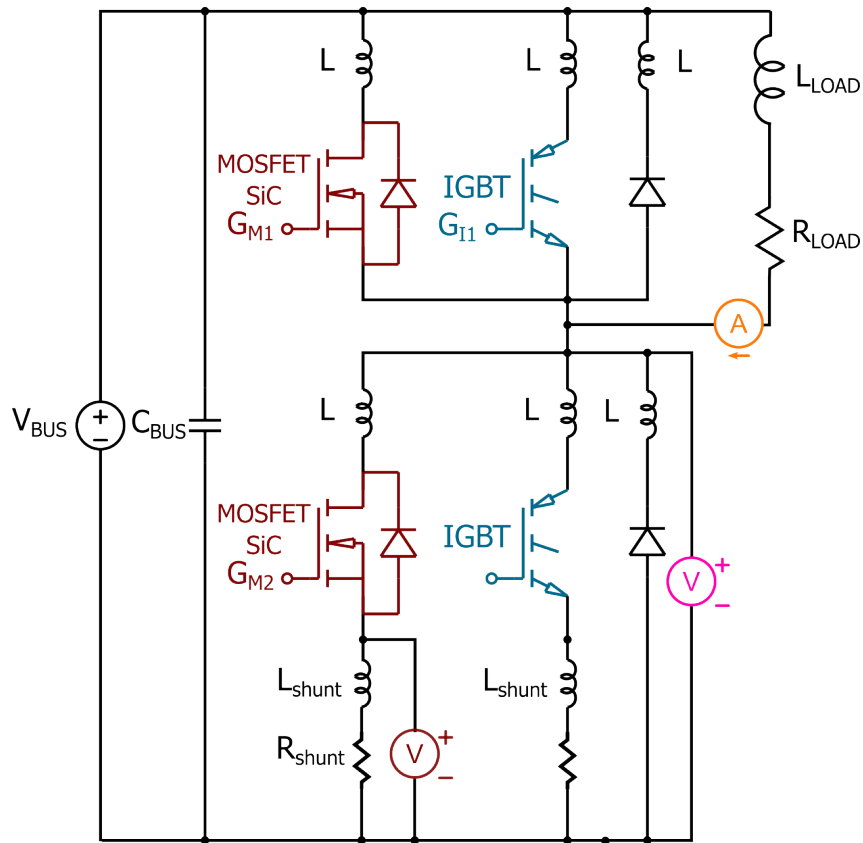
A montagem utilizada no teste de múltiplos pulsos é mostrada na figura 14. Para cálculo das perdas foram medidas a tensão de dreno e a corrente no MOSFET SiC. A

Figura 12 – Característica IxV para as diferentes configurações de módulo híbrido consideradas, e para a configuração usando apenas MOSFET SiC.



Fonte: Autor

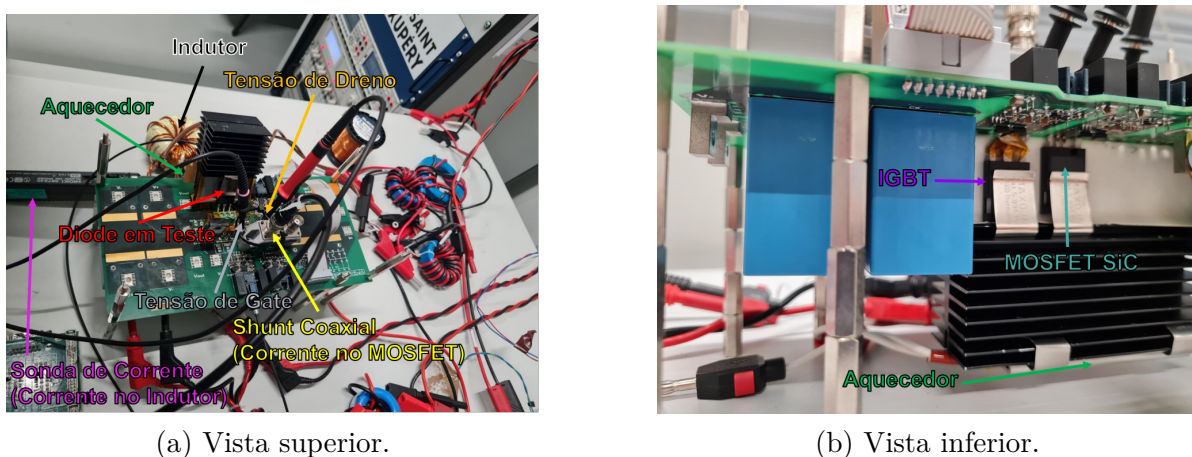
Figura 13 – Diagrama do circuito para teste de múltiplas impulsões.



Fonte: Autor

tensão de gate é usada para disparar a captura dos dados pelo osciloscópio. A corrente no indutor permite identificar as correntes comutadas pelo MOSFET. A medida da tensão e corrente no MOSFET são multiplicadas e integradas para o cálculo das energias de comutação.

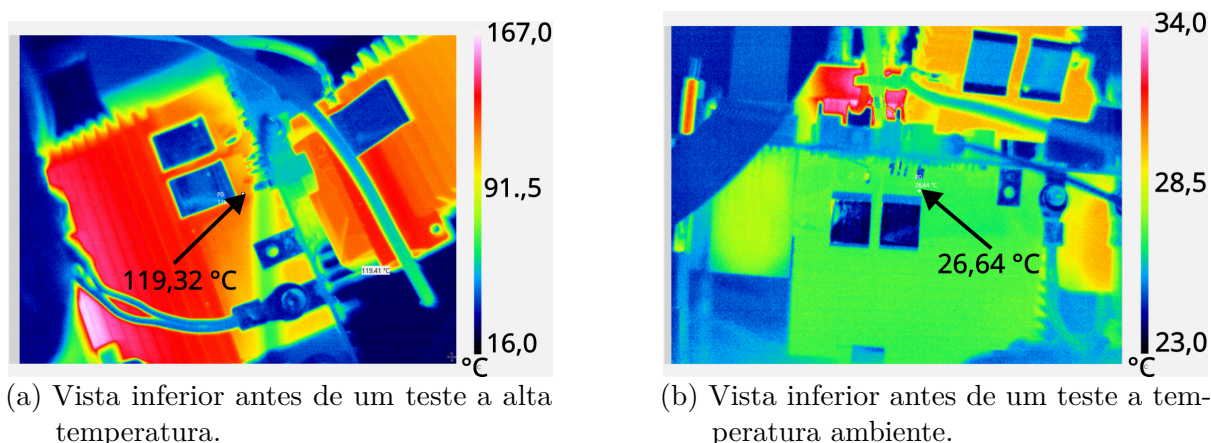
Figura 14 – Montagem experimental para caracterização das energias de comutação do módulo híbrido MOSFET SiC e IGBT através do Teste de Duplo Pulso.



Fonte: Autor

Indicado na figura 14, o aquecedor é uma resistência conectada aos dissipadores para controlar a temperatura dos dispositivos em teste. Uma câmera térmica é usada para monitorar a temperatura e verificar se o dispositivo está na temperatura desejada para o teste. Exemplos da imagem capturada pela térmica são mostrados na figura 15.

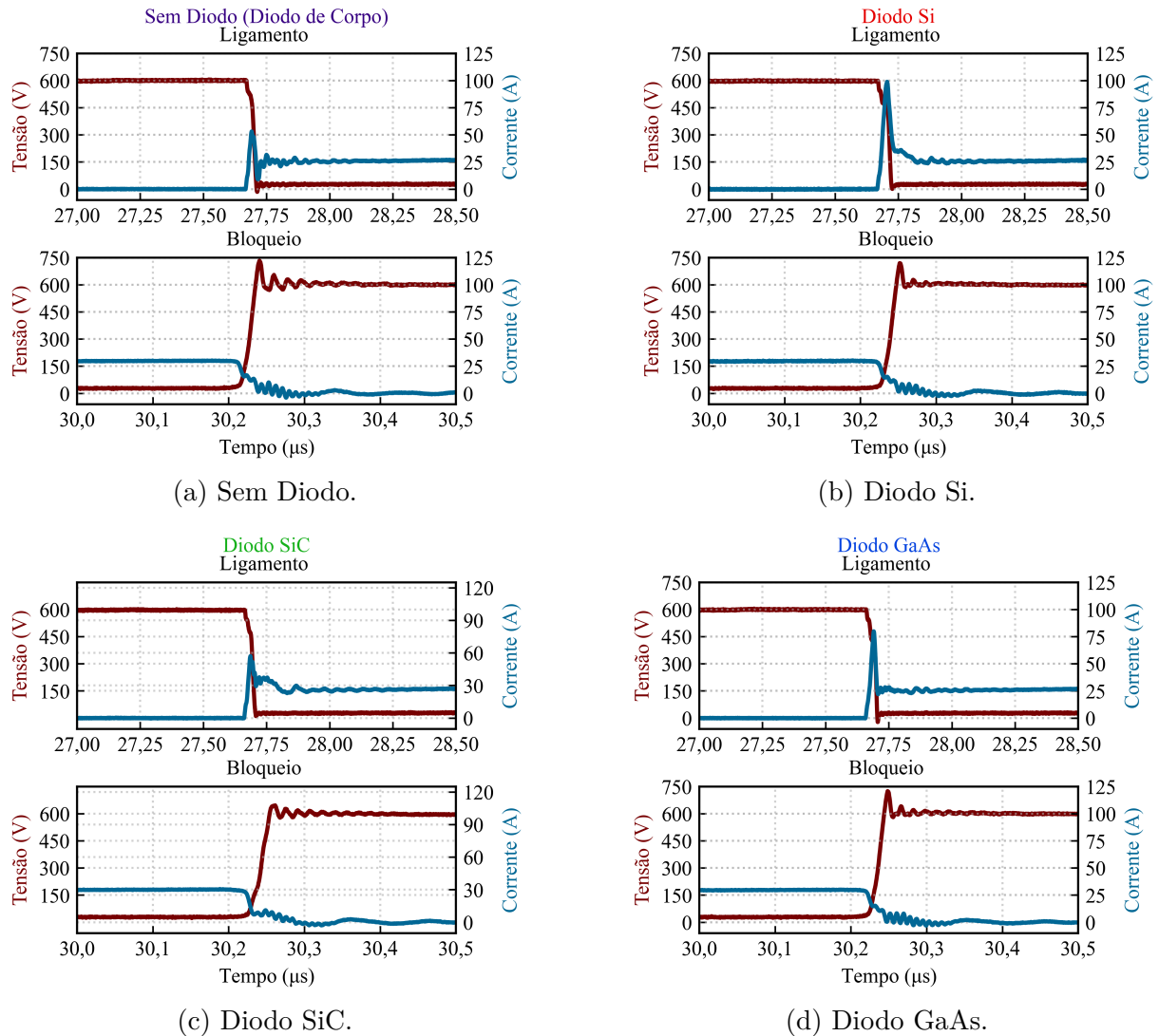
Figura 15 – Imagem da câmera térmica usada no monitoramento da temperatura.



Fonte: Autor

As figuras 16a-16d mostram a comutação ao ligar e desligar o componente com uma resistência de gate de 11Ω e uma corrente de aproximadamente 25 A para cada um dos diodos. A partir da forma de onda já é possível notar algumas diferenças entre

Figura 16 – Formas de onda obtidas no teste de dupla impulsão. Comutação de 25 A com uma resistência de gate de 11 Ω .



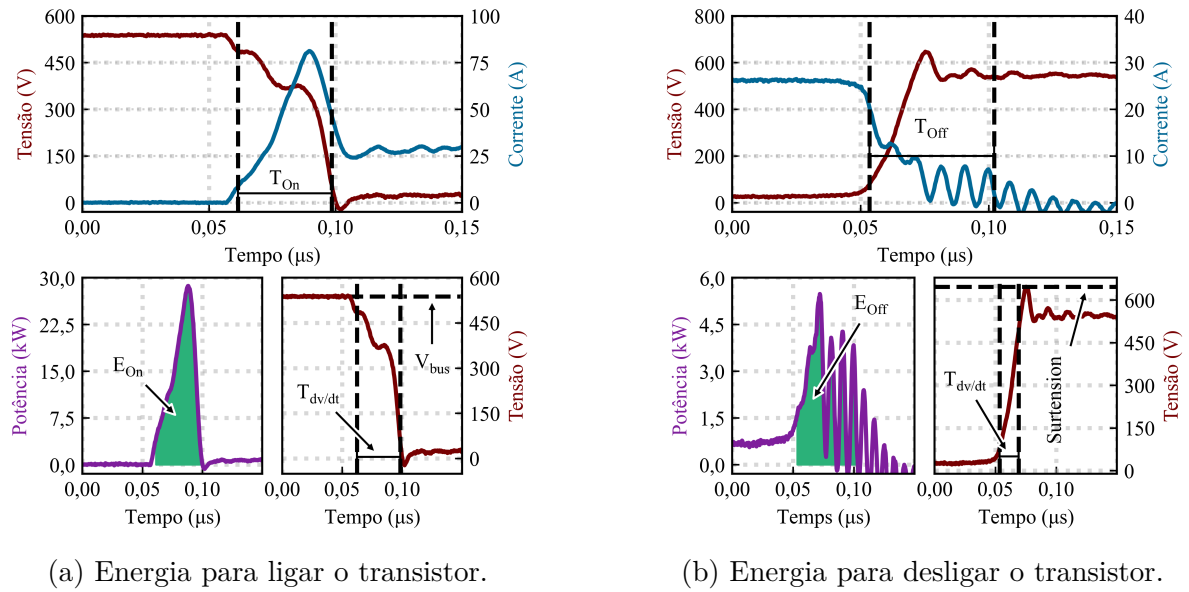
Fonte: Autor

os diodos. Sem diodo uma ocorre uma maior oscilação de corrente ao ligar. O diodo SiC apresenta a menor sobretensão ao bloquear. O diodo Si é o que apresenta a maior sobretensão de corrente devido à recuperação reversa.

Para extrair as energias de comutação, essas formas de onda são processadas. O intervalo para medir a energia E_{on} é aquele entre a corrente passar 10% da corrente comutada e a tensão no componente cair abaixo de 10% do barramento. O intervalo para medir a energia E_{off} é aquele entre a tensão passar 10% da tensão do barramento e a corrente comutada cair abaixo de 10% da corrente comutada. A figura 17 ilustra esses intervalos e a energia medida.

Ao total foram aplicados 7 pulsos, permitindo a medida da energia de E_{on} e E_{off} em 7 níveis de corrente diferentes. Os resultados são mostrados na 18. Nota-se que a

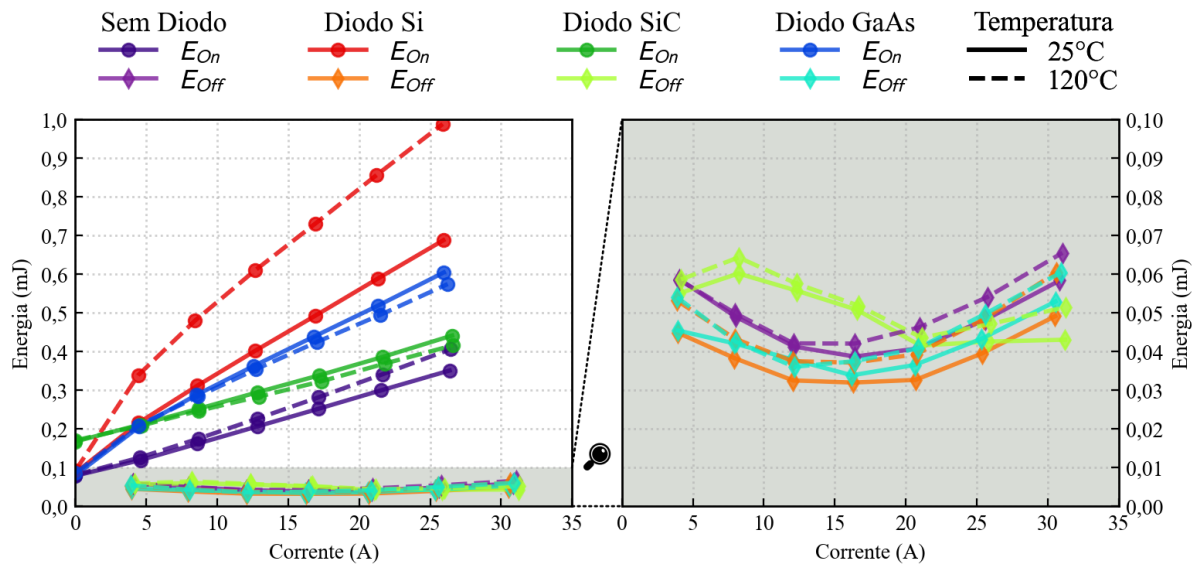
Figura 17 – Representação gráfica das energias de comutação extraídas a partir do teste da dupla impulsão.



Fonte: Autor

escolha do diodo tem um grande impacto na energia de E_{on} . Por outro lado, o impacto na energia E_{off} é muito menos relevante. O impacto a 0 A e a 25 A é também diferente entre os diodos, a energia medida nesses pontos é mostrada na tabela 3.

Figura 18 – Resultados do teste de múltiplas impulsão com resistência de gate de 11 Ω , barramento de 540 V e diferentes temperaturas de junção.



Tomando as perdas com o diodo de corpo como referência, algumas observações

Tabela 3 – Resultados do teste de múltiplas impulsão com resistência de gate de 11 Ω , barramento de 540V e diferentes temperaturas de junção.

	E_{on} (mJ)			
	I = 0 A		I = 25 A	
	Tj = 25 °C	Tj = 120 °C	Tj = 25 °C	Tj = 120 °C
Sem Diodo	0,079	0,081	0,336	0,387
Diodo SiC	0,167	0,170	0,424	0,400
Diodo Si	0,086	0,092	0,668	0,964
Diodo GaAs	0,080	0,086	0,587	0,554

Fonte: Autor

podem ser feitas. O diodo de corpo tem as menores perdas para as correntes analisadas, e há um pequeno aumento nas perdas a 25 A. De maneira geral a temperatura do teste tem pouca influência nas perdas a 0 A, indicando pouca influência da temperatura na capacitância parasita. O diodo SiC é o que provoca o maior aumento na energia E_{on} a 0 A, logo é o diodo com a maior capacitância parasita. Por outro lado, o diodo SiC é o que apresenta o menor aumento de perdas a 25 A, e uma tendência a perdas menores que o diodo de corpo a altas correntes pode ser vistas. Tanto o diodo Si como GaAs levam a um pequeno aumento nas perdas a 0 A. Já a 25 A, E_{on} é consideravelmente maior que quando se utiliza diodo SiC e diodo de corpo, isso ocorre devido à influência da recuperação reversa desses diodos nas perdas, fenômeno não presente para diodos tipo schottky como o SiC testado, e pouco presente no diodo de corpo. A principal diferença entre o diodo Si e GaAs pode ser visto a alta temperatura, enquanto a 120 °C o diodo Si mostra um aumento ainda maior em E_{on} , a energia com o diodo GaAs se mostra estável apresentando uma leve diminuição. As variações percentuais das energias pode ser vista na tabela 4.

Tabela 4 – Variação da energia observada nos testes de múltiplas impulsões com resistência de gate de 11 Ω , barramento de 540 V e diferentes temperaturas de junção.

	Diferença Frio \rightarrow Quente		Diferença para Diodo de Corpo			
	I = 0 A	I = 25 A	Tj = 25 °C		Tj = 120 °C	
			I = 0 A	I = 25 A	I = 0 A	I = 25 A
Sem Diodo	2,31%	14,94%	0,00%	0,00%	0,00%	0,00%
Diodo SiC	1,81%	-5,59%	112,12%	26,01%	111,10%	3,50%
Diodo Si	6,89%	44,25%	9,31%	98,57%	14,21%	149,19%
Diodo GaAs	6,85%	-5,61%	1,61%	74,43%	6,12%	43,25%

Fonte: Autor

3.2 Comparação dos diodos em um módulo híbrido utilizada em um inversor trifásico 540 V/30 kVA

Conhecendo a característica do módulo híbrido com diferentes diodos, o impacto no desempenho de um inversor trifásico é avaliado. Para isso, o algoritmo de perdas utilizado em Cougo et al. [2020] é usado para estimar as perdas de cada uma das configurações da tabela 2.

De maneira resumida, para calcular as perdas é definido o ponto de operação do conversor. No caso de um inversor é necessário conhecer a potência de saída, o fator de potência, a frequência de comutação, a frequência de saída, a tensão do barramento e o método de modulação PWM adotado. O conversor escolhido é um inversor trifásico operando com um barramento de 540 V e até 30 kVA. As características do conversor estão resumidas na tabela 5.

Tabela 5 – Características do inversor considerado para estimação de perdas com a módulo híbrido.

Frequência de Chaveamento	20 kHz
Índice de modulação	0,96
Tensão do barramento	540 V
Potência de saída	0-30 kVA
Frequência de saída	50 Hz
Modulação PWM	SPWM
Fator de Potência	1 e 0,85

Fonte: Autor

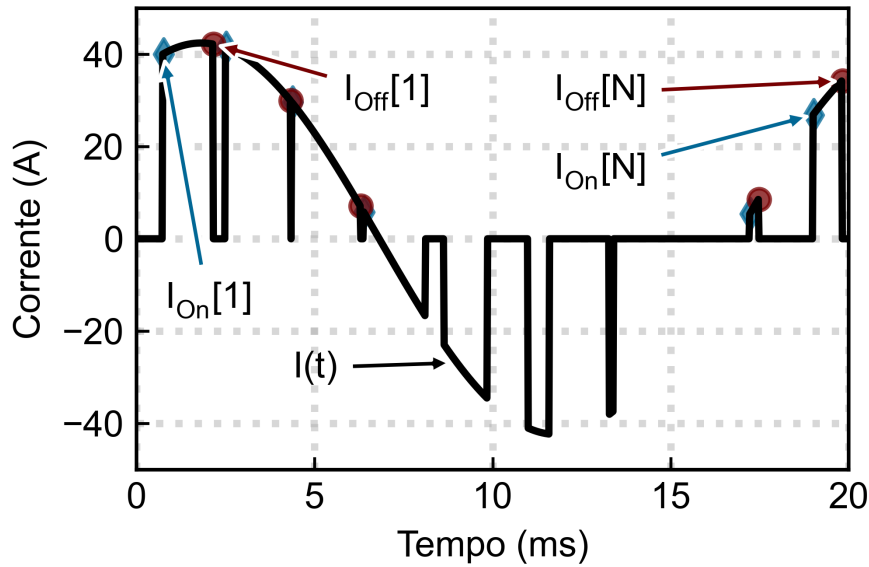
A corrente no componente é então identificada assim como as correntes comutadas. A figura 19 traz um exemplo da forma de onda de corrente em um transistor de um inversor. Em vermelho destaca-se a corrente ligadas pelo transistor e em azul as correntes bloqueadas.

Conhecendo a forma de onda da corrente no transistor mostrada na figura 19 e sua característica $V(I)$ representada na figura 12 é possível calcular a perdas em condução. Sendo T , o período fundamental da corrente no módulo híbrido, as perdas de condução médias P_{cond} em um período de condução são calculadas pela equação:

$$P_{cond} = \frac{1}{T} \int_0^T V(I(t)) \cdot I(t) dt \quad (3.1)$$

E conhecendo as energias de comutação $E_{on}(I)$ e $E_{off}(I)$ medidas nos teste do duplo pulso e representadas na figura 12. A potência média em um período da corrente no transistor por ligá-lo P_{on} , e por bloqueá-lo P_{off} podem ser calculadas. Sendo N o número

Figura 19 – Forma de onda de corrente em um transistor usada para cálculo de perdas.



Fonte: Autor

de comutações em um período da corrente, tem-se:

$$P_{on} = \frac{1}{T} \sum_{i=1}^N E_{On}(I_{On}[i]) \quad (3.2)$$

$$P_{off} = \frac{1}{T} \sum_{i=1}^N E_{Off}(I_{Off}[i]) \quad (3.3)$$

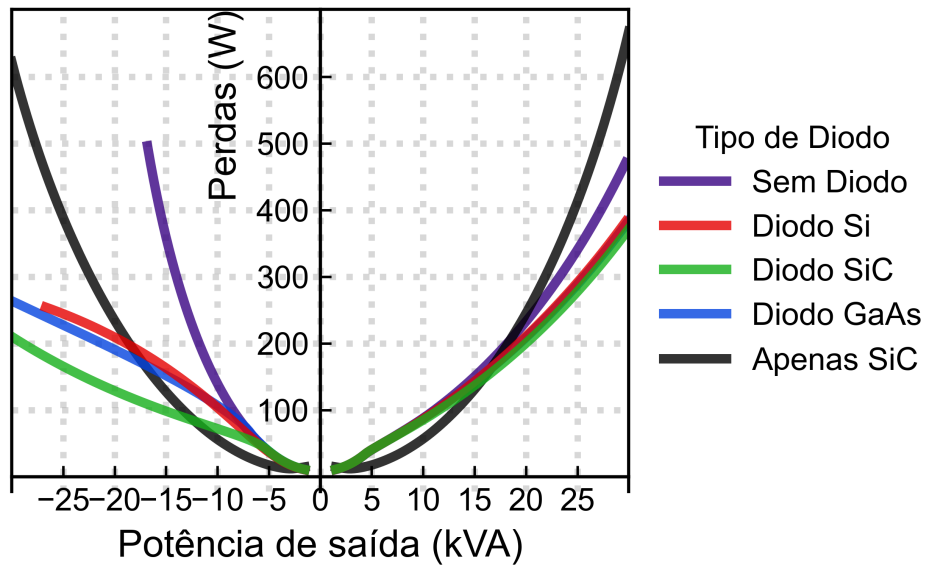
As perdas totais nos transistores é a soma dessas três perdas.

O cálculo é feito para a operação com fluxo de potência de barramento de corrente contínua para o barramento de corrente alternada, representado nas potências positivas. E para o fluxo de potência inverso indicado pelas potências negativas. O cálculo realizado para o fator de potência unitário é mostrado na figura 20. Já para um fator de potência indutivo de 0,85 na figura 21.

Os resultados mostram que o módulo híbrido consegue reduzir as perdas se comparada ao conversor feito apenas com MOSFET SiC. Para potência positiva e fator de potência unitário, o uso de um diodo discreto, de qualquer material, leva a uma pequena redução nas perdas. A tecnologia do diodo tem um pequeno impacto. Quando o fator de potência cai para 0,85 a tecnologia de diodo continua fazendo pouca diferença nas perdas, mas a presença do diodo discreto passa a ser necessária para haver uma redução nas perdas do inversor em relação à solução que usa apenas MOSFET SiC.

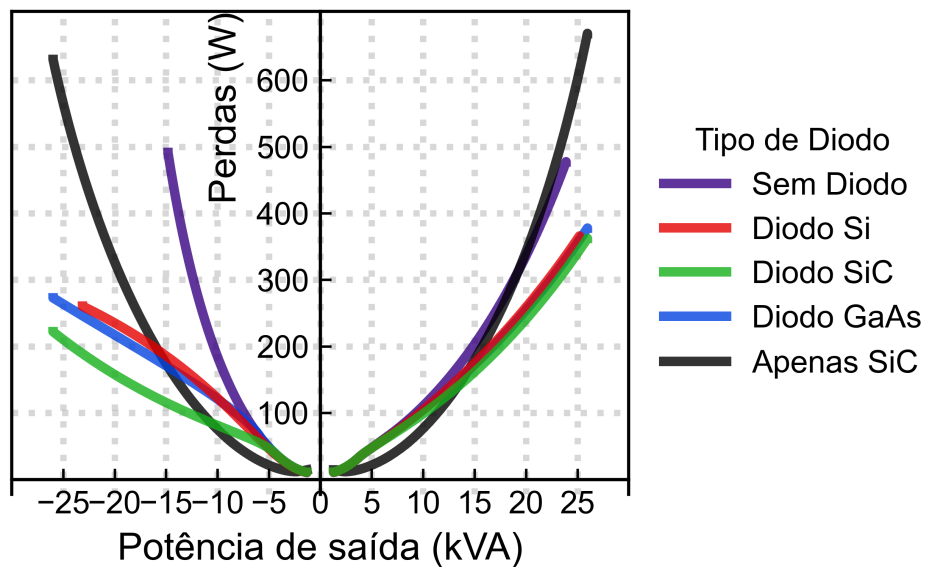
Quando invertemos o fluxo de potência, o uso do diodo passa a ser essencial. Apenas com o diodo de corpo as perdas crescem muito rapidamente, tendo um desempenho pior que a solução com apenas MOSFET SiC, e não permitindo atender os 30 kVA. Nesse

Figura 20 – Perdas calculadas para cada um dos transistores apresentados, para funcionamento com fator de potência unitário.



Fonte: Autor

Figura 21 – Perdas calculadas para cada um dos transistores apresentados, para funcionamento com fator de potência indutivo de 0,85



Fonte: Autor

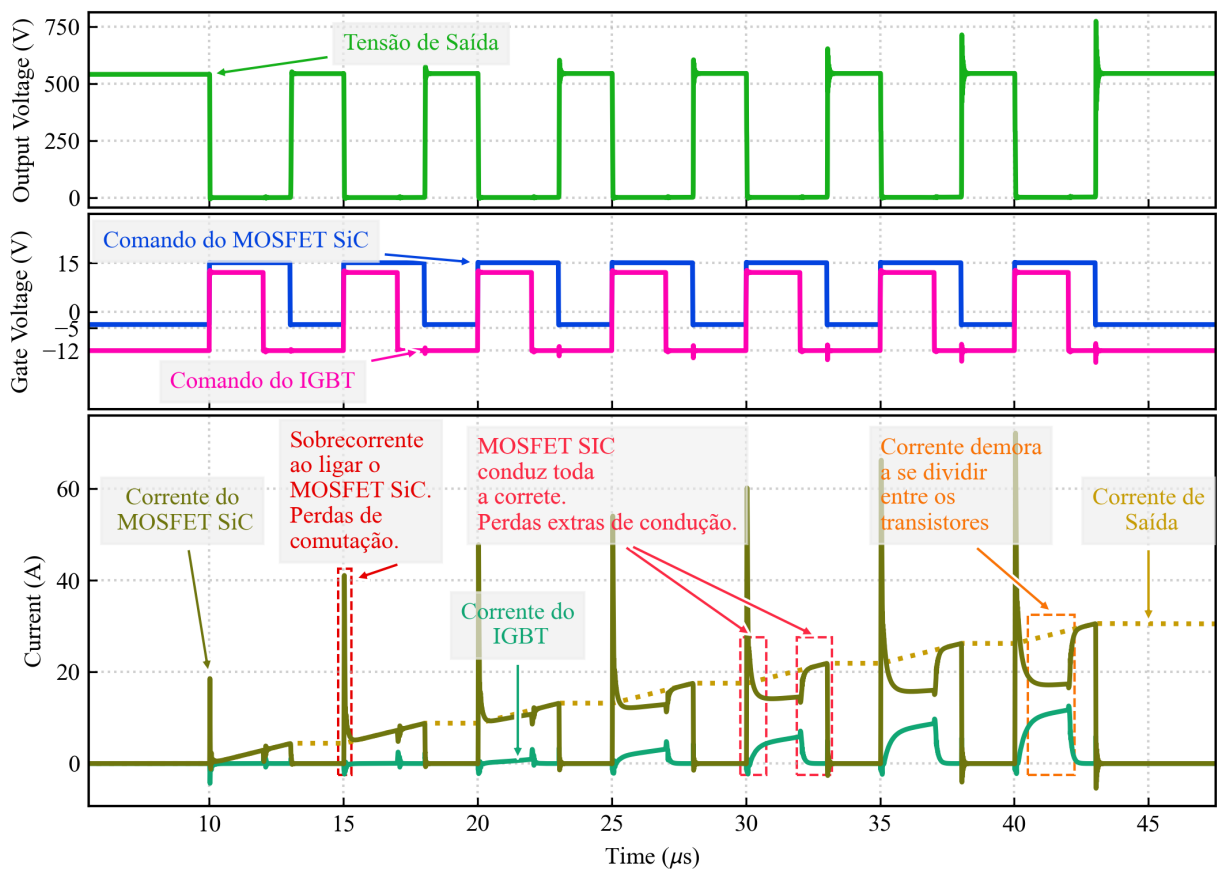
ponto a diferença entre as tecnologias é mais importante, o diodo SiC é o melhor, e leva ao inversor com menos perdas, seguido pelo diodo GaAs e por fim pelo diodo Si.

3.3 Conclusões do Capítulo

A utilização ou não de um diodo em um módulo híbrido afeta o desempenho do conversor final. Para conversores que operem apenas com fator de potência unitário ele não é necessário, mas há um ganho em sua utilização. O uso do diodo ainda, sim, é recomendado para melhorar o desempenho em fatores de potência reduzidos. Já considerando fluxo bidirecional de potência, como em aplicações *back-to-back*, o diodo é essencial. Contando apenas com o diodo de corpo do MOSFET SiC o desempenho para potência indo do barramento de corrente alternada para o barramento de corrente contínua é bem pior que para potência no sentido contrário. Para o inversor estudado aquele de melhor desempenho foi o diodo SiC, mas os diodos Si e GaAs apresentam desempenho razoáveis, podendo ser considerados dependendo de outras restrições de projeto como custo e disponibilidade.

Durante testes preliminares e simulações, um fenômeno foi observado na divisão da corrente entre o MOSFET SiC e o IGBT. Após o atraso, a corrente não se dividia entre os dois transistores instantaneamente como seria o ideal. A corrente pelo IGBT sobe lentamente. Esse fenômeno pode ser observado nas formas de onda de simulação da figura 22. A existência dessa dinâmica na corrente tem como consequência um aumento nas perdas do módulo híbrido. Um modelo para essa dinâmica e uma metodologia para medir essas perdas é o foco do capítulo 4.

Figura 22 – Dinâmica na divisão de corrente entre os transistores do módulo híbrido durante o teste de dupla impulsão observada em uma simulação do LTSpice.



Fonte: Autor

Capítulo 4

Dinâmica da corrente no módulo híbrido utilizando o padrão 3 de comutação

Como abordado no capítulo 2 diferentes padrões de comutação existem para comandar um módulo híbrido. Um dos mais interessantes e aplicados é o padrão 3, que reduz as perdas de chaveamento do IGBT sempre realizando sua comutação a zero de tensão, sempre a realizando enquanto o MOSFET SiC está ligado.

Esse padrão cria perdas de condução extras, já que por uma parte do período apenas o MOSFET SiC conduz a corrente. Essas perdas são descritas em [Li et al. \[2022\]](#) e [Qin et al. \[2021\]](#). Entretanto, a análise é feita considerando apenas parâmetros estáticos e simulações do MOSFET SiC e do IGBT, considerando que a repartição da corrente entre os componentes ocorre de maneira instantânea quando o IGBT é ligado, o que não é o caso na prática devido à indutância parasita dos componentes.

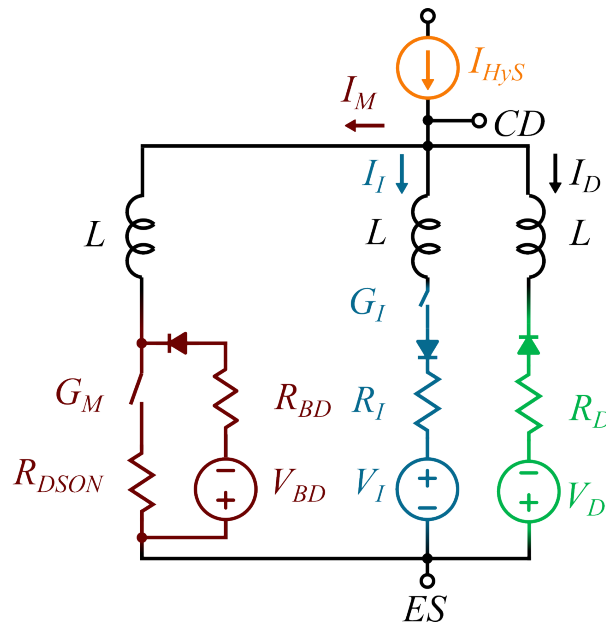
Este capítulo realiza uma análise mais precisa dessas perdas extras de condução. Primeiro o efeito da indutância parasita na repartição da corrente após o ligamento do IGBT é mostrado e modelado pela inclusão de uma indutância parasita no modelo do módulo híbrido. Além disso, é proposta uma metodologia experimental para medir as perdas de condução extras no módulo híbrido. A metodologia permite ainda medir apenas as perdas devido à dinâmica de repartição apresentada.

4.1 Modelo Matemático para a dinâmica da corrente.

Para modelar a dinâmica da corrente na módulo híbrido no momento do ligamento do IGBT quando operando com o padrão 3 da figura 5 uma indutância parasita entre os componentes do módulo híbrido é adicionada ao modelo de repartição de corrente proposto por [Qin et al. \[2021\]](#). O circuito correspondente é mostrado na figura 23. O

circuito é composto pela resistência de condução do MOSFET SiC R_{DSON} . O diodo de corpo do MOSFET SiC por uma tensão de polarização V_{BD} e sua resistência série R_{BD} . O mesmo tipo de modelo é usado para o diodo discreto com V_D e R_D . E também para o IGBT com V_I e R_I . Diodos ideais indicam o sentido no qual cada um dos componentes consegue conduzir. Chaves ideais permitem indicar o estado dos transistores, aberto ou fechados. G_M indica o estado do MOSFET SiC e G_I do IGBT. A indutância parasita entre os componentes L é considerada igualmente distribuída para simplificar o problema. I_{Hys} é a corrente conduzida pelo módulo híbrido.

Figura 23 – Modelo de condução do módulo híbrido considerando indutância parasita entre os componentes. MOSFET SiC em vermelho, IGBT Si em azul e Diodo em verde.



Fonte: Autor

A partir do circuito da figura 23, considerando que o módulo híbrido será operado usando o padrão 3 mostrado novamente na figura 24, são analisadas duas situações:

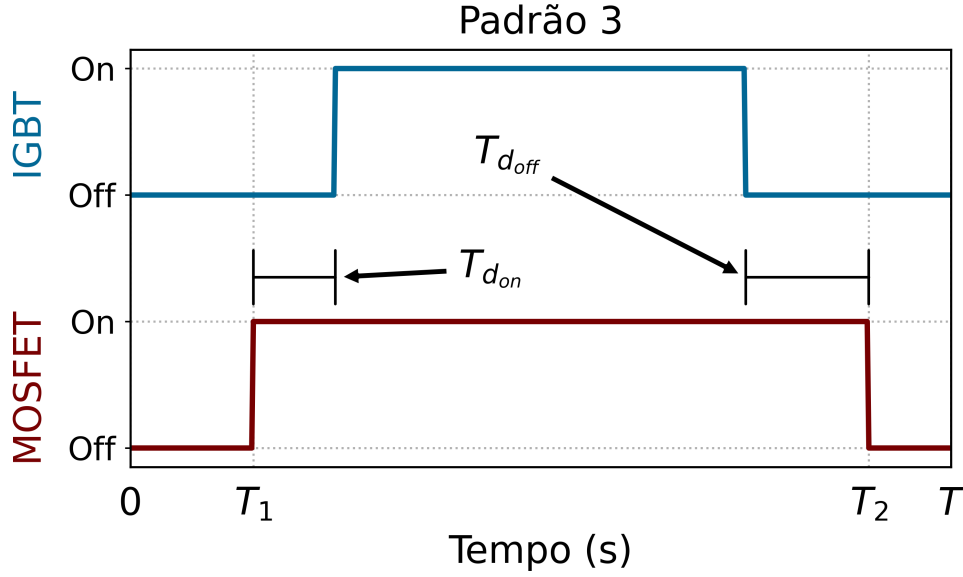
Situação 1 - Corrente I_{Hys} positiva: Em $t = T_1$, G_M é fechado, e a corrente I_{Hys} passa toda pela resistência R_{DSON} . Após o atraso T_{don} , G_I é fechado, momento em que o IGBT é comutado e caso a queda na resistência seja maior que a tensão, V_I parte da corrente será transferida ao IGBT. Essa transferência tem uma dinâmica imposta pela indutância parasita entre MOSFET SiC e o IGBT. A dinâmica pode ser modelada escrevendo as equações diferenciais do circuito (4.1) e (4.2) com a condição inicial (4.3). Por simplicidade toma-se $t' = t - T_1 - T_{don}$.

$$I_{Hys} = I_M(t') + I_I(t') \quad (4.1)$$

$$R_{DSON} \cdot I_M(t') + L \frac{dI_M(t')}{dt} = V_I + R_I \cdot I_I(t') + L \frac{dI_I(t')}{dt} \quad (4.2)$$

$$I_M(t' = 0) = I_{Hys} \quad (4.3)$$

Figura 24 – Padrão 3 de comando do módulo híbrido considerado para análise da dinâmica da corrente durante a comutação em tensão nula de tensão.



Fonte: Autor

Resolvendo o sistema encontra-se a equação que descreve o comportamento da corrente em cada componente após o ligamento do IGBT. Retirando o termo exponencial, que modela a dinâmica na transferência de corrente, o resultado é o mesmo encontrado em [Qin et al. \[2021\]](#) onde essa dinâmica não é considerada.

$$I_M(t') = \frac{I_{HyS} \cdot R_I + V_I}{R_{DSON} + R_I} + \frac{(I_{HyS} \cdot R_{DSON} - V_I)e^{-\frac{t'}{\tau_1}}}{R_{DSON} + R_I} \quad (4.4)$$

$$I_I(t') = \frac{I_{HyS} \cdot R_{DSON} - V_I}{R_{DSON} + R_I} + \frac{(-I_{HyS} \cdot R_{DSON} + V_I)e^{-\frac{t'}{\tau_1}}}{R_{DSON} + R_I} \quad (4.5)$$

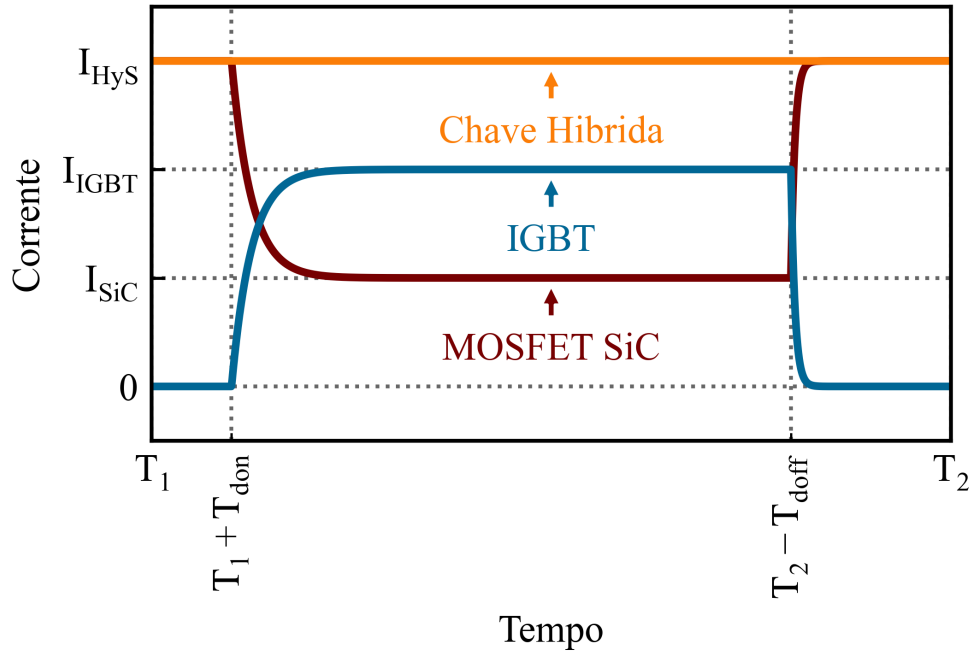
$$\tau_1 = \frac{2 \cdot L}{R_{DSON} + R_I} \quad (4.6)$$

A figura 25 traz a corrente no módulo híbrido e em cada componente calculadas a partir das equações (4.4) (4.5) (4.6).

Situação 2 - Corrente I_{HyS} negativa: Antes de T_1 a corrente passa toda pelo diodo discreto, já que este tem no geral uma queda de tensão muito menor diodo de corpo. Quando G_M for fechada em $t'' = T_1$ a corrente se transfere em parte para a resistência R_{DSON} novamente com uma certa dinâmica devido à indutância parasita. O equacionamento da dinâmica pode ser feito da mesma maneira utilizada para modelar a situação 1. Apresenta-se diretamente equação para a corrente no MOSFET SiC (4.7), e a constante tempo τ_2 (4.8). Para simplificar $I'_{HyS} = -I_{HyS}$ and $t'' = T_1$.

$$I_M(t'') = \frac{I'_{HyS} \cdot R_D + V_D}{R_{DSON} + R_D} + \frac{(-I'_{HyS} \cdot R_{DSON} - V_I)e^{-\frac{t''}{\tau_2}}}{R_{DSON} + R_D} \quad (4.7)$$

Figura 25 – Correntes calculadas (equações (4.4) a (4.6)) para um módulo híbrido considerando a dinâmica da corrente quando operada com o padrão 3.



Fonte: Autor

$$\tau_2 = \frac{2L}{R_{DSON} + R_D} \quad (4.8)$$

4.2 Verificação da dinâmica de corrente em decorrência da indutância parasita.

Para verificar a dinâmica descrita na seção anterior, um experimento para reproduzir a situação 2 é proposto. Uma corrente negativa é imposta no módulo híbrido e o MOSFET SiC é comutado e sua corrente medida. O diodo é conectado para aumentar a indutância entre eles a fim de verificar a variação na dinâmica. A figura 26 mostra o esquemático do circuito de teste, enquanto a 27 mostra a montagem realizada.

O diodo é conectado ao circuito de três formas diferentes. Primeiro sem nenhuma alteração no encapsulamento TO-247. Em seguida, com um fio rígido, o comprimento da conexão foi dobrado. E no caso mais extremo um dos conectores foi enrolado para formar uma bobina, aumentando ainda mais a indutância da conexão. Os encapsulamentos resultantes são mostrados na figura 28.

A corrente, I_{Hys} pode ser controlada ajustando o ciclo de trabalho do componente de cima da meia ponte, e conforme a resistência R_{LOAD} e a tensão de barramento. A corrente foi ajustada para 44 A. O tempo morto é de 1 μs antes de acionar o MOSFET SiC. A figura 29 mostra a corrente para cada um dos casos testados. Para simplificar a

Figura 26 – Esquemático do circuito usado para verificar a dinâmica de corrente na repartição de corrente no módulo híbrido.

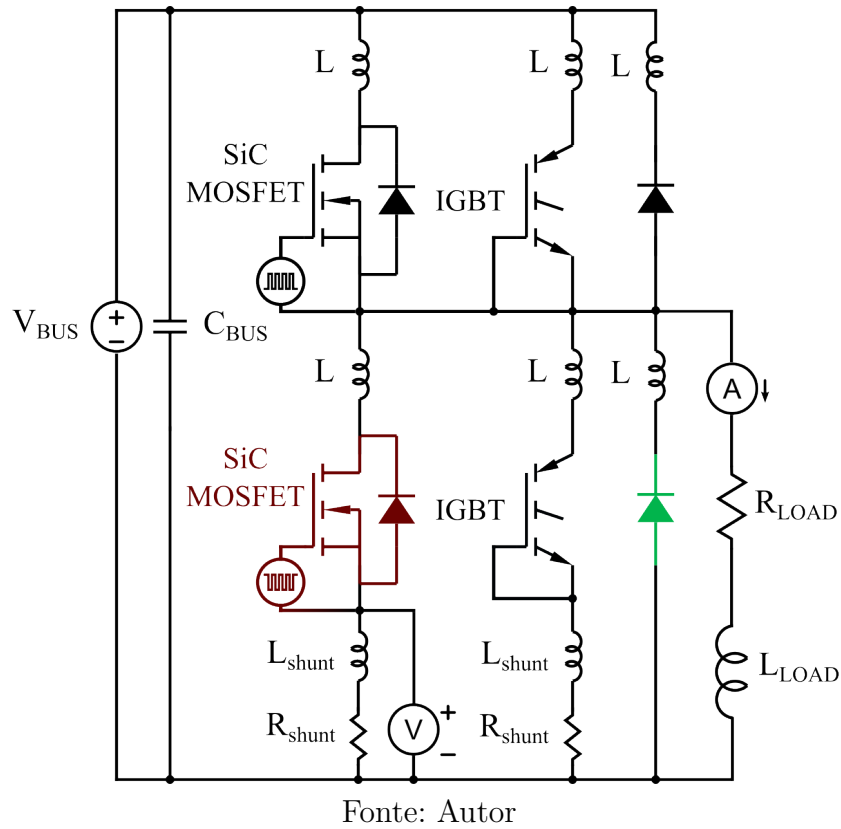


Figura 27 – Montagem experimental para verificar a dinâmica de corrente na repartição de corrente no módulo híbrido.

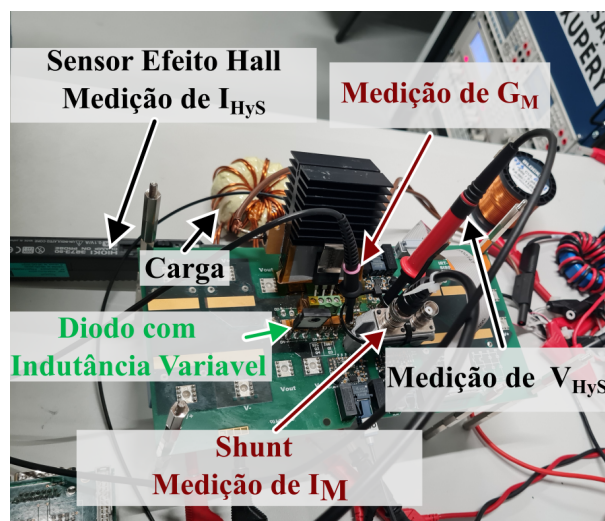
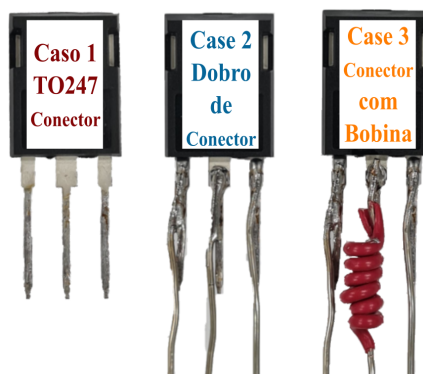


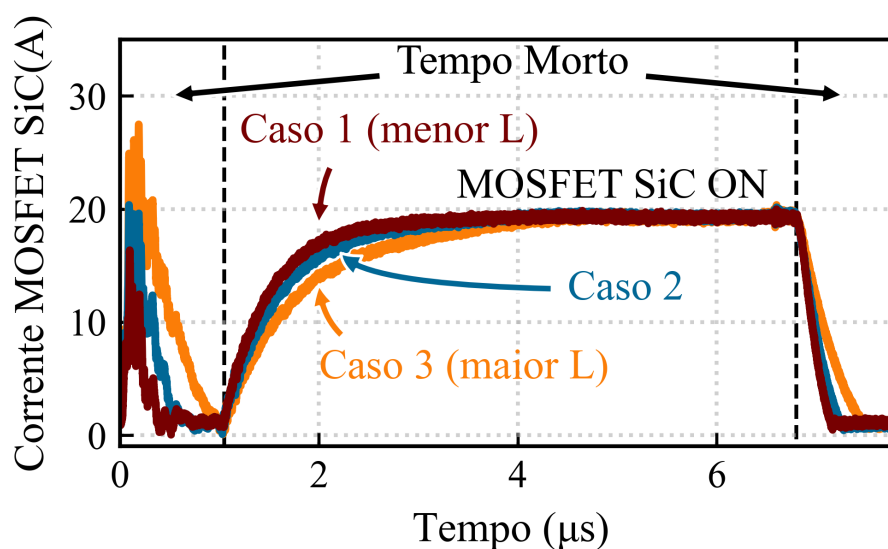
Figura 28 – Diodos em TO-247 e TO-247 modificados para aumentar a indutância do encapsulamento.



Fonte: Autor

corrente positiva vai da fonte ao dreno como rerepresentado na figura 26.

Figura 29 – Corrente no MOSFET para diferentes indutâncias na conexão do diodo



Fonte: Autor

As formas de onda mostram a influência da indutância entre MOSFET e diodo discreto nas características do módulo híbrido. Durante o tempo morto, uma maior parte da corrente passa pelo diodo de corpo se a indutância da conexão do diodo discreto é maior, aumentando as perdas durante o tempo morto. Após o tempo morto, quando o MOSFET é ligado, a corrente leva mais tempo para se dividir entre o MOSFET e o diodo discreto. Após desligar o MOSFET, a mesma dinâmica pode ser vista na corrente se transferindo do diodo de corpo para o diodo discreto no segundo tempo morto.

Os parâmetros R_{DSON} , R_D , V_D e L da equação (4.7) são determinados a partir das curvas experimentais, com um *curve fitting*. Os valores calculados estão na tabela 6,

que os compara aos valores do *datasheet* dos componentes.

Tabela 6 – Parâmetros do modelo descrito (4.7) encontrados a partir dos resultados do teste, e parâmetros do *datasheet* do MOSFET SiC e do diodo testados.

	Caso 1	Caso 2	Caso 3	Datasheet
R_{DSON} ($m\Omega$)	83,3			75
R_D ($m\Omega$)	21,4			15
V_D (mV)	953			935
L (nH)	24	30	42	-

Fonte: Autor

Os valores são próximos aos descritos nos *datasheets*. A resistência R_{DSON} medida é maior devido à presença do shunt coaxial de 9,93 $m\Omega$ utilizado para medição de corrente.

4.3 Modelo matemático para as perdas extras em condução no módulo híbrido

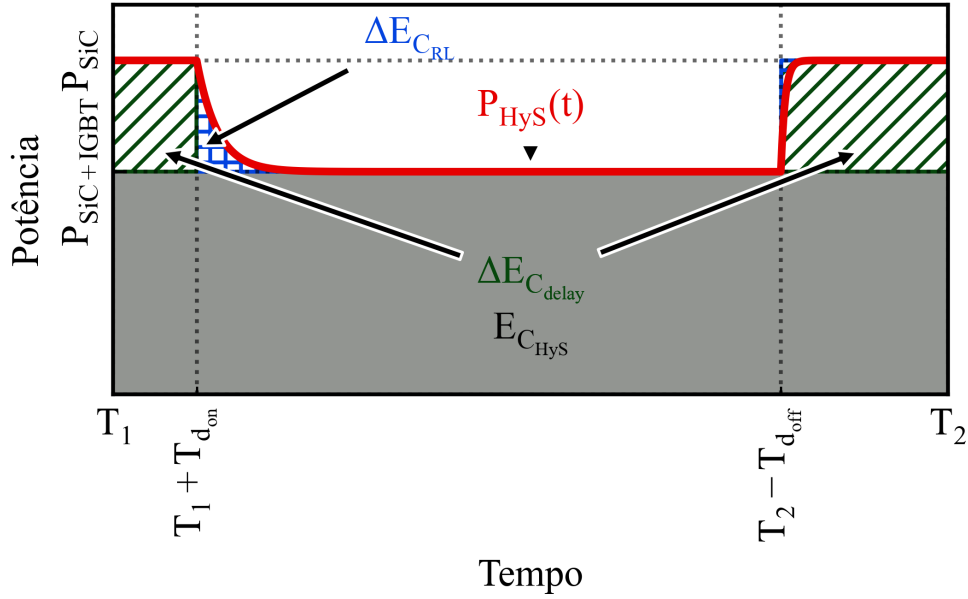
Após verificar a dinâmica de corrente que ocorre no módulo híbrido operando com padrão 3 o passo seguinte é descobrir o impacto da dinâmica nas perdas. Por simplicidade a queda de tensão no MOSFET é calculada a partir da queda de tensão na resistência R_{DSON} . Dessa forma, as perdas de condução instantâneas são dadas por (4.9) e mostradas na figura 30 novamente para o padrão 3 da figura 24.

$$P_{Hys}(t) = I_{Hys} \cdot R_{DSON} \cdot I_M(t) \quad (4.9)$$

Na figura 30 são representados:

- $P_{Hys}(t)$: Perdas de condução instantânea no módulo híbrido (Linha Vermelha).
- P_{SiC} : Perdas no caso o MOSFET SiC conduz I_{Hys} sozinho.
- $P_{SiC+IGBT}$: Perdas quando a módulo híbrido divide a corrente I_{Hys} .
- E_{CHys} : Energia total perdida durante a condução se MOSFET SiC e IGBT dividissem a corrente durante todo o período de condução (Área Cinza).
- ΔE_{Cdelay} : Energia extra perdida enquanto o MOSFET SiC é o único transistor ligado (Área Verde).
- ΔE_{CRL} : Energia extra perdida devido à dinâmica descrita na seção 4.1 (Área Azul).

Figura 30 – Perdas de condução instantâneas no módulo híbrido considerando a dinâmica da corrente quando operando com o padrão 3.



Fonte: Autor

Essas energias são perdidas a cada período de comutação, podem ser vistas como perdas de chaveamento. Tirando a média em um período de das perdas de condução chega-se a equação (4.9):

$$\overline{P_{Hys}} = \frac{E_{C_{Hys}} + \Delta E_{C_{delay}} + \Delta E_{C_{RL}}}{T} \quad (4.10)$$

e cada uma das energias calculadas por (4.11), (4.12) e (4.13).

$$E_{C_{Hys}} = P_{SiC+IGBT} \cdot (T_2 - T_1) \quad (4.11)$$

$$\Delta E_{C_{delay}} = (P_{SiC} - P_{SiC+IGBT}) \cdot (T_{don} + T_{doff}) \quad (4.12)$$

$$\Delta E_{C_{RL}} = \int_{T_1+T_{don}}^{T_2-T_{doff}} (P_{Hys}(t) - P_{SiC+IGBT}) dt \quad (4.13)$$

E as perdas apenas do MOSFET SiC conduzindo, e dos dois transistores conduzindo dadas por;

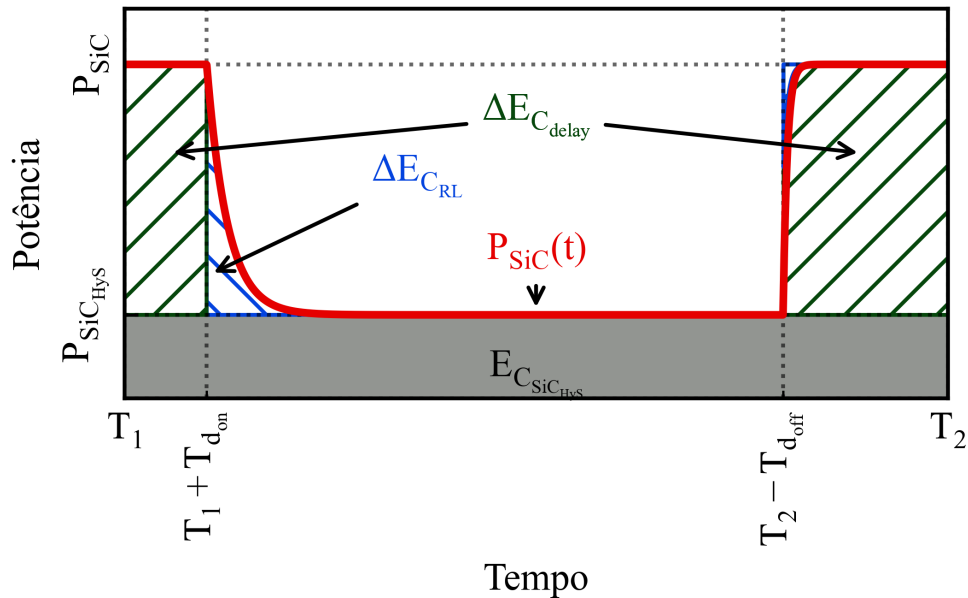
$$P_{SiC} = R_{DSON} \cdot I_{Hys}^2 \quad (4.14)$$

$$P_{SiC+IGBT} = \frac{R_{DSON} \cdot (R_I \cdot I_{Hys}^2 + V_I \cdot I_{Hys})}{R_{DSON} + R_I} \quad (4.15)$$

A mesma lógica pode ser aplicada individualmente nas perdas do MOSFET SiC mostrada em 31 e nas perdas no IGBT 33. Para o SiC o gráfico tem a mesma forma das perdas totais no módulo híbrido. Já no caso do IGBT figura 33 nota-se uma sobreposição entre a energia de condução e a energia extra. Nesse caso essa energia não é perdida no IGBT já que ele não conduz sua parte da corrente durante esses intervalos devido ao

atraso imposto pelo controle, ou pela dinâmica na repartição da corrente. Logo, a dinâmica apresentada, aumenta as perdas para o SiC e para a módulo híbrido globalmente, enquanto diminui as perdas no IGBT.

Figura 31 – Perda instantâneas no MOSFET SiC, como parte de um módulo híbrido, operando no padrão de chaveamento 3.



Fonte: Autor

Figura 32 – Perda instantâneas no IGBT, como parte de um módulo híbrido, operando no padrão de chaveamento 3.

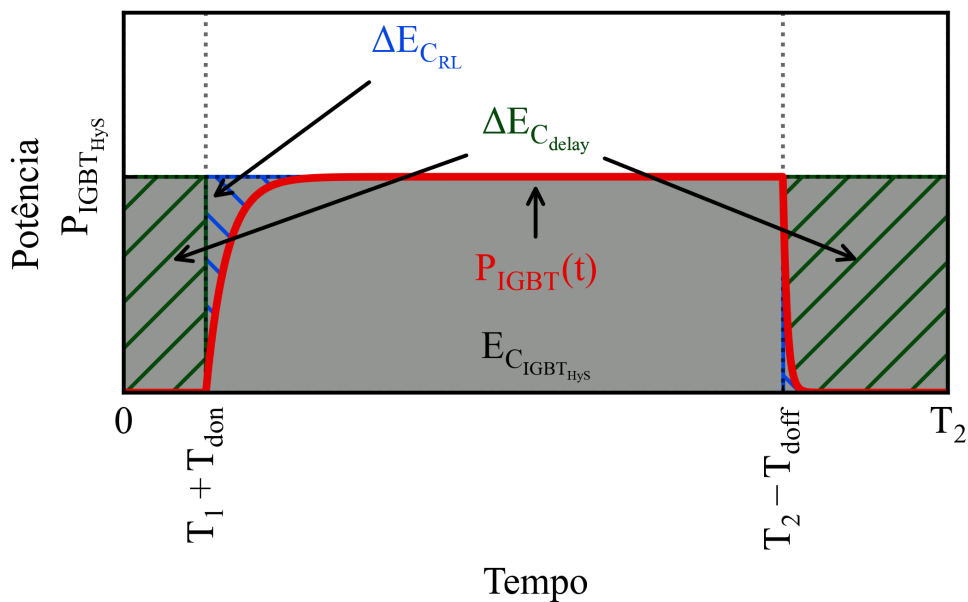


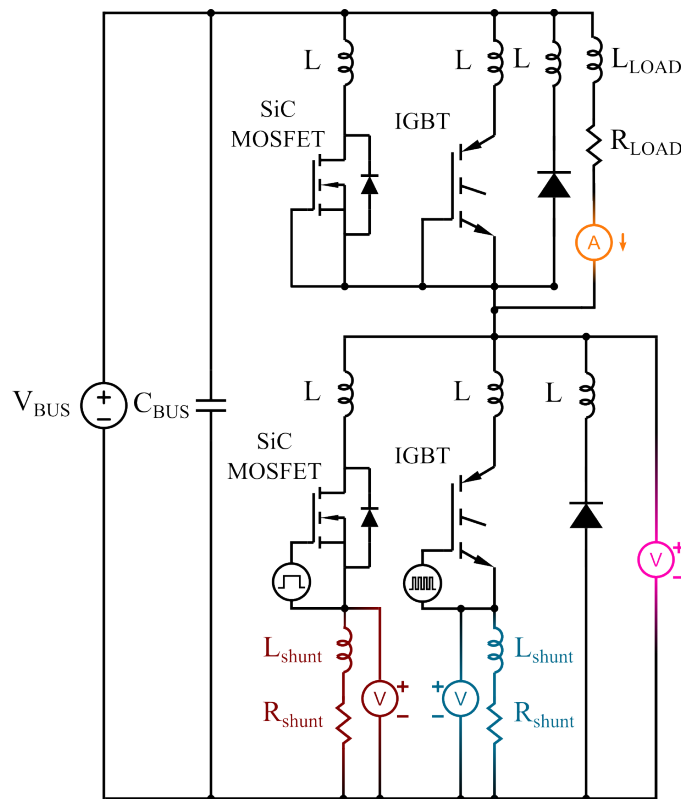
Figura 33 – Perda instantâneas no IGBT, como parte de um módulo híbrido, operando no padrão de chaveamento 3.

Fonte: Autor

4.4 Medição das perdas extras de condução na módulo híbrido

Para medir essas energias de condução extra descritas na seção 4.3, uma corrente como a mostrada na figura 25 é aplicada no módulo híbrido. O esquemático do circuito usado para realização do teste é mostrado na figura 34. Os sinais de comando utilizados para realização do teste são mostrados na figura 34. A corrente do teste é selecionada alterando V_{BUS} e R_{LOAD} . O IGBT é comandado com diferentes períodos $T_I = T_2 - T_1$ sendo mantido bloqueado por diferentes tempos $T_{dTOTAL} = t_{don} + t_{doff}$, que representam o atraso total do padrão 3. Para que a corrente em R_{LOAD} atinja regime permanente, o IGBT é comutado N vezes. Durante todo o tempo em que o IGBT comuta, o tempo total do teste T_{test} , os MOSFET SiC permanece ligado.

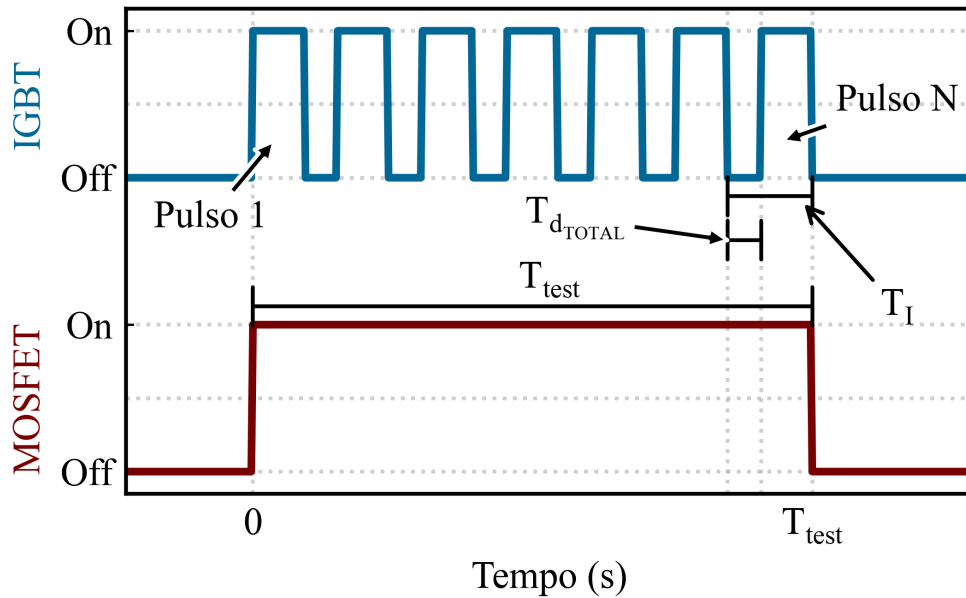
Figura 34 – Esquemático do circuito proposto para medir a energia extra de condução em um módulo híbrido.



Fonte: Autor

A corrente no IGBT I_{IGBT} , no MOSFET SiC I_{SiC} e a corrente total denominada I_{Hys} são medidas. A tensão no módulo híbrido V_{Hys} também é medida. Os dados são processados para calcular as perdas de condução instantâneas P_{Hys} e a perda média $\overline{P_{Hys}}$ em um período T_I . A montagem pode ser vista na figura 36. Na figura 37 encontram-se exemplos das formas de onda capturadas, e a potência instantânea calculada. As formas de

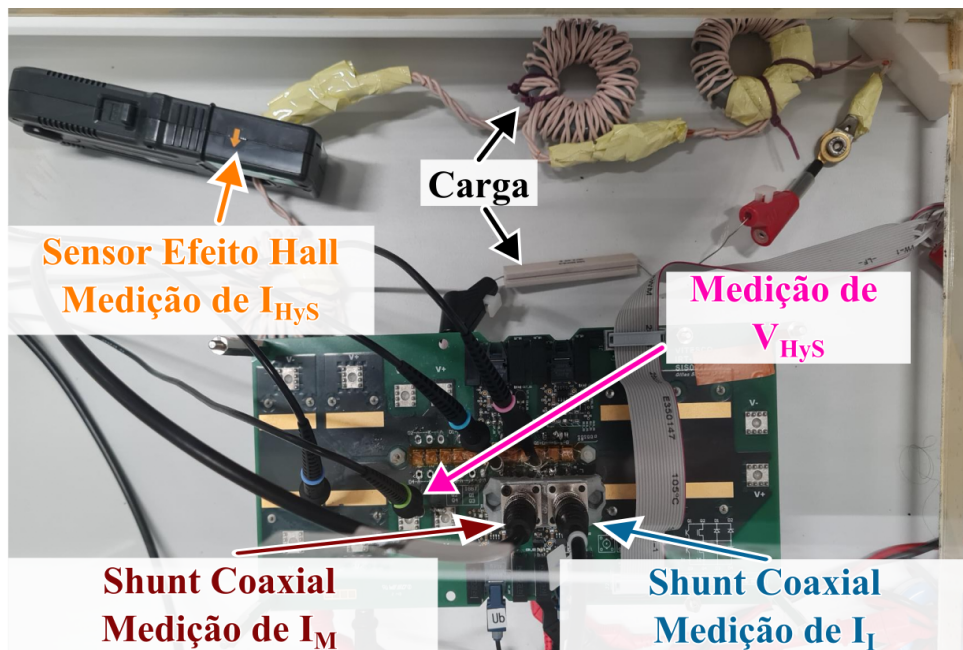
Figura 35 – Sinais de controle para realização dos testes de medição da energia extra de condução no módulo híbrido.



Fonte: Autor

onda de corrente e potência se assemelham aquelas propostas pelos modelos das seções 4.1 e 4.3.

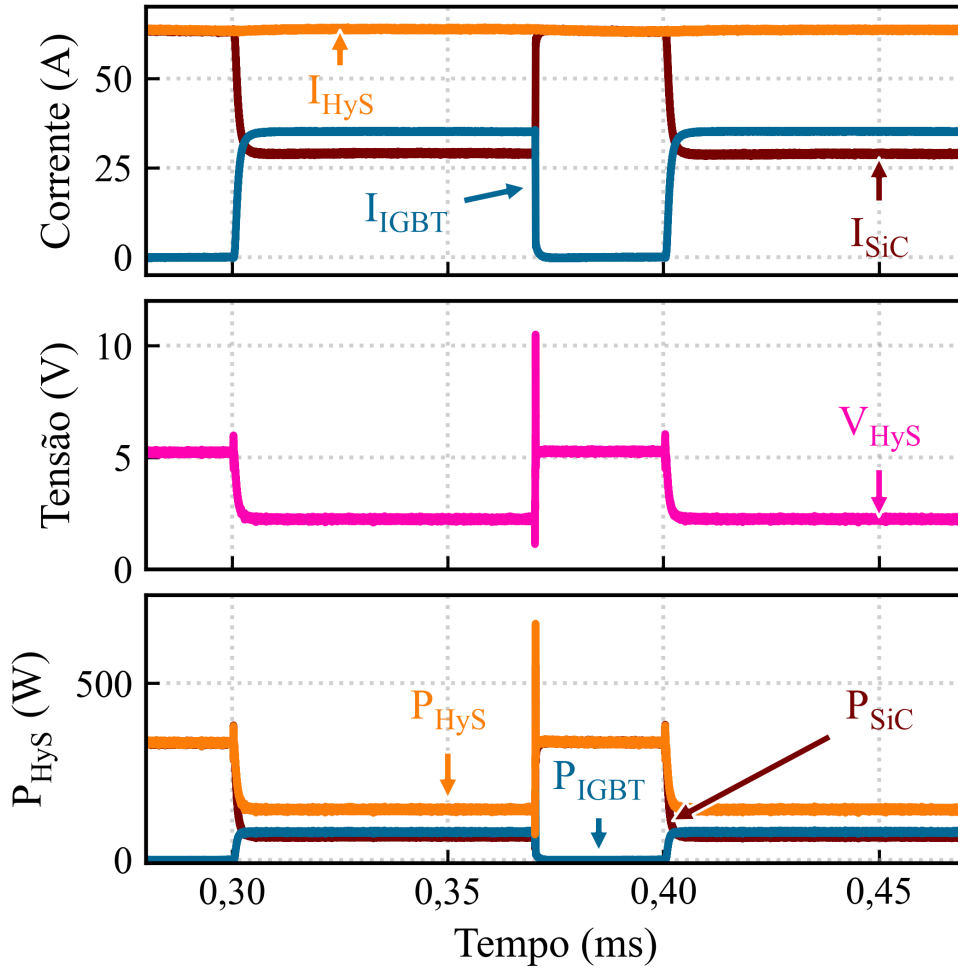
Figura 36 – Montagem experimental para medição da energia extra de condução no módulo híbrido.



Fonte: Autor

Para ser possível extrair a energia extra de condução, o teste deve ser realizado para diferentes períodos T_I , e consequentemente frequências de chaveamento f do IGBT.

Figura 37 – Exemplo de formas de onda capturadas no osciloscópio durante os testes para medição da energia extra de condução no módulo híbrido.



Fonte: Autor

O tempo T_{dTOTAL} em que o IGBT permanece desligado, que representa o tempo total de atraso do padrão 3 pode ser mantido constante em todos os testes, ou pode ser recalculando para manter o ciclo de trabalho do IGBT constante em todas as frequências testadas. Essa escolha altera a energia medida, os dois casos são discutidos a seguir.

4.4.1 Teste com T_{dTOTAL} constante

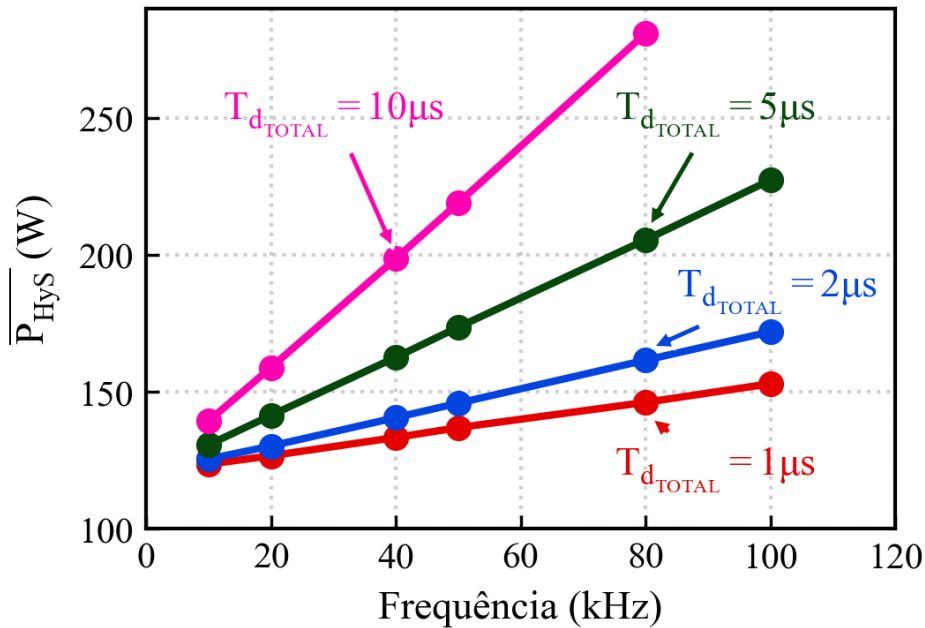
Caso a opção seja por manter T_{dTOTAL} constante $\overline{P_{Hys}}$ pode ser reescrito em função da frequência como (4.16), onde $f = \frac{1}{T_I}$.

$$\overline{P_{Hys}}(f) = (\Delta E_{C_{RL}} + \Delta E_{C_{delay}}) \cdot f + P_{SiC+IGBT} \quad (4.16)$$

Logo comutando o IGBT em diferentes frequências espera-se encontrar uma reta para $\overline{P_{Hys}}(f)$ cuja inclinação é a perda extra de condução do módulo híbrido para o atraso total utilizado. O teste foi feito para as frequências de 10, 20, 40, 50, 80 e 100 kHz.

Os tempos totais de atraso $T_{d_{TOTAL}}$ foram de 1, 2, 5 e 10 μ s. O teste foi feito para uma corrente de 63,5 A. Os resultados são mostrados na figura Figure 38.

Figura 38 – Perdas de condução médias em um período da chaveamento do módulo híbrido em função da frequência de chaveamento com tempo total de atraso $T_{d_{TOTAL}}$ constante.



Fonte: Autor

O gráfico mostra a relação linear esperada entre a potência média e a frequência. Uma regressão linear é aplicada para encontrar os coeficientes angular e linear das retas encontradas e comparados com a equação (4.16). Os resultados desse processo estão na tabela 7.

Tabela 7 – Perdas de condução extra medidas para a módulo híbrido. Teste com $T_{d_{TOTAL}}$ constante.

$T_{d_{TOTAL}}$	$\Delta E_{C_{RL}} + \Delta E_{C_{delay}}$ (mJ)	$P_{SiC+IGBT}$ (W)
1	0,32	120,2
2	0,52	119,8
5	1,07	119,7
10	2,03	118,3

Fonte: Autor

A tabela confirma o crescimento da energia extra de condução com o atraso total $T_{d_{TOTAL}}$. A energia $\Delta E_{C_{delay}}$ cresce com o atraso total como indica (4.12). O valor de interceptação é próximo em todos os casos, e equivale às perdas quando a corrente é dividida entre MOSFET SiC e IGBT, esse valor depende apenas das características estáticas dos componentes testados como mostra (4.15).

4.4.2 Ciclo de trabalho D fixo

Em outra possibilidade T_{dTOTAL} pode ser calculado em função da frequência do teste para manter o ciclo de trabalho D constante:

$$D = \frac{T_I - T_{dTOTAL}}{T_I} \quad (4.17)$$

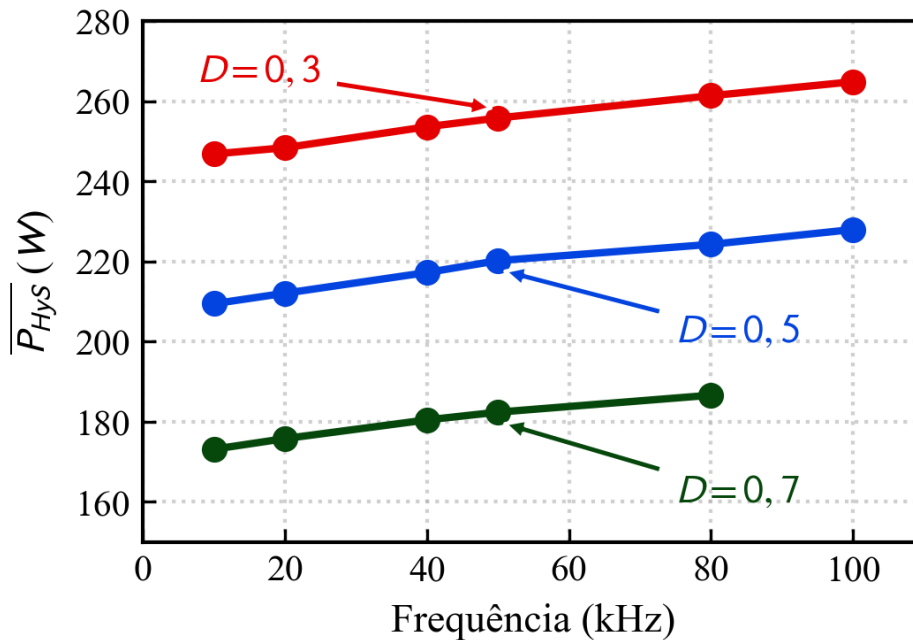
$$T_{dTOTAL} = T_I(1 - D) = \frac{1 - D}{f}. \quad (4.18)$$

Nesse caso $\overline{P_{Hys}}$ escrito em função de f como (4.19).

$$\overline{P_{Hys}}(f) = \Delta E_{CRL} \cdot f + D \cdot P_{SiC+IGBT} + (1 - D) \cdot P_{SiC} \quad (4.19)$$

Novamente espera-se uma relação linear entre a potência média e a frequência de comutação do IGBT. Entretanto, a inclinação da reta agora equivale apenas as perdas extras decorrentes da dinâmica descrita na seção 4.1. O teste foi feito para as frequências de 10, 20, 40, 50, 80 e 100 kHz, e para D de 0,3, 0,5 e 0,7. O gráfico de $\overline{P_{Hys}}$ em função da frequência é apresentado na figura 39.

Figura 39 – Perdas de condução médias em um período da chaveamento do módulo híbrido em função da frequência de chaveamento com D constante.



Fonte: Autor

Novamente a relação linear entre potência média e frequência é verificada. Entretanto, a inclinação é a similar para todos os D considerados. Novamente a inclinação e o ponto de cruzamento das três curvas é calculado e comparados com a equação (4.19). Os resultados podem estão na tabela 8.

Tabela 8 – Perdas de condução extra medidas para a módulo híbrido. Teste com D constante.

Ciclo de Trabalho	$\Delta E_{C_{RL}}$ (mJ)	$D \cdot P_{SiC+IGBT} + (1 - D) \cdot P_{SiC}$ (W)
0,3	0,20	244,7
0,5	0,21	207,7
0,7	0,19	171,8

Fonte: Autor

A energia extra medida neste caso é similar para todos os testes. Essa energia corresponde $\Delta E_{C_{RL}}$ que ocorre devido à dinâmica na corrente descrita nesse capítulo. Para a montagem experimental realizada $\Delta E_{C_{RL}} = 0.2$ mJ. Esse valor não é irrelevante. Comparando com os resultados para $T_{d_{TOTAL}}$ é a maioria das perdas para $T_{d_{TOTAL}} = 1\mu s$.

Outra observação interessante dos resultados apresentado da tabela 3 que pode ser feita desses resultados é que quanto maior o D , maior o tempo de condução do IGBT, menores as perdas do módulo híbrido. Mostrando que a combinação do IGBT com o MOSFET SiC realmente reduz as perdas em condução como desejado.

4.5 Conclusões do Capítulo

Energias perdidas devido à dinâmica da operação do módulo híbrido foram modeladas e medidas. Para verificar a relevância dessa energia nas perdas totais do módulo, elas foram comparadas a energia de comutação do módulo híbrido para uma corrente de 60 A. A energia foi medida com o método do duplo pulso com o diodo SiC selecionado no capítulo 3, que não incluem as energias modeladas nesse capítulo. Os resultados são mostrados na tabela 9

Tabela 9 – Comparação entre a energia extra de condução e a energia de comutação do módulo híbrido a 60 A.

$T_{d_{TOTAL}}$	$\Delta E_{C_{RL}} + \Delta E_{C_{delay}}$ (mJ)	E_{sw} (W)	ΔE
0	0,20	0,72	+28%
1	0,32		+44%
2	0,52		+72%
5	1,07		+148%
10	2,03		+282%

Fonte: Autor

Apenas a dinâmica apresentada nesse capítulo aumenta as perdas de comutação em 28%. Com um delay tipicamente encontrado na literatura de 1 μs , esse aumento é de

44%. Isso mostra a importância de se considerar o fenômeno e da modelização feita nesse trabalho. Que deve ser considerado para uma boa estimativa de perdas importante para o projeto do sistema de resfriamento do módulo híbrido em um conversor.

A minimização da indutância entre o IGBT e o MOSFET SiC paralelo é um objetivo importante no design do módulo híbrido. A redução pode reduzir a energia extra de condução em até 28%

Capítulo 5

Conclusão

Essa dissertação estudou os módulos híbridos, conexão em paralelo de MOSFET SiC, IGBT de Si e opcionalmente um diodo discreto em antiparalelo, considerando 3 tecnologias de diodo Si, SiC, GaAs. O foco do trabalho foi no teste de um protótipo onde componentes em encapsulamento TO-247 foram colocados em paralelo. O objetivo era de conhecer melhor as características e desafios dessa conexão em paralelo antes da construção de um módulo de potência onde os componentes serão integrados em um único encapsulamento.

O capítulo 2 trouxe uma revisão bibliográfica focada nas diferentes técnicas utilizadas para controlar módulos híbridos. Diferentes sequências podem ser usadas para comutar os componentes do módulo híbrido, umas focam em reduzir as perdas garantindo que o IGBT sempre comuta a zero de tensão e outras que buscam minimizar a utilização do MOSFET SiC, utilizando-o apenas durante a comutação. Dentre as técnicas apresentadas, o padrão 3 que sempre comuta o IGBT a tensão zero foi escolhido como o foco para a sequência da dissertação. O capítulo também apresentou as possíveis implementações de *gate drivers* para implementar o padrão de chaveamento do módulo híbrido, apresentou algumas soluções em hardware para criar os atrasos necessários, mas a solução de *gate drivers* individuais foi escolhida pela flexibilidade.

O capítulo 3 focou no componente opcional do módulo híbrido, um diodo discreto em anti-paralelo. Três tecnologias, Schottky SiC, ultra-rápido em Si e diodo em Arseneto de gálio foram consideradas, além da utilização apenas do diodo de corpo do MOSFET SiC. Avaliou-se o impacto de cada diodo na comutação, sendo realizados o Teste do duplo pulso para medir a energia do módulo híbrido com cada tecnologia de diodo. Verificou-se que a tecnologia escolhida impacta mais na energia gasta para ligar do que para desligar.

Os resultados do teste foram usados para estimar as perdas de um inversor construído com a módulo híbrido, e compará-los a um conversor construído apenas com MOSFET SiC. Os cálculos realizados mostraram que a módulo híbrido trabalha com menos perdas que o conversor utilizando apenas SiC. Além disso, a utilização do diodo se mostra

interessante, melhorando o desempenho para fatores de potência baixos, e para operações com fluxo de potência reversível, como aplicações *back-to-back* e frenagem regenerativa. Entre os diodos o diodo SiC apresentou o melhor desempenho, entretanto tanto o diodo Si como o GaAs se mostraram soluções viáveis caso restrições de projeto, como custo, inviabilizem a utilização do SiC.

Por fim, o capítulo 4 focou na dinâmica de repartição de corrente entre o MOSFET SiC e o IGBT no módulo híbrido operando com o padrão 3. A influência da indutância parasita dos componentes na repartição da corrente foi modelada. Em seguida, a energia perdida por conta dessa dinâmica e do atraso imposto para comutar o IGBT em tensão nula foi medida. Concluindo que para o módulo testado cerca de 0,2 mJ de são perdidos devido à indutância parasita dos componentes. Indicando a importância de minimizá-la, o que deve ser um dos focos no design do módulo.

A continuidade do trabalho pode se dar em duas frentes. A primeira seria na realização de testes suplementares com o protótipo atual baseado em componentes discretos:

- Testes em potência, operando como inversor monofásico para validar as perdas estimadas para o inversor com módulo híbrido.
- Caracterização com o método da oposição, e comparação das perdas medidas para as perdas em comutação e as perdas extras de condução.

Outra possibilidade é continuar para construção de um módulo de potência híbrido, integrando todos os componentes em um único encapsulamento. Nesse caso a continuidade do trabalho inclui:

- Dimensionamento térmico dos transistores a serem utilizados no modelo.
- Roteamento do módulo de potência.
- Fabricação de um módulo de potência híbrido.
- Caracterização do módulo como apresentado nesse trabalho.
- Caracterização do módulo pelo método da oposição [Sathler and Cougo \[2017\]](#) e comparação dos resultados.
- Otimização dos tempos de atraso do padrão 3 para o módulo construído.
- Desenvolvimento do *gate driver* e proteção para o módulo híbrido.

Referências

- B. Cougo, L. M. F. Morais, G. Segond, R. Riva, and H. Tran Duc. Influence of PWM Methods on Semiconductor Losses and Thermal Cycling of 15-kVA Three-Phase SiC Inverter for Aircraft Applications. *Electronics*, 9(4):620, Apr. 2020. ISSN 2079-9292. doi: 10.3390/electronics9040620. URL <https://www.mdpi.com/2079-9292/9/4/620>. Number: 4 Publisher: Multidisciplinary Digital Publishing Institute.
- Y. Fu and H. Ren. A Novel Single-Gate Driver Circuit for SiC+Si Hybrid Switch With Variable Triggering Pattern. *IEEE Trans. Power Electron.*, 36(10):11953–11966, Oct. 2021. ISSN 0885-8993, 1941-0107. doi: 10.1109/TPEL.2021.3069824. URL <https://ieeexplore.ieee.org/document/9390314/>. Number: 10.
- Y. Fu, Z. Ma, and H. Ren. A Low Cost Compact SiC and Si Hybrid Switch Gate Driver Circuit for Commonly Used Triggering Patterns. *IEEE Transactions on Power Electronics*, 37(5):5212–5223, May 2022. ISSN 1941-0107. doi: 10.1109/TPEL.2021.3131861. Conference Name: IEEE Transactions on Power Electronics.
- Z. He, Z. Li, F. Yuan, C. Zeng, X. Jiang, and J. Wang. Active Thermal Control of SiC/Si Hybrid Switch. In *2018 IEEE International Power Electronics and Application Conference and Exposition (PEAC)*, pages 1–4, Nov. 2018. doi: 10.1109/PEAC.2018.8590287.
- K. Hoffmann and J. Karst. High frequency power switch - improved performance by MOSFETs and IGBTs connected in parallel. In *2005 European Conference on Power Electronics and Applications*, pages 11 pp.–P.11, Dresden, Germany, 2005. IEEE. ISBN 978-90-75815-09-2. doi: 10.1109/EPE.2005.219594. URL <http://ieeexplore.ieee.org/document/1665784/>.
- F. Kayser, F. Pfirsch, F.-J. Niedernostheide, R. Baburske, and H.-G. Eckel. Novel Si-SiC hybrid switch and its design optimization path. In *2022 IEEE 34th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, pages 225–228, May 2022. doi: 10.1109/ISPSD49238.2022.9813676. ISSN: 1946-0201.
- Z. Li, J. Wang, X. Jiang, Z. J. Shen, X. Yin, C. Zeng, and L. Deng. Optimal control strategies for SiC MOSFET and Si IGBT based hybrid switch. In *2018 IEEE Applied*

- Power Electronics Conference and Exposition (APEC)*, pages 1717–1721, San Antonio, TX, USA, Mar. 2018. IEEE. ISBN 978-1-5386-1180-7. doi: 10.1109/APEC.2018.8341249. URL <http://ieeexplore.ieee.org/document/8341249/>.
- Z. Li, C. Zhang, J. Yu, B. Hu, Z. He, J. Wang, and Z. J. Shen. Dynamic Gate Delay Time Control of Si/SiC Hybrid Switch for Loss Minimization in Voltage Source Inverter. *IEEE J. Emerg. Sel. Topics Power Electron.*, 10(4):4160–4170, Aug. 2022. ISSN 2168-6777, 2168-6785. doi: 10.1109/JESTPE.2021.3137332. URL <https://ieeexplore.ieee.org/document/9662313/>. Number: 4.
- Z. Liu, Z. Peng, X. Peng, and J. Wang. Current-dependent variable switching strategy for si/sic hybrid switch-based single-phase inverter. In *2019 IEEE Energy Conversion Congress and Exposition (ECCE)*, pages 1922–1925, 2019. doi: 10.1109/ECCE.2019.8913311.
- P. Ning, L. Li, X. Wen, and H. Cao. A hybrid Si IGBT and SiC MOSFET module development. *Trans. Electr. Mach. Syst.*, 1(4):360–366, Dec. 2017. ISSN 2096-3564. doi: 10.23919/TEMS.2017.8241357. URL <https://ieeexplore.ieee.org/document/8241357/>. Number: 4.
- H. Qin, R. Wang, Q. Xun, W. Chen, and S. Xie. Switching Time Delay Optimization for “SiC+Si” Hybrid Device in a Phase-Leg Configuration. *IEEE Access*, 9:37542–37556, 2021. ISSN 2169-3536. doi: 10.1109/ACCESS.2021.3055244. URL <https://ieeexplore.ieee.org/document/9339907/>.
- M. Rahimo, F. Canales, R. A. Minamisawa, C. Papadopoulos, U. Vemulapati, A. Mihaila, S. Kicin, and U. Drogenik. Characterization of a Silicon IGBT and Silicon Carbide MOSFET Cross-Switch Hybrid. *IEEE Trans. Power Electron.*, 30(9):4638–4642, Sept. 2015. ISSN 0885-8993, 1941-0107. doi: 10.1109/TPEL.2015.2402595. URL <http://ieeexplore.ieee.org/document/7038193/>. Number: 9.
- H. Sathler and B. Cougo. Improvement of the modified opposition method used for accurate switching energy estimation of wbg transistors. In *2017 IEEE 5th Workshop on Wide Bandgap Power Devices and Applications (WiPDA)*, pages 308–315, 2017. doi: 10.1109/WiPDA.2017.8170565.
- X. Song and A. Q. Huang. 6.5kV FREEDM-Pair: Ideal high power switch capitalizing on Si and SiC. In *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, pages 1–9, Geneva, Sept. 2015. IEEE. ISBN 978-90-75815-22-1. doi: 10.1109/EPE.2015.7309243. URL <http://ieeexplore.ieee.org/document/7309243/>.
- X. Song, A. Q. Huang, M.-C. Lee, and C. Peng. High voltage Si/SiC hybrid switch: An ideal next step for SiC. In *2015 IEEE 27th International Symposium on Power*

- Semiconductor Devices & IC's (ISPSD)*, pages 289–292, Hong Kong, China, May 2015. IEEE. ISBN 978-1-4799-6259-4 978-1-4799-6261-7. doi: 10.1109/ISPSD.2015.7123446. URL <http://ieeexplore.ieee.org/document/7123446/>.
- X. Song, L. Zhang, and A. Q. Huang. Three-Terminal Si/SiC Hybrid Switch. *IEEE Transactions on Power Electronics*, 35(9):8867–8871, Sept. 2020. ISSN 1941-0107. doi: 10.1109/TPEL.2020.2969895. Conference Name: IEEE Transactions on Power Electronics.
- U. R. Vemulapati, A. Mihaila, R. A. Minamisawa, F. Canales, M. Rahimo, and C. Papadopoulos. Simulation and experimental results of 3.3kV cross switch “Si-IGBT and SiC-MOSFET” hybrid. In *2016 28th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, pages 163–166, Prague, Czech Republic, June 2016. IEEE. ISBN 978-1-4673-8770-5. doi: 10.1109/ISPSD.2016.7520803. URL <http://ieeexplore.ieee.org/document/7520803/>.
- L. Zhu, H. Bai, A. Brown, and M. McAmmond. Transient Analysis When Applying GaN + Si Hybrid Switching Modules to a Zero-Voltage-Switching EV Onboard Charger. *IEEE Transactions on Transportation Electrification*, 6(1):146–157, Mar. 2020. ISSN 2332-7782. doi: 10.1109/TTE.2020.2966915. Conference Name: IEEE Transactions on Transportation Electrification.