

Marcelo de Azevedo Ávila

Operação em Paralelo e sem
Comunicação de Sistemas UPS: Uma
abordagem baseada em Passividade

Belo Horizonte
2013

Marcelo de Azevedo Ávila

Operação em Paralelo e sem Comunicação de Sistemas UPS: Uma abordagem baseada em Passividade

Dissertação submetida à banca examinadora designada pelo Colegiado do Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários à obtenção do título de Mestre em Engenharia Elétrica

Orientadores: Prof. Leonardo Antônio Borges Tôrres e Prof. Paulo Fernando Seixas

Belo Horizonte
2013

Ávila, Marcelo de Azevedo

Operação em Paralelo e sem Comunicação de Sistemas
UPS: Uma abordagem baseada em Passividade

111 páginas

Dissertação (Mestrado) - Programa de Pós-Graduação
em Engenharia Elétrica

1. Paralelismo
2. UPS
3. Passividade

I. Universidade Federal de Minas Gerais. Programa de Pós-
Graduação em Engenharia Elétrica.

Comissão Julgadora:

Prof. Dr.
Lênin Martins Ferreira Morais

Prof. Dr.
Luis Antonio Aguirre

Prof. Dr.
Leonardo Antônio Borges Tôrres

Prof. Dr.
Paulo Fernando Seixas

Dedico este trabalho aos meus pais, Paulo e Ângela.

Agradecimentos

Agradeço aos meus pais, Paulo e Ângela, pelo incentivo e ensinamento sobre a importância dos estudos. Agradeço à minha irmã Camila pela torcida e pelos bons exemplos passados. Agradeço à Érika pelo carinho e apoio ao longo da realização deste trabalho.

Ao meu orientador, prof. Leonardo Tôrres, pela excelente orientação que me foi dada durante todo o Mestrado, sempre disponível e atencioso nas inúmeras vezes que tive dúvidas. Ao prof. Paulo Seixas, também meu orientador, agradeço o apoio fundamental em todas as etapas da parte experimental.

Aos professores e alunos do Grupo de Eletrônica de Potência (GEP), pela disponibilização da infraestrutura para montagem dos testes práticos. Dentre esses, agradeço especialmente ao prof. Porfírio Cortizo, que muito contribuiu durante os experimentos.

Ao prof. Oriane Magela Neto, *in memoriam*, que me orientou durante a Graduação e incentivou a ingressar no Mestrado.

Aos meus amigos e colegas que muito ajudaram durante todo o percurso.

Agradeço à CAPES pelo apoio financeiro e à EMBRAER, pelo incentivo à realização do Mestrado.

Resumo

Paralelismo de fontes de tensão é um tema recorrente e de grande importância na área da Engenharia Elétrica. Seja no recente contexto das *smart grids* ou em sistemas de UPS's (Fontes de Energia Ininterrupta), a disponibilidade de duas ou mais fontes de tensão aumenta a robustez e a confiabilidade do sistema elétrico. Dentre as técnicas de paralelismo utilizadas, destacam-se as que não fazem uso de troca de informações entre as fontes, característica que elimina a necessidade de um canal de comunicação dedicado e, conseqüentemente, de um ponto único de falha. No presente trabalho é investigada a implementação digital de uma abordagem para o funcionamento em paralelo e sem comunicação de UPS's. O método de paralelismo estudado é desenvolvido no domínio do tempo e se baseia na tendência natural de sincronização de osciladores não-lineares e incrementalmente passivos quando interconectados. São mostradas simulações de um sistema formado por duas UPS's interligadas através de uma rede elétrica linear. Nestas simulações são levados em consideração problemas específicos associados com a aplicação prática de sistemas digitais controlados via Processador Digital de Sinais (DSP). Testes práticos realizados em laboratório demonstram a viabilidade da técnica de sincronismo estudada, cujos resultados obtidos mostram-se mais abrangentes que o atual escopo coberto pela teoria. Como forma de melhorar os transientes decorrentes do paralelismo das fontes de tensão é desenvolvida uma metodologia de pré-sincronismo baseada em observadores de estados. Resultados de simulação e experimentais demonstram a rapidez da metodologia proposta.

Palavras-chave: Paralelismo, Fontes de Energia Ininterrupta, Passividade Incremental, Implementação Digital

Abstract

Parallelism of voltage sources is a recurring and important problem in Electrical Engineering area. In the recent context of smart grids or in UPS systems (Uninterruptible Power Supplies), the availability of two or more energy sources increases the robustness and reliability of electric system. Among the parallelism techniques there are those which do not make use of any information's exchange between the sources, a characteristic that eliminates the need for a dedicated communication channel and, consequently, the existence of a single point of failure. In the present work is investigated the digital implementation of an approach to parallel operation of UPS without communication. The method is developed in time domain and it relies on the natural tendency to synchronization of interconnected incrementally dissipative nonlinear oscillators. Simulations of two interconnected UPS systems to a given linear electric network are carried out, taking into consideration specific problems associated with the practical implementation in a Digital Signal Processor (DSP) based system. Practical tests conducted in laboratory demonstrate the feasibility of synchronism technique studied, whose results are even more embracing than the current scope covered by the theory. To improve the transient behavior of parallelism of voltage sources, is developed a pre-synchronism methodology based on state observer. Simulations and experimental results demonstrate the efficiency of the proposed methodology.

Keywords: Parallelism, Uninterruptible Power Supplies, Incremental Passivity, Digital Implementation

Lista de Figuras

1.1	Problema geral investigado neste trabalho.	4
2.1	Representação geométrica da condição de sincronismo.	9
2.2	Parcelas constituintes da realimentação interna adicionada ao oscilador linear.	12
2.3	Realimentação interna adicionada ao oscilador linear.	12
2.4	Sistema resultante da adição da realimentação interna ao oscilador linear. Fonte [Tórres et al. (2013)].	13
2.5	Esquemático do circuito RLC que constitui a parcela linear do oscilador.	14
2.6	Resultado de simulação do oscilador não linear.	16
2.7	Detalhe da simulação mostrada na Figura 2.6.	16
2.8	Dependência do valor em regime da amplitude da saída $y = x_2$ do oscilador com relação ao limite de saturação L	17
2.9	Detalhe da Figura 2.8.	17
2.10	Oscilador não linear conectado a uma carga resistiva, situação em que a corrente de entrada do sistema $u^a \neq 0$	18
2.11	Oscilador não linear conectado a uma carga resistiva.	19
2.12	Dependência da amplitude da tensão de saída com a corrente de entrada u^a	19
2.13	Parcela linear do oscilador considerando a existência de carga.	21

2.14	Curvas L x A para três condições de carga.	21
2.15	Oscilador com controle de amplitude (sistema discretizado) interligado ao inversor controlado (sistema físico).	23
2.16	Corrente na carga e tensão de saída do oscilador não linear com controle de amplitude.	24
2.17	Estado x_3 , que corresponde à saída do filtro PB, e limite de saturação L	25
2.18	Circuito representativo da rede utilizada na montagem.	29
2.19	Sistemas incrementalmente passivos. Se mantida a mesma entrada, as saídas tendem a uma mesma trajetória independente da condição inicial.	33
3.1	Esquemático da conexão para sincronismo de dois inversores.	40
3.2	Observador de estados na situação em que é conhecida a carga do sistema.	43
3.3	Observador de estados na situação em que não é conhecida a carga do sistema.	44
3.4	Diagrama de blocos da conexão entre o observador de estados e o modelo do oscilador.	45
3.5	Estimador do estado x_3	46
3.6	Estimador do limite de saturação L	47
3.7	Comportamento dos sinais \hat{x}_3 e \hat{L} estimados.	47
3.8	Estado x_1 do oscilador e estados estimados \hat{x}_1 pelos dois observadores.	48
3.9	Estado x_2 do oscilador e estados estimados \hat{x}_2 pelos dois observadores.	49
3.10	Erros de estimação dos estados $x_1(t)$ e $x_2(t)$ cometidos pelos dois obser- vadores, um que considera informação sobre a carga e outro que não.	50
4.1	Circuito esquemático do inversor.	55
4.2	Resposta em frequência da malha fechada de corrente.	56
4.3	Resposta em frequência da malha de tensão não compensada, do com- pensador PI e da malha de tensão compensada.	57

4.4	Resposta em frequência da malha fechada de tensão.	58
4.5	Tensão v_{out} e referência com o inversor sem carga.	59
4.6	Erro entre v_{out} e v_{ref} na situação do inversor a vazio.	60
4.7	Corrente na carga, conectada ao inversor em $t = 0,2s$	60
4.8	Tensão v_{out} e referência com o inversor com carga resistiva nominal.	61
4.9	Erro entre v_{out} e v_{ref} na situação do inversor com carga.	61
4.10	Conexão do inversor controlado com o oscilador não linear.	62
4.11	Simulação do inversor mais oscilador. Erro de rastreamento de tensão na situação sem carga.	64
4.12	Simulação do inversor mais oscilador: detalhe da Figura 4.12.	64
4.13	Limite de saturação L para situação sem carga.	65
4.14	Simulação do inversor mais oscilador. Erro de rastreamento de tensão na situação com carga.	66
4.15	Comportamento transitório do limite de saturação L e da corrente de carga no instante de conexão da carga.	66
4.16	Simulação do sincronismo de dois inversores: tensões de saída para carga resistiva e pré-sincronismo realizado sabendo-se previamente o valor da carga do sistema.	68
4.17	Simulação do sincronismo de dois inversores: tensões de saída para carga resistiva e pré-sincronismo realizado sem considerar informação sobre o valor da carga do sistema.	69
4.18	Simulação do sincronismo de dois inversores: correntes de saída para carga resistiva e pré-sincronismo realizado sabendo-se previamente o va- lor da carga do sistema.	69
4.19	Simulação do sincronismo de dois inversores: correntes de saída para carga resistiva e pré-sincronismo realizado sem considerar informação sobre o valor da carga do sistema.	70

4.20	Carga reativa utilizada na simulação de sincronismo.	70
4.21	Simulação do sincronismo de dois inversores: tensões de saída para carga reativa.	71
4.22	Simulação do sincronismo de dois inversores: correntes de saída para carga reativa.	72
4.23	Simulação do sincronismo de três inversores: tensões no instante de conexão do inversor 2.	73
4.24	Simulação do sincronismo de três inversores: correntes no instante de conexão do inversor 2.	73
4.25	Simulação do sincronismo de três inversores: tensões no instante de conexão do inversor 3.	74
4.26	Simulação do sincronismo de três inversores: correntes no instante de conexão do inversor 3.	75
5.1	Esquemático da montagem experimental utilizada nos testes práticos. . .	77
5.2	Implementação prática da chave S que conecta o inversor 2 à carga. Equivalência entre o circuito real da chave e sua representação na Figura 5.1.	81
5.3	Esquemático da montagem utilizada nos testes de um único inversor. . .	82
5.4	Resultados do teste de variação de carga realizado com um único inversor. Primeiro gráfico: $v_1(t)$. Segundo gráfico: $i_1(t)$	83
5.5	Tensões de saída dos inversores 1 e 2 no instante de habilitação do observador de estados.	85
5.6	Tensões de saída dos inversores 1 e 2 em regime permanente.	86
5.7	Erro em regime transitório entre as tensões de saída dos inversores 1 e 2 para o caso em que é considerada informação prévia sobre a carga do sistema.	86

5.8	Erro em regime permanente entre as tensões de saída dos inversores 1 e 2 para o caso em que é considerada informação prévia sobre a carga do sistema.	87
5.9	Tensões de saída dos inversores 1 e 2 no instante de habilitação do observador de estados em teste de pré-sincronismo sem considerar informação prévia sobre a carga do sistema.	89
5.10	Tensões de saída dos inversores 1 e 2, em regime permanente, em teste de pré-sincronismo sem considerar informação prévia sobre a carga do sistema.	89
5.11	Erro entre as tensões de saída dos inversores 1 e 2 para o caso em que não é considerada informação prévia sobre a carga do sistema.	90
5.12	Erro em regime permanente entre as tensões de saída dos inversores 1 e 2 para o caso em que não é considerada informação prévia sobre a carga do sistema.	91
5.13	Erro absoluto entre as tensões de saída dos inversores 1 e 2 em regime transiente: comparação dos casos com e sem informação sobre a carga.	91
5.14	Erro absoluto entre as tensões de saída dos inversores 1 e 2 em regime permanente: comparação dos casos com e sem informação sobre a carga.	92
5.15	Sincronismo dos inversores, em regime transitório, com carga resistiva nominal.	95
5.16	Sincronismo dos inversores, em regime permanente, com carga resistiva nominal.	95
5.17	Sincronismo dos inversores, em regime transitório, com sobrecarga resistiva.	97
5.18	Sincronismo dos inversores, em regime permanente, com sobrecarga resistiva.	98
5.19	Sincronismo dos inversores, em regime transitório, para o caso sem informação.	99

5.20	Erro de sincronismo dos inversores, em regime transitório, para os casos com e sem informação.	100
5.21	Erro de sincronismo dos inversores, em regime permanente. Erro calculado após a aquisição de cada uma das tensões.	102
5.22	Erro de sincronismo dos inversores, em regime permanente. Erro medido diretamente na montagem.	103
5.23	Diagrama elétrico do circuito resultante após o fechamento da chave S. .	103
5.24	Erro absoluto e percentual entre as correntes em função de x , variável que indica a diferença entre as resistências de conexão.	104

Lista de Tabelas

2.1	Parâmetros do circuito RLC	14
2.2	Parâmetros da rede elétrica	30
4.1	Parâmetros do inversor utilizado neste trabalho	55
5.1	Parâmetros dos inversores utilizados na montagem.	78

Sumário

1	Introdução	1
1.1	Motivação	1
1.2	Visão Geral do Problema	3
1.3	Objetivos	5
1.4	Organização do Texto	5
2	Sincronismo de Osciladores Eletrônicos Não Lineares	7
2.1	Apresentação Formal do Problema	7
2.2	Oscilador Não Linear	9
2.2.1	Síntese e Análise do Oscilador Não Linear	10
2.2.2	Implementação do Oscilador Não Linear	13
2.2.3	Dependência entre Tensão e Corrente de Saída no Oscilador Não Linear	18
2.2.4	Controle de Amplitude	22
2.3	Rede Elétrica: A Estrutura de Interconexão	26
2.3.1	A Estrutura de Interconexão: caso geral	26
2.3.2	A Estrutura de Interconexão: montagem	29
2.4	Análise do Sincronismo dos Osciladores	32
2.5	Conclusões	36

3	Estratégias de Pré-sincronização para Conexão de Unidades UPS Adicionais	39
3.1	Apresentação do Problema	40
3.2	Estados do Oscilador Não Linear	41
3.3	Observador de Estados	42
3.4	Projeto do Observador de Estados	44
3.5	Estimação do Estado x_3 e do Limite de Saturação L	46
3.6	Simulações	48
3.7	Conclusões	50
4	Resultados de Simulação	53
4.1	Implementação de PWM e Tempo de Atraso	54
4.2	Dados do Inversor	55
4.3	Sintonia das Malhas de Controle	56
4.3.1	Malha de Corrente	56
4.3.2	Malha de Tensão	57
4.4	Simulação do Inversor em Malha Fechada	58
4.5	Simulação do Inversor Controlado mais Oscilador Não Linear	62
4.6	Simulação do Sincronismo de Dois Inversores	67
4.6.1	Carga Resistiva	67
4.6.2	Carga Reativa	70
4.7	Simulação do Sincronismo de Três Inversores	71
4.8	Conclusões	74
5	Resultados Experimentais	77
5.1	Descrição do Aparato Experimental	77
5.1.1	Implementação da Chave S	80
5.2	Um Único Inversor	81

5.3	Pré-Sincronismo	84
5.3.1	Pré-Sincronismo Considerando Informação Sobre a Carga	85
5.3.2	Pré-Sincronismo Sem Informação Sobre a Carga	88
5.3.3	Comparação dos Casos Com e Sem Informação Sobre a Carga	90
5.4	Sincronismo	94
5.4.1	Sincronismo Com Informação Sobre a Carga	94
5.4.2	Sincronismo Sem Informação Sobre a Carga	98
5.4.3	Comparação dos Casos Com e Sem Informação Sobre a Carga	100
5.5	Consideração Sobre Medição e Cálculo de Sinais de Erro	101
5.6	Considerações sobre Erro entre Correntes	103
5.7	Conclusões	105
6	Considerações Finais	107
6.1	Visão Geral do Trabalho Realizado	107
6.1.1	Conclusões sobre o Sincronismo	107
6.1.2	Conclusões sobre o Pré-Sincronismo	108
6.1.3	Conclusões sobre Implementação dos Algoritmos	108
6.2	Propostas de Continuidade	108
	Referências Bibliográficas	110

Capítulo 1

Introdução

Este capítulo introdutório faz uma breve apresentação do problema abordado neste trabalho. Além de motivações que justificam o desenvolvimento do estudo, são listados os objetivos a serem alcançados.

1.1 Motivação

A energia elétrica é uma das formas de energia mais utilizadas e importantes no mundo nos últimos 100 anos. Essa relevância se deve ao fato da energia elétrica chegar de forma eficiente ao consumidor final, por meio de um sistema que precisa ser robusto e de alta qualidade. Essencial para o desenvolvimento e o conforto das sociedades atuais, a eletricidade pode ser convertida em geração de luz e força além de possibilitar a utilização de diversos equipamentos elétricos e eletrônicos.

No entanto, por mais que sejam tomadas precauções, o sistema elétrico está sujeito a falhas, ocasiões em que entram em operação as UPS's (*Uninterruptible Power Supplies*) ou Fontes de Energia Ininterruptas, equipamentos utilizados para prover energia elétrica em substituição às redes das concessionárias. Essa redundância faz aumentar a disponibilidade e a confiabilidade do fornecimento de energia.

Um cenário com múltiplas UPS's alimentando uma carga em comum é o objeto de estudo desta dissertação, que pretende demonstrar a aplicação de uma técnica de paralelismo de fontes de tensão baseada na teoria de passividade e sem troca de informação entre as fontes. Especificamente, será analisada a teoria e a implementação digital deste método de sincronismo, desenvolvido no domínio do tempo e baseado na tendência natural de sincronização de osciladores não-lineares e incrementalmente dissipativos quando interconectados. A não necessidade de comunicação entre as UPS's por meio de um barramento dedicado é altamente desejável em uma estratégia de sincronização, uma vez que este canal de comunicação torna-se um ponto único de falha do sistema.

Como mencionado em [Coelho et al. (2002)], [Seixas et al. (2010)], [Furtado et al. (2008)] e [Torres et al. (2012)], para realizar a operação em paralelo, sem comunicação e de um modo confiável, as unidades de alimentação devem utilizar estratégias de sincronização de tensão que dependam exclusivamente de variáveis que podem ser medidas localmente.

Entre as soluções existentes para sincronismo de fontes de tensão, a mais popular é o chamado Método Droop [Kawabata and Higashino (1988)], cuja análise de estabilidade é discutida em [Coelho et al. (2002)]. O Método Droop é baseado na análise de potência ativa e reativa comumente encontrada na área de Estabilidade de Sistemas de Energia Elétrica, e utiliza explicitamente o inversor controlado para impor à UPS um comportamento semelhante ao naturalmente exibido por máquinas síncronas [Coelho et al. (2002)].

Vários trabalhos em eletrônica de potência propõem melhorias e simplificações para o Método Droop clássico [Furtado et al. (2008)], [Guerrero et al. (2008)]. O objetivo desses trabalhos é incorporar detalhes específicos do problema de paralelismo de UPS's que não são bem representados na teoria desenvolvida originalmente para Sistemas Elétricos de Potência. Por exemplo, na referência [Seixas et al. (2010)], problemas de estabilidade relacionados a diferentes impedâncias de conexão que impactam a operação

em paralelo das UPS's são investigados e novas diretrizes para o projeto de controle são propostas.

O Método Droop baseia-se em considerações no domínio da frequência para atuar no funcionamento de sistemas UPS em paralelo e sem comunicação, isto é, o método é fortemente baseado em conceitos que não são bem definidos quando a frequência de trabalho é variável, por exemplo, potências ativa e reativa. Na referência [Furtado et al. (2008)] uma nova implementação do Método Droop é considerada, na qual é utilizada uma forma mais simples para calcular grandezas baseadas na estimativa de potência ativa e reativa.

Por outro lado, foi recentemente proposto na referência [Torres et al. (2012)] uma nova estratégia de paralelismo que se baseia em desigualdades de dissipação de energia no domínio do tempo e não em ferramentas de análise disponíveis no domínio da frequência. Resultados de simulações que não consideravam aspectos relacionados com a aplicação prática da estratégia apontou melhorias interessantes quando comparados com o Método Droop, como a rápida sincronização de fase.

1.2 Visão Geral do Problema

Este trabalho trata da análise e implementação prática de uma técnica inovadora empregada no problema de sincronismo de múltiplas fontes de tensão conectadas a uma mesma rede elétrica.

A inovação presente neste método para sincronismo das fontes de tensão é que seu desenvolvimento baseia-se em inequações de dissipação de potência consideradas no domínio do tempo e não em análises fundamentadas no domínio da frequência. Portanto, como o desenvolvimento da teoria é realizado no domínio do tempo, não há a necessidade de medição e cálculo de grandezas usuais quando se trata de análises efetuadas no domínio da frequência, tais como potências ativa e reativa.

Este trabalho possui como principal referência a pesquisa desenvolvida em [Tôrres et al. (2013)], cuja motivação é um conhecido e recorrente problema na área de Engenharia Elétrica: o sincronismo de múltiplas fontes de tensão conectadas a uma mesma rede elétrica e sem qualquer troca de informação entre estas fontes.

No caso particular deste trabalho, a técnica de sincronismo é empregada em um dos sub-problemas que integra o extenso problema geral de sincronismo de fontes. Especificamente, o sub-problema abordado é o sincronismo de múltiplos inversores interconectados por uma mesma rede elétrica e que alimentam uma carga em comum, como ilustrado na Figura 1.1.

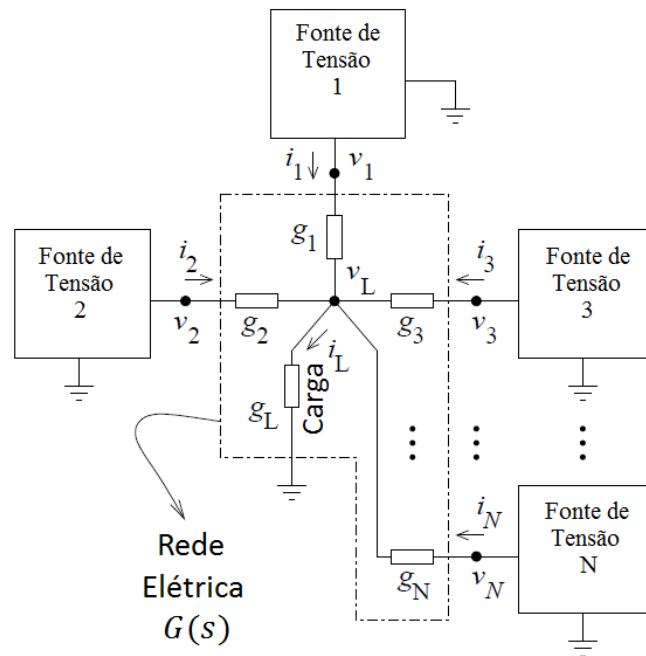


Figura 1.1: Problema geral investigado neste trabalho. As fontes de tensão, ou seja, os inversores, são implementadas de forma a alcançarem o sincronismo como consequência natural do fato de alimentarem uma mesma carga. Fonte [Tôrres et al. (2013)].

O ponto principal deste trabalho consiste em considerar o problema da Figura 1.1 como um conjunto de N inversores interconectados que devem alcançar naturalmente um estado de consenso de forma a apresentarem tensões de saída iguais, ou seja,

$v_1 = v_2 = v_3 = \dots = v_N$. Para atingir este objetivo serão utilizados conceitos da teoria de Passividade. Além disso, como complemento à fundamentação teórica, serão acrescentadas considerações sobre a implementação digital desta técnica de sincronismo em uma montagem prática.

1.3 Objetivos

Dando continuidade ao trabalho desenvolvido em [Torres et al. (2012)], o principal objetivo pretendido nesta dissertação é investigar a implementação digital da estratégia de sincronismo proposta em [Torres et al. (2012)] e [Tôrres et al. (2013)]. Para tanto, serão considerados aspectos práticos tais como:

1. controle digital do próprio inversor;
2. cálculo da estratégia de paralelismo por meio de integração numérica de um conjunto de equações diferenciais implementadas em *Digital Signal Controller* (DSC);
3. concepção e implementação de uma estratégia para conectar corretamente UPS's adicionais ao barramento de potência quando este já se encontra alimentado por outros sistemas UPS;
4. realização de experimentos para determinar a viabilidade prática da teoria desenvolvida.

1.4 Organização do Texto

No Capítulo 2 é apresentado formalmente o problema do paralelismo de fontes de tensão abordado neste trabalho. São descritos e analisados os sistemas envolvidos no sincronismo, os osciladores não lineares e a rede elétrica, além de ser apresentada a condição suficiente para obtenção do sincronismo das fontes.

O Capítulo 3 trata da estratégia de conexão de novas UPS's ao sistema. É explicada em detalhe a concepção desta estratégia baseada na teoria de observadores de estados, além de apresentados resultados de simulação que mostram o desempenho da técnica de pré-sincronismo proposta.

No Capítulo 4 é mostrada a metodologia utilizada no projeto das malhas de controle do inversor. É realizada a sintonia dos controladores das malhas de corrente e tensão, além de apresentados resultados de simulação para análise da eficácia do controle proposto. Após sintonizadas as malhas de controle, são realizadas simulações e análises do sincronismo de dois inversores para diferentes situações.

O Capítulo 5 mostra os resultados experimentais obtidos da montagem prática de paralelismo de dois inversores realizada em laboratório.

Por fim, além das conclusões sobre o trabalho realizado, o Capítulo 6 apresenta um resumo das atividades desenvolvidas e compila os principais resultados obtidos. São também listadas algumas propostas de continuidade.

Capítulo 2

Sincronismo de Osciladores Eletrônicos Não Lineares

Neste capítulo é detalhado o problema geral apresentado na Seção 1.2.

2.1 Apresentação Formal do Problema

O comportamento dinâmico de cada um dos N inversores da Figura 1.1, ilustrados como fontes de tensão, pode ser descrito por:

$$A_k : \begin{cases} \dot{\vec{x}}_k = f_a(\vec{x}_k, u_k^a) \\ y_k^a = h_a(\vec{x}_k, u_k^a), \end{cases} \quad (2.1)$$

em que $k = 1, 2, \dots, N$, sendo N o número de fontes de tensão, $\vec{x}_k(t) = [x_{1k} \ x_{2k} \ \dots \ x_{nk}]^T \in \mathbb{R}^n$ é o vetor de estados do modelo da fonte, $y_k^a(t) \in \mathbb{R}$ é a tensão de saída da k -ésima fonte, i.e., $y_k^a = v_k$ na Figura 1.1, $u_k^a(t) \in \mathbb{R}$ é a corrente que flui para o interior de cada fonte vinda do respectivo ponto de conexão com a rede, i.e., $u_k^a = -i_k$ na Figura 1.1; $f_a : \mathbb{R}^n \times \mathbb{R} \rightarrow \mathbb{R}^n$ é uma função vetorial não linear e $h_a : \mathbb{R}^n \times \mathbb{R} \rightarrow \mathbb{R}$ é a função que determina a tensão de saída da fonte.

Note que, pela descrição acima, todas as fontes de tensão apresentam o mesmo modelo dinâmico. Ou seja, considera-se que as fontes se comportem de forma idêntica.

Um ponto importante e que deve ficar claro para possibilitar a compreensão do trabalho é a distinção entre o inversor e o modelo dinâmico que representa a fonte de tensão. A equação (2.1) é o modelo matemático dinâmico que descreve as fontes de tensão mostradas na Figura 1.1. Ou seja, o comportamento da relação entrada-saída de cada uma das N fontes de tensão é descrito pelo modelo. O inversor, por sua vez, é a plataforma que implementa na prática o modelo matemático (2.1). Isto é, o comportamento da tensão e da corrente de saída do inversor é representado pelo modelo.

As tensões de saída das fontes podem ser agrupadas no vetor $\vec{y}_a = [y_1^a \ y_2^a \ \dots \ y_N^a]^T \in \mathbb{R}^N$. O mesmo pode ser feito para as entradas das fontes, $\vec{u}_a = [u_1^a \ u_2^a \ \dots \ u_N^a]^T \in \mathbb{R}^N$.

A condição de sincronismo das fontes é definida como a igualdade de todas as suas tensões de saída. Ou seja, as fontes estão sincronizadas para $t \geq t_o$ se, e somente se,

$$y_1^a = y_2^a = \dots = y_N^a = c(t) \Leftrightarrow \vec{y}_a = c(t)\vec{1}, \forall t \geq t_o, \quad (2.2)$$

em que $c(t) \in \mathbb{R}$ e $\vec{1} = [1 \ 1 \ \dots \ 1]^T$.

No caso particular deste trabalho, a função $c(t)$ desejada é uma senóide de amplitude A_{amp} e frequência de 60Hz, ou seja, $c(t) = A_{amp} \sin(2\pi 60t)$ para $t \geq 0$. Como $c(t)$ é um sinal oscilatório e a função $f_a(\cdot)$ da equação (2.1) é não linear, pode-se considerar que o modelo matemático definido por (2.1) representa um oscilador não linear. Portanto, cada uma das N fontes de tensão mostradas na Figura 1.1 é, na verdade, um inversor que se comporta como um oscilador não linear.

A equação (2.2) indica que, quando em sincronismo, o vetor \vec{y}_a pertence a um subespaço unidimensional dentro do espaço N -dimensional formado pelas saídas dos N inversores. Considerando o caso em que $N = 2$, a Figura 2.1 ilustra esta análise

geométrica.

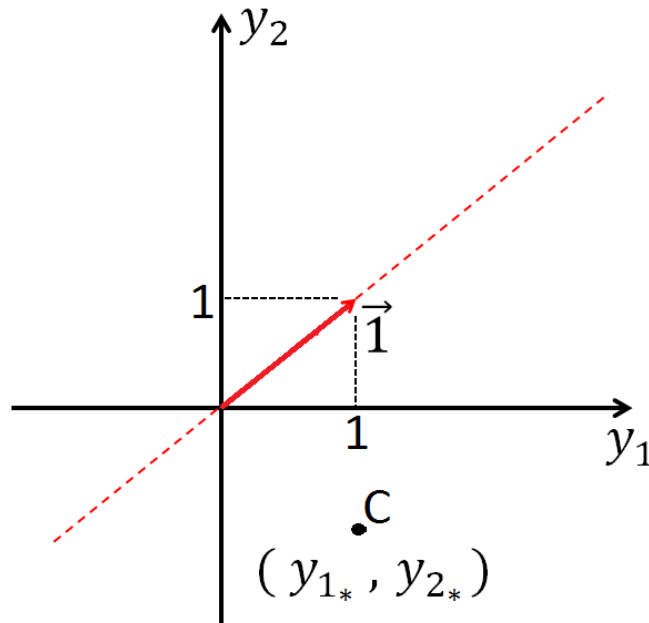


Figura 2.1: Representação geométrica da condição de sincronismo.

Enquanto não satisfeita a condição de sincronismo dada por (2.2), o vetor $\vec{y}_a = [y_1^a \ y_2^a]$ pode se posicionar em qualquer ponto do espaço \mathbb{R}^2 , *ex.* no ponto $C = (y_{1*}, y_{2*})$ mostrado na Figura 2.1. No entanto, quando em sincronismo, como $\vec{y}_a = c(t)\vec{1}$, o vetor \vec{y}_a está restrito ao subespaço unidimensional representado pela reta da Figura 2.1.

2.2 Oscilador Não Linear

O problema apresentado na Seção 2.1 pode ser encarado como o sincronismo de um conjunto finito de sistemas dinâmicos não lineares, todos modelados de forma idêntica, interligados por meio de uma estrutura que pode ser representada como um sistema dinâmico linear e invariante no tempo (*SLIT*), constituída de múltiplas portas de entrada e saída (*multiple input and multiple output - MIMO*).

Esta Seção trata especificamente do projeto e análise destes sistemas dinâmicos

oscilatórios não lineares. Grande parte do conteúdo apresentado é baseado na referência [Tôrres et al. (2013)], na qual toda a teoria que sustenta a obtenção do sincronismo é desenvolvida e provada matematicamente. A estrutura de interconexão é abordada na Seção 2.3.

O oscilador não linear apresentado nesta Seção é a referência de tensão a ser seguida individualmente pelos inversores reais, conforme discutido na Seção 2.1. Ou seja, o modelo matemático do oscilador não linear, descrito por meio de equações dinâmicas discretas no tempo e implementado nos *Digital Signal Controllers* (DSC's) que controlam os inversores, gera o sinal de referência de tensão que estes devem rastrear.

2.2.1 Síntese e Análise do Oscilador Não Linear

A síntese de cada um dos sistemas dinâmicos não lineares é desenvolvida a partir de um Sistema Linear e Invariante no Tempo (*SLIT*) constituído de uma única entrada e única saída (*SISO*), que pode ser descrito pela seguinte equação de estados

$$\begin{aligned}\dot{\vec{x}}_k &= A_a \vec{x}_k + B_a \tilde{u}_k \\ y_k &= C_a \vec{x}_k,\end{aligned}\tag{2.3}$$

em que $k = 1, 2, \dots, N$, sendo N o número de osciladores, $\vec{x}_k \in \mathbb{R}^n$, $y_k \in \mathbb{R}$, $\tilde{u}_k \in \mathbb{R}$ e A_a , B_a e C_a são matrizes reais com dimensões apropriadas.

Uma condição necessária para obtenção do sincronismo dos osciladores é que cada um destes satisfaça a desigualdade de dissipação:

$$\dot{S}^a \leq -\alpha_{passive}^* y^2 + \tilde{u}y,\tag{2.4}$$

em que $S^a(\cdot) : \mathbb{R}^n \rightarrow \mathbb{R}^+$, denominada Função de Armazenamento, é uma função positiva definida e continuamente diferenciável e $\alpha_{passive}^* > 0$.

A função \dot{S}^a representa a variação da energia armazenada no sistema modelado por

(2.3). Dada uma potência de entrada, representada pelo termo $\tilde{u}y$, o sistema dissipará uma parcela desta sempre que sua saída for diferente de zero ($y \neq 0$). A desigualdade (2.4) mostra que a variação da energia armazenada pelo sistema é, no máximo, igual à potência de entrada menos a parcela dissipada (termo $\alpha_{passive}^* y^2$). A desigualdade de dissipação apresentada em (2.4) qualifica cada um dos osciladores como um sistema Estritamente Passivo pela Saída [Khalil (2002)], uma vez que a variação da energia armazenada pelo sistema pode igualar à potência de entrada se, e somente se, sua saída for zero.

Ao sistema descrito por (2.3), cujo subscrito k será retirado para facilitar a compreensão das equações, é adicionada a seguinte realimentação interna

$$\tilde{u} = u^a - \phi_\alpha(y) = u^a - \underbrace{[-\alpha y + \phi(y)]}_{\phi_\alpha(y)}, \quad (2.5)$$

em que $\alpha > \alpha_{passive}^* > 0$ e $\phi(\cdot) : \mathbb{R} \rightarrow \mathbb{R}$ é uma função não linear, contínua e não decrescente, isto é:

$$\underbrace{(y_a - y_b)}_{\Delta y} \underbrace{[\phi(y_a) - \phi(y_b)]}_{\Delta \phi(y)} \geq 0, \quad \forall y_a, y_b \in \mathbb{R}, \quad (2.6)$$

de tal forma que

$$\lim_{|y| \rightarrow \infty} |-\alpha y + \phi(y)| \leq L < \infty \Rightarrow \lim_{|y| \rightarrow \infty} \frac{\phi(y)}{y} = \alpha \quad (2.7)$$

Da equação (2.7), as parcelas $-\alpha y$, com $\alpha > 0$, e $\phi(y)$ são representadas na Figura 2.2.

Na Figura 2.2 são mostradas as restrições de que $\phi(y)$, curva em azul, seja não-decrescente e possua inclinação igual a α quando $|y|$ tende a ∞ , equações (2.6) e (2.7), respectivamente.

O resultado da adição das parcelas $-\alpha y$ e $\phi(y)$, que equivale à função $\phi_\alpha(y)$, é

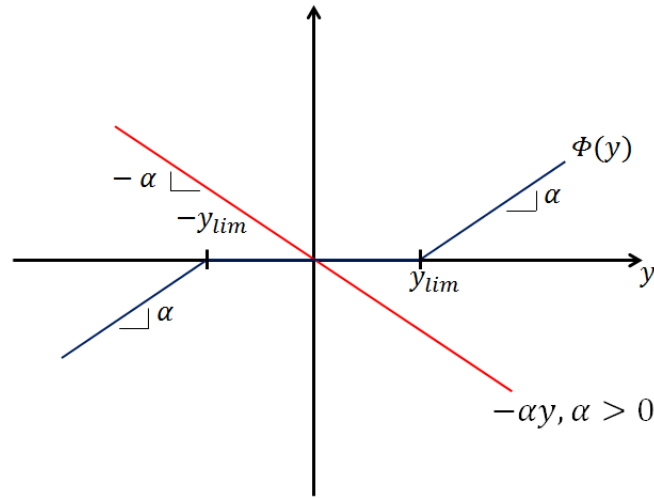


Figura 2.2: Parcelas constituintes da realimentação interna adicionada ao oscilador linear.

mostrado na Figura 2.3, na qual estão representados os limites de saturação $\pm L$.

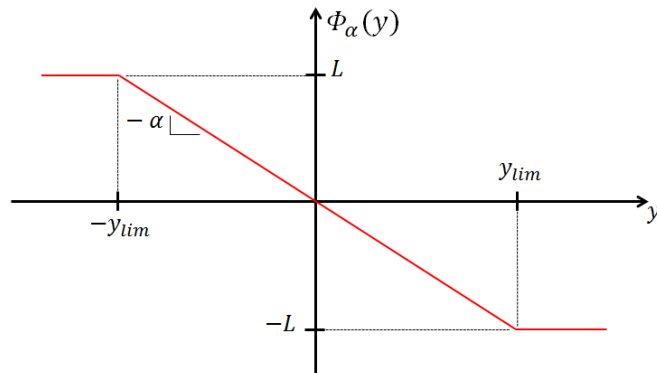


Figura 2.3: Realimentação interna adicionada ao oscilador linear.

O sistema resultante da inclusão desta realimentação interna é mostrado na Figura 2.4, na qual pode-se notar que a entrada \tilde{u} do sistema linear original é agora formada por duas parcelas: a parcela $-\phi_\alpha(y)$ proveniente da realimentação e a parcela u^a que representa uma entrada externa.

Combinando as equações (2.4) e (2.5), a desigualdade de dissipação do sistema oscilatório não linear resultante é dada por:

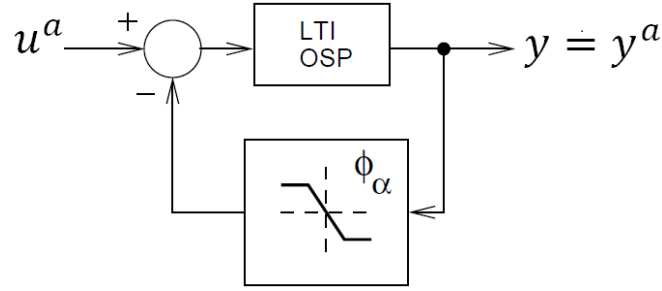


Figura 2.4: Sistema resultante da adição da realimentação interna ao oscilador linear. Fonte [Tôrres et al. (2013)].

$$\dot{S}^a \leq [\alpha - \alpha_{passive}^*](y)^2 - y\phi(y) + u^a y, \quad (2.8)$$

em que $\alpha > \alpha_{passive}^* > 0$.

No caso de um oscilador autônomo, $u^a = 0$ na Figura 2.4, a energia interna do sistema pode aumentar enquanto sua saída $y = y^a$ for pequena o suficiente. Isso porque, nesta situação, o termo $y\phi(y)$ vale zero enquanto $|y| \leq y_{lim}$. Portanto, é possível ter $\dot{S}^a \geq 0$. No entanto, à medida que y aumenta e ultrapassa y_{lim} , a parcela $y\phi(y)$ também aumenta até um ponto em que $\dot{S}^a \leq 0$. Ou seja, a energia interna do sistema diminui e, conseqüentemente, sua saída y deixa de crescer.

Este comportamento em que o sistema parte de um estado inicial não nulo e, na ausência de sinal na entrada, converge para uma condição em que sua saída tende a um valor limitado e diferente de zero é típico de sistemas lineares marginalmente estáveis.

2.2.2 Implementação do Oscilador Não Linear

Dado que a intenção é utilizar o modelo do oscilador não linear como referência para uma fonte de tensão controlada (no caso, um inversor), a parcela *LIT* do oscilador, equação (2.3), foi escolhida como um circuito RLC paralelo com frequência de ressonância sintonizada em 60Hz.

A Figura 2.5 mostra o esquemático do circuito RLC, cujos parâmetros e seus res-

pectivos valores são listados na Tabela 2.1.

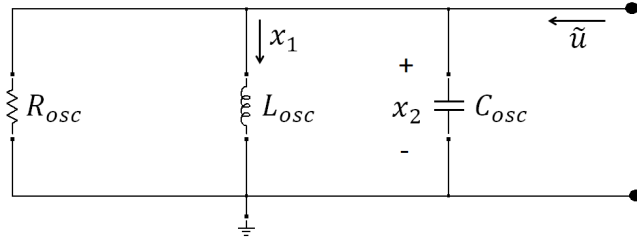


Figura 2.5: Esquemático do circuito RLC que constitui a parcela linear do oscilador.

Tabela 2.1: Parâmetros do circuito RLC

Circuito RLC	
Parâmetro	Valor
R_{osc}	10Ω
L_{osc}	$0,001\text{H}$
C_{osc}	$\frac{1}{L_{osc}(2\pi 60)^2}\text{F}$

Dado que x_1 é a corrente no indutor L_{osc} e x_2 é a tensão no capacitor C_{osc} , conforme mostrado na Figura 2.5, a representação em espaço de estados do circuito RLC é:

$$\dot{\vec{x}} = \begin{bmatrix} 0 & \frac{1}{L_{osc}} \\ -\frac{1}{C_{osc}} & -\frac{1}{R_{osc}C_{osc}} \end{bmatrix} \vec{x} + \begin{bmatrix} 0 \\ \frac{1}{C_{osc}} \end{bmatrix} \tilde{u} \quad (2.9)$$

$$y = \begin{bmatrix} 0 & 1 \end{bmatrix} \vec{x},$$

em que $\vec{x} = [x_1 \ x_2]^T$ é o vetor de estados, o sinal de saída y do sistema é igual à tensão x_2 no capacitor e o sinal de entrada \tilde{u} é a corrente que entra no circuito RLC.

Considerando S^a como a função de armazenamento de energia do circuito RLC, ou seja, a função que descreve a energia total armazenada no indutor e no capacitor, tem-se que S^a e sua derivada temporal \dot{S}^a são dadas por:

$$\begin{aligned} S^a &= \frac{1}{2}L_{osc}x_1^2 + \frac{1}{2}C_{osc}x_2^2 \\ \dot{S}^a &= -\frac{1}{R_{osc}}x_2^2 + \tilde{u}x_2, \end{aligned} \quad (2.10)$$

em que \dot{S}^a , a variação temporal da energia armazenada, é calculada como a diferença entre a potência de entrada (dada por $\tilde{u}x_2$) e a potência dissipada pelo resistor R_{osc} (dada por $\frac{1}{R_{osc}}x_2^2$).

Substituindo (2.10) em (2.4), e dado que $y = x_2$,

$$\dot{S}^a = -\frac{1}{R_{osc}}x_2^2 + \tilde{u}x_2 \leq -\alpha_{passive}^*(x_2)^2 + \tilde{u}x_2, \quad (2.11)$$

chega-se à conclusão de que a equação de dissipação (2.4) é satisfeita para

$$\alpha_{passive}^* \leq \frac{1}{R_{osc}}, \quad (2.12)$$

que para o presente caso resulta em $\alpha_{passive}^* \leq 0,1$.

Definindo o parâmetro α como sendo igual a 4, de forma que $\alpha > \alpha_{passive}^* > 0$ conforme requerido pela equação (2.5), e o limite de saturação L igual a 5, a Figura 2.6 mostra o resultado de uma simulação do oscilador não linear da Figura 2.4 para o caso de $x_1(0) = 0$, $x_2(0) = 10$ e a entrada $u^a = 0$.

Pela Figura 2.6 é possível perceber o comportamento descrito na Seção anterior, em que inicialmente a saída do oscilador cresce até um ponto no qual a dissipação de energia por meio do termo $y\phi(y)$ aumenta e limita a amplitude das oscilações. A Figura 2.7, que mostra em maior detalhe um intervalo de tempo da Figura 2.6, permite verificar a frequência de oscilação como sendo igual a 60Hz.

Um ponto a ser destacado é a dependência entre o valor escolhido para o limite de saturação L e a amplitude das oscilações. Essa relação será utilizada na estratégia

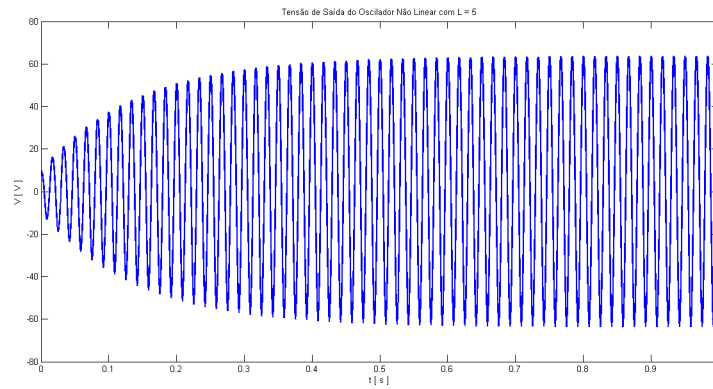


Figura 2.6: Resultado de simulação do oscilador não linear.

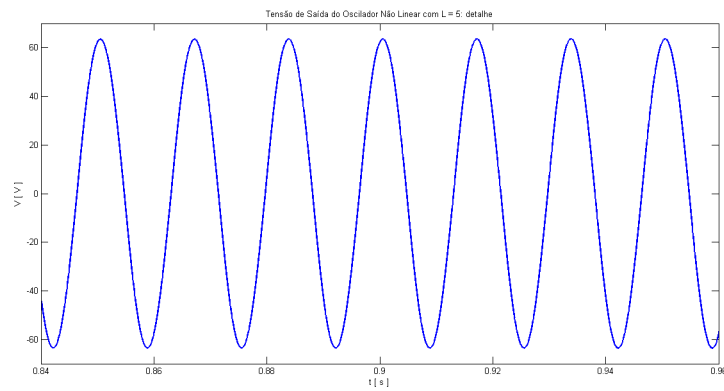


Figura 2.7: Detalhe da simulação mostrada na Figura 2.6.

de controle de amplitude apresentada adiante. Para exemplificar, as Figuras 2.8 e 2.9 mostram dois casos de simulação, ambos com $\alpha = 4$ e entrada $u^a = 0$, mas com valores de L distintos.

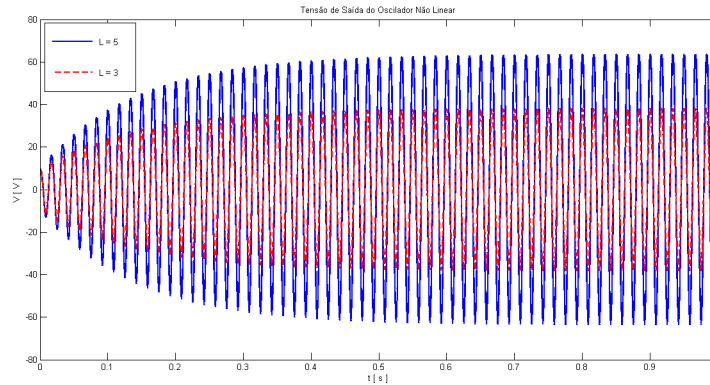


Figura 2.8: Dependência do valor em regime da amplitude da saída $y = x_2$ do oscilador com relação ao limite de saturação L .

A Figura 2.9, que mostra em maior detalhe um intervalo de tempo da Figura 2.8, permite verificar que, apesar da diferença nas amplitudes, a frequência de oscilação é a mesma nos dois casos.

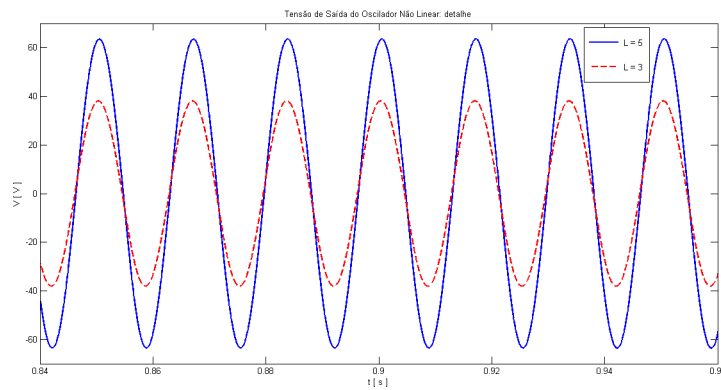


Figura 2.9: Detalhe da Figura 2.8.

2.2.3 Dependência entre Tensão e Corrente de Saída no Oscilador Não Linear

No modelo do oscilador não linear mostrado na Figura 2.4, a entrada u^a representa um sinal externo que pode ser considerado como uma corrente que entra no sistema, conforme ilustra a Figura 2.10.

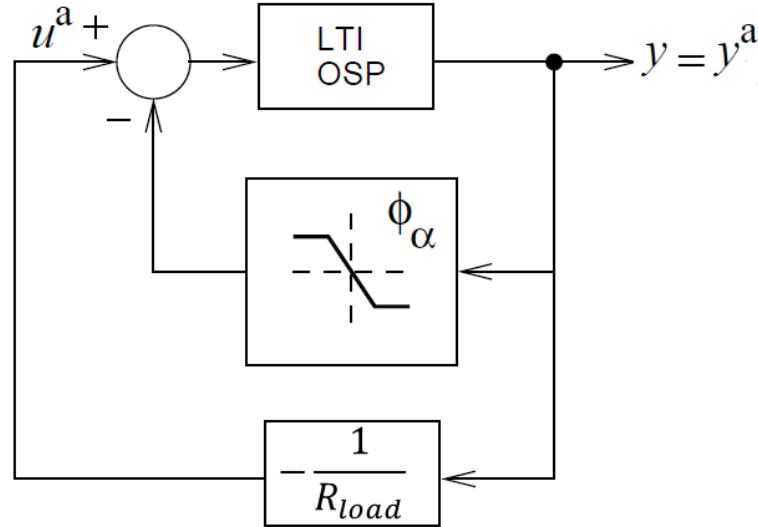


Figura 2.10: Oscilador não linear conectado a uma carga resistiva, situação em que a corrente de entrada do sistema $u^a \neq 0$.

Na Figura 2.10, que representa o oscilador não linear conectado a uma carga resistiva, a corrente u^a é calculada como $-\frac{x_2}{R_{load}}$ porque, da modelagem do sistema, equação (2.5), o modelo em espaço de estados foi obtido considerando a corrente u^a entrando no oscilador. A Figura 2.11 ilustra de uma outra forma a conexão do oscilador não linear a uma carga resistiva, além de incluir a definição dos sentidos das correntes u^a e i_{load} , em que $u^a = -i_{load}$.

Assim como foi mostrado na Seção 2.2.2 que, para o caso de um oscilador autônomo ($u^a = 0$), a amplitude das oscilações de saída dependem do valor do limite L de saturação, comportamento semelhante ocorre com relação à entrada u^a . Ou seja, fixado um limite de saturação L , a amplitude das oscilações de saída também depende do valor

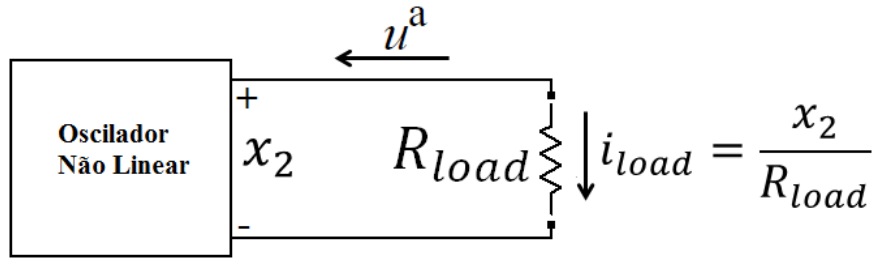


Figura 2.11: Oscilador não linear conectado a uma carga resistiva.

da corrente de entrada u^a . A Figura 2.12 ilustra essa dependência entre a amplitude das oscilações de saída e a corrente de entrada $u^a = -i_{load} = -\frac{x_2}{R_{load}}$.

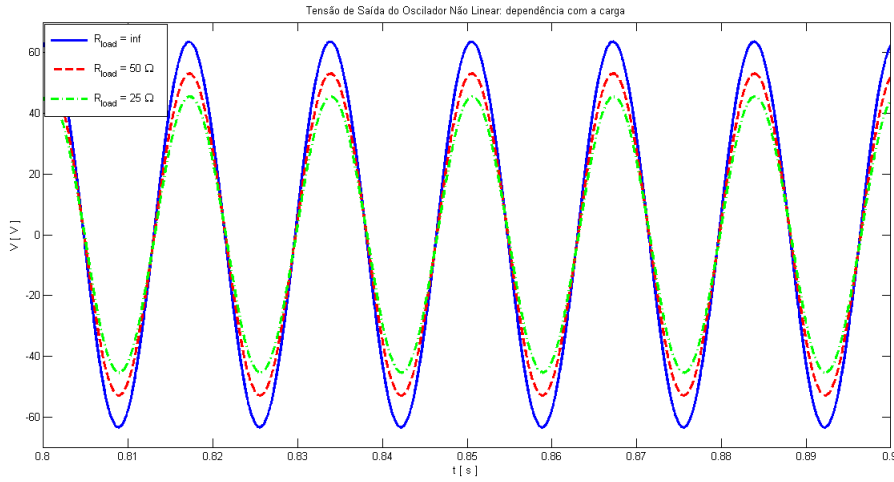


Figura 2.12: Dependência da amplitude da tensão de saída com a corrente de entrada u^a .

Na Figura 2.12 todas as curvas foram obtidas para um limite de saturação L fixo e igual a 5. Pode-se concluir, portanto, que, dado um limite de saturação L constante, a amplitude das oscilações diminui à medida que a corrente de entrada $u^a = -\frac{x_2}{R_{load}}$ aumenta (R_{load} diminui).

Se a intenção for manter a amplitude das oscilações constante e independente da corrente de carga, a conclusão anterior leva ao questionamento: “Qual o limite de saturação L que, dado um valor de corrente externa u^a , resulta em oscilações de saída

com amplitude constante e igual a A ?”.

Pode-se responder a essa pergunta por meio da análise via Função Descritiva [Slotine and Li (1991)], teoria utilizada no estudo de sistemas não lineares. O sistema da Figura 2.10 é um caso clássico de sistema não linear cuja teoria da Função Descritiva é prontamente aplicável. Basicamente, dado um sistema não linear que respeite determinadas características, a análise via Função Descritiva visa determinar se este sistema apresenta ciclos limites e, em caso afirmativo, qual é o valor da amplitude e frequência dessas oscilações limites.

Da referência [Slotine and Li (1991)], como a não linearidade do tipo saturação (Figura 2.3) é do tipo *single-valued*, sua função descritiva $N(A, \omega)$ é real e independente da frequência de entrada ω , ou seja, $N(A)$. Assim, a equação a ser resolvida para determinar a amplitude A do ciclo limite do oscilador não linear autônomo da Figura 2.4 é:

$$\begin{aligned} N(A) &= \frac{1}{G(j\omega)} \\ \frac{2\alpha}{\pi} \left(\sin^{-1} \left(\frac{L}{A} \right) + \frac{L}{A} \sqrt{1 - \left(\frac{L}{A} \right)^2} \right) &= \frac{1}{R_{osc}} \end{aligned} \quad (2.13)$$

em que α é o valor absoluto da inclinação da curva de saturação e L é o valor do seu *breakpoint*, vide Figura 2.3. A é o valor da amplitude das oscilações do ciclo limite.

Como a função descritiva $N(A)$ correspondente à não linearidade do tipo saturação é real e independente da frequência de entrada ω , apenas a parte real da função $G(j\omega)$ que representa a parcela linear do oscilador deve ser considerada. Assim, $\Re(G(j\omega)) = R_{osc}$

O objetivo é determinar o valor de A que satisfaça a equação (2.13).

Para considerar a existência da corrente de entrada u^a basta alterar o valor de R_{osc} na equação (2.13) de forma apropriada. Como a corrente u^a é dada por $u^a = -\frac{x_2}{R_{load}}$,

pode-se considerar que a carga R_{load} está conectada em paralelo com a resistência R_{osc} do circuito RLC, como mostra a Figura 2.13.

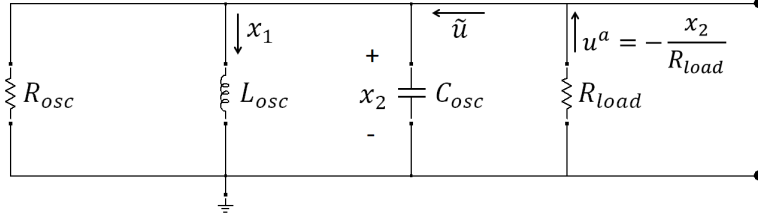


Figura 2.13: Parcela linear do oscilador considerando a existência de carga.

Assim, o valor de R_{osc} na equação (2.13) passa a ser $R_{eq} = \frac{R_{load} \times R_{osc}}{R_{load} + R_{osc}}$, a resistência equivalente da conexão em paralelo de R_{osc} e R_{load} .

A Figura 2.14 mostra as curvas $L \times A$ para três diferentes condições de carga: sem carga, $R_{load} = 50\Omega$ e $R_{load} = 25\Omega$.

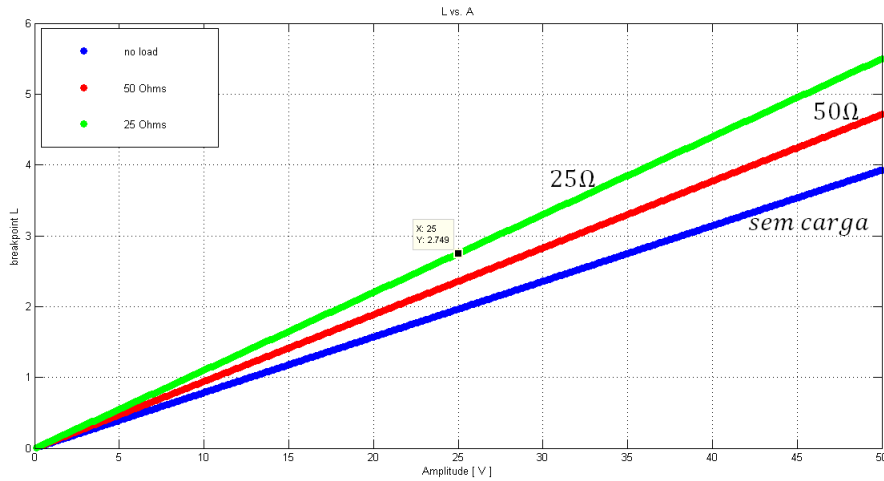


Figura 2.14: Curvas $L \times A$ para três condições de carga.

No detalhe, pela curva $L \times A$ correspondente à carga $R_{load} = 25\Omega$, para manter uma amplitude de saída $A = 25V$ nessa condição de carga é necessário um limite de saturação $L \approx 2,7$.

Como neste trabalho a parte experimental foi realizada utilizando uma carga pura-

mente resistiva, a análise via Função Descritiva considerou apenas esse tipo de carga. No entanto, o estudo pode ser expandido de modo a considerar cargas indutivas e capacitivas, bastando modificar de forma apropriada a função $\Re(G(j\omega))$.

2.2.4 Controle de Amplitude

Como visto nas Seções 2.2.2 e 2.2.3, o valor da amplitude das oscilações de saída do oscilador não linear depende tanto do limite L da função de saturação quanto da corrente externa u^a .

Como é o oscilador não linear que gera a referência de tensão a ser seguida pelo inversor controlado, é necessário que este sinal de referência mantenha-se constante independente da carga do sistema. No caso deste trabalho, deseja-se que a referência de tensão permaneça como $v_{Ref}(t) = 25 \sin(2\pi 60t)$. Portanto, é necessário uma malha de controle de amplitude que, na ocorrência de variações na carga, automaticamente faça a correção do limite de saturação L de modo a manter a amplitude A das oscilações de saída fixa em $25V$.

O controle de amplitude utilizado neste trabalho foi proposto primeiramente na referência [Torres et al. (2012)]:

$$\begin{aligned} \dot{x}_3 &= \frac{1}{\tau} (-\xi + y^2) \\ \dot{x}_4 &= e_v \\ e_v &= v_{Ref} - \sqrt{|\xi|} \\ L(t) &= \max\{0; K_P^a e_v + K_I^a \zeta\} \end{aligned} \tag{2.14}$$

em que $\sqrt{|\xi|} \geq 0$ é o valor RMS da tensão de saída do inversor, estimada utilizando um filtro passa-baixa com constante de tempo igual a τ , $\zeta \in \mathbb{R}$ é a integral do erro entre o sinal de referência v_{Ref} e o valor RMS estimado da tensão de saída do inversor. K_P^a e

K_I^a são os ganhos proporcional e integral, respectivamente, do controlador PI da malha de controle de amplitude.

A Figura 2.15 mostra o diagrama de blocos do oscilador juntamente com a implementação do controle de amplitude. O sistema formado pelo oscilador mais o controle de amplitude é então discretizado, uma vez que sua implementação será realizada na forma de equações dinâmicas discretas nos DSC's que controlam os inversores. A discretização do sistema é feita considerando um período T igual a $\frac{1}{20100}$ Hz e algoritmo de integração Runge-Kutta de 4ª ordem.

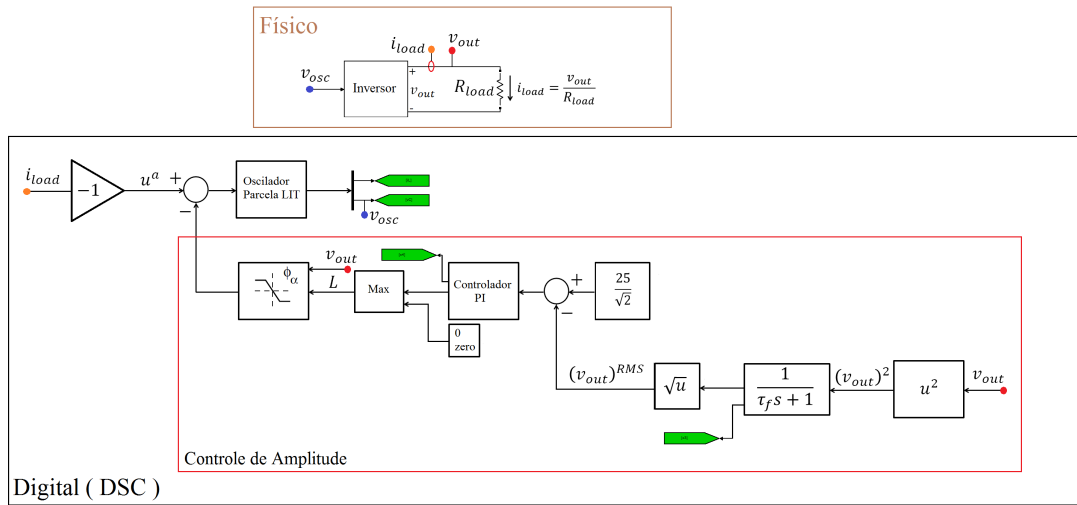


Figura 2.15: Oscilador com controle de amplitude (sistema discretizado) interligado ao inversor controlado (sistema físico).

Na Figura 2.15 é representada a conexão entre o oscilador e o inversor. Após realizada a medição e conversão A/D de v_{out} , a tensão de saída do inversor, o controle de amplitude calcula e modifica apropriadamente o ponto-de-quebra L da função de saturação $\phi_\alpha(y)$ de forma a manter constante a amplitude da tensão de saída v_{out} . Esta ação de controle, juntamente com a corrente externa $u^a = -i_{load}$ também medida e convertida via conversor A/D, atua no oscilador que, por sua vez, gera a referência de tensão para o inversor. Portanto, ocorre o acoplamento entre inversor e oscilador, uma vez que o controle de amplitude lê a tensão de saída do inversor mas atua no oscilador.

Os *labels* em verde na Figura 2.15 representam os estados do sistema “oscilador não linear + controle de amplitude”, que são:

- $x_1 = i_L$: corrente no indutor L_{osc} ;
- $x_2 = v_C$: tensão no capacitor C_{osc} ;
- x_3 : sinal de saída do filtro passa-baixa, que faz uma estimativa do valor médio quadrático da tensão $v_C(t)$, definido como $\frac{1}{T} \int_0^T (v_C(t))^2 dt$;
- x_4 : estado do controlador PI de amplitude.

Com o controlador PI de amplitude sintonizado com ganhos $K_P^a = 2$ e $K_I^a = 10$, e com $\tau = 0,1$, a Figura 2.16 mostra a corrente $i_{load} = -u^a$ na carga e a tensão v_C para uma carga externa de 25Ω .

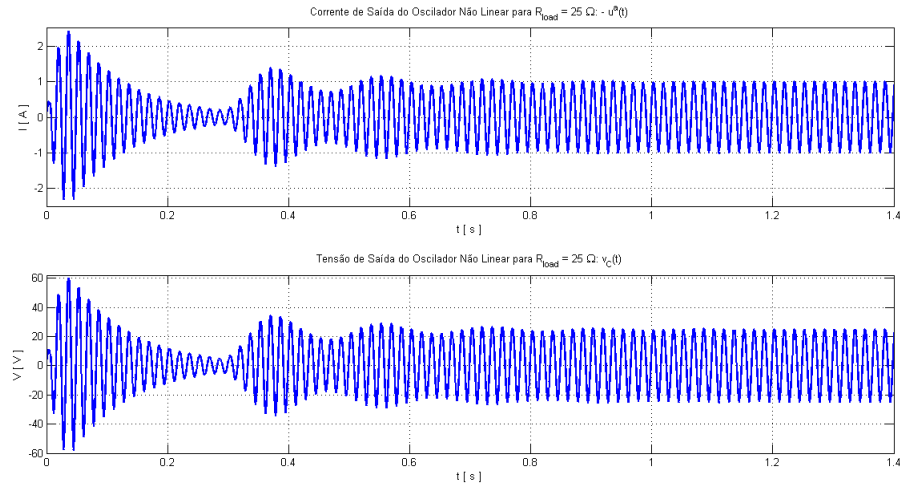


Figura 2.16: Corrente na carga e tensão de saída do oscilador não linear com controle de amplitude.

Pela Figura 2.16 nota-se que o regime permanente foi alcançado apenas por volta de $t = 1s$, um tempo grande que, dependendo da aplicação, não seria aceitável.

Conjectura-se que o maior responsável pela baixa velocidade de convergência é a dinâmica da malha de controle de amplitude, a qual é usada para manipular o valor

do ponto-de-quebra da função de saturação do oscilador não linear. Nesse caso, um possível caminho para aumentar a velocidade de convergência seria, a princípio, ajustar melhor os ganhos da malha de controle. Outra opção seria eliminar o filtro passa-baixa, cuja dinâmica é lenta, e utilizar outra técnica mais rápida para estimar o valor RMS da tensão de saída v_C .

A Figura 2.17 mostra a dinâmica do filtro passa-baixa e do limite de saturação L para o mesmo caso de simulação mostrado na Figura 2.16.

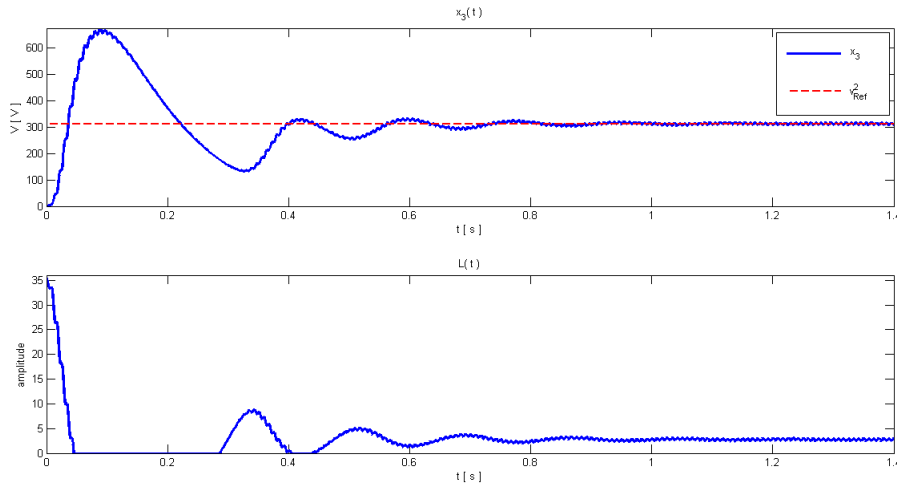


Figura 2.17: Estado x_3 , que corresponde à saída do filtro PB, e limite de saturação L .

Como calculado na Seção 2.2.3 e mostrado na Figura 2.14, ao final do regime transitório o limite de saturação para uma carga de 25Ω (corrente de carga igual a 1A) estabiliza-se em $L \approx 2,75$, como mostra o detalhe no segundo gráfico da Figura 2.17.

No primeiro gráfico da Figura 2.17, a linha tracejada corresponde ao valor que a saída do filtro passa-baixa apresenta em regime permanente, que é de $\left(\frac{25}{\sqrt{2}}\right)^2$.

2.3 Rede Elétrica: A Estrutura de Interconexão

Nesta Seção será analisada a estrutura que interconecta os osciladores apresentados na Seção 2.2.

Inicialmente será abordada uma estrutura de interconexão genérica, para a qual serão realizadas as considerações necessárias à formalização do sincronismo dos inversores. Em seguida será apresentada a rede utilizada nos testes práticos, a qual é um caso particular da estrutura genérica.

2.3.1 A Estrutura de Interconexão: caso geral

A rede elétrica que interconecta os inversores é definida como um Sistema Linear e Invariante no Tempo (*SLIT*), cuja realização em espaço de estados é dada por

$$G(s) : \begin{aligned} \dot{\vec{x}}_n &= A_n \vec{x}_n + B_n \vec{u}_n \\ \vec{y}_n &= C_n \vec{x}_n + D_n \vec{u}_n, \end{aligned} \quad (2.15)$$

em que $\vec{x}_n \in \mathbb{R}^m$ é o vetor de variáveis de estado, $\vec{u}_n = [u_1^n \ u_2^n \ \dots \ u_N^n]^T \in \mathbb{R}^N$ é o vetor formado pelas tensões nas portas de entrada da rede elétrica, i.e., $u_k^n = v_k$ na Figura 1.1, $\vec{y}_n = [y_1^n \ y_2^n \ \dots \ y_N^n]^T \in \mathbb{R}^N$ é o vetor formado pelas correntes que fluem para o interior da rede como consequência das tensões u^n aplicadas, i.e., $y_k^n = i_k$ na Figura 1.1, e A_n , B_n , C_n e D_n são matrizes reais com dimensões apropriadas.

Considerando que esta rede elétrica é constituída apenas por componentes lineares, ou seja, resistores, capacitores, indutores e transformadores lineares, pode-se provar que a Matriz Função de Transferência correspondente, dada por $G(s) = C_n(sI_M - A_n)^{-1}B_n + D_n$, é simétrica [Tôres et al. (2013)]. Matematicamente, $G(s) = (G(s))^T$. Além disso, como é constituída apenas por elementos passivos, a rede elétrica é também um sistema passivo.

Para o desenvolvimento da teoria que fundamenta o sincronismo dos osciladores,

além da estrutura de interconexão ser um sistema passivo, é também necessário que esta seja um sistema Estritamente Passivo pela Entrada [Khalil (2002)]. Matematicamente, ser um sistema Estritamente Passivo pela Entrada (*EPE*) significa existir uma função escalar positiva definida $S_n(\cdot) : \mathbb{R}^m \rightarrow \mathbb{R}^+$ tal que

$$\dot{S}_n(\vec{x}_n(t)) \leq -\eta \vec{u}_n^T \vec{u}_n + \vec{y}_n^T \vec{u}_n, \quad (2.16)$$

em que $S_n(\cdot)$, denominada Função de Armazenamento, é uma função positiva definida e continuamente diferenciável e $\eta > 0$.

No domínio da frequência, um dos requisitos da propriedade *EPE* é que todos os pólos de $G(s)$ tenham parte real negativa. Ou seja, que a rede seja um sistema assintoticamente estável.

Outra consideração acerca da rede elétrica é que, além da premissa de todos os osciladores interconectados serem idênticos, haja simetria na permutação entre as saídas dos osciladores e as entradas da rede elétrica. Em outras palavras, ao modificar a ordem de conexão entre osciladores e rede, o comportamento do sistema resultante não deve alterar. Como consequência dessa simetria de permutação, juntamente com a premissa da rede elétrica ser um sistema linear, a Matriz Função de Transferência $G(s)$ que representa a rede possui a seguinte estrutura:

$$G(s) = (G(s))^T = \begin{bmatrix} g_d(s) & g_{nd}(s) & \cdots & g_{nd}(s) \\ g_{nd}(s) & g_d(s) & \cdots & g_{nd}(s) \\ \vdots & \vdots & \ddots & \vdots \\ g_{nd}(s) & g_{nd}(s) & \cdots & g_d(s) \end{bmatrix} \quad (2.17)$$

em que $g_d(s)$ e $g_{nd}(s)$ são funções de transferência racionais.

Essa simetria específica mostrada na equação (2.17) pode sempre ser representada por uma rede elétrica do tipo estrela com admitâncias de conexão idênticas, i.e., $g_1(s) =$

$g_2(s) = \dots = g_N(s) = g_b(s)$, como mostrado na Figura 1.1.

Para este caso particular, a Matriz Função de Transferência é dada por [Tôrrres et al. (2013)]

$$G(s) = g_b(s)I_N - \frac{[g_b(s)]^2}{Ng_b(s) + g_L(s)} \vec{1}\vec{1}^T, \quad (2.18)$$

em que $g_L(s)$ é a função de transferência racional que corresponde à admitância da carga.

Da referência [Tôrrres et al. (2013)], as seguintes propriedades de $G(s)$ são definidas.

Lema 2.1 *Para toda matriz simétrica $G(s) \in \mathbb{C}^{N \times N}$ que representa uma rede elétrica tipo estrela com admitâncias de conexão idênticas, como a mostrada na Figura 1.1, os autovalores de $G(s)$, para todo $s \in \mathbb{C}$, são dados por*

$$\begin{aligned} \lambda_1(s) &= \lambda_L(s), \\ \lambda_2(s) &= \lambda_b(s), \\ &\vdots \\ \lambda_N(s) &= \lambda_b(s), \end{aligned}$$

em que

$$\lambda_L(s) = \frac{g_b(s)g_L(s)}{Ng_b(s) + g_L(s)} = \left[\frac{N}{g_L(s)} + \frac{1}{g_b(s)} \right]^{-1}, \quad (2.19)$$

$$\lambda_b(s) = g_b(s), \quad (2.20)$$

com $g_L(s)$ e $g_b(s)$ as admitâncias definidas em (2.18). Além disso, um autovetor associado ao autovalor $\lambda_L(s)$ é o vetor constante $\vec{1}$, isto é,

$$G(s)\vec{I} = \lambda_L(s)\vec{I}, \quad (2.21)$$

Lema 2.2 Para toda rede elétrica $G(s)$ definida por (2.18) e assintoticamente estável, com $g_b(s) \neq 0$ e conectada a um número finito N de osciladores, as saídas da rede $\vec{y}_n = [y_1^n \ y_2^n \ \dots \ y_N^n]^T$ tendem a zero quando entradas iguais são aplicadas se, e somente se, $g_L(s) = 0$. Ou, equivalentemente, $z_L(s) = \frac{1}{g_L(s)} \rightarrow \infty$

O Lema 2.2 diz que, mesmo que sejam aplicadas tensões iguais nas entradas da rede, as respectivas saídas (as correntes que fluem para o interior da rede) somente serão nulas se a carga for zero, ou seja, $z_L(s) = \frac{1}{g_L(s)} \rightarrow \infty$.

Corolário 2.1 Do Lema 2.1, toda rede elétrica $G(s)$ definida por (2.18), assumindo condições iniciais iguais a zero, é tal que entradas iguais correspondem a saídas também iguais.

2.3.2 A Estrutura de Interconexão: montagem

Na montagem prática realizada neste trabalho, a rede elétrica utilizada é mostrada na Figura 2.18.

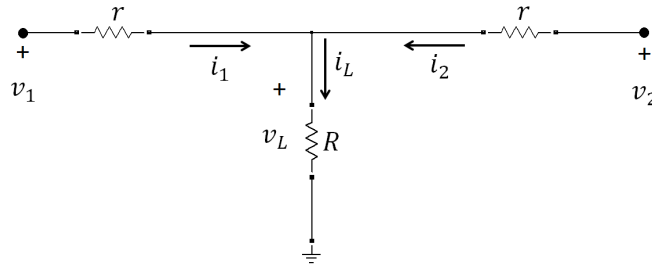


Figura 2.18: Circuito representativo da rede utilizada na montagem.

Os resistores r representam a soma das resistências de conexão entre os inversores e a rede mais a resistência do fio. A Tabela 2.2 mostra os valores aproximados de r e R empregados na montagem.

Tabela 2.2: Parâmetros da rede elétrica

Rede Elétrica	
Parâmetro	Valor
r	$2,0\Omega$
R	25Ω

Como a carga e as impedâncias de conexão mostradas na Figura 2.18 são apenas resistivas, é possível descrever as relações entradas/saídas da rede por meio de equações algébricas. Portanto, para a rede da Figura 2.18, a representação em espaço de estados resume-se à matriz D e a Matriz Função de Transferência resume-se ao ganho c.c.

Definindo as entradas como sendo as tensões v_1 e v_2 , $\vec{u}_n(t) = [v_1 \ v_2]^T$, e as saídas como sendo as correntes i_1 e i_2 , $\vec{y}_n(t) = [i_1 \ i_2]^T$, as equações que descrevem a relação entre as saídas e as entradas da rede são dadas por:

$$\vec{y}_n = D\vec{u}_n$$

$$\begin{bmatrix} i_1(t) \\ i_2(t) \end{bmatrix} = \begin{bmatrix} \frac{r+R}{r(2R+r)} & -\frac{R}{r(2R+r)} \\ -\frac{R}{r(2R+r)} & \frac{r+R}{r(2R+r)} \end{bmatrix} \begin{bmatrix} v_1(t) \\ v_2(t) \end{bmatrix}, \quad (2.22)$$

Como a estrutura de interconexão não possui estados e, conseqüentemente, função de armazenamento, a definição (2.16) não é aplicável. No entanto, o conceito de passividade para um sistema sem memória (sem estados) é definido em [Khalil (2002)] como um caso particular do descrito pela equação (2.16), bastando apenas considerar $\dot{S}_n(\vec{x}_n(t)) = 0$.

Portanto, para a estrutura de interconexão da Figura 2.18,

$$\vec{y}_n^T \vec{u}_n \geq \eta \vec{u}_n^T \vec{u}_n, \quad (2.23)$$

Dado que, da equação (2.22), a matriz $D \in \mathbb{R}^{2 \times 2}$

$$D = \begin{bmatrix} \frac{r+R}{r(2R+r)} & -\frac{R}{r(2R+r)} \\ -\frac{R}{r(2R+r)} & \frac{r+R}{r(2R+r)} \end{bmatrix} \quad (2.24)$$

é simétrica e definida positiva, a relação a seguir é verdadeira para todo $\vec{u} \in \mathbb{R}^2$ [Stephens (2006)]

$$\vec{y}_n^T \vec{u}_n = \vec{u}_n^T \vec{y}_n = \vec{u}_n^T D \vec{u}_n \geq \lambda_{\min}(D) \|\vec{u}_n\|^2, \quad (2.25)$$

em que $\lambda_{\min}(D)$ é o mínimo autovalor de D .

Das equações (2.23) e (2.25),

$$\begin{aligned} \eta \vec{u}_n^T \vec{u}_n = \eta \|\vec{u}_n\|^2 &\leq \lambda_{\min}(D) \|\vec{u}_n\|^2 \\ \eta &\leq \lambda_{\min}(D), \end{aligned} \quad (2.26)$$

ou seja, para todo $0 < \eta \leq \lambda_{\min}(D)$ a equação (2.23) é satisfeita e a rede da Figura 2.18 é classificada como um sistema Estritamente Passivo pela Entrada.

No caso da rede da Figura 2.18, cuja matriz D é dada em (2.24), os autovalores de A são

$$\begin{aligned} \lambda_1 &= \frac{1}{r} \\ \lambda_2 &= \frac{1}{2R+r}, \end{aligned} \quad (2.27)$$

Portanto, da equação (2.26), os valores factíveis de η satisfazem a relação

$$0 < \eta \leq \frac{1}{2R+r} \quad (2.28)$$

2.4 Análise do Sincronismo dos Osciladores

O oscilador não linear mostrado na Figura 2.4, resultante da inclusão da realimentação interna dada por (2.5), não é mais um sistema passivo. Isto porque, uma vez que sua saída $x_2(t)$ se encontre oscilando, as oscilações serão sustentadas mesmo que a entrada u^a do oscilador seja mantida igual a zero. Em um sistema passivo este comportamento não seria possível, dado que a energia interna do sistema seria dissipada gradativamente e, como consequência, as oscilações se esvaíam. No entanto, apesar de não ser mais um sistema passivo, o oscilador não linear implementado conforme a Seção 2.2.1 apresenta a propriedade de passividade incremental.

A conexão de N osciladores pode ser representada como um sistema MIMO diagonal [Tôrres et al. (2013)], para o caso em que $N = 2$, como:

$$\begin{bmatrix} v_1(t) \\ v_2(t) \end{bmatrix} = \begin{bmatrix} A_1 & 0 \\ 0 & A_2 \end{bmatrix} \begin{bmatrix} u_1^a(t) \\ u_2^a(t) \end{bmatrix}, \quad (2.29)$$

em que A_1 e A_2 são os modelos matemáticos dinâmicos dos osciladores não lineares dados por (2.1).

Formalmente, o sistema formado pela conexão de dois ou mais osciladores não lineares modelados como (2.1) é *Incrementalmente Estritamente Passivo pela Saída* (IOSP) se existir uma Função de Armazenamento Incremental definida positiva $S_{\Delta}^a(\cdot) : \mathbb{R}^n \rightarrow \mathbb{R}^+$ tal que, para quaisquer entradas admissíveis $\vec{u}_a(t), \vec{u}_b(t)$, e quaisquer condições iniciais $\vec{x}_a, \vec{x}_b \in \mathbb{R}$, a seguinte desigualdade é satisfeita para $\forall t \geq 0$:

$$\dot{S}_{\Delta}^a(\vec{x}(t, \vec{x}_a) - \vec{x}(t, \vec{x}_b)) \leq -\hat{\alpha} \Delta \vec{y}_a^T \Delta \vec{y}_a + \Delta \vec{u}_a^T \Delta \vec{y}_a, \quad (2.30)$$

em que $\vec{x}(t, \vec{x}_a)$ é a solução do sistema (2.1) com condição inicial $\vec{x}(0) = \vec{x}_a$ e entrada $\vec{u}_a(t)$, $\vec{x}(t, \vec{x}_b)$ é a solução do sistema (2.1) com condição inicial $\vec{x}(0) = \vec{x}_b$ e entrada $\vec{u}_b(t)$ e $\hat{\alpha} = \alpha - \alpha_{passive}^* > 0$, de acordo com a equação (2.8).

Considerando a existência de dois osciladores idênticos, mas cada um com condição inicial e entrada diferentes, a equação (2.30) mostra que, enquanto houver diferença entre as saídas ($\Delta \vec{y}_a$) e entre as entradas ($\Delta \vec{u}_a$), ocorre dissipação de energia pelo sistema.

Para o caso em que $u^a(t)$ é igual para ambos osciladores, ou seja, $\Delta \vec{u}_a = 0$, a equação (2.30) torna-se

$$\dot{S}_\Delta^a(\vec{x}(t, \vec{x}_a) - \vec{x}(t, \vec{x}_b)) \leq -\hat{\alpha} \Delta \vec{y}_a^T \Delta \vec{y}_a \quad (2.31)$$

que mostra que enquanto houver diferença entre as saídas dos osciladores, $\Delta \vec{y} \neq 0$, a variação de energia incremental tende a diminuir, uma vez que $\dot{S}_\Delta^a \leq 0$. No entanto, como o valor mínimo de energia é zero, ou seja, $S_\Delta^a \geq 0$, a energia incremental é nula se, e somente se, $\Delta \vec{y}_a = 0$. Portanto, mesmo que inicialmente $\Delta \vec{y}_a \neq 0$, a natureza incrementalmente dissipativa do sistema faz com que naturalmente as saídas de ambos osciladores convirjam para uma mesma trajetória. Ou seja, $\Delta \vec{y}_a \rightarrow 0$.

Uma outra forma de interpretação da propriedade (2.30) é mostrada na Figura 2.19. Na Figura, os osciladores tendem a convergir para uma mesma trajetória se excitados por entradas $u^a(t)$ iguais mesmo que partam de condições iniciais diferentes. Ou seja, são sistemas dinâmicos que “esquecem” de sua condição inicial.

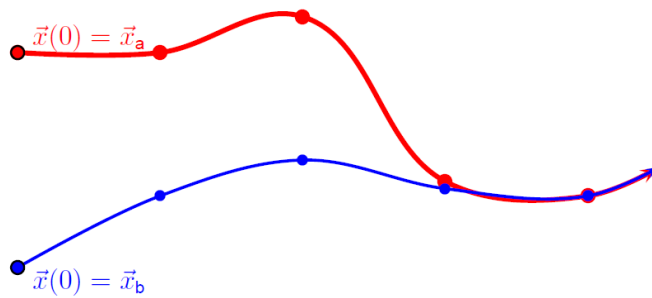


Figura 2.19: Sistemas incrementalmente passivos. Se mantida a mesma entrada, as saídas tendem a uma mesma trajetória independente da condição inicial.

Análise semelhante pode ser realizada em relação à rede elétrica. Particularmente,

pela rede ser um sistema linear e invariante no tempo, a propriedade de passividade implica também passividade incremental, e vice-versa [(Tôrres et al., 2013)]. Dessa forma, a rede elétrica representada por (2.15) é *Incrementalmente Estritamente Passiva pela Entrada* (IISP) se existir uma Função de Armazenamento Incremental definida positiva $S_{\Delta}^n(\cdot) : \mathbb{R}^n \rightarrow \mathbb{R}^+$ tal que, para quaisquer entradas admissíveis $\vec{u}_a(t), \vec{u}_b(t)$, e quaisquer condições iniciais $\vec{x}_a, \vec{x}_b \in \mathbb{R}$, a seguinte desigualdade é satisfeita para $\forall t \geq 0$:

$$\dot{S}_{\Delta}^n(\vec{x}(t, \vec{x}_a) - \vec{x}(t, \vec{x}_b)) \leq -\eta_{inc} \Delta \vec{u}_n^T \Delta \vec{u}_n + \Delta \vec{u}_n^T \Delta \vec{y}_n, \quad (2.32)$$

em que $\vec{x}(t, \vec{x}_a)$ é a solução do sistema (2.15) com condição inicial $\vec{x}(0) = \vec{x}_a$ e entrada $\vec{u}_a(t)$, $\vec{x}(t, \vec{x}_b)$ é a solução do sistema (2.15) com condição inicial $\vec{x}(0) = \vec{x}_b$ e entrada $\vec{u}_b(t)$ e $\eta_{inc} > 0$.

Da Figura 1.1 percebe-se que $\vec{y}_a = \vec{u}_n$ e $\vec{u}_a = -\vec{y}_n$, ou seja, que o vetor formado pelas saídas dos osciladores é o vetor de entrada da rede, e o vetor formado pelas entradas dos osciladores é o negativo do vetor de saída da rede.

Somando-se as Funções de Armazenamento Incremental dos osciladores e da rede, S_{Δ}^a e S_{Δ}^n , respectivamente, é obtida a Função de Armazenamento Incremental para o sistema global formado pela conexão entre osciladores e rede:

$$S_{\Delta} = S_{\Delta}^a + S_{\Delta}^n, \quad (2.33)$$

tal que

$$\dot{S}_{\Delta} \leq (-\hat{\alpha} \Delta \vec{y}_a^T \Delta \vec{y}_a + \Delta \vec{u}_a^T \Delta \vec{y}_a) + (-\eta_{inc} \Delta \vec{u}_n^T \Delta \vec{u}_n + \Delta \vec{u}_n^T \Delta \vec{y}_n) \quad (2.34)$$

Como $\vec{y}_a = \vec{u}_n$ e $\vec{u}_a = -\vec{y}_n$, a equação (2.34) pode ser simplificada para

$$\dot{S}_\Delta \leq -(\hat{\alpha} + \eta_{inc}) \Delta \vec{y}_a^T \Delta \vec{y}_a, \quad (2.35)$$

em que $\hat{\alpha} > 0$ e $\eta_{inc} > 0 \in \mathbb{R}$.

A equação (2.35) pode ser interpretada da mesma forma que a equação (2.31). Ou seja, enquanto houver diferença entre as saídas y^a dos osciladores, mais potência é dissipada pelo sistema, de forma que a condição de equilíbrio de mínima dissipação é a situação de sincronismo entre as tensões de saída dos osciladores ($\Delta \vec{y}_a = \vec{0}$) descrita matematicamente pela equação (2.2).

Portanto, da equação (2.35), para satisfazer a propriedade de passividade incremental e garantir o decaimento da energia do sistema, a condição suficiente para obtenção do sincronismo dos osciladores é:

$$\alpha < \eta_{inc} + \alpha_{passive}^*, \quad (2.36)$$

em que $\hat{\alpha} = \alpha - \alpha_{passive}^* > 0$, sendo $\alpha_{passive}^*$ e α definidos nas equações (2.4) e (2.5), respectivamente, e $\eta_{inc} > \eta$ representa o quão dissipativa pela entrada é a rede elétrica modelada por (2.15). De [(Tórres et al., 2013)], o valor de η_{inc} é obtido por meio do problema de otimização escrito como uma desigualdade matricial linear (LMI):

Maximizar η_{inc}

sujeito a

$$P > 0$$

$$\begin{bmatrix} A_n^T P + P A_n & P B_n \Pi - \frac{C_n^T \Pi}{2} \\ \Pi^T B_n^T P - \frac{\Pi C_n}{2} & \eta_{inc} \Pi - \frac{D_n + D_n^T}{2} \Pi \end{bmatrix} \leq 0$$

em que A_n , B_n , C_n e D_n são as matrizes definidas em (2.15) e $\Pi = I_N - \frac{1}{N} \vec{1} \vec{1}^T$.

O cálculo de η_{inc} é necessário pois na análise de passividade da rede pode-se obter um valor de η que satisfaça a equação (2.16) mas que, na análise de passividade incremental, leve a uma escolha de α menor que a necessária para prover a instabilidade local do sistema e garantir a sustentação das oscilações.

Uma vez definida a carga do sistema e obtida a representação da rede elétrica em espaço de estados, conforme equação (2.15), a resolução do problema de otimização descrito acima leva à obtenção do valor de η_{inc} . Calculados η_{inc} e $\alpha_{passive}^*$, obtido a partir da equação (2.12), pode-se então definir, pela equação (2.36), o valor de α que garante o sincronismo das fontes de tensão.

2.5 Conclusões

Neste Capítulo foi abordada a teoria que fundamenta o sincronismo baseado em dissipação incremental.

Inicialmente foi estudado o oscilador não linear, sistema que desempenha a função de gerar a referência de tensão que o inversor controlado deve rastrear. Foi realizada a síntese do oscilador não linear a partir de um circuito RLC *LIT* e Estritamente Passivo pela Saída. Ainda sobre o oscilador não linear, foi mostrada a dependência existente entre a amplitude das oscilações de saída com relação ao ponto de quebra L da curva de saturação e à corrente externa u^a . A existência desta dependência com a corrente externa tornou necessário a implementação de um controle de amplitude responsável por controlar e manter a amplitude das oscilações de saída imune a perturbações de carga.

Neste Capítulo foi também estudada a rede elétrica que interconecta as fontes de tensão. Foram descritas quais propriedades esta rede deve satisfazer, além de mostrado que a rede real utilizada na montagem prática atende aos requisitos necessários.

Por fim, após o estudo individual dos osciladores não lineares e da rede elétrica, foi

analisado como a interconexão deste sistema atinge naturalmente o estado de sincronismo e qual é a condição suficiente para garantir esta convergência.

Capítulo 3

Estratégias de Pré-sincronização para Conexão de Unidades UPS Adicionais

Mesmo que na formulação teórica do método de paralelismo não haja restrição quanto ao instante de conexão em paralelo dos inversores, na prática é necessário que o sincronismo seja realizado de forma que os transitórios impostos à rede permaneçam dentro de normas de segurança regulamentadas por órgãos reguladores. Assim, no caso particular abordado neste trabalho, o segundo inversor não pode ser conectado em paralelo com o primeiro inversor a qualquer momento.

Com a intenção de minimizar os transitórios de conexão do segundo inversor deve-se garantir que as tensões de saída $v_1(t)$ e $v_2(t)$ de ambos inversores, no instante de ligação, estejam o mais próximo possível em amplitude, frequência e fase. Portanto, antes da conexão é necessário realizar um procedimento de pré-sincronismo que faça com que a tensão de saída $v_2(t)$ do segundo inversor se aproxime da tensão de saída $v_1(t)$ do primeiro.

Neste Capítulo é descrita a fundamentação teórica da estratégia de pré-sincronismo utilizada, sua implementação no *Digital Signal Controller* (DSC) responsável pelo controle do segundo inversor, além de resultados de simulação.

3.1 Apresentação do Problema

Como a referência de tensão dada ao inversor é gerada pelo oscilador não linear implementado em seu DSC de controle, o inversor, idealmente, nada mais é que uma réplica do comportamento dinâmico do oscilador que o controla. Portanto, dado que os modelos dos osciladores não lineares implementados nos DSC's dos inversores são idênticos, um dos requisitos para que os inversores apresentem comportamentos análogos em um determinado instante de tempo é garantir que os estados de ambos osciladores sejam iguais. Assim, a finalidade da estratégia de pré-sincronismo é garantir que, no instante de conexão do segundo inversor, os estados do oscilador não linear que o controla estejam bem próximos dos estados do oscilador que controla o primeiro inversor.

O esquemático da Figura 3.1 ilustra como é a conexão de dois inversores em uma situação de sincronismo.

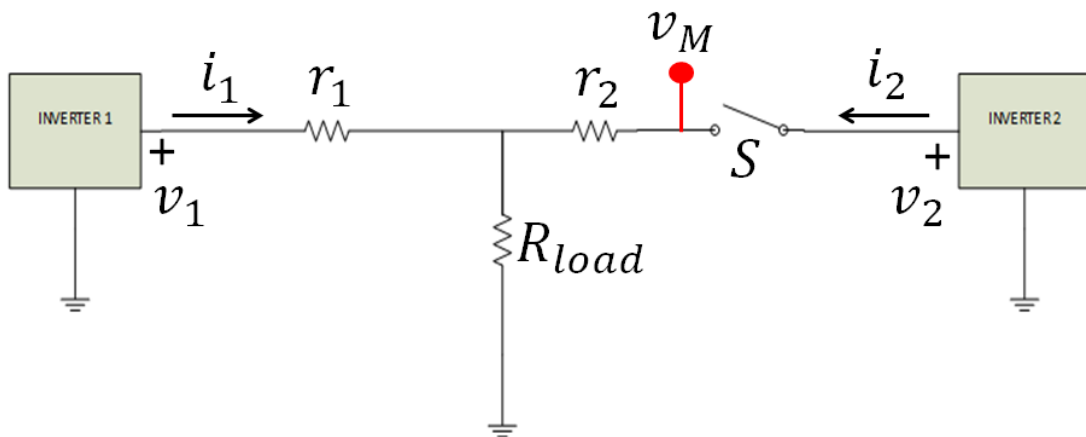


Figura 3.1: Esquemático da conexão para sincronismo de dois inversores.

Como não há troca de informação direta entre os inversores, a estratégia de pré-

sincronismo do inversor 2 deve ser baseada apenas em medições de sinais locais. Na Figura 3.1, a tensão v_M é igual à tensão na carga R_{Load} enquanto a chave S estiver aberta. Como as impedâncias de ligação r_1 e r_2 entre os inversores e a carga são geralmente pequenas, uma vez que representam praticamente apenas a impedância dos cabos de conexão, a diferença entre as tensões v_M e v_1 é pequena. Ou seja, $v_M \approx v_1$ para r_1 pequena. Como, idealmente, a tensão v_1 nada mais é que uma réplica de potência do sinal de referência de tensão gerado pelo oscilador 1, pode-se abstrair da existência do inversor e considerar que $v_M \approx v_1 = v_{Ref_1}$, sendo v_{Ref_1} o sinal de referência de tensão gerado pelo oscilador não linear presente no DSC de controle do inversor 1. A estratégia de pré-sincronismo implementada no inversor 2 baseia-se, portanto, na medição da tensão v_M .

3.2 Estados do Oscilador Não Linear

Como descrito na Seção 2.2.4 e representado na Figura 2.15, cada oscilador não linear possui 4 estados:

- $x_1 = i_L$: corrente no indutor L_{osc} ;
- $x_2 = v_C$: tensão no capacitor C_{osc} ;
- x_3 : sinal de saída do filtro passa-baixa utilizado na medição do valor RMS da tensão de saída do inversor;
- x_4 : estado do controlador PI de amplitude.

O objetivo a ser alcançado com a estratégia de pré-sincronismo é, por meio da medição da tensão v_M mostrada na Figura 3.1, estimar os estados x_1 , x_2 e x_3 do oscilador 1 e copiá-los para o oscilador 2 no instante de sua conexão em paralelo. Para estimar os estados x_1 e x_2 usa-se o observador de estados apresentado na Seção 3.3. A

estimação do estado x_3 é obtida diretamente da medição da tensão v_M e da utilização do modelo do oscilador não linear, sem a necessidade de um observador de estados. Em relação ao estado x_4 , estado do controlador PI de amplitude, este deve apenas ser zerado no instante da conexão em paralelo, uma vez que terá acumulado a integral do erro de amplitude existente durante a fase de pré-sincronismo.

3.3 Observador de Estados

A função do observador de estados é, conhecendo-se os sinais de entrada aplicados a um sistema e seus respectivos sinais de saída, determinar os estados internos deste sistema. Implícito nesta descrição está a necessidade de, além de saber os sinais de entrada e saída, conhecer a representação do sistema em espaço de estados. No caso particular abordado neste trabalho, sabe-se qual é a estrutura da parte linear e invariante no tempo do oscilador, representada na equação (2.9) e mostrada na Figura 2.5, e seu sinal de saída (tensão v_M mostrada na Figura 3.1). Dos requisitos necessários à estimação dos estados, o único não atendido é o de sinal de entrada.

Uma opção neste caso é admitir que o inversor 1 funciona a vazio e, na estimação de seus estados, o observador considerar uma corrente de entrada u^a (vide Figura 2.4) igual a zero. Uma outra opção é, conhecendo-se qual a carga que o inversor 1 alimenta, utilizar esta informação para impor as entradas u^a e $\phi_\alpha(y)$ ao observador, conforme equação (2.5). O parâmetro α , definido na Seção 2.2.2, possui valor 4. A parcela u^a do sinal de entrada é obtida diretamente pela Lei de Ohm como $-\frac{v_M}{R_{Load}}$, em que $v_M \approx v_1$ é a tensão medida para sincronismo do inversor 2 e R_{Load} é o valor da carga que o inversor 1 alimenta. A segunda parcela do sinal u^a de entrada, o termo $\phi_\alpha(y)$, pode ser obtida através do procedimento descrito nas Seções 2.2.3 e 2.2.4, que permite calcular qual o valor do limite de saturação L correspondente a uma determinada carga. As Figuras 3.2 e 3.3 ilustram como é feita a inferência do sinal de entrada do oscilador 1,

o qual será utilizado pelo observador na estimação dos estados x_1 e x_2 . A Figura 3.2 refere-se ao caso em que é conhecida a carga do sistema, enquanto a Figura 3.3 mostra como é inferido o sinal de entrada do oscilador 1 na situação em que a carga do sistema é desconhecida.

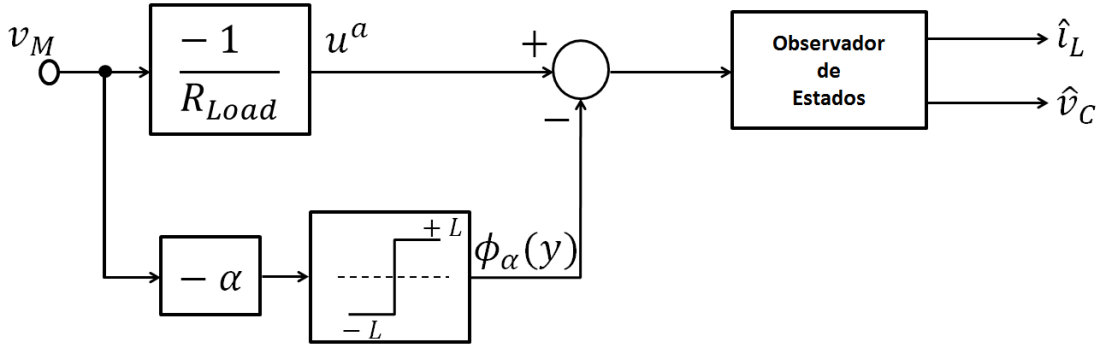


Figura 3.2: Observador de estados na situação em que é conhecida a carga do sistema.

Deseja-se que as duas componentes do sinal de entrada a ser aplicado no observador, u^a e $\phi_\alpha(v_M)$, sejam iguais às componentes de entrada do oscilador 1. A parcela u^a , que no oscilador 1 é igual ao negativo da corrente de saída do inversor 1, $-i_1$, no observador de estados pode ser calculada como $-\frac{v_M}{R_{Load}}$. A parcela $\phi_\alpha(v_M)$, que no oscilador 1 é ajustada de acordo com a carga por meio do controle de amplitude, no observador de estados pode ser calculada utilizando as curvas L vs. A descritas na Seção 2.2.3. Ou seja, como é conhecida a carga do sistema, pode-se obter a curva L vs. A para essa carga e, portanto, saber qual o valor do limite de saturação L é necessário para manter a amplitude da tensão de saída fixa em 25V. Dessa forma, conhecer a carga do sistema é informação suficiente para, a partir da medição de v_M , inferir quais os sinais de entrada do oscilador 1.

Na situação em que não é conhecida a carga do sistema, a Figura 3.3 ilustra como são inferidas as componentes do sinal de entrada a ser aplicado no observador.

Como R_{Load} é desconhecida, a componente u^a é considerada como sendo nula. Ou seja, no procedimento de pré-sincronismo considera-se que o inversor 1 está funcionando

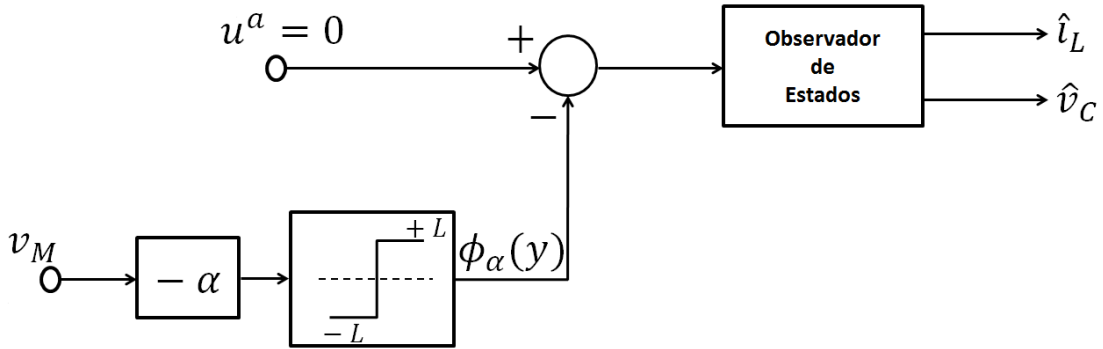


Figura 3.3: Observador de estados na situação em que não é conhecida a carga do sistema.

sem carga. A componente $\phi_\alpha(v_M)$, portanto, é definida com o limite de saturação $L = 1,964$, que corresponde ao valor necessário para manter a amplitude da tensão de saída em $25V$ na situação de funcionamento a vazio.

3.4 Projeto do Observador de Estados

O observador de estados foi projetado seguindo-se a metodologia apresentada em [Chen (1999)]. A Figura 3.4 mostra o diagrama de blocos do sistema formado pela parcela linear do oscilador mais o observador.

A parcela linear do modelo do oscilador encontra-se em execução no DSC de controle do inversor 1. O observador de estados, que é executado no DSC do inversor 2, tem acesso à saída y do oscilador 1 por meio da medição do sinal v_M e infere o sinal de entrada \tilde{u} do oscilador 1 através do cálculo das parcelas u^a e $\phi_\alpha(v_M)$.

Da representação da parcela linear do oscilador em espaço de estados, equação (2.9), pode-se concluir que o par (A,C) é observável, condição necessária ao projeto do observador de estados.

Como, na análise do comportamento do observador, preocupa-se com a dinâmica desejada para o erro de estimação, neste trabalho foram determinados os ganhos do vetor de ganhos L_{obs} do observador de forma que o erro de estimação possua uma

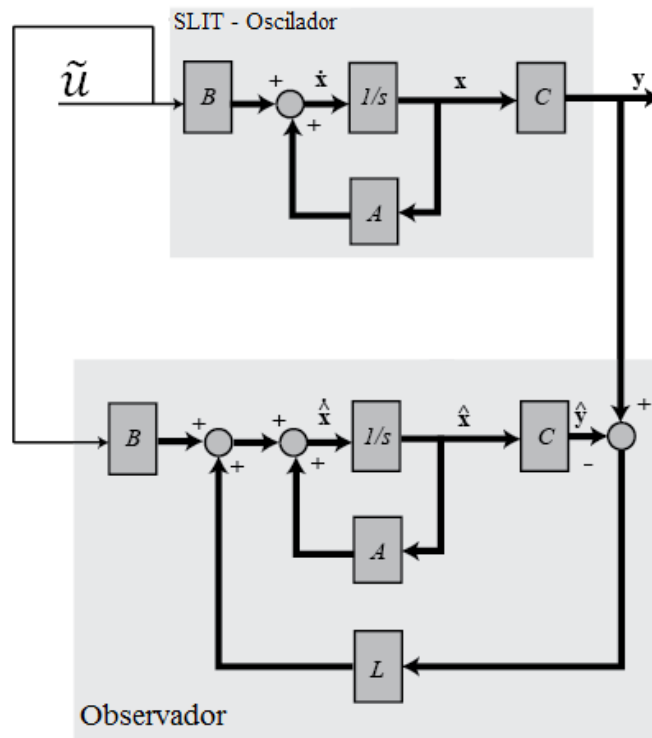


Figura 3.4: Diagrama de blocos da conexão entre o observador de estados e o modelo do oscilador. Fonte: <http://ctms.engin.umich.edu/CTMS/index.php?example=InvertedPendulum§ion=ControlStateSpace>

constante de tempo de decaimento de cerca de vinte vezes menor que o período da tensão de saída ($\frac{1}{20} \times \frac{1}{60}s$) e frequência de oscilação de $2\pi \times 10 \frac{rad}{s}$.

Para estes valores desejados, o vetor de ganhos L_{obs} do observador foi calculado como $L_{obs} = [-0,4740 \quad 0,1152]^T$ e os autovalores da matriz $[A - L_{obs}C]$ são $0,819 \pm j0,548$.

3.5 Estimação do Estado x_3 e do Limite de Saturação L

O estado x_3 , sinal de saída do filtro passa-baixa utilizado na medição do valor RMS da tensão de saída do inversor, é também estimado a partir da medição da tensão v_M por meio do mesmo processo feito no oscilador 1. Como a modelagem dos osciladores é idêntica para os dois inversores, a equação do filtro passa-baixa é de conhecimento de ambos. Assim, considerando-se que $v_M \approx v_1$, a Figura 3.5 mostra como é estimado o sinal x_3 .

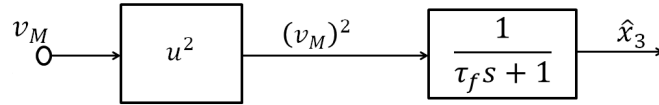


Figura 3.5: Estimador do estado x_3 .

Na Figura 3.5, o parâmetro τ_f define a frequência de corte do filtro passa-baixa, cuja entrada é o quadrado da tensão v_M . O sinal \hat{x}_3 , portanto, é uma aproximação do cálculo do valor médio quadrático da tensão $v_M(t)$, definido como $\frac{1}{T} \int_0^T (v_M(t))^2 dt$. Neste trabalho foi utilizado $\tau_f = 0,1s$.

Dado que, quanto mais similares estiverem os inversores e seus respectivos osciladores no instante da conexão em paralelo, menor será o transitório imposto ao sistema, é desejável que também o limite de saturação L do oscilador 2 seja o mais próximo possível do limite do oscilador 1. Tendo calculado \hat{x}_3 , pode-se também estimar o valor do limite de saturação L_1 do oscilador 1.

Da Seção 2.2.3, a curva L vs. A informa qual o valor do limite de saturação L necessário para manter a amplitude da tensão de saída do inversor igual a A para

uma determinada carga. Portanto, conhecendo-se a carga do sistema, a Figura 3.6 mostra como é feita a estimação do *breakpoint* L a partir de \hat{x}_3 e da curva L vs. A correspondente.

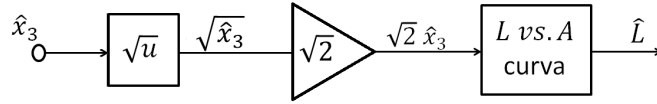


Figura 3.6: Estimador do limite de saturação L .

A Figura 3.7 mostra o comportamento dos sinais estimados \hat{x}_3 e \hat{L} para o caso em que v_M é uma onda senoidal dada por $v_M(t) = 25 \sin(2\pi 60t)$ e a curva L vs. A corresponde a uma carga de 25Ω .

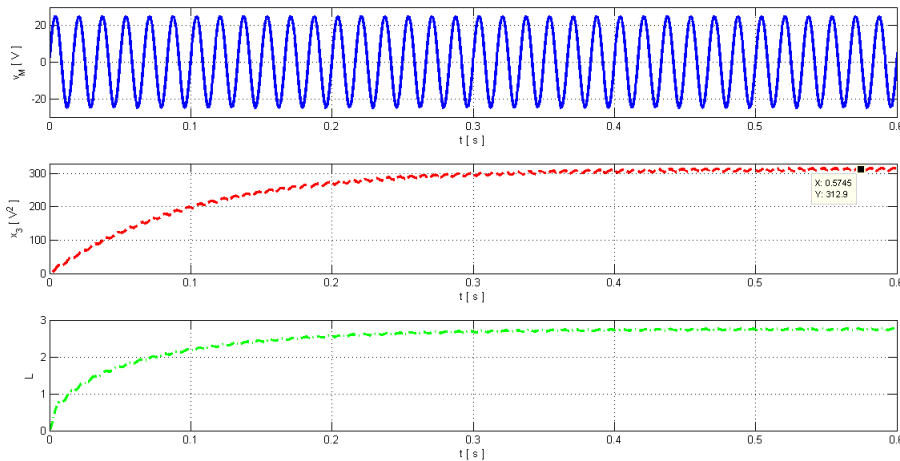


Figura 3.7: Comportamento dos sinais \hat{x}_3 e \hat{L} estimados.

O primeiro gráfico da Figura 3.7 mostra a tensão $v_M(t)$ senoidal. O segundo gráfico mostra o estado estimado \hat{x}_3 , pelo qual percebe-se uma considerável lentidão, de aproximadamente 0,5s, até atingir o estado estacionário igual a $\approx 312\text{V}$, equivalente a $\left(\frac{25}{\sqrt{2}}\right)^2$, sendo 25 o valor da amplitude do sinal de tensão de entrada. Essa lentidão na estimação de \hat{x}_3 compromete o desempenho do controle de amplitude do oscilador. Uma das possíveis melhorias a ser realizada em trabalhos futuros é a implementação de

um método mais rápido para cálculo do valor RMS da tensão de saída dos inversores. O terceiro gráfico mostra o sinal \hat{L} , cujo valor em regime é de aproximadamente 2,75, valor mostrado na Figura 2.14 e que corresponde ao limite de saturação L necessário para manter em 25V a amplitude da tensão de saída do inversor na situação de carga resistiva de 25Ω .

3.6 Simulações

Nesta seção serão apresentados resultados de simulação do observador de estados para possibilitar análises sobre os erros de estimação dos estados x_1 e x_2 .

O procedimento realizado foi simular o oscilador não linear na situação de carga resistiva nominal de 25Ω e comparar os estados estimados por dois observadores: um que considera a informação sobre o valor da carga e outro que considera que o oscilador funciona a vazio.

As Figuras 3.8 e 3.9 mostram os estados $x_1(t)$ e $x_2(t)$ do oscilador, respectivamente, juntamente com os estados estimados \hat{x}_1 e \hat{x}_2 pelos dois observadores.

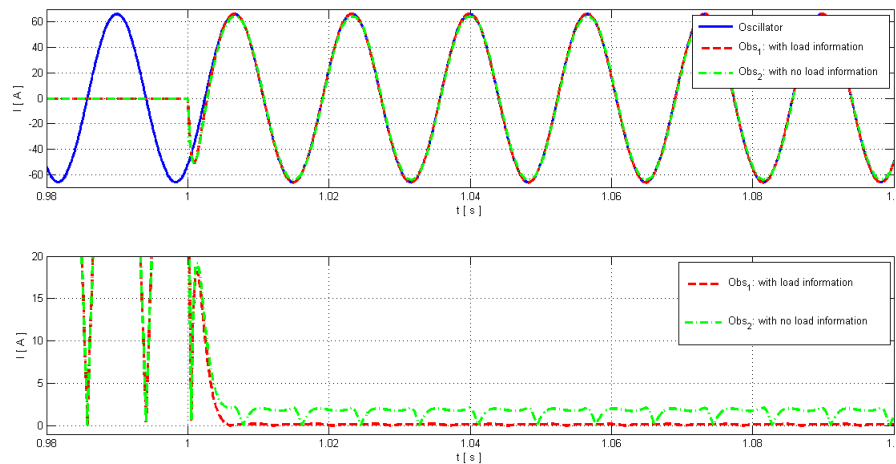


Figura 3.8: Estado x_1 do oscilador e estados estimados \hat{x}_1 pelos dois observadores.

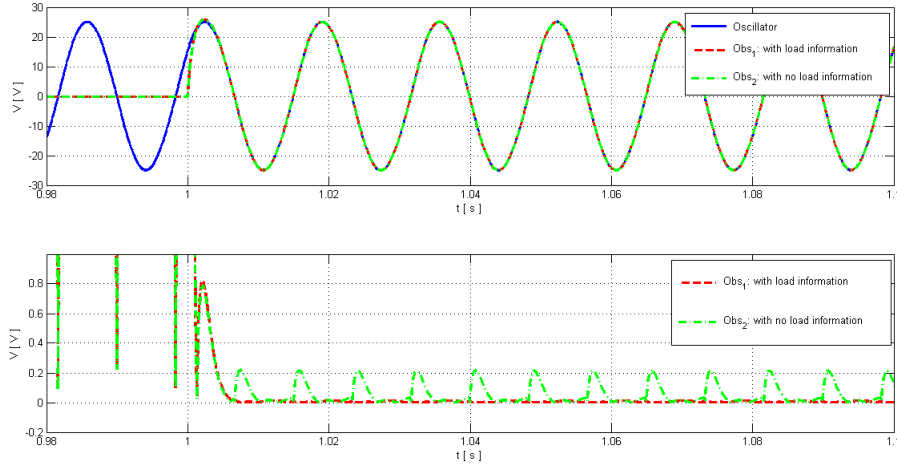


Figura 3.9: Estado x_2 do oscilador e estados estimados \hat{x}_2 pelos dois observadores.

O primeiro gráfico da Figura 3.8 mostra que, após habilitados os observadores em $t = 1$ s, a dinâmica de decaimento do erro de estimação é similar para ambos. Esse comportamento é esperado pois os dois observadores possuem o mesmo modelo, cujo projeto é detalhado na Seção 3.4. Em relação aos erros de estimação, calculados como $e(t) = |x_1(t) - \hat{x}_1(t)|$ e mostrados no segundo gráfico, percebe-se que o erro cometido pelo observador que não leva em conta a informação sobre a carga do sistema é expressivamente maior que o erro cometido pelo observador que considera a informação sobre o valor da carga. Análise similar pode ser feita em relação à estimação do estado x_2 mostrada na Figura 3.9. O primeiro gráfico da Figura 3.9 mostra o comportamento dinâmico do decaimento do erro de estimação, similar para ambos observadores. Em relação ao erro de estimação, o erro cometido pelo observador que não considera informação a respeito da carga do sistema foi também superior.

A Figura 3.10 mostra em maior detalhe os erros de estimação dos estados $x_1(t)$ e $x_2(t)$ cometidos pelos observadores.

O primeiro gráfico mostra o erro de estimação, em regime, do estado $x_1(t)$, pelo qual percebe-se que o observador que não considera informação sobre a carga comete

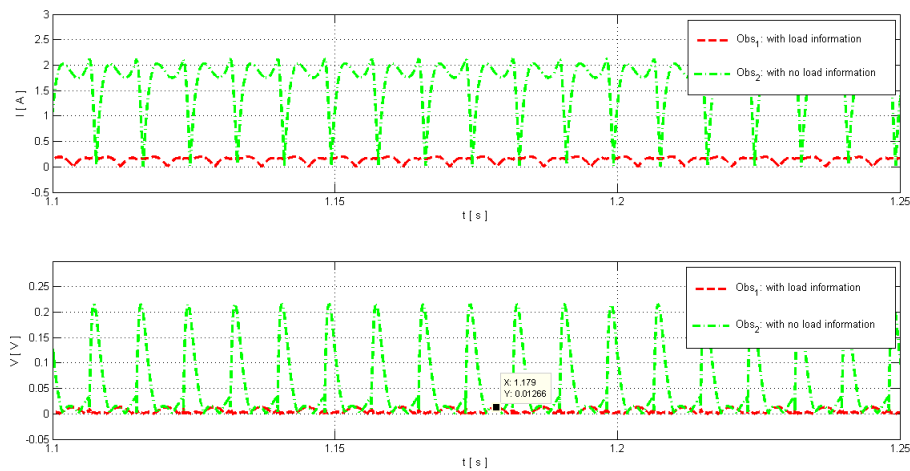


Figura 3.10: Erros de estimação dos estados $x_1(t)$ e $x_2(t)$ cometidos pelos dois observadores, um que considera informação sobre a carga e outro que não.

um erro de cerca de dez vezes maior que o observador que considera a informação sobre a carga do sistema. O segundo gráfico, que mostra o erro de estimação do estado $x_2(t)$, mostra que o erro cometido pelo observador que não leva em conta a carga do sistema é ainda maior, sendo superior em aproximadamente quinze vezes ao erro cometido pelo observador que utiliza da informação a respeito da carga.

3.7 Conclusões

Este Capítulo abordou a estratégia de pré-sincronismo necessária para a conexão de novas unidades UPS. Apesar da teoria não prever a necessidade de uma fase de pré-sincronização, a implementação prática da técnica de sincronismo de fontes requer que, no instante de conexão de uma nova unidade, esta já esteja com a tensão de saída próxima à tensão do barramento de forma a minimizar os transitórios de conexão.

Foram listados os quatro estados presentes no modelo do oscilador não linear juntamente com o controle de amplitude. Como o componente principal da estratégia de pré-sincronismo é um observador de estados, foi mostrado como é feito o projeto deste

observador. Além disso, a partir da curva $L \times A$ e do modelo do filtro passa-baixa presente na malha de controle de amplitude, foi descrito como é feita a estimação do estado x_3 e do limite de saturação L .

Foi mostrado como a disponibilidade de informação prévia sobre a carga permite calcular sinais de entrada necessários ao observador e, assim, melhorar a estimação dos estados x_1 e x_2 .

Por fim, simulações demonstraram o desempenho do observador de estados, cuja velocidade de convergência mostrou-se bem alta. Também foi visto que, conhecendo-se o valor da carga do sistema, o erro de estimação é cerca de dez vezes menor se comparado ao caso em que a carga do sistema é desconhecida.

Capítulo 4

Resultados de Simulação

Como mostrado no Capítulo 2, a obtenção do sincronismo depende dos inversores se comportarem como osciladores não lineares.

O objetivo deste capítulo é, portanto, projetar as malhas de controle do inversor de forma a torná-lo capaz de seguir a referência dada pelo oscilador não linear. Idealmente, o que se deseja é um inversor que, em malha fechada, possua faixa de passagem infinita e siga perfeitamente uma referência imposta.

A modelagem do inversor e as métricas utilizadas no projeto dos controladores são baseadas na referência [Filho (2009)], que também trata da implementação discreta de uma estratégia de sincronismo sem comunicação.

Como o foco deste trabalho não é o desempenho do inversor controlado, não serão feitas análises da tensão de saída em relação ao cumprimento de normas que estabelecem os limites de qualidade aceitáveis.

No entanto, o aprimoramento do controle no sentido de adequação aos índices previstos nas normas é um passo a mais neste presente estudo e pode ser investigado em trabalhos futuros. A princípio, cumprindo-se a necessidade de rastreamento por parte do inversor controlado, a utilização de outras técnicas de controle mais sofisticadas não alteraria o resultado do sincronismo.

4.1 Implementação de PWM e Tempo de Atraso

A implementação digital do controle do inversor acrescenta, como discutido em [Filho (2009)], atrasos de tempo à malha fechada:

- atraso inerente ao segurador de ordem zero ou ZOH (*Zero Order Hold*), quando houver: T_{zoh}
- atraso devido à conversão A/D das variáveis necessárias ao controle: T_{AD}
- atraso devido ao tempo necessário à realização dos cálculos pelo processador: T_p

Esses atrasos de tempo fazem com que a ação de controle seja atualizada somente T_d segundos após a amostragem das variáveis, em que T_d é a soma de todos os atrasos: $T_d = T_{zoh} + T_{AD} + T_p$. Assim, quando T_d é incluído no intervalo de um período de PWM, resulta na diminuição do *duty cycle* útil. Por exemplo, caso o atraso total T_d seja igual a $0,1\mu s$ e o período de PWM seja de $1,0\mu s$, o máximo *duty cycle* possível neste caso é de 90 %.

Além disso, como T_d pode variar com o tempo (caso na execução do algoritmo de controle haja sentenças condicionais que alterem seu fluxo padrão, por exemplo), projetar o controlador para um sistema com atraso de tempo variável é uma tarefa de considerável complexidade.

Uma maneira de contornar este problema é fixar um valor de atraso T_d que comporte T_{zoh} , T_{AD} e T_p . Deste modo elimina-se o atraso de tempo variável e o projeto das malhas de controle é simplificado.

Para este trabalho foram feitas as seguintes escolhas quanto ao tempo de atraso e amostragem:

- Modulação PWM simétrica: a cada período de PWM ocorre apenas uma atualização do sinal modulante. Portanto, a frequência de amostragem é igual à frequência de PWM, ou seja, $f_{sa} = f_{pwm}$;

- Tempo de atraso $T_d = \frac{T_{pwm}}{2}$: o sinal modulante é atualizado apenas T_d segundos após o instante de início da amostragem das variáveis. Este intervalo de meio ciclo PWM deve comportar o tempo gasto na amostragem das variáveis e nos cálculos da lei de controle.

4.2 Dados do Inversor

O inversor utilizado neste trabalho, mostrado na Figura 4.1, é monofásico e do tipo meia-ponte.

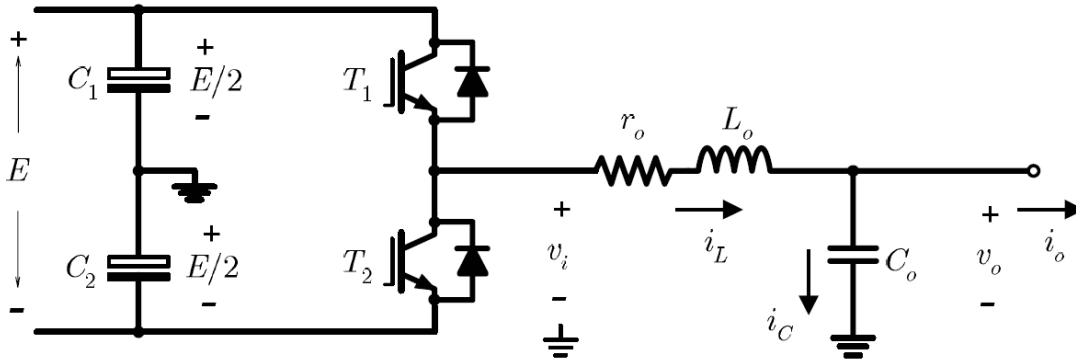


Figura 4.1: Circuito esquemático do inversor. Fonte: [Filho (2009)]

Na Tabela 4.1 são listados os parâmetros do inversor.

Tabela 4.1: Parâmetros do inversor utilizado neste trabalho

Parâmetro	Representação	Valor
Indutor do filtro LC	L_o	1,8mH
Capacitor do filtro LC	C_o	3,6 μ F
Resistência série equivalente do filtro	r_o	0,05 Ω
Tensão nominal de saída (rms)	V_o	17,7V
Frequência nominal de saída	f_o	60 Hz
Frequência de chaveamento	f_{pwm}	20100 Hz
Tensão nominal no barramento c.c.	E	60V
Carga resistiva nominal	R_{load}	25 Ω

4.3 Sintonia das Malhas de Controle

O método de controle e as métricas de projeto utilizadas neste trabalho são as mesmas apresentadas na referência [Filho (2009)]: controle em cascata, sendo uma malha interna de controle da corrente no indutor e uma malha externa de controle da tensão de saída do inversor.

Dada a limitação imposta pela frequência de PWM, a frequência de corte da malha interna de corrente foi escolhida como sendo de $\omega_{ci} = 4020$ Hz ($\frac{1}{5}$ de f_{pwm}) e a frequência de corte da malha externa de tensão como sendo $\omega_{cv} = 1608$ Hz ($\frac{2}{5}$ de ω_{ci}).

4.3.1 Malha de Corrente

Na malha de corrente é realizado o desacoplamento da tensão de saída, obtido via realimentação de estado, o que diminui em um a ordem do sistema em malha fechada. Para o controle é empregado apenas um controlador proporcional.

O requisito da frequência de corte $\omega_{ci} = 4020$ Hz é atendido para um ganho $K_{pi} = 11$. A Figura 4.2 mostra a resposta em frequência da malha fechada de corrente do sistema discreto. É destacada na Figura 4.2 a frequência de corte ω_{ci} .

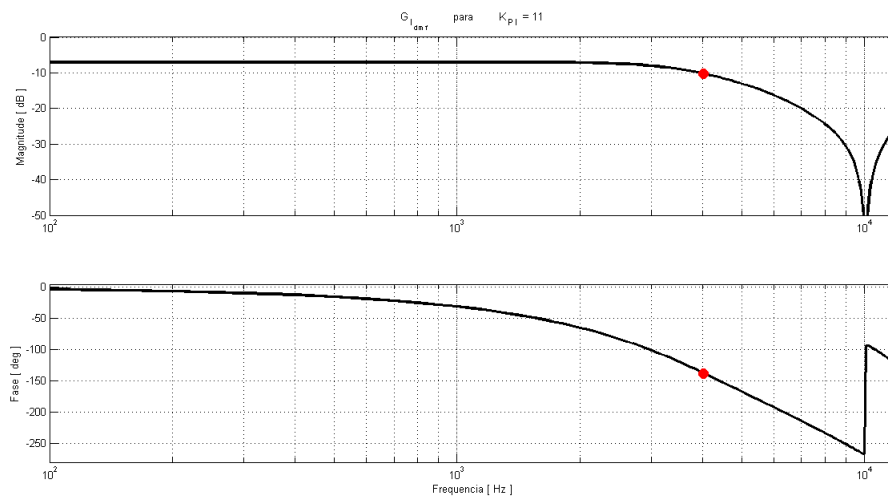


Figura 4.2: Resposta em frequência da malha fechada de corrente do sistema discreto.

Na Figura 4.2 o ganho DC é de aproximadamente $-7,0\text{dB}$. Em $\omega_{ci} = 4020\text{ Hz}$ o ganho é de $-10,2\text{dB}$, uma atenuação de $3,2\text{dB}$.

4.3.2 Malha de Tensão

Na malha de tensão é empregado um controlador PI, necessário para garantir erro nulo em regime permanente.

A metodologia utilizada para determinação dos ganhos K_{pv} e K_{iv} do controlador para satisfazer o requisito de $\omega_{cv} = 1608\text{ Hz}$ e margem de fase de 25° é detalhada em [Filho (2009)].

As curvas da Figura 4.3 mostram a resposta em frequência das funções de Ganho de Malha Aberta da malha de tensão, do compensador PI e do sistema compensado.

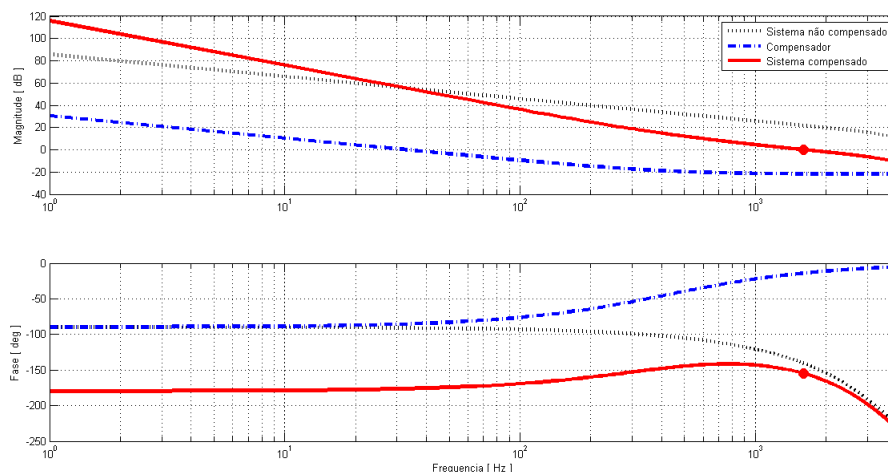


Figura 4.3: Resposta em frequência da malha de tensão não compensada, do compensador PI e da malha de tensão compensada.

Pela curva do sistema compensado, mostrada na Figura 4.3, é possível verificar o cumprimento dos requisitos de frequência de cruzamento e margem de fase. Os ganhos calculados foram $K_{pv} = 0,07$ e $K_{iv} = 205,7$.

A Figura 4.4 mostra a resposta em frequência da malha fechada de tensão do sistema

discreto.

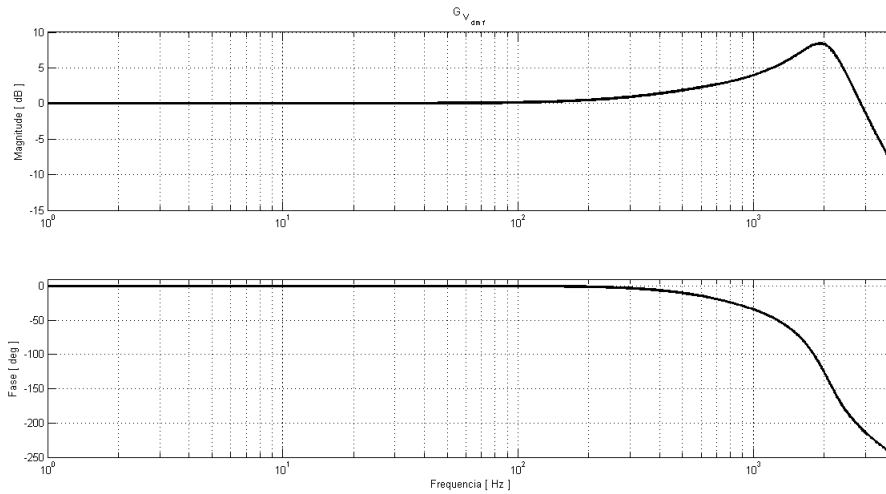


Figura 4.4: Resposta em frequência da malha fechada de tensão do sistema discreto.

Pela Figura 4.4 tem-se que, para uma frequência de 60 Hz, o ganho é de $0,05dB$ e a fase é de $-0,04^\circ$.

4.4 Simulação do Inversor em Malha Fechada

Para avaliação do comportamento do inversor em malha fechada serão mostrados nesta seção os resultados de uma simulação que consiste nas seguintes etapas:

- em $t = 0,010s$ o sinal de referência é conectado ao inversor;
- de $t = 0,010s$ a $t < 0,200s$ o inversor funciona sem carga;
- em $t = 0,200s$ é conectada a carga nominal resistiva ao inversor;
- de $t > 0,200s$ a $t = 0,600s$ o inversor funciona alimentando sua carga nominal resistiva.

A Figura 4.5 mostra o comportamento da tensão de saída do inversor (v_{out}) em relação ao sinal de referência (v_{ref}) a ser seguido para a situação sem carga.

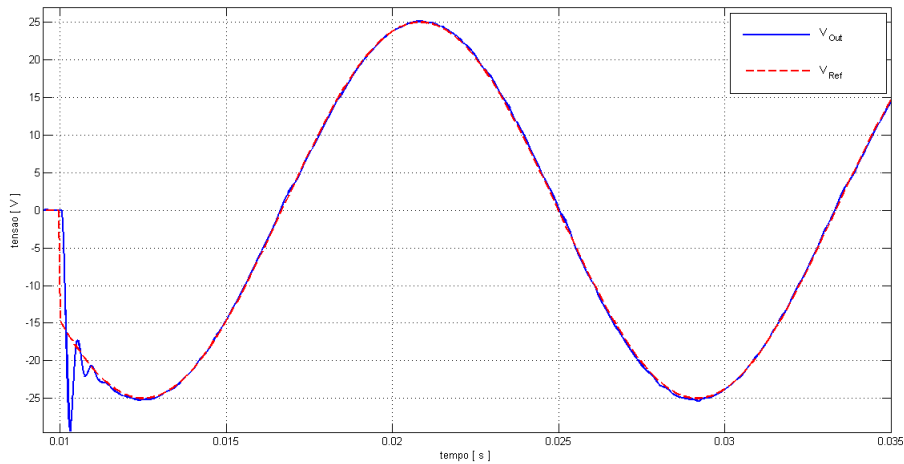


Figura 4.5: Tensão v_{out} e referência com o inversor sem carga.

Pela Figura 4.5 percebe-se que o tempo de convergência da tensão de saída do inversor em relação à referência é de aproximadamente 13,5ms, intervalo equivalente a 81% de um período da tensão de saída.

A Figura 4.6 mostra o erro entre a tensão de saída e o sinal de referência, calculado por $erro_v = v_{ref} - v_{out}$, durante um intervalo de tempo em que o inversor funciona a vazio.

O valor do erro fica contido no intervalo de $-0,5V$ a $0,5V$ que, percentualmente, equivale a aproximadamente 2,8% do valor da tensão nominal rms de saída.

A Figura 4.7 mostra a corrente na carga.

As Figuras 4.8 e 4.9 mostram a tensão e o erro de tensão na situação de carga resistiva nominal.

A defasagem temporal entre a tensão de saída e o sinal de referência na situação de carga resistiva nominal, mostrada na Figura 4.8, é de 0,3ms, equivalente a seis ciclos de PWM e a 1,8% do período da tensão de saída.

Percebe-se pela Figura 4.9, em comparação com a Figura 4.6, que o erro de tensão é maior quando o inversor funciona com carga. Neste caso, o erro varia entre $-2,2V$ e

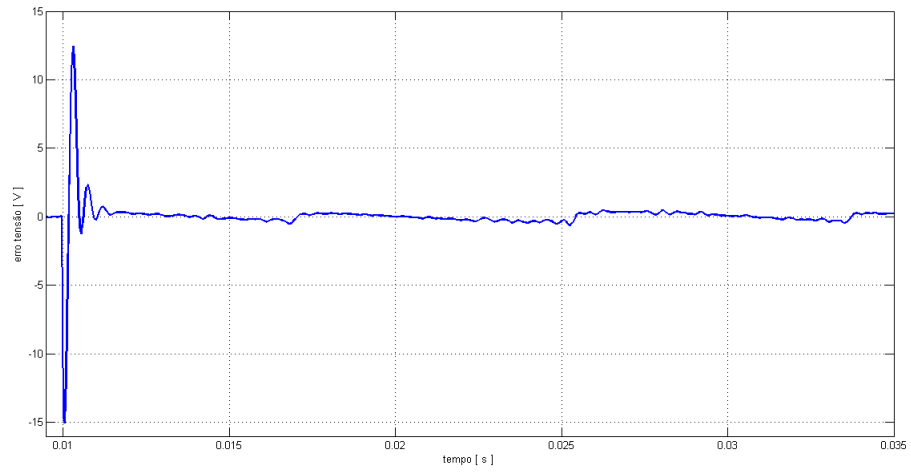


Figura 4.6: Erro entre v_{out} e v_{ref} na situação do inversor a vazio.

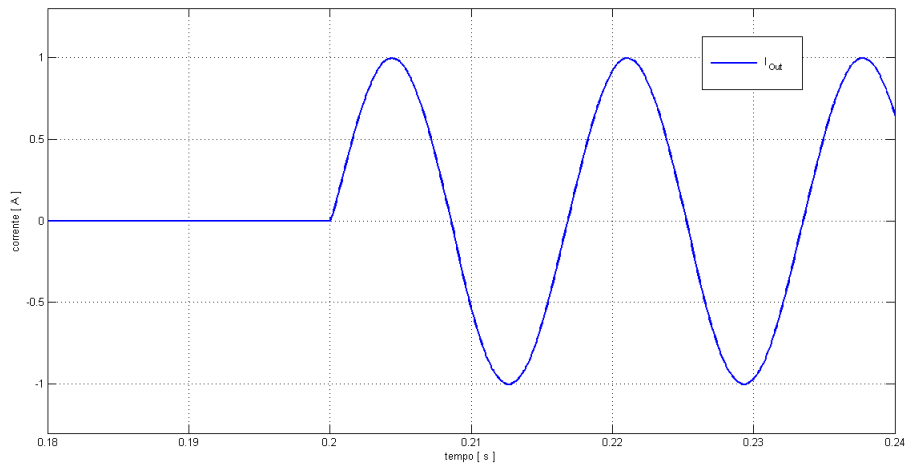


Figura 4.7: Corrente na carga, conectada ao inversor em $t = 0,2s$.

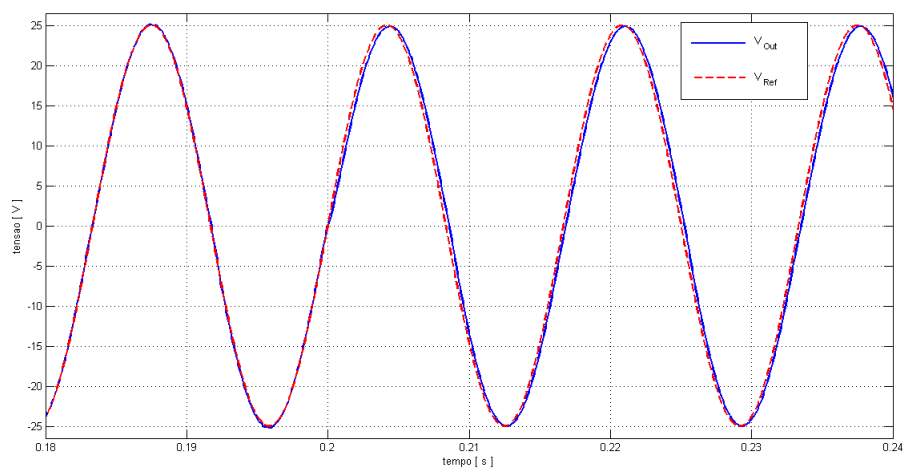


Figura 4.8: Tensão v_{out} e referência com o inversor com carga resistiva nominal.

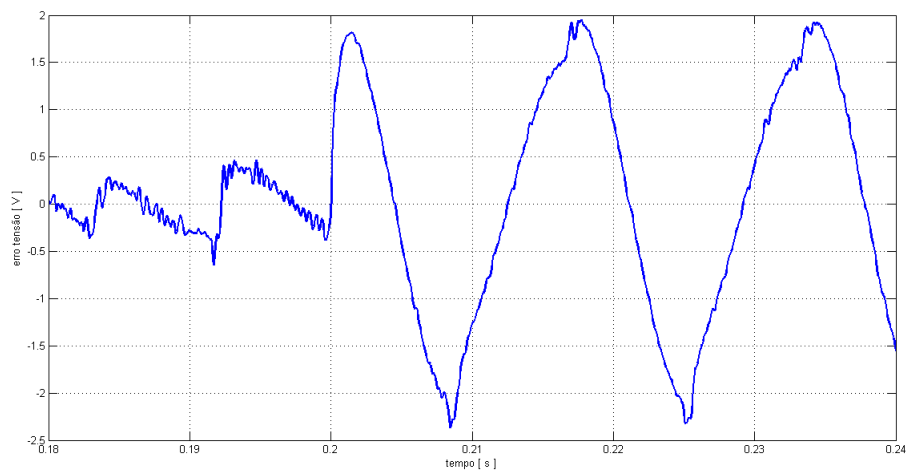


Figura 4.9: Erro entre v_{out} e v_{ref} na situação do inversor com carga.

2,2V, que equivale a 12,5% do valor da tensão nominal rms de saída.

Para caracterização do desempenho dos resultados apresentados é necessário estabelecer métricas de comparação ou confrontá-los contra outros resultados obtidos via metodologia de controle diferente. No entanto, como o foco deste trabalho não inclui a investigação do desempenho do controle frente a normas de regulamentação da qualidade da tensão gerada, os resultados obtidos são considerados aceitáveis e o sincronismo será estudado utilizando esta metodologia de controle do inversor.

4.5 Simulação do Inversor Controlado mais Oscilador Não Linear

Nesta seção serão apresentados resultados de simulação do sistema formado pelo inversor controlado mais o oscilador não linear com controle de amplitude.

A Figura 4.10, muito parecida com a Figura 2.15, ilustra a conexão de ambos sub-sistemas.

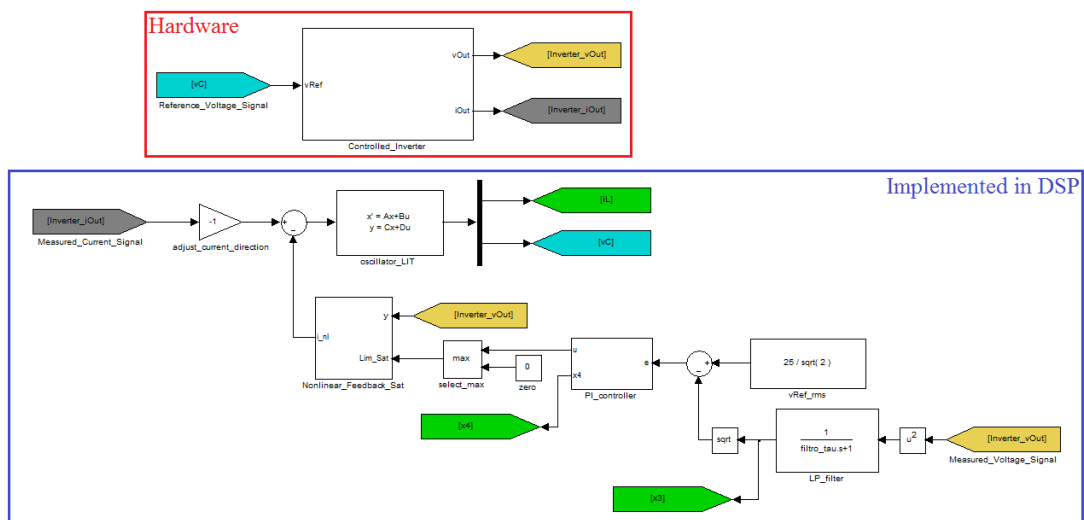


Figura 4.10: Conexão do inversor controlado com o oscilador não linear.

O oscilador não linear e a lógica de controle de amplitude, contidos no retângulo azul

da figura 4.10, na prática são modelos matemáticos implementados no DSP dedicado ao controle do inversor e executados por meio de integração numérica de equações diferenciais pelo método de Runge-Kutta de 4ª Ordem [Press et al. (2009)]. O retângulo vermelho, que inclui o inversor controlado (formado por fontes de potência, chaves semicondutoras, filtro LC, carga, circuitos eletrônicos para medição e condicionamento de sinais, etc.), engloba os sistemas físicos.

Os *links* entre o inversor e o oscilador não linear são feitos por meio de sinais.

Por um lado, o oscilador não linear gera o sinal de referência de tensão que o inversor controlado deve rastrear. Na Figura 4.10, esse sinal de referência é denominado v_C e está indicado por um *label* azul.

Do outro lado, a dinâmica do modelo do oscilador é realimentada por meio da medição dos sinais de saída do inversor. Pela Figura 4.10, a malha de controle de amplitude, responsável por manter constante a amplitude do sinal v_C , recebe como entrada a tensão de saída do inversor, denominada “Inverter_vOut” e indicada por um *label* amarelo. A corrente de carga, sinal de entrada do oscilador, é a corrente de saída do inversor, denominada “Inverter_iOut” e indicada por um *label* cinza.

Esta ligação entre os sistemas tem por finalidade fazer com que o inversor controlado se comporte como o oscilador não linear. Ou seja, que o conjunto possa ser considerado, idealmente, como uma fonte de tensão cuja dinâmica é governada pelo modelo do oscilador não linear.

A Figura 4.11 mostra o resultado de uma simulação do sistema da Figura 4.10. No primeiro gráfico são plotados a tensão de saída do inversor juntamente com o sinal de referência dado pelo oscilador não linear. No segundo gráfico é mostrado o erro entre ambos, calculado como $erro = v_{Out} - v_{Ref}$. Durante o intervalo de tempo mostrado nos gráficos, o inversor funciona sem carga ($i_{Out} = 0$).

A Figura 4.12 mostra com maior detalhe um trecho da Figura 4.11.

Pelas Figuras 4.11 e 4.12 percebe-se que, na situação a vazio, o inversor atinge o

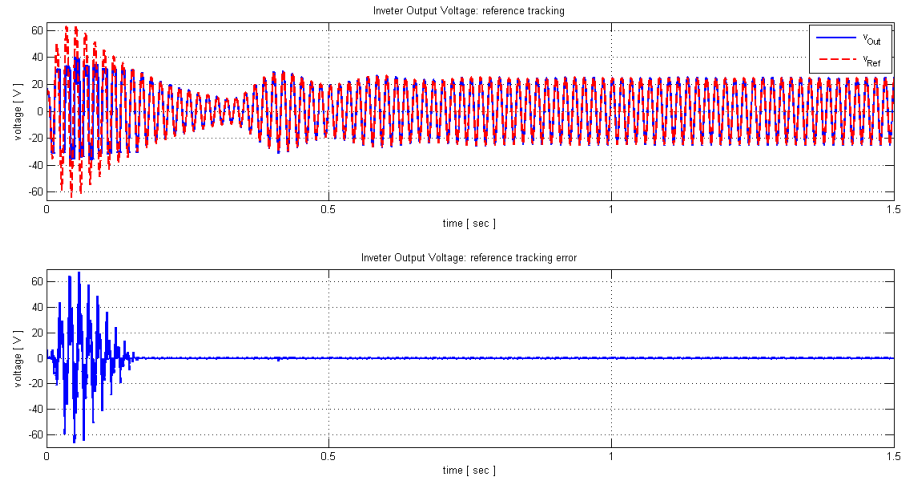


Figura 4.11: Simulação do inversor mais oscilador. Erro de rastreamento de tensão na situação sem carga.

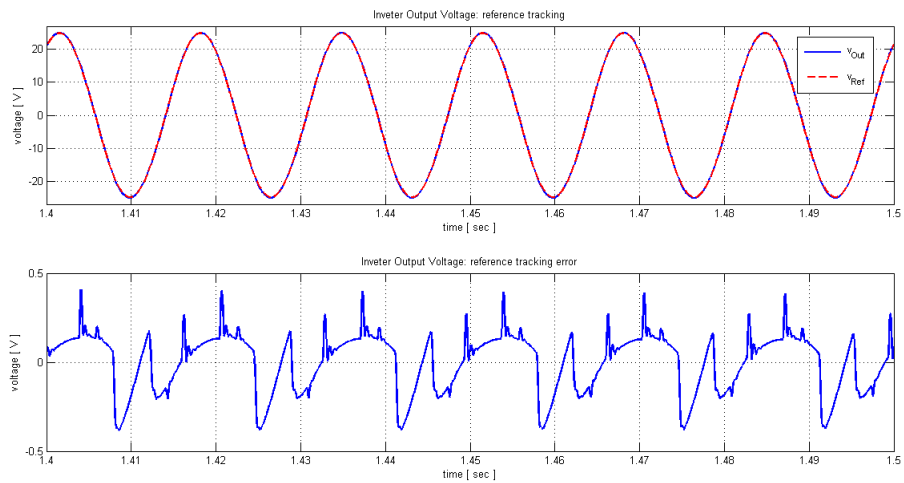


Figura 4.12: Simulação do inversor mais oscilador: detalhe da Figura 4.12.

regime permanente por volta de 1,0s e possui erro menor que 2% (0,5V).

A Figura 4.13 mostra o limite de saturação L .

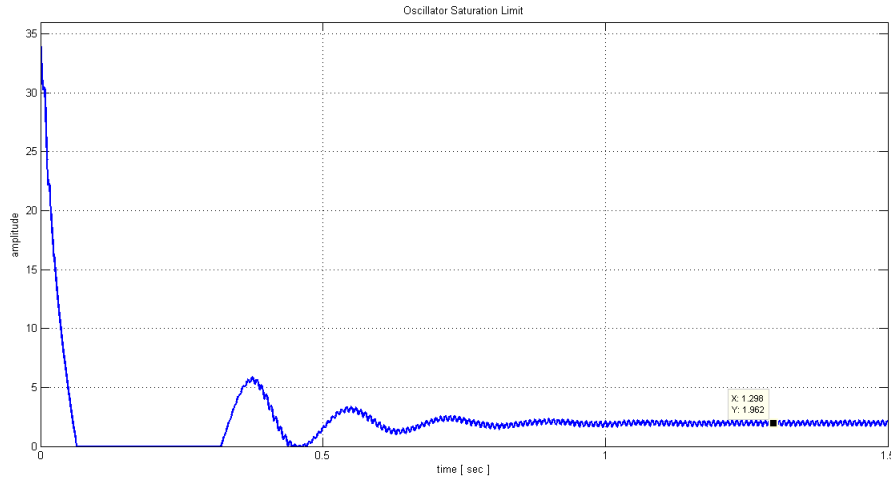


Figura 4.13: Limite de saturação L para situação sem carga.

Pela Figura 4.13 percebe-se a lentidão até ser alcançado o regime permanente, conforme discutido na seção 2.2.4. No detalhe é mostrado que o valor em regime de L para a situação sem carga é de aproximadamente $L = 1,96$, resultado coerente com a Figura 2.14.

Quando é imposta carga nominal ao inversor, o erro de rastreamento em relação a v_{Ref} aumenta, como mostra a Figura 4.14. Além disso, percebe-se a rápida recuperação após a conexão da carga.

Em relação ao limite de saturação L quando da conexão da carga, a Figura 4.15 mostra seu comportamento transitório.

Após alcançado o regime permanente, o valor médio de L antes da conexão da carga é de 1,95. Após a conexão da carga, o valor médio de L passa a ser 2,75, valores que estão de acordo com os obtidos por meio da análise via Função Descritiva feita na Seção 2.2.3.

O primeiro gráfico da Figura 4.15 mostra o transitório da corrente de carga, suave

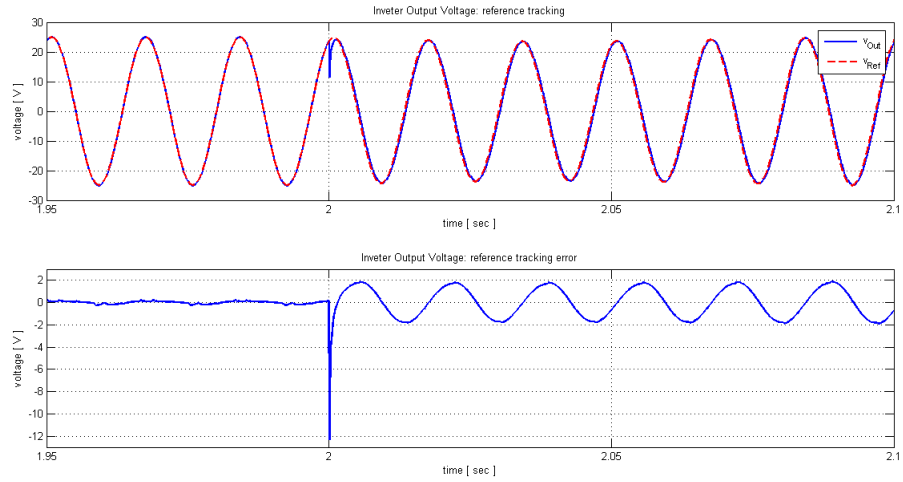


Figura 4.14: Simulação do inversor mais oscilador. Erro de rastreamento de tensão na situação com carga.

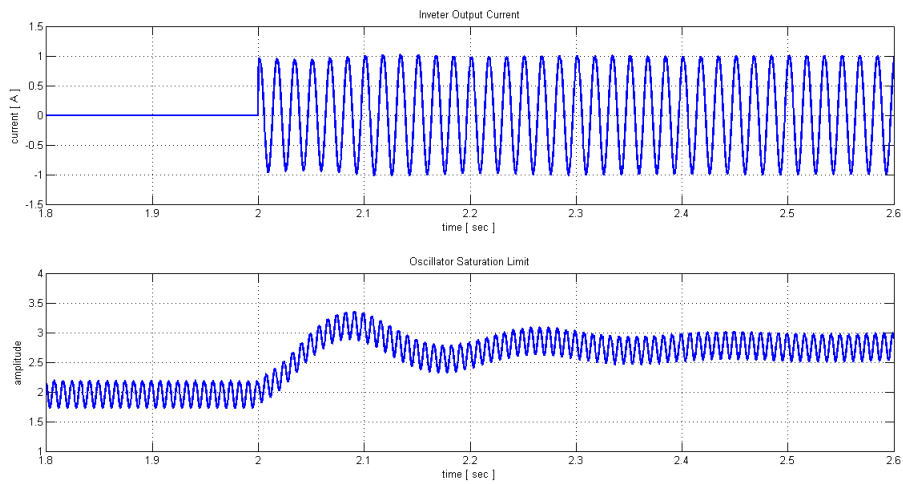


Figura 4.15: Comportamento transitório do limite de saturação L e da corrente de carga no instante de conexão da carga.

e bem comportado.

4.6 Simulação do Sincronismo de Dois Inversores

Nesta Seção serão mostrados resultados de simulação do sincronismo de dois inversores. Nas simulações realizadas ocorrem, antes do fechamento da chave S mostrada na Figura 3.1, o procedimento de pré-sincronismo apresentado no Capítulo 3.

Primeiramente, na Seção 4.6.1 são mostrados resultados de simulação do sincronismo para o caso em que a carga do sistema é puramente resistiva. Esta situação de carga resistiva, por ser o caso prático testado na montagem em laboratório, foi a considerada durante todo o desenvolvimento teórico nas Seções anteriores.

A Seção 4.6.2, por sua vez, mostra resultados de simulação do sincronismo para o caso em que a carga do sistema apresenta também componente reativa. Esta simulação foi realizada com o intuito de verificar a aplicabilidade da técnica de sincronismo para um caso ainda não abordado na teoria.

4.6.1 Carga Resistiva

Foi simulado o sincronismo de dois inversores conectados a uma mesma carga resistiva, situação idêntica à mostrada na Figura 3.1. Em relação às resistências r_1 e r_2 de conexão entre os inversores e a carga, nas simulações seus valores foram considerados como sendo de $r_1 = r_2 = 0,3\Omega$. O motivo desta escolha é que quanto maior o valor das resistências de conexão, mais lenta é a convergência das correntes de saída dos inversores até seus valores em regime e, portanto, mais custosa é a simulação.

Inicialmente apenas o inversor 1 alimenta a carga resistiva nominal, de forma que sua corrente de saída $i_1(t)$ possui amplitude igual a 1A e sua tensão de saída $v_1(t)$ possui amplitude igual a 25V. No instante $t = 2,5s$, após realizado o procedimento de pré-sincronismo, a chave S é fechada e o inversor 2 é conectado ao sistema.

As Figuras 4.16 e 4.17 mostram o instante de conexão do inversor 2 para duas situações: a primeira (Figura 4.16) refere-se ao caso em que durante o pré-sincronismo foi considerada informação sobre o valor da carga do sistema, e a segunda (Figura 4.17) referente ao caso em que não foi considerada informação prévia sobre a carga durante o pré-sincronismo do inversor 2.

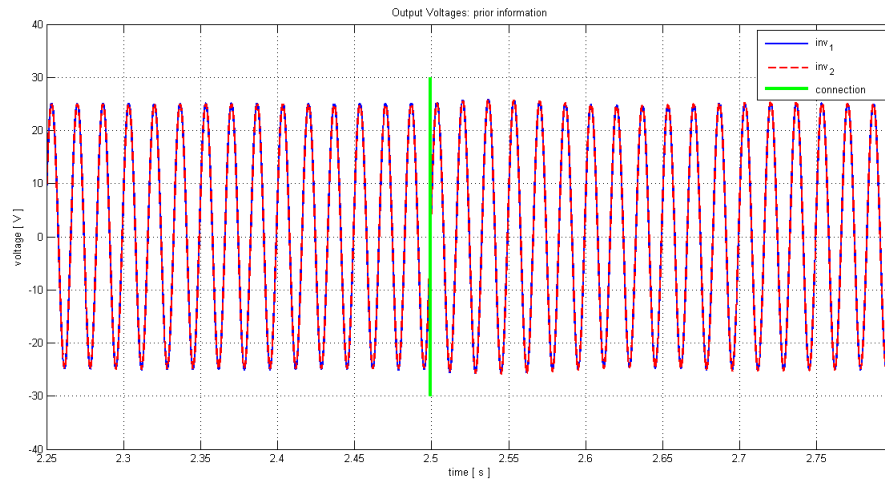


Figura 4.16: Simulação do sincronismo de dois inversores: tensões de saída para carga resistiva e pré-sincronismo realizado sabendo-se previamente o valor da carga do sistema.

Visualmente, a diferença entre as Figuras 4.16 e 4.17 é bastante sutil, o que indica que a menor exatidão do pré-sincronismo sem informação sobre a carga não impacta de forma significativa a dinâmica das tensões de saída dos inversores.

As Figuras 4.18 e 4.19 mostram as correspondentes correntes de saída $i_1(t)$ e $i_2(t)$ dos inversores para os casos de pré-sincronismo com informação e sem informação, respectivamente.

Pelas Figuras 4.18 e 4.19 é evidente a maior lentidão de convergência das correntes para o caso em que o pré-sincronismo foi realizado sem informação sobre a carga. Este resultado indica que o erro inicial entre o limite de saturação L do inversor 1 e o limite estimado \hat{L} do inversor 2 impacta fortemente a dinâmica das correntes.

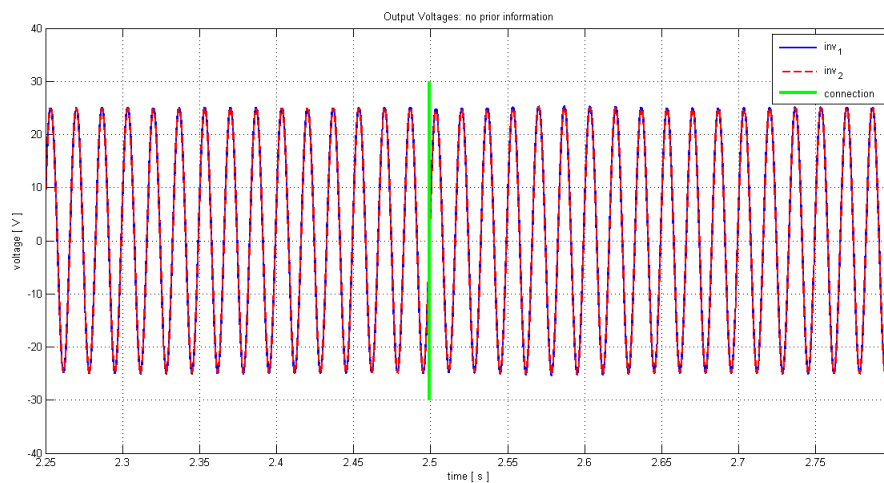


Figura 4.17: Simulação do sincronismo de dois inversores: tensões de saída para carga resistiva e pré-sincronismo realizado sem considerar informação sobre o valor da carga do sistema.

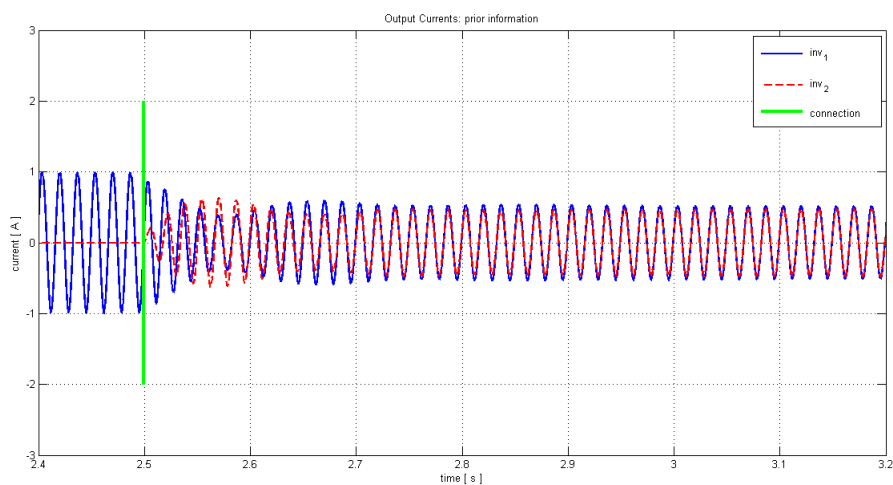


Figura 4.18: Simulação do sincronismo de dois inversores: correntes de saída para carga resistiva e pré-sincronismo realizado sabendo-se previamente o valor da carga do sistema.

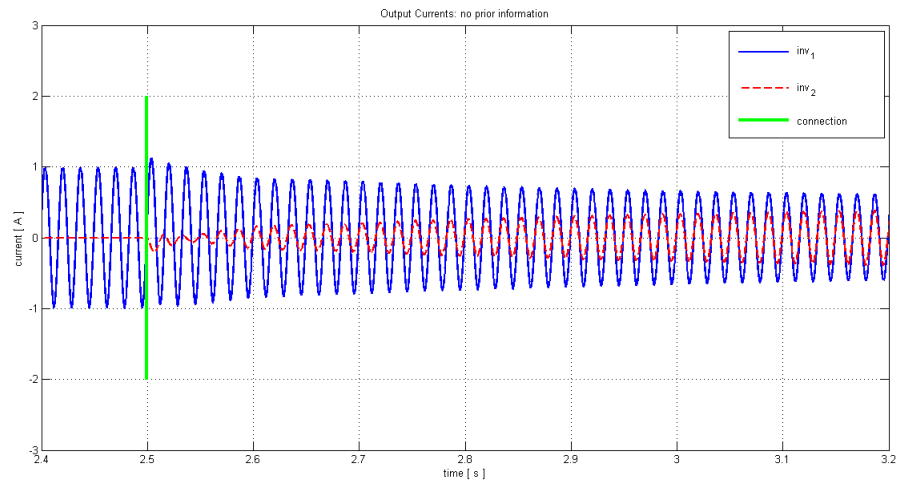


Figura 4.19: Simulação do sincronismo de dois inversores: correntes de saída para carga resistiva e pré-sincronismo realizado sem considerar informação sobre o valor da carga do sistema.

4.6.2 Carga Reativa

Para teste do sincronismo em uma situação de carga não resistiva, foi utilizada a carga puramente reativa mostrada na Figura 4.20.

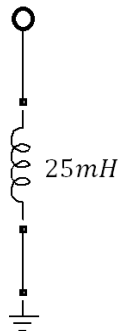


Figura 4.20: Carga reativa utilizada na simulação de sincronismo.

Durante o procedimento de pré-sincronismo do inversor 2 foi considerado que o inversor 1 funcionava a vazio, uma vez que todo o desenvolvimento do algoritmo de pré-sincronismo foi feito com a premissa de que a carga do sistema é puramente resistiva.

As Figuras 4.21 e 4.22 mostram, respectivamente, as tensões e correntes de saída

dos dois inversores no instante de fechamento da chave S.

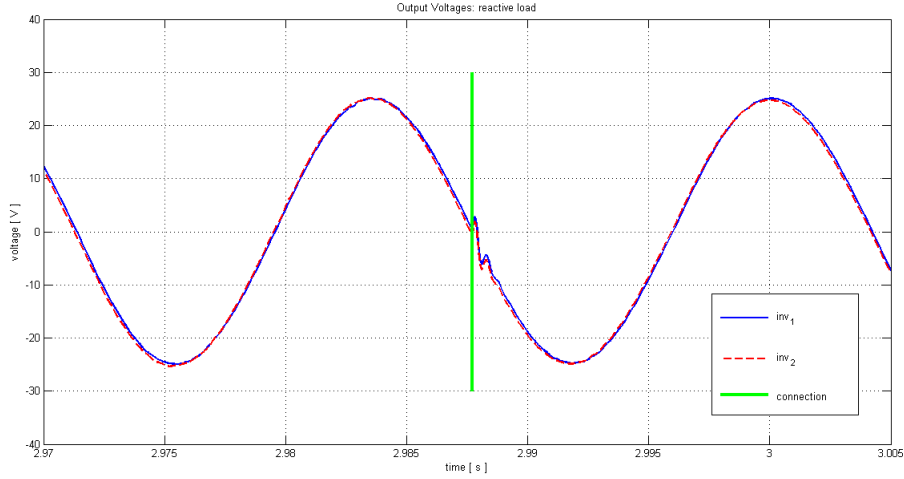


Figura 4.21: Simulação do sincronismo de dois inversores: tensões de saída para carga reativa.

Mesmo a conexão do inversor 2 ocorrendo em um instante no qual a corrente do inversor 1 não passava por zero, o transitório imposto ao sistema foi muito pequeno, tanto por parte das tensões quanto por parte das correntes. Pela Figura 4.22 percebe-se que, no instante de conexão da chave S, a corrente $i_1(t)$ continha uma componente DC. Tal comportamento se deve, provavelmente, à utilização de uma carga puramente indutiva e de alto valor na simulação.

Este bom comportamento transitório é justificado pela existência da fase de pré-sincronismo, que faz com que $v_1(t) \approx v_2(t)$ antes do fechamento da chave S.

4.7 Simulação do Sincronismo de Três Inversores

Para mostrar o funcionamento da estratégia de sincronismo para um caso com mais de dois inversores, esta Seção mostra resultados de simulação do paralelismo de três inversores.

Inicialmente, enquanto os inversores 2 e 3 estão desconectados da rede elétrica,

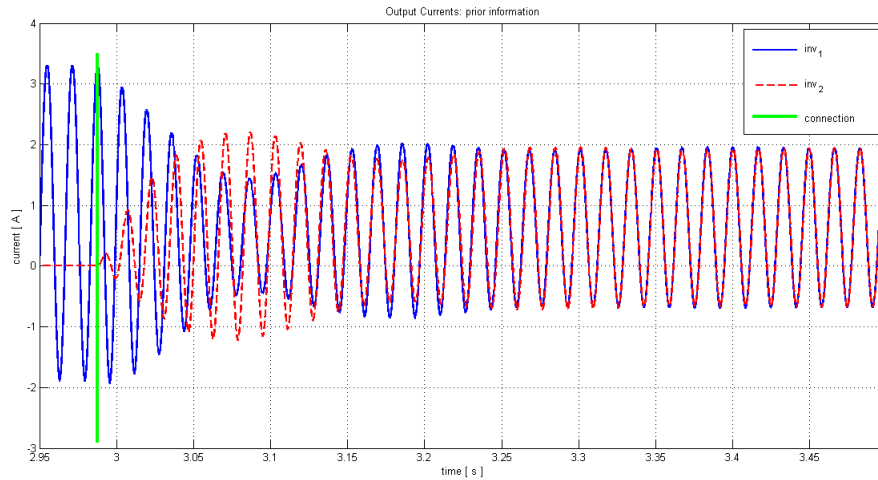


Figura 4.22: Simulação do sincronismo de dois inversores: correntes de saída para carga reativa.

apenas o inversor 1 alimenta uma carga puramente resistiva de 50Ω . No instante $t \approx 2.2\text{s}$, o inversor 2, que já se encontra pré-sincronizado, é conectado à rede. As Figuras 4.23 e 4.24 mostram as formas de onda das tensões e correntes, respectivamente, no instante de conexão do inversor 2.

Pela Figura 4.23 percebe-se que no instante de conexão do inversor 2, as tensões $v_1(t)$ e $v_2(t)$, respectivamente a tensão de saída do inversor 1 e a tensão de saída do inversor 2, encontram-se praticamente já sincronizadas devido à fase de pré-sincronismo. A tensão de saída $v_3(t)$ do inversor 3, que permanece desligado durante o intervalo de tempo mostrado, é igual a zero.

Durante o pré-sincronismo do inversor 2 foi utilizada a informação sobre o valor da carga do sistema. Portanto, no instante de conexão, os estados dos inversores 1 e 2 estavam próximos o suficiente para impedir transitórios bruscos na rede elétrica, como pode ser percebido pela dinâmica suave das correntes de saída dos inversores mostrada na Figura 4.24.

Com os inversores 1 e 2 já sincronizados e alimentando a carga resistiva, o inversor

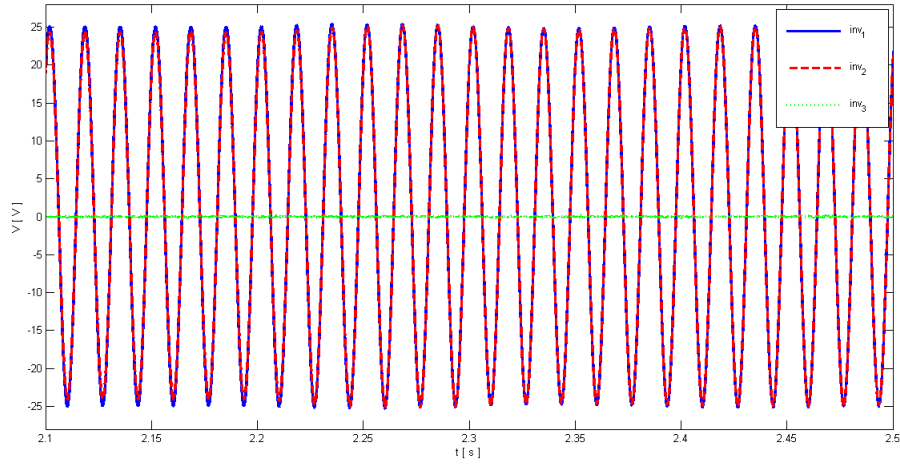


Figura 4.23: Simulação do sincronismo de três inversores: tensões no instante de conexão do inversor 2.

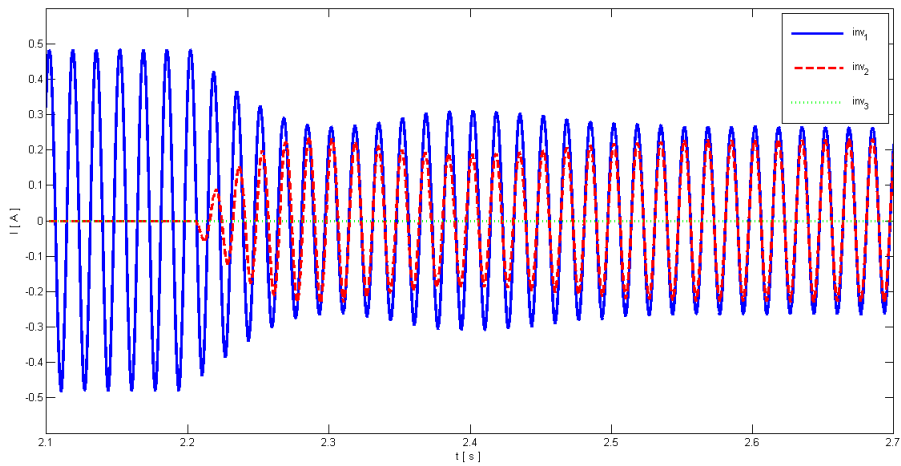


Figura 4.24: Simulação do sincronismo de três inversores: correntes no instante de conexão do inversor 2.

3 é adicionado ao sistema. As Figuras 4.25 e 4.26 mostram as formas de onda das tensões e correntes, respectivamente, no instante de conexão do inversor 3, que ocorre em $t \approx 9,5s$.

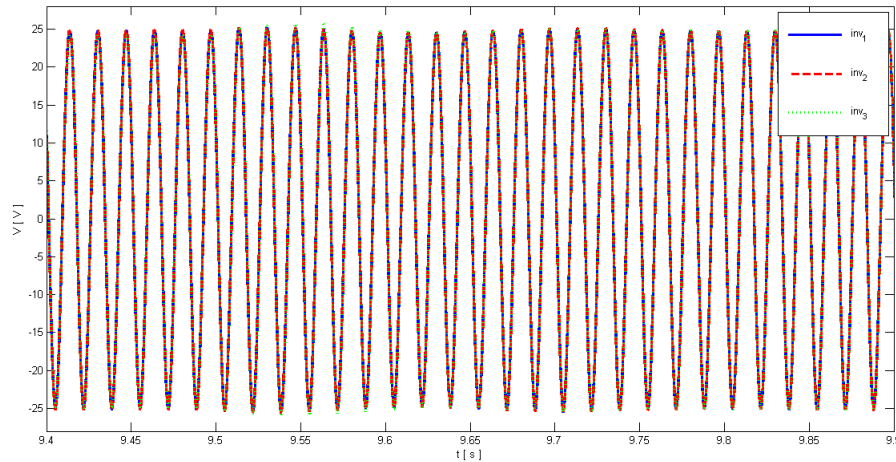


Figura 4.25: Simulação do sincronismo de três inversores: tensões no instante de conexão do inversor 3.

Apesar de, no caso do pré-sincronismo do inversor 3, não ter sido utilizada informação sobre o valor da carga do sistema, o transitório das tensões é mínimo, como mostra a Figura 4.25. No entanto, em relação às correntes, conforme mostrado na Figura 4.26, o pré-sincronismo menos exato resultou em um transitório de corrente de grande amplitude, com um *overshoot* próximo de 235%.

4.8 Conclusões

Este capítulo iniciou com algumas definições sobre o inversor utilizado no desenvolvimento deste trabalho. Foi definida a utilização de uma modulação PWM do tipo simétrica e a inclusão, na rotina de controle, de um atraso de meio período de PWM para comportar o tempo gasto na amostragem das variáveis necessárias ao controle do inversor e o tempo gasto no processamento do código implementado nos DSC's.

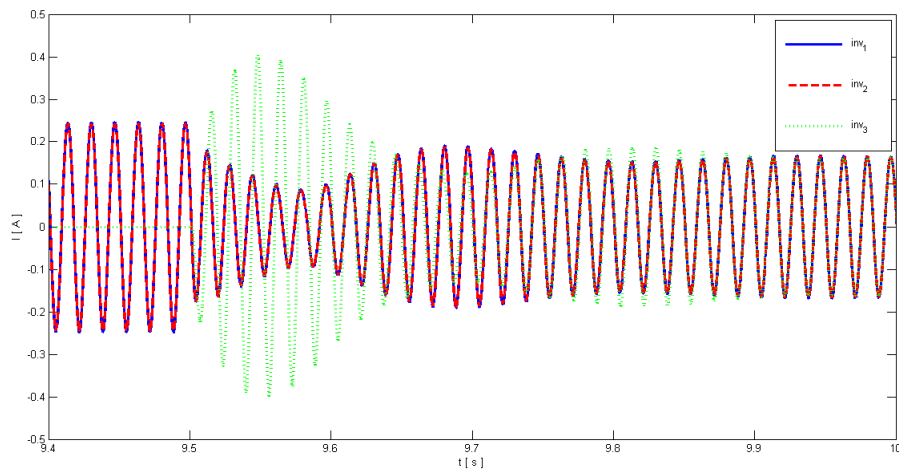


Figura 4.26: Simulação do sincronismo de três inversores: correntes no instante de conexão do inversor 3.

Foram também definidos os parâmetros construtivos do inversor, para o qual foram sintonizadas as malhas de tensão e corrente do controle em cascata baseado na referência [Filho (2009)].

Após obtido o inversor controlado, foram então realizadas várias simulações, tanto para análise do desempenho do controle empregado quanto dos componentes adicionais necessários para implementação da estratégia de sincronismo, por exemplo o oscilador não linear mais o controle de amplitude.

Simulações do sincronismo de 2 e 3 inversores foram também realizadas, cujos resultados mostraram que a técnica de sincronismo funciona de forma adequada.

Capítulo 5

Resultados Experimentais

Neste capítulo serão apresentados resultados experimentais obtidos de uma montagem composta por dois inversores e uma carga resistiva variável.

5.1 Descrição do Aparato Experimental

Nesta Seção é descrito o aparato experimental empregado na montagem de laboratório utilizada nos testes práticos.

A Figura 5.1 mostra um esquemático do experimento.

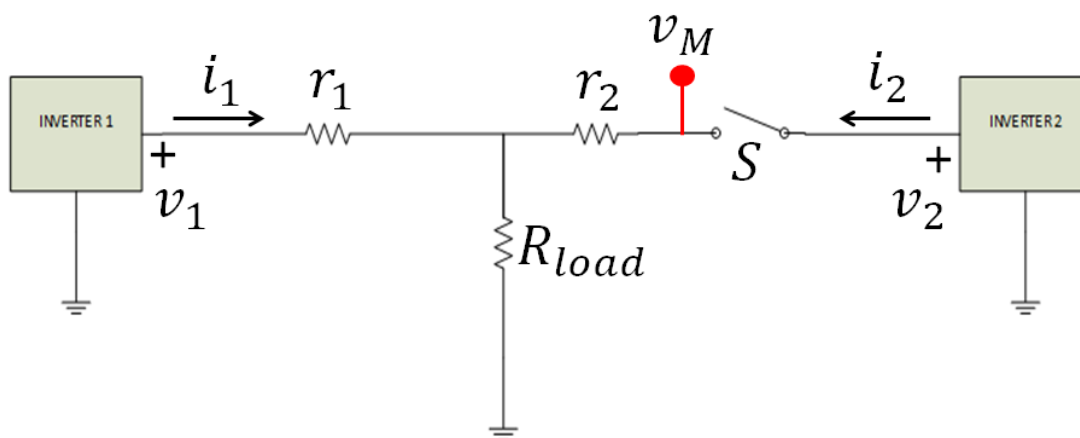


Figura 5.1: Esquemático da montagem experimental utilizada nos testes práticos.

Os inversores 1 e 2, cujo diagrama elétrico de potência é mostrado na Figura 4.1, possuem os parâmetros listados na Tabela 5.1.

Tabela 5.1: Parâmetros dos inversores utilizados na montagem.

Parâmetro	Representação	Valor
Inversor 1		
Indutor do filtro LC	L_o	1,46mH
Capacitor do filtro LC	C_o	$2\mu\text{F}$
Resistência série equivalente do filtro	r_o	$0,55\Omega$
Inversor 2		
Indutor do filtro LC	L_o	1,55mH
Capacitor do filtro LC	C_o	$2\mu\text{F}$
Resistência série equivalente do filtro	r_o	$0,55\Omega$
Ganhos		
Ganho proporcional da malha de corrente	K_{pi}	11,0
Ganho proporcional da malha de tensão	K_{pv}	0,0745
Ganho integral da malha de tensão	K_{iv}	150,0

Pode-se notar pelos valores apresentados na Tabela 5.1 que os inversores 1 e 2 não são idênticos. Além disso, eles são diferentes quando comparados ao inversor utilizado no projeto das malhas de controle e simulações, descrito na Tabela 4.1.

Mesmo o inversor simulado sendo diferente dos inversores da montagem, os ganhos originalmente calculados para o inversor simulado foram testados nos inversores reais. Feito isso, foi constatado que os inversores reais sintonizados com os ganhos calculados na Seção 4.3 ficavam instáveis.

O procedimento realizado, então, foi analisar separadamente cada uma das malhas. Para a malha interna de corrente, o ganho original $K_{pi} = 11,0$ resultou em uma dinâmica satisfatória. O mesmo foi verificado em relação à malha externa de tensão, para a qual o ganho proporcional original $K_{pv} = 0,0745$ também se mostrou adequado. Dessa forma, as duas malhas sintonizadas apenas com os ganhos proporcionais originais resultaram em um sistema estável. Portanto, a instabilidade decorria do ganho integral da malha de tensão. Por tentativa e erro, o ganho integral da malha externa de tensão

foi então aumentado gradativamente até a obtenção de uma resposta satisfatória em malha fechada. O ganho integral obtido desta forma foi $K_{iv} = 150,0$.

Análises do modelo do inversor considerando os parâmetros r_o , L_o e C_o dos inversores reais mostraram que, se utilizados os ganhos listados na Tabela 5.1, ou seja, os mesmos ganhos utilizados na montagem prática, o modelo do inversor controlado resultante era um sistema instável. No entanto, a instabilidade observada era muito sutil, com os pólos do sistema discreto em malha fechada ultrapassando por muito pouco o círculo de raio unitário. Outro ponto observado foi que, ao fazer pequenas variações nos valores dos componentes do inversor e acrescentar resistências referentes aos cabos de conexão utilizados na montagem, o modelo que antes era instável passou à condição de estabilidade. Conclui-se, então, que os inversores reais sintonizados com os ganhos da Tabela 5.1, apesar de estáveis, estavam próximos da instabilidade. Além disso, essa estabilidade provavelmente resulte de detalhes do inversor real que o modelo linear não é capaz de capturar, como por exemplo o valor exato do somatório das resistências dos cabos de conexão utilizados na prática.

Outro ponto observado e que pode ser investigado de forma mais detalhada em trabalhos futuros é que o modelo do inversor quando se considera a corrente de carga apenas como uma perturbação a ser rejeitada e não a leva em conta, de fato, na modelagem das funções de transferência é muito diferente do modelo obtido quando se inclui a carga como uma malha de realimentação, uma vez que a corrente de carga é função da tensão de saída do inversor, ou seja, $i_{carga}(t) = \frac{v_{out}(t)}{Z_{carga}(j\omega)}$.

Cada um dos inversores é controlado por um *Digital Signal Controller* (DSC) da fabricante Texas Instruments, modelo TMS320F28335 [Instruments (2012)]. Neste DSC estão implementadas as leis de controle das malhas de tensão e corrente, além do modelo discreto do oscilador não-linear que gera o sinal de referência que a tensão de saída do inversor deve rastrear.

O inversor 2, que é conectado em paralelo com o inversor 1, também tem imple-

mentado em seu DSC o algoritmo de pré-sincronismo discutido no Capítulo 3. Este algoritmo, que atua antes da conexão do segundo inversor, é responsável por sincronizar a tensão de saída do inversor 2 com a tensão de saída do inversor 1 para, ao fechar a chave S da Figura 5.1, reduzir os transitórios de tensão e corrente no sistema.

Os conversores A/D (analogico/digital) presentes nos DSC's TMS320F28335 possuem 12 *bits* de resolução e faixa de entrada com *range* de 0 a 3V. Portanto, para que as medições dos sinais dos inversores fiquem dentro desta faixa, foi necessário o projeto e a implementação de circuitos eletrônicos para condicionamento dos sinais medidos.

Na montagem foi utilizada uma frequência de amostragem f_{sa} de 20100Hz. Conforme discutido na Seção 4.1, nos inversores é empregada uma modulação PWM do tipo simétrica. Portanto, a frequência de PWM utilizada no controle dos inversores é igual à frequência de amostragem, $f_{pwm} = f_{sa} = 20100\text{Hz}$. A escolha pelo valor 20100Hz deve-se ao fato de que, quando a frequência de PWM é um múltiplo ímpar da frequência do sinal modulante, no caso $\frac{f_{pwm}}{60} = 335$, o espectro de harmônicos presentes na tensão de saída do inversor possui menor intensidade [Mohan and Undeland (2007)].

Para a aquisição das formas de onda dos sinais de interesse foi utilizado um osciloscópio digital do fabricante *Tektronix*, modelo TPS2024 [Tektronix (2013)], com 4 canais isolados.

5.1.1 Implementação da Chave S

Nesta Seção é detalhada a implementação da chave S que conecta o inversor 2 à carga, como mostrado na Figura 5.1.

Como a conexão do segundo inversor deve ocorrer em um instante de tempo específico e determinado pelo algoritmo de pré-sincronismo, a chave S necessita ser acionada via *software*.

O diagrama da Figura 5.2 mostra a implementação da chave S utilizada na montagem.

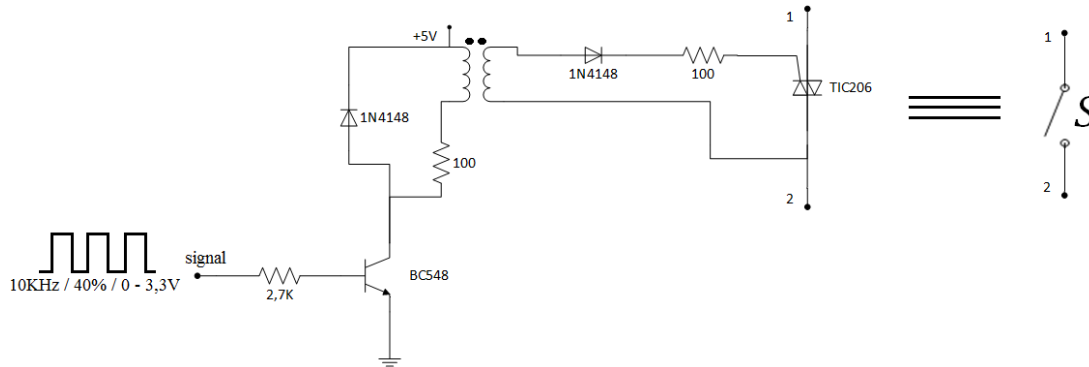


Figura 5.2: Implementação prática da chave S que conecta o inversor 2 à carga. Equivalência entre o circuito real da chave e sua representação na Figura 5.1.

Quando deseja-se “fechar” a chave S ou, equivalentemente, permitir que o TRIAC conduza, aplica-se um sinal PWM com razão cíclica de 40% no terminal *signal*. Enquanto for mantido este sinal PWM, a chave permanecerá fechada (o TRIAC permanecerá em condução). Para abrir a chave S ou, de forma equivalente, não permitir a condução do TRIAC, basta aplicar um sinal constante no terminal *signal*.

Portanto, durante o procedimento de sincronismo dos inversores, o algoritmo de pré-sincronismo implementado no DSC que controla o segundo inversor habilita o sinal PWM de comando da chave S no instante em que as condições para a conexão em paralelo são satisfeitas.

5.2 Um Único Inversor

Antes de testar o pré-sincronismo e o sincronismo, foram executados testes envolvendo apenas um inversor conectado à carga resistiva. O objetivo com esses testes foi verificar se o modelo do oscilador não linear, discutido nas Seções 2.2.1 e 2.2.2, foi implementado corretamente.

A Figura 5.3 mostra a montagem utilizada para teste do inversor.

Para determinar o valor da resistência r_1 do ramo de ligação entre o inversor 1 e a carga R_{Load} , foi realizado o seguinte procedimento. Com o auxílio de um osciloscópio,

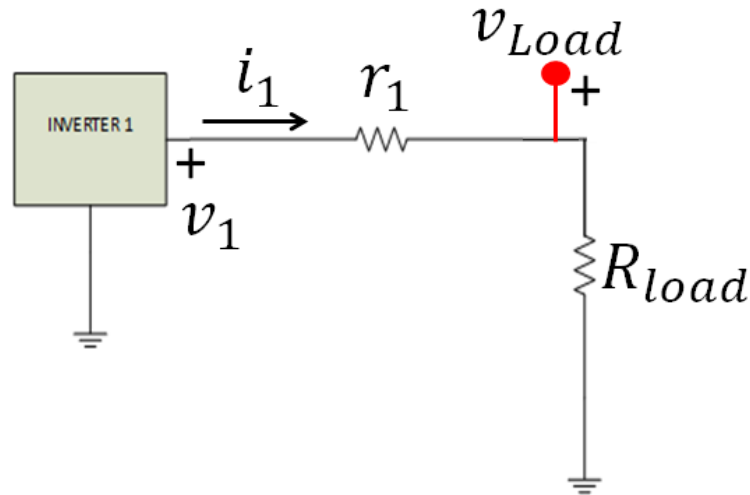


Figura 5.3: Esquemático da montagem utilizada nos testes de um único inversor.

foram medidas as tensões v_1 e v_{Load} , respectivamente, a tensão na saída do inversor e a tensão na carga. Após medidas, foi calculado o valor da diferença entre ambas, ou seja, $\Delta V = v_1 - v_{Load}$. Com um amperímetro foi medida a corrente i_1 de saída do inversor. Assim, conhecendo ΔV e i_1 , r_1 pode ser calculado como $\frac{\Delta V}{i_1}$. Para a montagem real, o procedimento descrito anteriormente resultou em $r_1 = 1,99\Omega$.

Para a determinação do valor de r_2 , a resistência do ramo de ligação entre o inversor 2 e a carga, procedimento idêntico foi executado. Neste caso, o valor obtido foi $r_2 = 1,96\Omega$. É importante observar que, apesar de próximos, os valores de r_1 e r_2 não são idênticos, resultado que não se enquadra na premissa de simetria considerada durante a caracterização da rede elétrica na Seção 2.3.1.

Para avaliar o comportamento do sistema formado pelo inversor mais o oscilador não linear foi realizado um teste de variação de carga. Este teste consiste em, com o inversor inicialmente a vazio e em regime permanente, conectar de forma abrupta uma carga resistiva nominal. Ao analisar como varia a tensão de saída $v_1(t)$ do inversor pode-se verificar se o modelo do oscilador não linear e a malha fechada para ajuste de amplitude, apresentada na Seção 2.2.4, foram implementados corretamente no DSC

dedicado ao controle do inversor.

A Figura 5.4 mostra os resultados do teste.

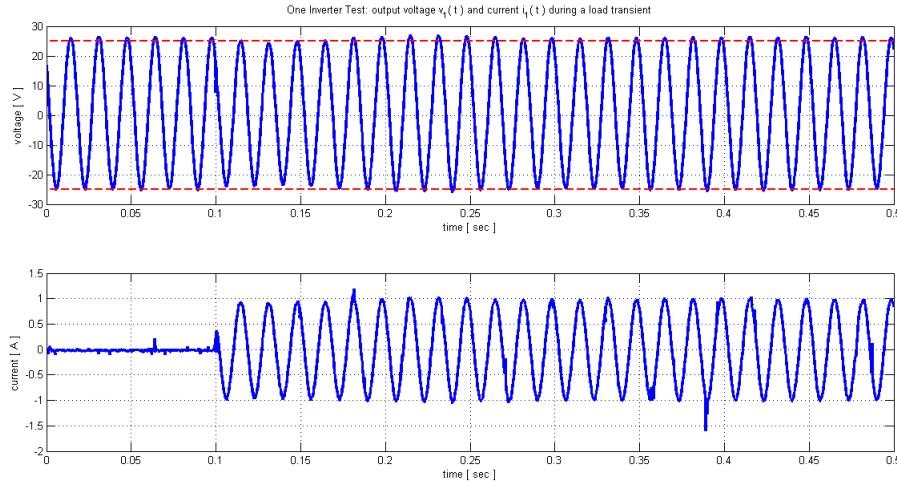


Figura 5.4: Resultados do teste de variação de carga realizado com um único inversor. Primeiro gráfico: $v_1(t)$. Segundo gráfico: $i_1(t)$.

No segundo gráfico da Figura 5.4 é mostrada $i_1(t)$, a corrente de saída do inversor. Até o instante de tempo $t \approx 0,1$ s o inversor funciona a vazio ($i_1 = 0$). Em $t \approx 0,1$ s é conectada carga resistiva nominal ao inversor, o que resulta no aparecimento abrupto de uma corrente de saída. Após uma oscilação inicial, a amplitude de i_1 converge para seu valor nominal de 1A em $t \approx 0,2$ s.

Em relação à tensão de saída $v_1(t)$ do inversor, primeiro gráfico da Figura 5.4, percebe-se também uma pequena oscilação após a conexão da carga. No entanto, passado o transitório, a amplitude de $v_1(t)$ é mantida em 25V. As linhas tracejadas em vermelho destacam os valores de tensão +25V e -25V, amplitude desejada para $v_1(t)$. Pela curva de tensão pode-se também observar que em cada subdivisão de $\Delta t = 0,05$ s estão contidos aproximadamente três períodos da senóide, o que resulta em uma frequência de $f = \frac{3}{0,05} = 60$ Hz.

Com o teste de variação de carga foi possível observar dois importantes resultados.

O primeiro deles é que o modelo do oscilador não linear foi implementado corretamente, uma vez que a tensão de saída v_1 do inversor apresenta oscilações senoidais, limitadas e com frequência de 60Hz. O outro resultado é que o controle de amplitude também foi implementado de forma correta, pois a amplitude foi mantida no valor desejado mesmo com a ocorrência de uma variação de carga.

5.3 Pré-Sincronismo

Nesta seção são apresentados os resultados experimentais obtidos da fase de pré-sincronismo dos inversores, na qual apenas o inversor 1 alimenta a carga. Durante a fase de pré-sincronismo, a tensão de saída do inversor 2 é sincronizada com o sinal v_M , a tensão medida no ponto de conexão do inversor 2 com a rede (ponto de medição destacado na Figura 5.1).

Durante o pré-sincronismo, o observador de estados, descrito no Capítulo 3, encontra-se habilitado. Dada a tensão medida v_M , o observador estima os estados $x_1(t)$ e $x_2(t)$ (corrente no indutor e tensão no capacitor, respectivamente) do modelo do oscilador não-linear presente na rotina de controle do inversor 1. Ou seja, apenas com o conhecimento de um sinal local ao seu ponto de conexão à rede (no caso, a tensão v_M), o observador de estados implementado no DSC de controle do inversor 2 estima a tensão do oscilador 1 (consequentemente, a tensão de saída do inversor 1), sem a necessidade de uma comunicação direta entre ambos.

A seguir são mostrados resultados experimentais do pré-sincronismo para dois casos distintos: com e sem informação prévia sobre a carga do sistema. Isso porque, quando a carga do sistema é previamente conhecida, pode-se utilizar esta informação no observador de estados para melhor estimar os valores de $x_1(t)$ e $x_2(t)$, conforme discussão apresentada no Capítulo 3.

5.3.1 Pré-Sincronismo Considerando Informação Sobre a Carga

Primeiramente serão apresentados os resultados obtidos na situação em que se tem disponível informação prévia sobre a carga do sistema.

Com o inversor 1 alimentando carga resistiva nominal, ou seja, fornecendo uma corrente de saída de 1A de pico e com tensão de saída de amplitude 25V, as formas de onda em regime transitório e em regime permanente das tensões de saída dos inversores 1 e 2 são mostradas nas Figuras 5.5 e 5.6, respectivamente.

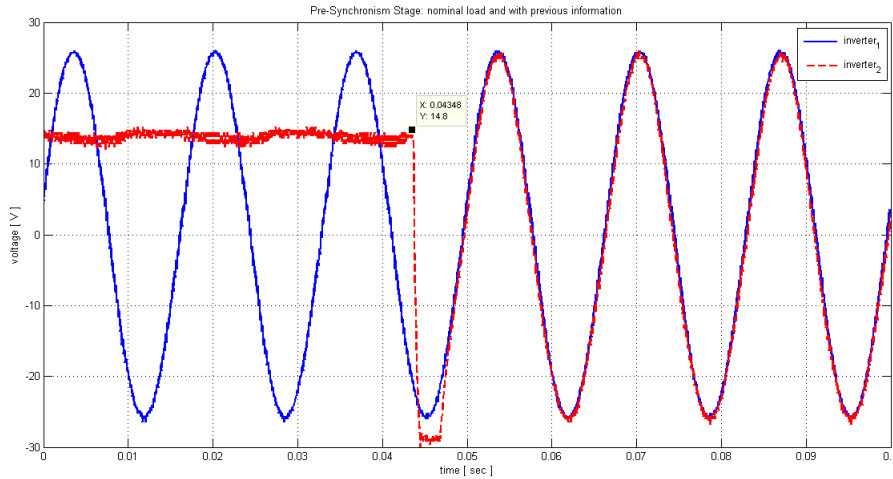


Figura 5.5: Tensões de saída dos inversores 1 e 2 no instante de habilitação do observador de estados.

Pela Figura 5.5, que mostra o instante em que é habilitado o observador de estados, percebe-se que em menos de um período da tensão de saída ocorre o pré-sincronismo entre as tensões $v_1(t)$ e $v_2(t)$. No detalhe, a habilitação do observador de estados ocorre no instante $t \approx 0,043$ s.

A Figura 5.7 mostra o erro absoluto ($|erro| = |v_1(t) - v_2(t)|$) entre as tensões do teste de pré-sincronismo mostradas na Figura 5.5.

Pela Figura 5.7 é possível analisar com maior detalhe o instante de tempo em que o observador de estados é habilitado. Pode-se perceber que, após $t \approx 0,047$ s, o erro

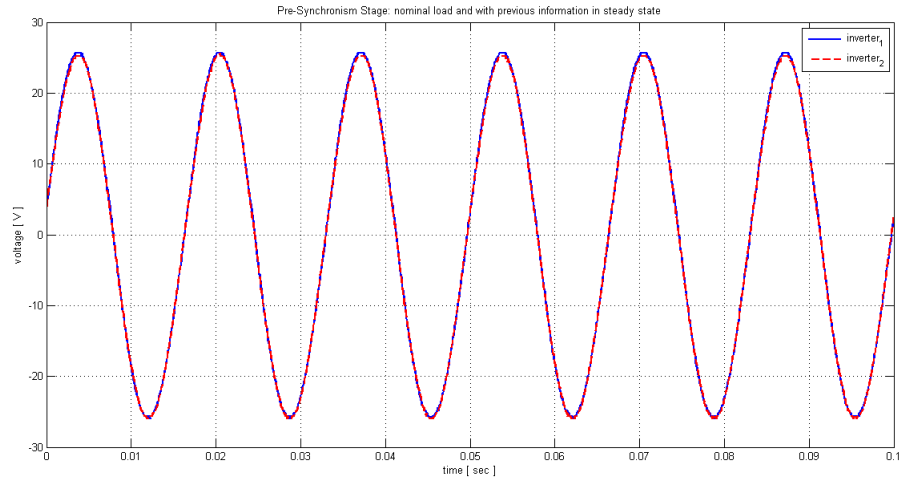


Figura 5.6: Tensões de saída dos inversores 1 e 2 em regime permanente.

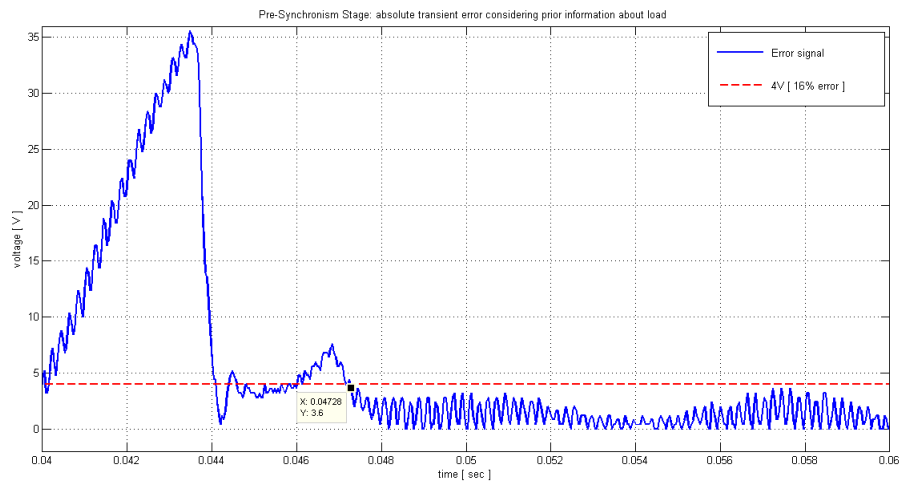


Figura 5.7: Erro em regime transitório entre as tensões de saída dos inversores 1 e 2 para o caso em que é considerada informação prévia sobre a carga do sistema.

absoluto permanece menor que 4V (16% da amplitude nominal da tensão de saída). Considerando que nesse instante foi atingido o regime permanente, tem-se um intervalo de $\Delta t \approx 0,004s$ para a convergência do erro, uma duração equivalente a 24% de um período da tensão de saída.

A Figura 5.6 mostra que, em regime, as tensões de saída dos inversores 1 e 2 estão praticamente em fase e possuem um erro pequeno em amplitude. Para este caso, uma estimativa para o erro absoluto entre as tensões em regime permanente é mostrada na Figura 5.8.

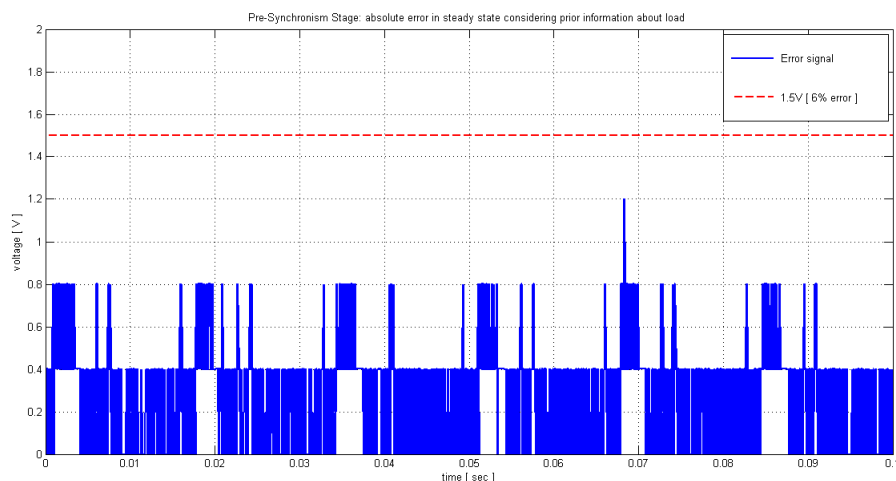


Figura 5.8: Erro em regime permanente entre as tensões de saída dos inversores 1 e 2 para o caso em que é considerada informação prévia sobre a carga do sistema.

Há um expressivo erro de quantização presente em todas as curvas obtidas por meio de subtração de sinais adquiridos com o osciloscópio. O motivo é que o osciloscópio tem resolução limitada, isto é, possui uma quantidade limitada de símbolos para representar quaisquer sinais na faixa correspondente da varredura vertical. No caso da Figura 5.6, em que a escala vertical do osciloscópio estava ajustada para 10V por divisão e toda varredura vertical compreendia um *range* de 80V, a mínima variação de tensão possível de ser registrada é de 0,4V, o menor patamar de amplitude existente na Figura 5.8. Ou

seja, erros menores que 0,4V são arredondados para 0 ou para 0,4V. Portanto, o sinal de erro da Figura 5.8 não retrata o erro verdadeiro entre as tensões $v_1(t)$ e $v_2(t)$. No entanto, para servir de métrica de comparação entre testes, pode-se utilizá-lo. Feita essa ressalva, uma estimativa para a média dos valores do erro absoluto da Figura 5.8, considerados durante todo o intervalo de 0,1s, é de $\overline{|e|} = 0,25V$.

Como o pré-sincronismo é feito baseado na medição da tensão no ponto de conexão do inversor 2, quanto menor a carga, melhor será o pré-sincronismo entre $v_1(t)$ e $v_2(t)$. Isto porque, à medida que a carga diminui, menor é a queda de tensão na resistência r_1 do ramo que conecta o inversor 1 à carga. Portanto, a diferença entre a tensão de saída do inversor 1 e a tensão v_M será menor.

5.3.2 Pré-Sincronismo Sem Informação Sobre a Carga

As Figuras 5.9 e 5.10 mostram, respectivamente, as formas de onda em regime transitório e em regime permanente das tensões de saída dos inversores 1 e 2 para um experimento de pré-sincronismo sem informação prévia sobre a carga. No caso deste teste, assim como o realizado na Seção 5.3.1, o inversor 1 alimenta carga resistiva nominal.

Pela Figura 5.9 nota-se que o observador de estados é habilitado em $t \approx 0,044$ e, em um intervalo de tempo menor que um período de $v_1(t)$, o sincronismo entre as tensões é alcançado.

Para melhor analisar o comportamento transiente das tensões de saída dos inversores 1 e 2, a Figura 5.11 mostra a curva do erro absoluto entre ambas, $|erro| = |v_1(t) - v_2(t)|$.

A Figura 5.11 mostra com maior detalhe o instante de tempo em que o observador de estados é habilitado. Pode-se ver que, após $t \approx 0,047s$, o erro absoluto permanece menor que 4V (16% da amplitude nominal da tensão de saída). Utilizando o mesmo critério usado na Seção 5.3.1 e, portanto, considerando que nesse instante foi atingido o regime permanente, tem-se um intervalo de $\Delta t \approx 0,004s$ para a convergência do erro,

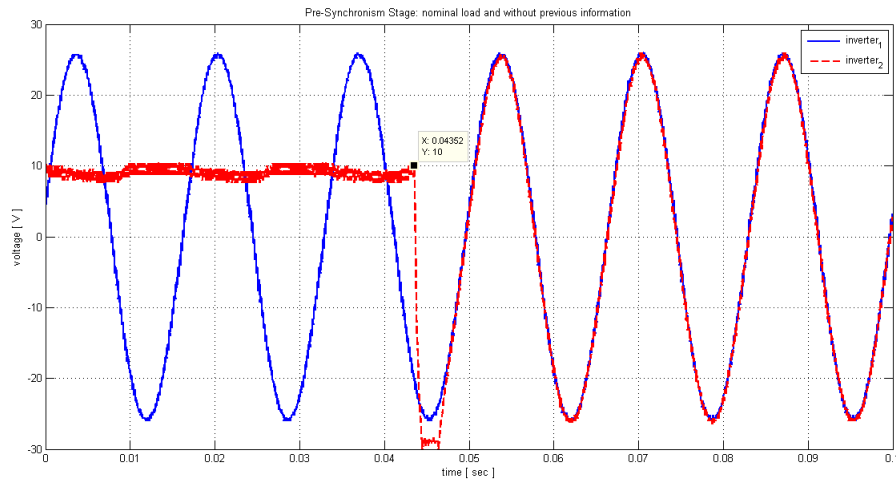


Figura 5.9: Tensões de saída dos inversores 1 e 2 no instante de habilitação do observador de estados em teste de pré-sincronismo sem considerar informação prévia sobre a carga do sistema.

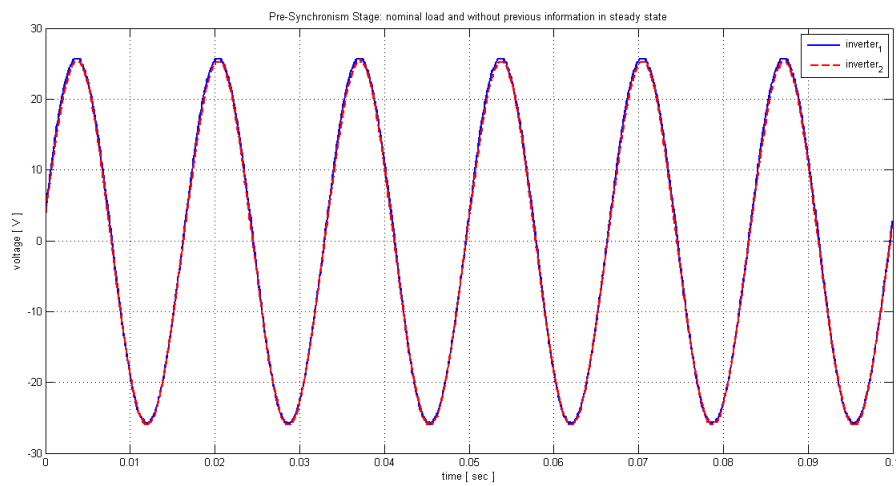


Figura 5.10: Tensões de saída dos inversores 1 e 2, em regime permanente, em teste de pré-sincronismo sem considerar informação prévia sobre a carga do sistema.

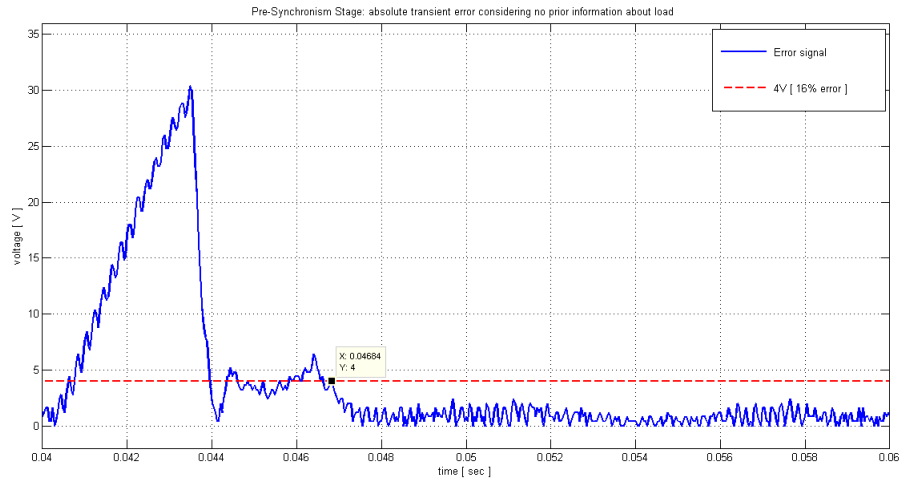


Figura 5.11: Erro entre as tensões de saída dos inversores 1 e 2 para o caso em que não é considerada informação prévia sobre a carga do sistema.

uma duração equivalente a 24% de um período da tensão de saída.

De forma análoga à análise feita na Seção 5.3.1, a Figura 5.10 mostra que, em regime, as tensões de saída dos inversores 1 e 2 estão praticamente em fase e possuem um erro pequeno em amplitude. Para este caso, uma estimativa para o erro absoluto entre as tensões é mostrada na Figura 5.12.

Apesar do expressivo erro de quantização presente no sinal da Figura 5.12, comentado em maior detalhe no final da Seção 5.3.1, uma estimativa para a média dos valores de erro absoluto durante todo o intervalo de 0,1s é de $\overline{|e|} = 0,40V$.

5.3.3 Comparação dos Casos Com e Sem Informação Sobre a Carga

Para melhor analisar os casos com e sem informação prévia sobre a carga, as Figuras 5.13 e 5.14 mostram, respectivamente, os erros absolutos entre as tensões de saída dos inversores 1 e 2 em regime transitório e em regime permanente.

Para traçar as curvas da Figura 5.13 foram determinados os instantes t_h de habilitação do observador de estados para ambos os casos. Definido t_h , as curvas mostram os

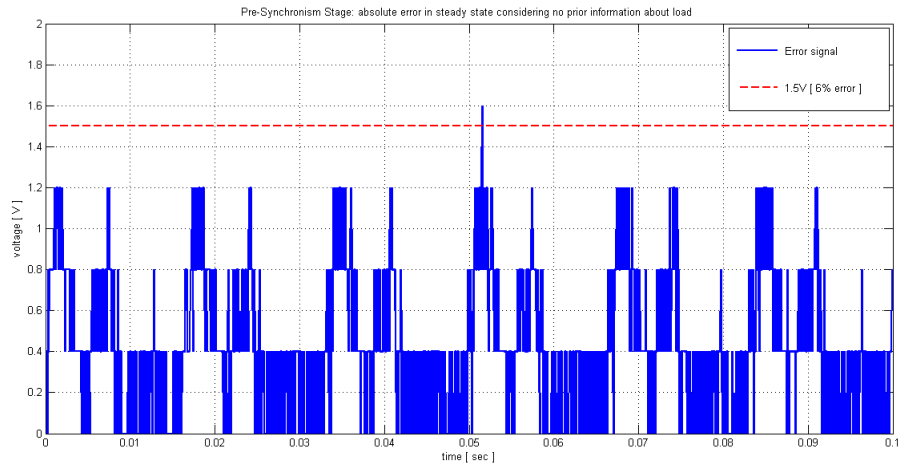


Figura 5.12: Erro em regime permanente entre as tensões de saída dos inversores 1 e 2 para o caso em que não é considerada informação prévia sobre a carga do sistema.

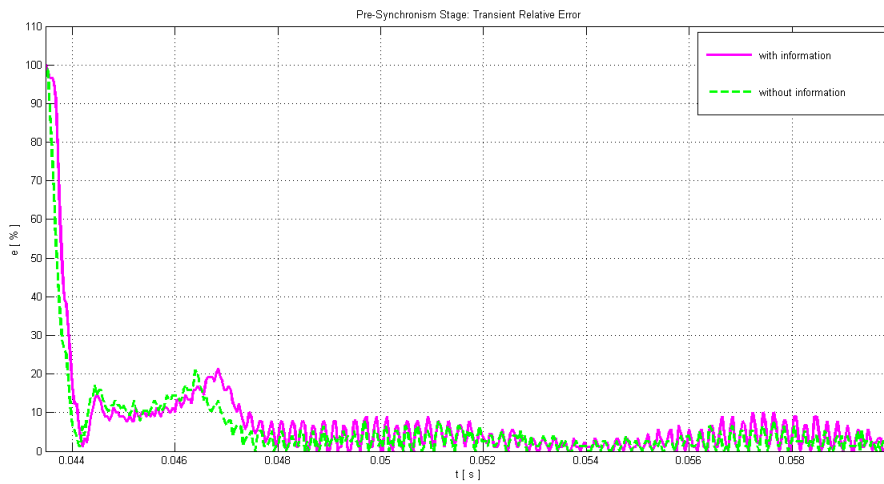


Figura 5.13: Erro absoluto entre as tensões de saída dos inversores 1 e 2 em regime transiente: comparação dos casos com e sem informação sobre a carga.

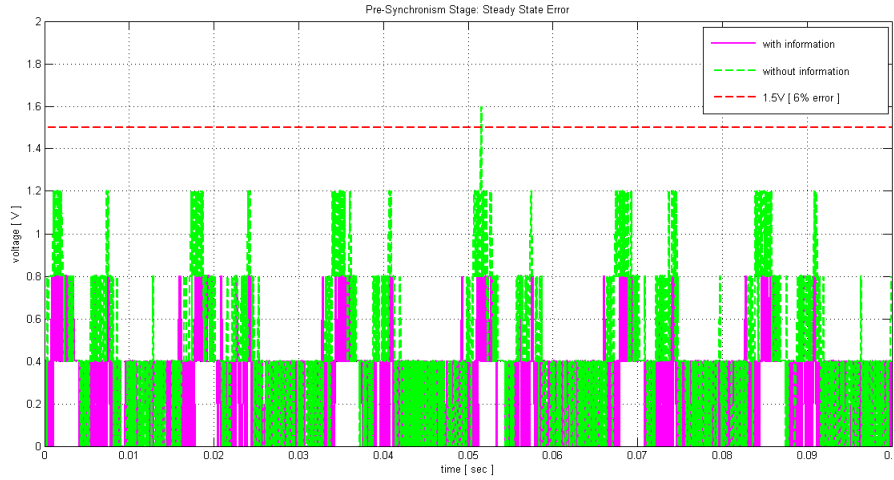


Figura 5.14: Erro absoluto entre as tensões de saída dos inversores 1 e 2 em regime permanente: comparação dos casos com e sem informação sobre a carga.

412 pontos seguintes que, a uma taxa de amostragem $f = 25\text{kHz}$, equivale a quase um período da tensão de saída. Após essa manipulação das curvas, de forma a compará-las durante um mesmo intervalo de tempo, o eixo das ordenadas mostra o erro relativo absoluto em relação ao valor do erro no instante de habilitação do observador, ou seja, $erro(t) = \frac{|v_1(t) - v_2(t)|}{erro(t_h)} \times 100$. Pelas curvas da Figura 5.13, a média dos valores do erro relativo absoluto para as duas situações vale 7,1% para o caso com informação sobre a carga e 5,9% para o caso sem informação sobre a carga. Este resultado é contra intuitivo, uma vez que era esperado um erro menor para o caso em que se tem informação prévia sobre a carga. No entanto, essa análise foi realizada com a habilitação do observador de estados iniciada com a tensão $v_2(t_h)$ em valores distintos (14,8V para o caso com informação, ver Figura 5.5, e 10,0V para o caso sem informação, ver Figura 5.9). Essa diferença entre os valores de $v_2(t_h)$ para os casos com e sem informação pode ser um dos motivos da média do erro durante o pré-sincronismo ter sido menor para o caso sem informação. São necessários mais testes para chegar a uma conclusão sobre esse comportamento não esperado.

Pela comparação entre os erros em regime permanente, mostrados na Figura 5.14, percebe-se um erro menor no teste em que foi utilizada informação prévia sobre a carga, apesar das curvas apresentadas possuírem um expressivo erro de quantização. A média do erro absoluto em regime permanente foi de 0,25V para o caso com informação prévia e de 0,40V para o caso sem informação sobre a carga. Como discutido anteriormente, por causa dos arredondamentos devido ao erro de quantização do osciloscópio, estes valores não representam os erros reais entre as tensões. No entanto, deles podemos concluir que a média dos erros absolutos para o caso com informação equivale a 60% em relação ao caso sem informação. Este resultado era esperado, conforme previsto pelas simulações realizadas no Capítulo 3.

Para uma análise mais refinada sobre os erros de pré-sincronismo é necessário que as medições sejam realizadas com o mínimo de interferência, tomando-se providências para torná-las imunes a ruídos e níveis c.c. Na montagem utilizada neste trabalho não foram tomados todos esses cuidados. No entanto, uma das propostas de trabalhos futuros é a confecção de uma plataforma para testes de sincronismo com a medição e aquisição de sinais sendo realizadas visando a minimização de efeitos espúrios. Além disso, a medição dos erros entre as tensões deve ser realizada diretamente na montagem (por uma ponta de prova diferencial, por exemplo), e não calculada a posteriori por subtração dos sinais adquiridos.

Em relação ao custo computacional da implementação do algoritmo de pré-sincronismo no DSC, medições realizadas durante os testes indicaram que, dos 49,75 μ s correspondente a um período PWM, o tempo gasto no processamento de toda a rotina de pré-sincronismo é de 16 μ s, que equivale a aproximadamente 32% do período PWM disponível.

5.4 Sincronismo

Após a fase de pré-sincronismo, em que as tensões dos inversores 1 e 2 possuem amplitude e fase bem próximas, é fechada a chave S da Figura 5.1 e iniciado o sincronismo. O fechamento da chave S ocorre em um instante de tempo próximo à passagem por zero da tensão v_M medida no ponto de conexão do inversor 2. Esse critério para fechamento da chave garante que, por ser uma carga resistiva, a corrente nesta também passa por zero. A intenção é que a conexão em paralelo do segundo inversor não seja feita de forma abrupta e, assim, não gere transientes de grande intensidade no sistema. Em uma situação de carga não resistiva, no entanto, a passagem de v_M por zero não garante que a corrente de carga esteja também passando por zero.

Da mesma forma que foi feito para a apresentação dos resultados experimentais do pré-sincronismo, Seção 5.3, os resultados do sincronismo serão divididos em duas situações: uma primeira seção na qual a fase de pré-sincronismo anterior ao sincronismo foi realizada considerando informação prévia sobre a carga, e uma segunda seção em que a fase de pré-sincronismo anterior ao sincronismo foi realizada desconsiderando qualquer informação prévia sobre a carga do sistema. O objetivo desta distinção é comparar a influência da fase de pré-sincronismo no desempenho do sincronismo dos inversores.

5.4.1 Sincronismo Com Informação Sobre a Carga

Como explicado anteriormente, nesta Seção serão mostrados resultados de testes de sincronismo nos quais durante a fase de pré-sincronismo precedente foi considerada informação prévia sobre a carga do sistema na execução do observador de estados presente no inversor 2.

Com o primeiro inversor alimentando carga resistiva nominal, as Figuras 5.15 e 5.16 mostram o comportamento transitório e em regime permanente do sincronismo do segundo inversor, respectivamente.

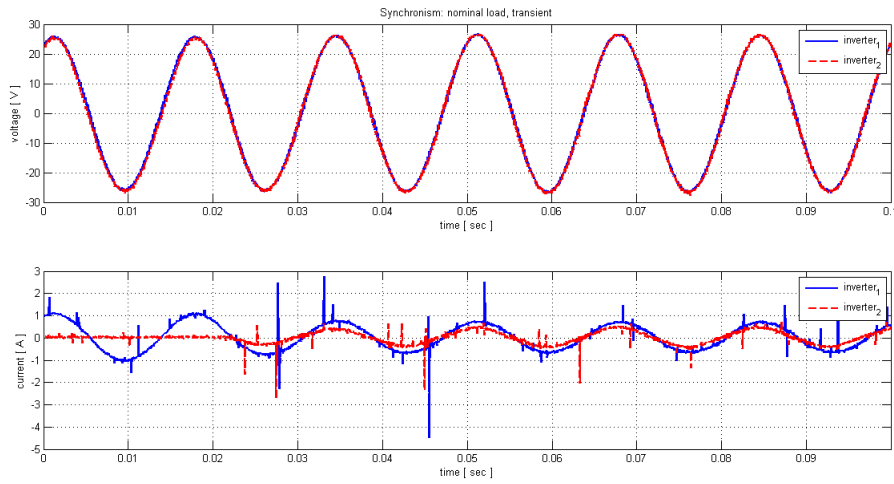


Figura 5.15: Sincronismo dos inversores, em regime transitório, com carga resistiva nominal.

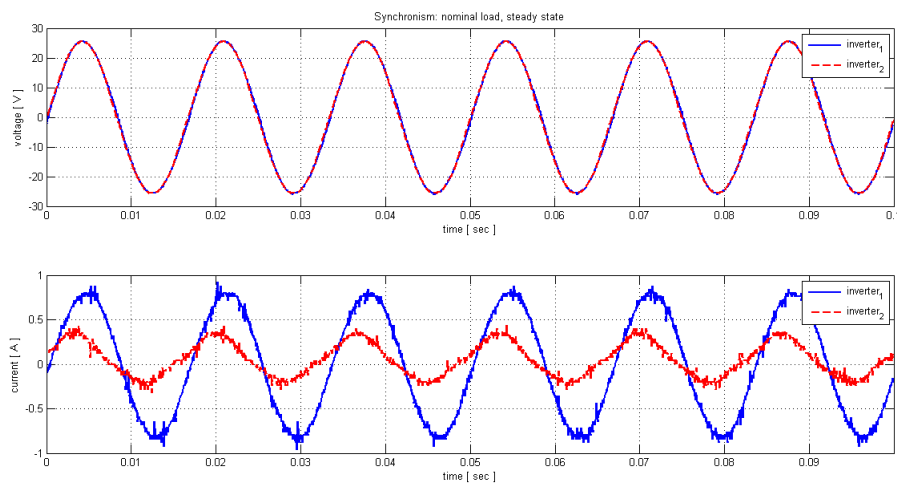


Figura 5.16: Sincronismo dos inversores, em regime permanente, com carga resistiva nominal.

Pela Figura 5.15, que mostra o regime transiente das tensões e correntes de saída dos inversores 1 e 2 durante o início do sincronismo, percebe-se que a conexão do inversor 2 em aproximadamente $t = 0,022s$ não ocasionou transitórios bruscos no sistema. Além disso, pelas correntes $i_1(t)$ e $i_2(t)$ apresentadas no segundo gráfico, percebe-se que a carga não foi igualmente dividida entre os inversores. Isso porque, como não há um controle que defina com quanto da potência de carga cada inversor deve assumir, a divisão desta entre ambos inversores deve-se apenas às resistências nos ramos de conexão com a carga. Como estas resistências não são idênticas na montagem ($r_1 \neq r_2$), as correntes i_1 e i_2 são desbalanceadas. Esta dependência da divisão da carga entre as fontes e a simetria da rede é um dos pontos críticos desta metodologia de sincronismo. Dada a premissa de uma rede simétrica e fontes idênticas, a teoria da Passividade Incremental afirma que a diferença entre as tensões de saída das fontes e a diferença entre os estados da rede elétrica (quando houver) tenderão a zero. No entanto, quando a rede não é simétrica, o fato das tensões de saída das fontes tenderem a um mesmo valor faz com que inevitavelmente as correspondentes correntes de saída não se igualem.

As rápidas variações transitórias presentes nas medições de corrente são sinais de ruído devido à forma como foram feitas a montagem e a aquisição das medidas. Como possíveis fontes de ruído estão a proximidade entre sinais de potência e pequenos sinais de medição, a eletrônica projetada para o condicionamento dos sinais de medição ter sido montada em *protoboard* e não em placas de circuito impresso, e o comprimento exagerado de alguns cabos de sinais.

Pela Figura 5.16, que mostra as formas de onda em regime permanente e com os dois inversores conectados em paralelo, percebe-se, além da expressiva diferença de amplitude, um defasamento de aproximadamente $\Delta t = 2ms$ entre $i_1(t)$ e $i_2(t)$, as correntes de saída dos dois inversores. Este defasamento entre as correntes mostra que há uma troca de energia reativa entre os inversores, uma potência de circulação que não produz trabalho. Um dos motivos para o surgimento dessa troca de reativo

é as tensões $v_1(t)$ e $v_2(t)$ não serem exatamente iguais. Um outro motivo para essa diferença entre as correntes decorre das não igualdades dos inversores (transistores e diodos que não são perfeitamente iguais), dos filtros LC, dos amostradores de tensão e corrente, dos cabos de interligação entre as fontes e a carga, etc. Pode-se utilizar técnicas que minimizam esta corrente de circulação. No entanto, como o projeto de um controlador que torne as tensões de saída $v_1(t)$ e $v_2(t)$ exatamente iguais é um objetivo utópico, a completa redução dessa corrente de circulação entre as duas fontes parece impossível. Ainda pela Figura 5.16 percebe-se, ao comparar i_1 e i_2 , que a corrente do segundo inversor apresenta uma distorção considerável em sua forma, diferente do formato senoidal esperado.

As Figuras 5.17 e 5.18 mostram, respectivamente, os regimes transitório e permanente do sincronismo dos inversores para a situação em que, inicialmente, o inversor 1 alimenta uma carga de aproximadamente 1,3A de pico. Ou seja, uma carga 28% maior que a nominal.

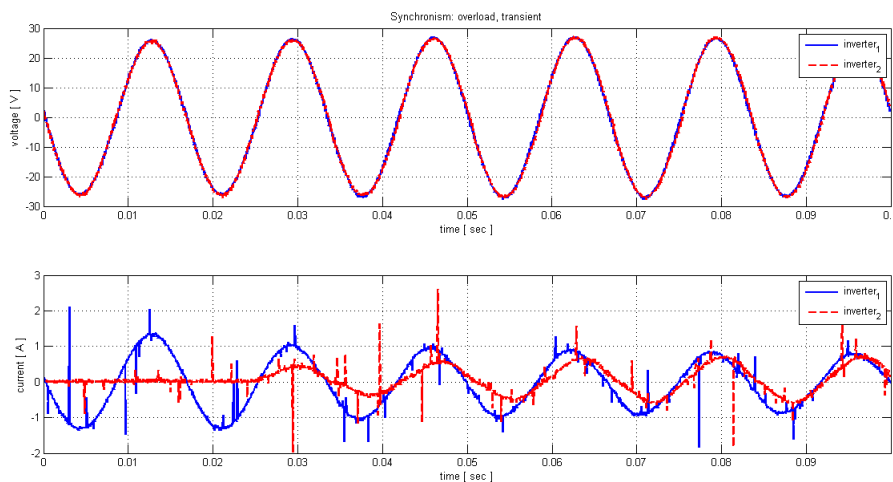


Figura 5.17: Sincronismo dos inversores, em regime transitório, com sobrecarga resistiva.

Durante os experimentos observou-se que quando a carga do sistema aumenta, a

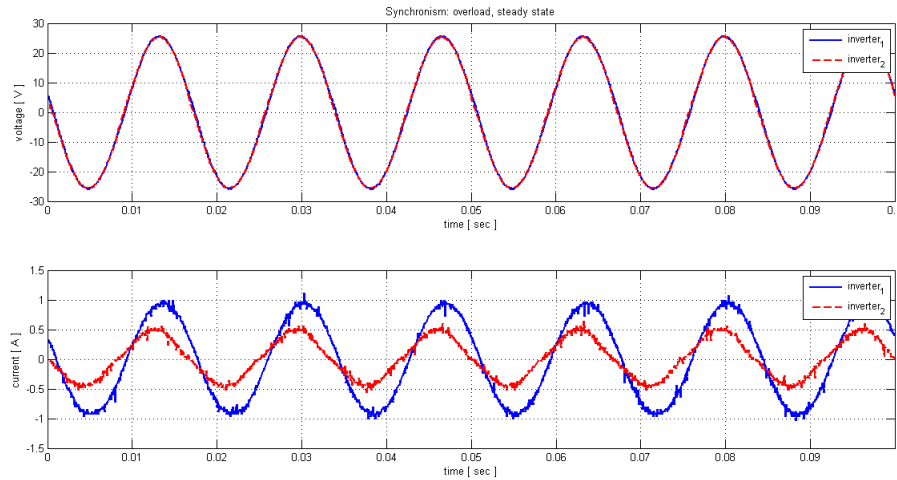


Figura 5.18: Sincronismo dos inversores, em regime permanente, com sobrecarga resistiva.

divisão desta entre os inversores após o sincronismo é melhor balanceada. Provavelmente isso se deve ao fato de que a corrente reativa que os inversores trocam entre si não depende da carga. Portanto, quando a carga aumenta, o impacto da corrente reativa circulante torna-se menor, conforme pode ser visto na Figura 5.18. Em relação ao defasamento entre as corrente, este passou para aproximadamente $\Delta t = 1,3\text{ms}$, valor menor se comparado ao defasamento observado na situação de carga nominal.

Pelo segundo gráfico da Figura 5.17, que mostra o transitório das correntes na conexão do segundo inversor, o instante de fechamento da chave S se dá em aproximadamente $t = 25\text{ms}$.

5.4.2 Sincronismo Sem Informação Sobre a Carga

Nesta seção será mostrado o resultado de um teste de sincronismo no qual, durante a fase de pré-sincronismo, não foi considerada informação sobre a carga do sistema. Ou seja, mesmo o inversor 1 alimentando carga resistiva nominal, para o observador de estados presente no inversor 2 foi passada a informação de que o inversor 1 estava

funcionando a vazio.

O objetivo com esse teste foi verificar o impacto que o desconhecimento da carga do sistema durante a fase de pré-sincronismo causa ao sincronismo dos inversores.

A Figura 5.19 mostra o regime transitório da conexão do segundo inversor.

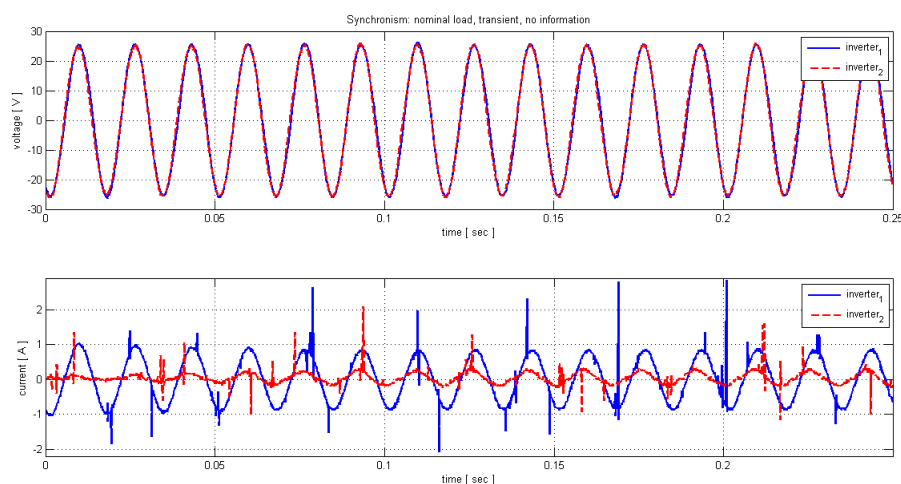


Figura 5.19: Sincronismo dos inversores, em regime transitório, para o caso sem informação.

Pela Figura 5.19, em que a conexão do segundo inversor ocorre em aproximadamente $t = 5,6\text{ms}$, percebe-se que a convergência das correntes é significativamente mais lenta se comparada ao caso em que se utiliza de informação sobre a carga (vide Figura 5.15). Conjectura-se que o maior responsável pela baixa velocidade de convergência é a dinâmica da malha de controle de amplitude, a qual é usada para manipular o valor do ponto-de-quebra da função de saturação do oscilador não linear (vide Capítulo 2, Seção 2.2.4). Nesse caso, um possível caminho para aumentar a velocidade de convergência seria, a princípio, ajustar melhor os ganhos do controlador da malha de controle de amplitude.

Na Seção 5.4.3 serão feitas análises para comparação dos casos com e sem informação prévia sobre a carga.

5.4.3 Comparação dos Casos Com e Sem Informação Sobre a Carga

Para melhor analisar o sincronismo com e sem informação prévia sobre a carga, a Figura 5.20 mostra os erros transitórios de tensão e corrente para os dois casos. No primeiro gráfico são mostrados o erro entre as tensões de saída dos inversores 1 e 2 para o caso em que foi considerada informação sobre a carga do sistema (curva contínua de cor rosa) e para o caso em que não foi considerada informação sobre a carga (linha tracejada de cor verde). O segundo gráfico apresenta as mesmas curvas, mas para o erro entre as correntes de saída $i_1(t)$ e $i_2(t)$.

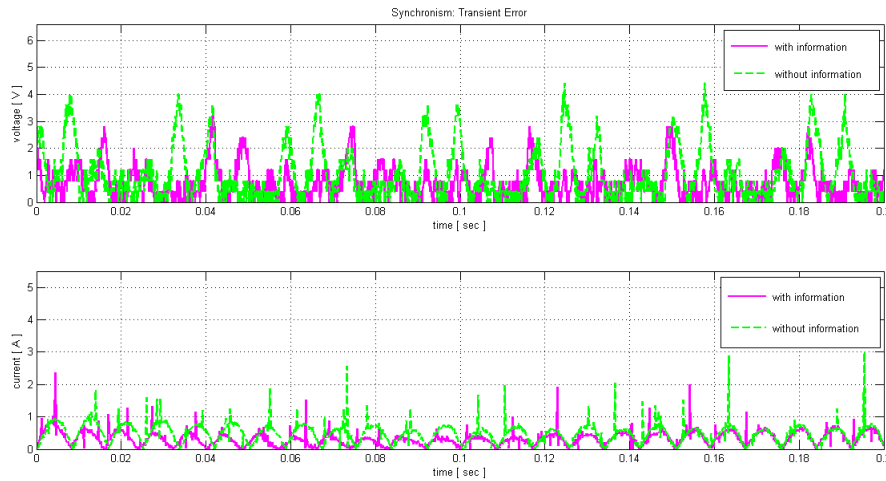


Figura 5.20: Erro de sincronismo dos inversores, em regime transitório, para os casos com e sem informação.

Na Figura 5.20 as curvas de erro foram consideradas a partir do instante de conexão do segundo inversor. Primeiramente foram determinados os instantes t_c de conexão do segundo inversor para os casos com e sem informação sobre a carga. A partir desse instante, agora fixado como o tempo zero do eixo dos tempos, foram considerados os seguintes 2000 pontos adquiridos, que, a uma amostragem de 1×10^{-4} s, equivalem a 12 períodos dos sinais de saída.

Considerando a média dos erros durante todo o período de tempo mostrado na

Figura 5.20, percebe-se que os erros de tensão e corrente foram maiores para o caso de sincronismo sem informação. Para os erros de tensão, a média dos valores para o caso com informação é de 0,68V, enquanto que para o caso sem informação é de 1,02V. Para as correntes, a média dos erros para o caso com informação é de 0,32A e 0,47A para o caso sem informação.

Em relação ao custo computacional da implementação do algoritmo de sincronismo no DSC, medições realizadas durante os testes indicaram que, dos 49,75 μ s correspondente a um período PWM, o tempo gasto no processamento de toda a rotina de sincronismo é de 12,8 μ s, que equivale a aproximadamente 26% do período PWM disponível.

5.5 Consideração Sobre Medição e Cálculo de Sinais de Erro

Nas Seções anteriores foi dito que nas curvas de diferença de tensão há um grande erro de quantização devido ao limite de *bits* do osciloscópio para a aquisição dos sinais. O objetivo desta Seção é comparar um sinal de erro calculado com um sinal de erro medido e apresentar valores quantitativos da diferença entre ambos.

A Figura 5.21 mostra o erro calculado entre as tensões de saída $v_1(t)$ e $v_2(t)$ dos inversores após o sincronismo na situação de carga resistiva nominal.

Para a obtenção da Figura 5.21 foram adquiridos, por meio do osciloscópio, os sinais $v_1(t)$ e $v_2(t)$ separadamente. Após realizada a aquisição e tratamento dos sinais, o sinal de erro foi obtido por meio da subtração ponto a ponto entre $v_1(t)$ e $v_2(t)$, de forma que $erro[kT_{aq}] = v_1[kT_{aq}] - v_2[kT_{aq}]$, com k inteiro e variando de 0 até $n - 1$, em que n representa a quantidade de pontos adquiridos, e T_{aq} representa o período de aquisição do osciloscópio. Como discutido na Seção 5.3.1, na escala vertical utilizada para a medição das tensões $v_1(t)$ e $v_2(t)$, a menor diferença perceptível entre dois valores adquiridos é de 0,4V.

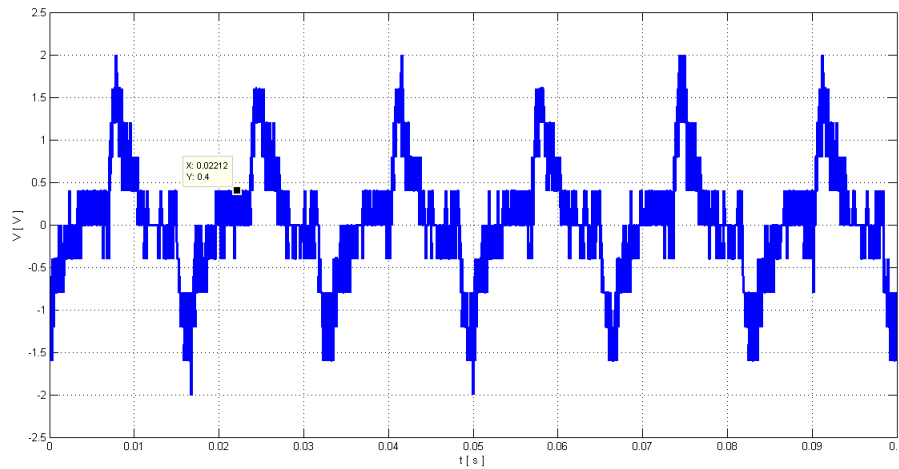


Figura 5.21: Erro de sincronismo dos inversores, em regime permanente. Erro calculado após a aquisição de cada uma das tensões.

A Figura 5.22 mostra, para a mesma situação de sincronismo com carga resistiva nominal, a diferença entre as tensões $v_1(t)$ e $v_2(t)$ medida diretamente na montagem.

Neste segundo caso, foi realizada uma medição diferencial entre as tensões de saída utilizando a ponta de prova do osciloscópio. Ou seja, o sinal adquirido foi realmente $v_1(t) - v_2(t)$, o qual foi medido na escala vertical de 50mV por divisão e, portanto, com erros de quantização bem reduzidos.

Apesar dos sinais ruidosos presentes na curva da Figura 5.22, vê-se que o sinal de interesse está contido entre aproximadamente +50mV e -50mV. Por ser uma medição direta do erro, o sinal resultante é uma representação fidedigna da real diferença entre as tensões.

Comparando os sinais de erro das Figuras 5.21 e 5.22 percebe-se que, apesar de analisarem o mesmo sinal, que é a diferença entre as tensões de saída, a amplitude de ambos é bastante desigual. Pelo cálculo da média dos valores do erro absoluto, o erro absoluto médio para o caso calculado é de $\approx 0,44V$, enquanto que o erro absoluto médio para o caso medido é de apenas $0,03V$, valor 14 vezes menor.

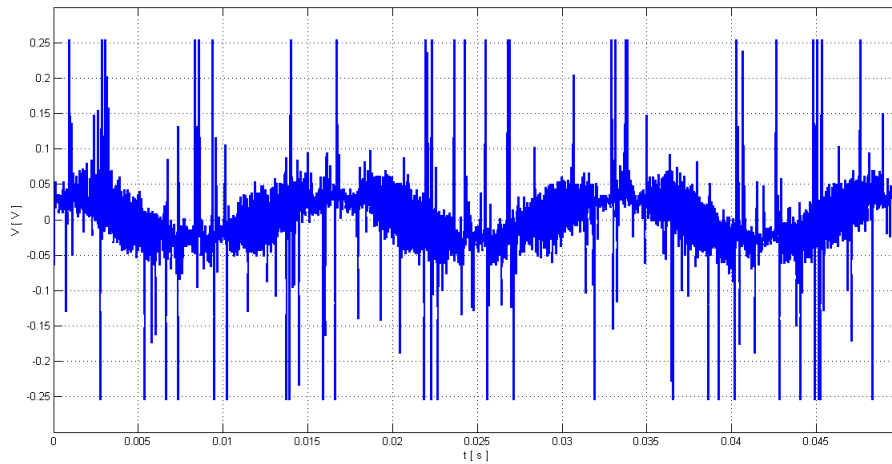


Figura 5.22: Erro de sincronismo dos inversores, em regime permanente. Erro medido diretamente na montagem.

5.6 Considerações sobre Erro entre Correntes

Após o fechamento da chave S da Figura 5.1 e o sistema ter atingido o regime permanente, a Figura 5.23 mostra o diagrama elétrico do sistema resultante.

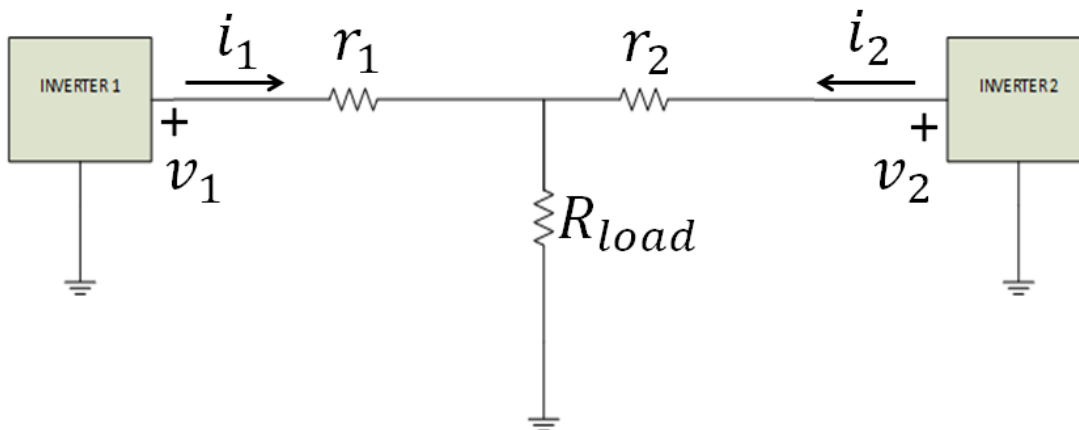


Figura 5.23: Diagrama elétrico do circuito resultante após o fechamento da chave S.

Considerando uma situação de sincronismo ideal, ou seja, que $v_1(t) = v_2(t) = v(t)$, o erro entre as correntes, definido como $erro_i = i_1 - i_2$, pode ser calculado como,

$$erro_i = \frac{x - 1}{rx + (1 + x)R_{Load}}v \quad (5.1)$$

em que foram utilizadas as definições $r_1 = r$ e $r_2 = xr$.

A Figura 5.24 mostra o erro absoluto e percentual entre as correntes quando x varia de $0 \leq x \leq 2$, ou seja, $0 \leq r_2 \leq 2r_1$, $v = 25V$ e $R_{Load} = 25\Omega$. Por erro percentual entre as correntes entende-se o erro em relação ao erro máximo, ou seja, o erro obtido quando $x = 0$. Na Figura 5.24 são mostradas duas curvas: uma obtida para $r = 0,2\Omega$ e outra obtida para $r = 2,0\Omega$.

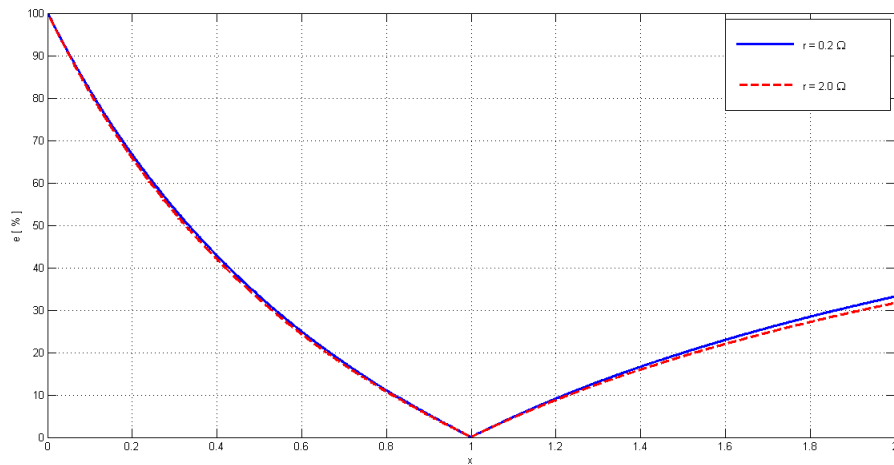


Figura 5.24: Erro absoluto e percentual entre as correntes em função de x , variável que indica a diferença entre as resistências de conexão.

Pela Figura 5.24 percebe-se que praticamente não há diferença entre as duas curvas. Ou seja, o valor da resistência de conexão tem pouca influência no erro de corrente, sendo este influenciado principalmente pela diferença entre os valores das resistências.

Quando $x = 1$, que equivale a $r_1 = r_2$, o erro entre as correntes é zero, como esperado. Pela Figura 5.24, variações de 20% em x implica variações de cerca de 10% no erro de corrente. O que leva a concluir, portanto, que sempre haverá diferença entre as correntes i_1 e i_2 se a rede elétrica for assimétrica ($r_1 \neq r_2$).

5.7 Conclusões

Este capítulo trata da parte experimental utilizada para validação da teoria estudada.

Inicialmente é descrito o aparato experimental montado em laboratório para testes de sincronismo de dois inversores. Nesta parte, além dos elementos construtivos do inversor, são também explicados os componentes necessários para possibilitar os testes em laboratório, como a chave S empregada na conexão do segundo inversor à rede elétrica.

Foram coletados resultados experimentais tanto da fase de pré-sincronismo quanto do sincronismo em si. Os resultados analisados levaram a conclusões que, em grande parte, corroboram a teoria e as simulações realizadas anteriormente, como a de que o erro de estimação é menor no caso em que se utiliza da informação sobre o valor da carga do sistema.

Sobre o sincronismo das fontes, os experimentos mostraram que a utilização da técnica é factível. Dessa forma foi cumprido o principal objetivo deste trabalho, que era o de testar, em uma montagem real, a técnica de sincronismo desenvolvida em [Tôres et al. (2013)].

Capítulo 6

Considerações Finais

Neste Capítulo é feito um resumo do trabalho realizado e considerações sobre os principais objetivos alcançados.

6.1 Visão Geral do Trabalho Realizado

6.1.1 Conclusões sobre o Sincronismo

A técnica de sincronismo de inversores baseada em passividade incremental desenvolvida em [Tôres et al. (2013)] foi estudada e implementada na prática. O objetivo principal pretendido com este trabalho, o de testar o sincronismo em uma montagem real, foi alcançado com êxito.

Em um cenário de dois inversores alimentando uma carga resistiva em comum, o método de paralelismo funcionou e, inclusive, mostrou-se viável em situações não cobertas pelo desenvolvimento teórico, como no caso de uma rede elétrica que apresenta diferenças nas resistências de conexão entre as fontes de tensão e a carga.

Como vantagem da técnica de sincronismo abordada, uma das mais importantes é que o algoritmo de sincronismo necessita apenas de medições de tensão e corrente. Em comparação a outros métodos de paralelismo que dependem da estimação de potência

ativa e reativa, isso faz com que a implementação da técnica proposta seja mais simples.

Em relação às desvantagens do método estudado, pode-se citar a impossibilidade de controle da repartição da carga entre as UPS's presentes no sistema. Como o método visa apenas o sincronismo das tensões de saída das fontes, a corrente exigida de cada uma destas é consequência das resistências de conexão constituintes da rede elétrica. Portanto, em situações nas quais o controle da corrente é importante, o método, da forma como se encontra hoje, não é aplicável.

6.1.2 Conclusões sobre o Pré-Sincronismo

O procedimento de pré-sincronismo proposto obteve resultados relevantes. Baseado na teoria de observadores de estados, a estratégia de pré-sincronismo apresentou-se bastante rápida, com tempo de convergência para a tensão de saída do inversor 2 igualar-se à tensão de saída do inversor 1 da ordem de 5ms.

6.1.3 Conclusões sobre Implementação dos Algoritmos

Sobre o custo computacional dos algoritmos de pré-sincronismo e sincronismo, verificou-se que estes, para o caso de um período de PWM de $T_{PWM} \approx 49,75\mu s$, foram de 32% e 26%, respectivamente, para um DSP com *clock* interno de 150MHz.

Se a implementação do código for otimizada e/ou for utilizado um método de integração numérica menos custoso que o Runge-Kutta de 4ª ordem, o tempo gasto para cálculo dos algoritmos de controle pode ser diminuído ainda mais.

6.2 Propostas de Continuidade

Em relação a trabalhos futuros e propostas de continuidade da pesquisa, pode-se citar:

- desenvolvimento de uma plataforma para testes de sincronismo composta por

no mínimo três inversores e equipada com os circuitos adicionais necessários à medição, condicionamento e aquisição dos sinais de correntes e tensões;

- obter resultados experimentais com três ou mais UPS's;
- aprimorar a teoria de sincronismo baseado em passividade para incluir aspectos ainda não provados formalmente. Por exemplo: prova matemática do sincronismo considerando a inclusão do controle de amplitude, a existência de redes não simétricas, impedâncias de conexão reativas;
- desenvolver uma maneira para sintonia formal do controlador PI da malha de controle de amplitude;
- aprimorar a técnica para estimação do valor RMS da tensão de saída do inversor, uma vez que o filtro passa-baixa atualmente empregado apresenta dinâmica consideravelmente lenta.
- estudos e análises sobre o sincronismo com cargas reativas e não lineares. Além disso, resultados práticos para cargas desse tipo também devem ser obtidos de forma a averiguar a robustez da técnica de sincronismo para casos de carga não puramente resistivas;
- investigar a possibilidade da inclusão de controle da divisão da corrente de carga entre as fontes, uma vez que a corrente requerida de cada uma das fontes deve-se inteiramente à simetria da rede elétrica que as interconecta.

Referências Bibliográficas

- Chen, C.-T. (1999). *Linear system theory and design*. Oxford University Press, Inc.
- Coelho, E. A. A., Cortizo, P. C., and Garcia, P. F. D. (2002). Small-signal stability for parallel-connected inverters in stand-alone ac supply systems. *Industry Applications, IEEE Transactions on*, 38(2):533–542.
- Filho, R. M. d. S. (2009). *Contribuição ao Controle Digital do Paralelismo sem Comunicação de Sistemas de Energia Ininterrupta*. Doutorado, Universidade Federal de Minas Gerais.
- Furtado, E. C., Aguirre, L. A., et al. (2008). Ups parallel balanced operation without explicit estimation of reactive power—a simpler scheme. *Circuits and Systems II: Express Briefs, IEEE Transactions on*, 55(10):1061–1065.
- Guerrero, J. M., Hang, L., and Uceda, J. (2008). Control of distributed uninterruptible power supply systems. *Industrial Electronics, IEEE Transactions on*, 55(8):2845–2859.
- Instruments, T. (2012). *DSC TMS320F28335, Data Manual*.
- Kawabata, T. and Higashino, S. (1988). Parallel operation of voltage source inverters. *Industry Applications, IEEE Transactions on*, 24(2):281–287.
- Khalil, H. K. (2002). *Nonlinear Systems*, chapter 6, pages 233–237. Prentice Hall.

- Mohan, N. and Undeland, T. M. (2007). *Power electronics: converters, applications, and design*. Wiley. com.
- Press, W. H., Teukolsky, S. A., Vetterling, W. T., and Flannery, B. P. (2009). *Numerical recipes in C+: the art of scientific computing*, volume 994. Cambridge University Press Cambridge.
- Seixas, P., Cortizo, P., Gateau, G., Coelho, E., et al. (2010). Power system stabilizer for communicationless parallel connected inverters. In *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, pages 1004–1009. IEEE.
- Slotine, J.-J. E. and Li, L. W. (1991). *Applied Nonlinear Control*, chapter 5, pages 157–190. Prentice Hall.
- Stephens, D. A. (2006). *Positive Definite Matrices from:* <http://www2.imperial.ac.uk/das01/MyWeb/M3S3/Handouts/Positive.pdf>.
- Tektronix (2013). *Digital Storage Oscilloscopes, TPS2000 Series Data Sheet*.
- Torres, L. A., Hespanha, J. P., and Moehlis, J. (2012). Power supply synchronization without communication. In *Power and Energy Society General Meeting, 2012 IEEE*, pages 1–6. IEEE.
- Tôrres, L. A., Hespanha, J. P., and Moehlis, J. (2013). Synchronization of oscillators coupled through a network with dynamics: A constructive approach with applications to the parallel operation of voltage power supplies. *Automatic Control, IEEE Transactions on*. *Current status: under review*.