Universidade Federal de Minas Gerais Centro de Pesquisa e Desenvolvimento em Engenharia Elétrica Programa de Pós-Graduação em Engenharia Elétrica

Contribuição para uma Metodologia de Desenvolvimento de Referências de Tensão Contínuas Programáveis

Valdênio Miranda de Araújo

Dissertação submetida à banca examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Minas Gerais, como parte dos requisitos necessários à obtenção do grau de Mestre em Engenharia Elétrica.

ORIENTADOR: Prof. Marcos Antônio Severo Mendes, Dr.

Belo Horizonte, Minas Gerais, Brasil Outubro - 2009

Agradecimentos

A Deus por me manter de pé e me dar forças para continuar a caminhada frente às provações de fé vividas nesse período de estudo.

Ao Professor Marcos Antônio Severo Mendes e ao Prof. Porfírio Cabaleiro Cortizo pela amizade, apoio, suporte e orientação sem os quais não seria possível concluir este trabalho.

Ao Prof. Pedro Donoso pela compreensão e acolhimento.

Aos colegas e amigos Gabriel e Rogério Oliveira pelo apoio e amizade nos momentos críticos.

Aos meus familiares que incondicionalmente mostraram-me a resignação de lutar diariamente de forma ética e justa pela vida e pela alegria de viver. À minha mãe a quem me faltam palavras para agradecer.

À minha amada Márcia pelo amor e afeto de cada dia.

Ao Geraldo Nojima que, pela sabedoria e inquestionável conhecimento técnico, contribuiu de todas as formas possíveis e constituiu-se em um catalisador desse trabalho.

Aos Professores e alunos do Departamento de Eletrônica da Escola de Engenharia da UFMG, em especial aqueles do Laboratório de Eletrônica de Potência pelas trocas que tornaram este trabalho um processo de crescimento.

Aos colegas da PWP Lab que se tornaram minha segunda família.

À Coordenação do Programa de Pós-graduação em Engenharia Elétrica pelo apoio nessa etapa.

À Texas Instruments pela doação de ferramentas de desenvolvimento e componentes eletrônicos.

Sumário

LISTA DE FIGURAS	I
LISTA DE TABELAS	VII
LISTA DE ABREVIATURAS E SIGLAS	/111
LISTA DE SÍMBOLOS	.IX
RESUMO	х
ABSTRACT	.XI
CAPÍTULO 1	1
INTRODUÇÃO	. 1
1.1 Objetivo	. 1
1.2 Escopo	. 2
1.3 Organização do texto	. 2
CAPÍTULO 2	3
Revisão Bibliográfica	. 3
2.1 Introdução	. 3
2.1.1 Padrões de Tensão	3
2.1.2 Descrição Sistêmica	5
2.1.3 Representação da precisão de medidas e resolução do sistema	6
2.2 Referências de Tensão e Fontes de Precisão	. 6
2.2.1 Especificação elétrica dos circuitos de referência de tensão	7
2.2.1.1 Exatidão Inicial:	7
2.2.1.2 Coeficiente de temperatura (TC ou TEMPCO):	7
2.2.1.3 Corrente de entrada	8
2.2.1.4 Ruído	8
2.2.1.5 Regulação de linha:	9
2.2.1.6 Regulação de carga:	9
2.2.1.7 Estabilidade de longo prazo:	9
2.2.1.8 Histerese térmica:	9
2.2.2 Avaliação das Especificações	11
2.2.3 Tipos de Circuitos de Referência de Tensão	12
2.2.3.1 Diodos Zener	14
2.2.3.2 Referências de tensão "band gap"	15
2.2.3.3 Referências de tensão de "Buried Zener" (Zener Encoberto)	23
2.2.3.4 Circuitos de tensão de referência XFET ™	25
2.2.3.5 Circuitos de tensão de referência FGA ™	26

2.2.3.6 Comparação de Tecnologias de Referência de Tensão	28
2.2.4 Considerações	29
2.2.4.1 Especificações	29
a. Exatidão inicial da tensão de saída	29
b. Coeficiente da tensão de saída	29
c. Ruído da tensão de saída	29
d. Incerteza Total	30
2.2.4.2 Desvios de tensão em circuitos de referência de tensão	30
2.3 Conversão Digital para Analógica	31
2.3.1 Conversores Digitais-Analógicos (D/As) com saída em tensão	32
2.3.2 Conversores Digital-analógicos com saída em corrente	34
2.4 Conversão Analógica para Digital	35
2.4.1 Descrição de Funcionamento	35
2.4.2 Especificações de um Conversor A/D [25]	36
2.4.2.1 Atraso de abertura:	36
2.4.2.2 Jitter de abertura:	36
2.4.2.3 Taxa de erro de bits ("BER bit error rate"):	36
2.4.2.4 Número efetivo de bits (ENOB):	37
2.4.2.5 Erro de ganho:	37
2.4.2.6 Não linearidade diferencial (DNL):	37
2.4.2.7 Não linearidade integral (INL):	38
2.4.2.8 Distorção por intermodulação (IMD):	39
2.4.2.9 Latência:	39
2.4.2.10 Códigos perdidos:	39
2.4.2.11 Atraso de saída:	39
2.4.2.12 Taxa de rejeição da fonte de alimentação:	39
2.4.2.13 Relação sinal ruído (SNR):	39
2.4.2.14 Distorção harmônica total:	39
2.4.2.15 Erro de quantização:	40
2.4.2.16 Erros de off-set:	41
2.4.2.17 Erro de off-set de fundo de escala:	41
2.4.2.18 Erro de ganho:	41
2.5 Conversão Digital para Analógica PWM	42
2.5.1 PAM e PWM	43
2.5.2 Resolução de Conversão digital-analógica PWM	45
2.6 Componentes Passivos	46
2.7 O Efeito Termoelétrico	47
2.7.1 Efeito Seebeck	48
2.7.2 Coeficientes Seebeck	48
2.8 Ruído: Identificação, Supressão e Controle	53
2.8.1 Definição	53
2.8.2 Aterramento	54
2.8.3 Aterramento de ponto simples	55

2.8.4 Aterramento de Multiponto [41].	55
2.8.5 Malha de alimentação de tensão contínua [41]	
2.8.6 Fonte de Ruído [41]	
2.8.6.1 Ruído Térmico	
2.8.6.2 Ruído "Shot" [41].	57
2.8.6.3 Ruído de Contato [41]	
2.8.6.4 Ruído "Pipoca" [41]	
2.8.7 Ruído de Circuitos Digitais [41].	58
2.8.8 Ruído Digital [41]	60
2.9 Conclusões	63
CAPÍTULO 3	64
Metodologia	64
3.1 Referência de tensão utilizando um conversor D/A de 20bits	65
3.1.1 Descrição de Funcionamento	65
3.1.2 Descrição do Conversor Digital-Analógico de 16 bits	67
3.2 Referência de Tensão Utilizando um Conversor D/A PWM	70
3.3 Conexões Kelvin	
3.3.1 Princípio de Funcionamento	73
3.3.2 Aspectos Mecânicos	
3.4 Layout e Técnicas para reduzir as perdas em placas de circuito impresso	
3.5 Conclusões	
3.5 Conclusões	
3.5 Conclusões CAPÍTULO 4 Resultados	
3.5 Conclusões CAPÍTULO 4 RESULTADOS	
3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações	
3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações	
3.5 Conclusões CAPÍTULO 4 RESULTADOS	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulaçõe Co-simulação 4.3.2 Co-simulação = PSIM e Simulink = Conversor A/D de 10 bits 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.1 Descrição do circuito 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.3.1 Descrição do circuito 4.3.2.2 Avaliação do erro de tensão de saída 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.3.1 Descrição do circuito 4.3.3.2 Avaliação do erro de tensão de saída 4.3.3.3 Avaliação do algoritmo de controle 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.3.1 Descrição do circuito 4.3.3.2 Avaliação do algoritmo de controle 4.3.3.3 Avaliação do algoritmo de controle 4.3.3.4 Avaliação do algoritmo de controle 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.2.3 A resposta ao degrau de tensão 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.3.4 Avaliação do algoritmo de controle 4.3.3.4 Avaliação do algoritmo de controle 4.3.4 Simulação da precisão do circuito de referência de tensão 4.3.4 Simulação em Matlab Simulink – Conversor D/PWM. 	
 3.5 Conclusões CAPÍTULO 4 RESULTADOS	78 79 79 79 80 80 80 80 80 80 80 80 80 80 80 80 80
3.5 Conclusões CAPÍTULO 4 RESULTADOS 4.1 Estimativas 4.2 Implementações 4.3 Simulações 4.3.1 Simulação e Co-simulação 4.3.2 Co-simulação – PSIM e Simulink – Conversor A/D de 10 bits 4.3.2.1 Avaliação de Rejeição de Ruído 4.3.2.2 Avaliação do algoritmo de controle e compensação 4.3.3 Simulação em Matlab Simulink – Conversor D/A de 24 bits 4.3.3.1 Descrição do circuito 4.3.3.2 Avaliação do algoritmo de controle 4.3.3.3 Avaliação do algoritmo de controle 4.3.3.4 Avaliação do algoritmo de controle 4.3.3.4 Avaliação do algoritmo de controle 4.3.4 Simulação de Ruído 4.3.4 Simulação de Ruído	78 79 79 79 79 80 80 80 80 80 80 80 80 80 80 80 80 80

4.3.4.4 Simulação em Matlab Simulink com sobre-amostragem	
4.3.4.5 Simulação em PSpice	
a. Simulação dos elementos do conversor D/A PWM	107
b. Filtro passa-baixas de 3ª Ordem	108
c. Co-simulação do Conversor DA/PWM	113
4.3.4.6 Simulação das Conexões Kelvin	117
4.3.4.7 Simulação das Referências de Tensão	118
CAPÍTULO 5	119
Discussão dos Resultados	119
CAPÍTULO 6	123
Conclusões	123
6.1 Propostas de continuidade	124
REFERÊNCIAS BIBLIOGRÁFICAS	125

Lista de Figuras

i

FIGURA 2-1 – CURVAS I -V CARACTERÍSTICAS DE 3 DIFERENTES JUNÇÕES JOSEPHSON [5].	. 4
Figura 2-2 — M étodo da "caixa" para determinação do coeficiente de temperatura segundo a relação entre a	
VARIAÇÃO DA TENSÃO DE SAÍDA NORMALIZADA × DERIVA TÉRMICA PARA UMA REFERÊNCIA DE TENSÃO [9]	. 8
FIGURA 2-3 – PERFIL DE TEMPERATURA PARA TESTE DE HISTERES TÉRMICA.	10
FIGURA 2-4 – TIPOS DE REFERÊNCIA DE TENSÃO MONOLÍTICAS DO ESTADO SÓLIDO.	13
FIGURA 2-5 — EVOLUÇÃO DAS TECNOLOGIAS DE REFERÊNCIA DE TENSÃO. ADAPTADO DE [11]	13
FIGURA 2-6 – ZENER DE TEMPERATURA COMPENSADA (SÍMBOLO E EQUIVALENTE ZENER DE SUPERFÍCIE INTEGRADO)[12], [28].	14
FIGURA 2-7 – DIAGRAMA DE BLOCOS DE UMA REFERÊNCIA DE TENSÃO "BAND GAP" [7].	16
FIGURA 2-8 – EVOLUÇÃO FORMA SIMPLIFICADA DE UMA REFERÊNCIA DE TENSÃO PROPOSTA EM 1971. ADAPTADO DE [13] 3	17
FIGURA 2-9 – SIMULAÇÃO EM PSPICE DO CIRCUITO SIMPLIFICADO DE UMA REFERÊNCIA DE TENSÃO BAND GAP	17
FIGURA 2-10 – CURVA TÍPICA DE DESVIO DE TENSÃO DE UMA REFERÊNCIA "BAND GAP" COM COMPENSAÇÃO DE PRIMEIRA ORDE	М
(PTAT) [11]	19
FIGURA 2-11 – CURVAS DE DESVIO DE TENSÃO PARA TRÊS DIFERENTES UNIDADES DE REFERÊNCIAS DE MESMO PART NUMBER [7]	.
	19
FIGURA 2-12 – MÉTODO DE CORREÇÃO PTAT DE SEGUNDA ORDEM PARA COMPENSAÇÃO LINEAR E NÃO LINEAR DE REFERÊNCIA	
de tensão Bandgap [11]	19
FIGURA 2-13 – CURVA DE DESVIO DE TEMPERATURA CORRIGIDA POR UM COMPENSADOR DE SEGUNDA ORDEM. OBSERVA-SE A	
REDUÇÃO DA AMPLITUDE DAS VARIAÇÕES DO DESVIO [7]	20
FIGURA 2-14 – REFERENCIA DE TENSÃO BANDGAP PROPOSTA POR KUIJK EM 1973 [14].	20
FIGURA 2-15 – SIMULAÇÃO EM PSPICE DO CIRCUITO SIMPLIFICADO DE UMA REFERÊNCIA DE TENSÃO BAND GAP DE KUIJK (1973	3).
Adaptado de [14]	21
FIGURA 2-16 – CIRCUITO SIMPLIFICADO DE UMA REFERÊNCIA DE TENSÃO BANDGAP COM DOIS TRANSISTORES [16]	22
FIGURA 2-17 – SIMULAÇÃO EM PSPICE DO CIRCUITO SIMPLIFICADO DE UMA CÉLULA DE BROKAW.	22
FIGURA 2-18 – ESTRUTURA DE UM DIODO ZENER (A) E DE UM DIODO ZENER ENCOBERTO (B) [28]	23
FIGURA 2-19 – DIAGRAMA DE BLOCOS DE UMA REFERÊNCIA DE TENSÃO " BURIED ZENER " [7]	23
FIGURA 2-20 – EXEMPLO DE APLICAÇÃO DA REFERÊNCIA DE TENSÃO DE ZENER ENCOBERTO LTZ1000 [26]	24
FIGURA 2-21 – TOPOLOGIA BÁSICA DO CIRCUITO DE UMA REFERÊNCIA DE TENSÃO XFET TM [27]	26
FIGURA 2-22 – REPRESENTAÇÃO CONCEITUAL DE UMA REFERÊNCIA DE TRANSISTORES DE PORTA FLUTUANTE: (A) ESQUEMÁTICO	
PROPOSTO, (B) REPRESENTAÇÃO GRÁFICA DA RESPOSTA DA REFERÊNCIA [8]	26
FIGURA 2-23 – ESQUEMÁTICO SIMPLIFICADO DE UMA FGA [28]	27
Figura 2-24 – Referência de tensão do tipo porta flutuante da x60008 de Xicor (FGA™) [28]	27
FIGURA 2-25 – DIAGRAMA EM BLOCOS DA REFERÊNCIA DE TENSÃO PROGRAMÁVEL, DESTACANDO O PROCESSO DE CONVERSÃO	
DIGITAL PARA ANALÓGICA	31
FIGURA 2-26 – REPRESENTAÇÃO EM DIAGRAMA DE BLOCOS DE UM CONVERSOR DIGITAL-ANALÓGICO DE 8 BITS	32
Figura 2-27 – D/As segmentados (saída em tensão) [20].	33

	24
FIGURA 2-28 - CONVERSOR D/A COM CADEIA NAO AMPLIFICADA [20].	34
FIGURA Z-29 - CONVERSORES D/ A COM SAIDA EM CORRENTE. AJ BASEADO EM ELEMENTOS RESISTIVOS D) BASEADO EM FON	11ES
DE CORRENTE [20].	54
FIGURA 2-50 – CONVERSOR D/A SEGMENTADO DE O BITS COM SAIDA EM CORRENTE [20]	55
PIGURA Z-SI – DIAGRAMA EM BLOCOS DA REFERENCIA DE TENSÃO PROGRAMAVEL, DESTACANDO O PROCESSO DE CONVERSA	0 2E
	55
PIGURA Z-52 – DIAGRAMA EM BLOCO DE UM CONVERSOR A (D DE O BITS E A REPRESENTAÇÃO DOS VALORES DE SAIDA DA	26
	50
TRANSCERÊNCIA DE UNA CONVERCOR A /D. ADAPTADO DE [26]	20
FICURA 2.24 EDDO DE NÃO UNERSURAÇÃO ADAPTADO DE [25]	ەد ەد
	38
FIGURA 2-35 – ERRO DE QUANTIZAÇÃO. ADAPTADO DE [25].	40
FIGURA 2-36 – REDUÇÃO DO ERRO DE QUANTIZAÇÃO COM O AUMENTO DO NUMERO DE BITS DE RESOLUÇÃO DE UM CONVERS	SOR
DA. ADAPTADO DE [25].	40
FIGURA 2-37 – ERRO DE OFF-SET DE UM CONVERSOR DA. ADAPTADO DE [25]	41
FIGURA 2-38 – ERRO DE OFF-SET DE O FUNDO DE ESCALA. ADAPTADO DE [25]	41
FIGURA 2-39 – ERRO DE GANHO DE UM CONVERSOR DA. ADAPTADO DE [25].	42
FIGURA 2-40 – PRINCÍPIO DA CONVERSÃO PWM/DA [32].	43
FIGURA 2-41 – DIAGRAMA EM BLOCOS DA REFERÊNCIA DE TENSÃO C.C. VARIÁVEL UTILIZANDO UMA CONVERSÃO DIGITAL-	
ANALÓGICA PWM	43
FIGURA 2-42 – SAÍDA DE UM MODULADOR PWM, ONDE T É O PERÍODO DA PORTADORA E P É O CICLO DE TRABALHO (DUTY	
CYCLE). ADAPTADO DE [32]	44
FIGURA 2-43 – CÁLCULO DE RESOLUÇÃO PARA UM CONVERSOR PWM [34]	45
FIGURA 2-44 – INCERTEZA DE SAÍDA DO CONVERSOR D/A [32],[33]	46
Figura 2-45 – Representação do Efeito Seeback	48
FIGURA 2-46 – CONSIDERAÇÕES TÉRMICAS DE LEIAUTE DOS CIRCUITOS DE PRECISÃO [21].	49
FIGURA 2-47 – TENSÃO EMF GERADA POR DOIS CONDUTORES DE COBRE IDÊNTICOS DEVIDO À OXIDAÇÃO E IMPUREZAS [21].	50
FIGURA 2-48 – TENSÃO EMF GERADA POR DOIS TIPOS DE JUNÇÃO COBRE-SOLDA [21]	51
FIGURA 2-49 – ATERRAMENTO DE PONTO SIMPLES. ELEMENTOS A SEREM ATERRADOS SÃO CONECTADOS EM PARALELO [41].	. 55
FIGURA 2-50 – ATERRAMENTO MULTIPONTO UTILIZADO EM APLICAÇÕES DIGITAIS E ALTA FREQÜÊNCIA	55
FIGURA 2-51 – PLACA DE CIRCUITO IMPRESSO COM TRÊS SISTEMAS DE ATERRAMENTO SEPARADOS: UM PARA A LÓGICA DIGITA	۹L,
UM PARA CIRCUITOS ANALÓGICOS E UM PARA CIRCUITOS RUIDOSOS [41]	56
Figura 2-52 – (a) Densidade espectral de potência e ruído de quantização em um conversor AD digital. (b)	
Densidade espectral de potência e ruído de quantização em um conversor com sobre-amostragem [48]	62
FIGURA 3-1 – DIAGRAMA DE BLOCOS DO HARDWARE DA ECU, INCLUINDO PERIFÉRICOS DO DSP.	65
FIGURA 3-2 – DETALHES DE UM DAC DE 1PPM. O D/A É COMPOSTO DE DOIS D/A SOMADOS POR UM AMPLIFICADOR DE SAÍ	DA.
UM A/D LTC 2400 PROPORCIONA A REALIMENTAÇÃO DO CIRCUITO [21]	66
FIGURA 3-3 – DIAGRAMA ESQUEMÁTICO PARA APLICAÇÃO DE UM CONVERSOR AD 16 OPERANDO EM QUATRO QUADRANTES	
[29]	67

ii

Lista de Figuras

Lista de Figuras
Figura 3-4 – Diagrama esquemático de um conversor analógico digital de 16 bits utilizando um circuito de
GUARDA PARA REDUÇÃO DE RUÍDO DE MALHA DE RETORNO DE CORRENTE (MALHA DE ATERRAMENTO) E REDUÇÃO DE
IMPEDÂNCIA DE PLANO DE TERRA [29]
FIGURA 3-5 – ARRANJO DE RESISTORES DO CONVERSOR DIGITAL-ANALÓGICO DO LTC1599 [29].
FIGURA 3-6 – CONEXÃO CONVENCIONAL DA MALHA DE ATERRAMENTO DO CONVERSOR CORRENTE-TENSÃO DO CONVERSOR D/A.
Figura 3-7 – Malha de aterramento de saída do conversor D/A utilizando um amplificador operacional para
GARANTIR UMA BAIXA IMPEDÂNCIA PARA A MALHA DE RETORNO DE CORRENTE69
FIGURA 3-8 – DIAGRAMA ESQUEMÁTICO DA APLICAÇÃO DO CONVERSOR D/A LTC1599
Figura 3-9 – Geração de uma tensão de referência a partir de uma conversão DA utilizando uma modulação por
LARGURA DE PULSOS (PWM)
Figura 3-10 — Configuração final da tensão de referencia utilizando os dois circuitos distintos de conversão
ANALÓGICA DIGITAL: ATRAVÉS DE UM CONVERSOR DA E DE UM CIRCUITO PWM
FIGURA 3-11 – ERROS DE MEDIDA PROVOCADOS POR CONEXÕES DE DOIS FIOS ENTRE A SAÍDA DE UMA FONTE DE ALIMENTAÇÃO E
UMA CARGA RESISTIVA [39]
FIGURA 3-12 – CONEXÃO KELVIN EM UM CIRCUITO DE ALIMENTAÇÃO [38].
Figura 3-13 – Conexão Kelvin (quatro fios): as componentes do erro de medida da conexão entre uma fonte de
ALIMENTAÇÃO E UMA CARGA RESISTIVA SÃO MINIMIZADAS PELA CONEXÃO DIRETA DO SENSOR [39]
Figura 3-14 – Alimentação de uma carga por uma referencia de tensão através de uma conexão Kelvin a 4 fios.
Adaptado de [40]
Figura 3-15 – Erros de off-set: Tensão gerada pelo efeito termoelétrico e tensão de off-set de entrada de um
AMPLIFICADOR OPERACIONAL. ADAPTADO DE [40]
FIGURA 3-16 – DIAGRAMA DE BLOCO FUNCIONAL DA REFERÊNCIA DE TENSÃO AD688 (ANALOG DEVICES) [10]
FIGURA 3-17 – DIAGRAMA DO CIRCUITO DE COMPENSAÇÃO DOS ERROS DO CIRCUITO DE SAÍDA DA REFERÊNCIA DE TENSÃO 76
FIGURA 3-18 - (A) CONEXÃO PSEUDO-KELVIN; (B) CONEXÃO KELVIN [39]
FIGURA 3-19 – REFERÊNCIA DE TENSÃO PROGRAMÁVEL INCLUINDO O CIRCUITO DE CONEXÃO A QUATRO FIOS (CONEXÃO KELVIN).

FIGURA 3-20 – ANÉIS DE GUARDA. (A) CONFIGURAÇÃO INVERSORA E CONFIGURAÇÃO NÃO-INVERSORA, (B) LAYOUT DA CIRCUITO
PARA PCI [46]
FIGURA 4-1 – DIAGRAMA EM BLOCOS PARA SIMULAÇÃO DO CIRCUITO DE CONVERSÃO A/D A SER UTILIZADO NO APLICATIVO

PSIM	81

FIGURA 4-2 – DIAGRAMA PARA SIMULAÇÃO DO CIRCUITO DE CONVERSÃO SEGMENTADO: DOIS CONVERSORES D/A DE 8 BITS FORMANDO UM CONVERSOR D/A SEGMENTADO DE 12 BITS E REALIMENTAÇÃO ATRAVÉS DE UM CONVERSOR A/D DE 10 FIGURA 4-4 – DIAGRAMA PARA SIMULAÇÃO DO CIRCUITO DE CONVERSÃO D/A DE 10 BITS A SER IMPLEMENTADO NO APLICATIVO FIGURA 4-5 – PLANTA PARA CO-SIMULAÇÃO DO CONVERSOR D/A DE 10 BITS UTILIZANDO OS APLICATIVOS PSIM E MATLAB

FIGURA 4-6 – ERRO ANALÓGICO DE APROXIMAÇÃO GERADO PELA SÍNTESE DE TENSÃO DE SAÍDA DO CONVERSOR D/A DE 10 BITS.	
	4
FIGURA 4-7 – DETALHE DO ERRO ANALÓGICO GERADO PELO CONVERSOR D/A DE 12 BITS NA SÍNTESE DE TENSÃO DE REFERÊNCIA.	
FIGURA 4-8 – TENSÃO DE SAÍDA DO CIRCUITO DE REFERÊNCIA DE TENSÃO C.C COM PERTURBAÇÃO APENAS DE UMA FONTE DE	4
RUÍDO GAUSSIANO DE 5,0 MV DE AMPLITUDE DE ENTRADA	5
Figura 4-9 — Tensão de saída do circuito de referência de tensão c.c com perturbação apenas de uma fonte de	
RUÍDO SENOIDAL DE 300 HZ E 100,0 MV DE AMPLITUDE DE ENTRADA	6
FIGURA 4-10 – ERRO DIGITAL DE APROXIMAÇÃO GERADO PELA SÍNTESE DE TENSÃO DE SAÍDA DO CONVERSOR D/A DE 10 BITS. 8	6
FIGURA 4-11 – ERRO ANALÓGICO DA TENSÃO DE REFERÊNCIA GERADA PELO CONVERSOR D/A DE 10 BITS	7
FIGURA 4-12 – DETALHE DO ERRO ANALÓGICO DA TENSÃO DE SAÍDA GERADA PELO CONVERSOR D/A DE 10 BITS	7
FIGURA 4-13 – COMPARAÇÃO ENTRE O VALOR DE TENSÃO SINTETIZADO PELO CONVERSOR D/A DE 10 BITS E O VALOR DEFINIDO	
NA ENTRADA DO SISTEMA DE 4.1357 V	8
FIGURA 4-14 – AMPLITUDE DA TENSÃO DE SAÍDA E DO RUÍDO DE DISTRIBUIÇÃO GAUSSIANA INSERIDO NO CONVERSOR D/A PWN DE 10 BITS	Л 8
FIGURA 4-15 – REPRESENTAÇÃO DO PROCESSO DE SEGMENTAÇÃO PARA CONSTRUÇÃO DE UM CONVERSOR DE 12 BITS	8
FIGURA 4-16 – COMPORTAMENTO DINÂMICO DOS VALORES DAS PALAVRAS DE CONTROLE DOS CONVERSORES D/A (MSB E	
LSB)de 8 bits MSB e LSB.	9
FIGURA 4-17 – DETALHE DO COMPORTAMENTO DINÂMICO DOS VALORES DAS PALAVRAS DE CONTROLE DOS CONVERSORES D/A	
(MSB E LSB) DE 8 BITS	9
Figura 4-18 — Diagrama em blocos do conversor D/A de 24 bits, operando em malha fechada com resolução	
efetiva de 20 bits	0
FIGURA 4-19 – PLANTA PARA SIMULAÇÃO DO CONVERSOR D/A DE 20 BITS UTILIZANDO O APLICATIVO SIMULINK	1
FIGURA 4-20 – ERRO ANALÓGICO DE APROXIMAÇÃO GERADO PELA SÍNTESE DE TENSÃO DE SAÍDA DO CONVERSOR D/A DE 20 BITS	5. 7
FIGURA 4-21 — DETALHE DO ERRO ANALÓGICO DE APROXIMAÇÃO GERADO PELA SÍNTESE DE TENSÃO DE SAÍDA DO CONVERSOR	2
D/A de 20 Bits	2
FIGURA 4-22 – COMPORTAMENTO DINÂMICO DO ERRO DIGITAL DA MALHA DE CONTROLE PARA GERAÇÃO DE TENSÃO DE SAÍDA DO	С
CONVERSOR D/A DE 24 BITS	3
FIGURA 4-23 – DETALHE DO COMPORTAMENTO DINÂMICO DO ERRO DIGITAL	3
FIGURA 4-24 — COMPARAÇÃO ENTRE O VALOR DIGITAL DE SAÍDA DO CONVERSOR A/D DE 24 BITS E O VALOR DEFINIDO NA	
ENTRADA DO SISTEMA DE 4,1234 V QUE CORRESPONDE APROXIMADAMENTE AO VALOR DE CONTAGEM 138360259	4
FIGURA 4-25 – DETALHE DA FIGURA 4-24. O ERRO DIGITAL EM MALHA FECHADA CORRESPONDE À APROXIMADAMENTE 0,045	
CONTAGENS OU SEJA 13,41 NV	4
Figura 4-26 — Comparação entre o valor tensão analógica de saída do conversor D/A de 20 bits e o valor	
DEFINIDO NA ENTRADA DO SISTEMA DE 4,123456 V	5
Figura 4-27 – Ampliação da Figura 4-26	5
FIGURA 4-28 – VALORES DAS PALAVRAS DE CONTROLE DOS CONVERSORES D/A DE 16 BITS MSB E LSB	6
FIGURA 4-29 – DIAGRAMA EM BLOCOS DE UM CONVERSOR DA/PWM DE ALTA RESOLUÇÃO [35]	7

FIGURA 4-30 – DIAGRAMA DE BLOCOS DO CONVERSOR DA/PWM COM RESOLUÇÃO EFETIVA DE 20 BITS	99
FIGURA 4-31 – VALORES DIGITAIS PARA A TENSÃO DE SAÍDA CONVERTIDA PELO CONVERSOR A/D DE 24 BITS E O VALOR D	Ą
REFERÊNCIA DE TENSÃO	100
FIGURA 4-32 – COMPARAÇÃO ENTRE OS VALORES DE TENSÃO DE SAÍDA DO CIRCUITO E O VALOR DE REFERÊNCIA	101
FIGURA 4-33 – COMPORTAMENTO DO ERRO ANALÓGICO PARA O CIRCUITO DE REFERÊNCIA DE TENSÃO PROGRAMÁVEL	101
Figura 4-34 – Comportamento da variável erro digital	102
FIGURA 4-35 – COMPORTAMENTO DA VARIÁVEL DE CONTROLE ERRO INTEGRAL.	103
Figura 4-36 – Comparação entre as respostas do erro integral e da tensão de saída: A) PWM com filtro	
Butterworth de 3ª ordem B)PWM com filtro Butterworth de 8ª ordem	104
FIGURA 4-37 – DENSIDADE ESPECTRAL DO RUÍDO NO CIRCUITO DE REFERÊNCIA DE TENSÃO PARA FILTRAGEM DE 3ª ORDEM	ı 105
Figura 4-38 — Densidade espectral do ruído no circuito de referência de tensão para filtragem de 8ª ordem	ı 105
FIGURA 4-39 — DETALHE — DENSIDADE ESPECTRAL DA TENSÃO DE SAÍDA DA REFERÊNCIA DE TENSÃO, INDICANDO A PRESEN	ÇA DE
COMPONENTES HARMÔNICAS DE RUÍDO PARA A FILTRAGEM DE 3ª ORDEM	106
FIGURA 4-40 – CIRCUITO DE REFERÊNCIA DE TENSÃO UTILIZANDO CONVERSOR DA/PWM E SOBRE-AMOSTRAGEM	106
Figura 4-41 — D ensidade espectral de ruído da tensão de saída da referência de tensão utilizando	
SOBREAMOSTRAGEM, INDICANDO UMA REDUÇÃO NA PRESENÇA DE COMPONENTES HARMÔNICAS	107
FIGURA 4-42 – FILTRO PASSA-BAIXAS 3 ^a ORDEM (BLOCO FILTRO CONDICIONADOR) [35].	108
FIGURA 4-43 – DIAGRAMA DE GANHO X FREQÜÊNCIA PARA O FILTRO PASSA-BAIXAS DE 3ª ORDEM	108
FIGURA 4-44 – TENSÃO DE RIPPLE DE SAÍDA DO FILTRO PASSA-BAIXAS DO CONVERSOR DA/ PWM[35].	109
Figura 4-45 – Estágio de filtragem de 6a ordem	109
Figura 4-46 – Resposta transitória do filtro de 3a ordem.	110
FIGURA 4-47 – DIAGRAMA ESQUEMÁTICO DE UM CONVERSOR DA/PWM COMERCIAL [35].	110
FIGURA 4-48 – CIRCUITO PARA SIMULAÇÃO DA REFERÊNCIA DE TENSÃO UTILIZANDO UM CONVERSOR DA/PWM [35]	111
FIGURA 4-49 — CIRCUITO PARCIAL DO CONVERSOR ANALÓGICO-DIGITAL DE MODULAÇÃO POR LARGURA DE PULSOS (PWN	1) 111
Figura 4-50 – Resposta transitória do circuito do conversor D/A PWM	112
FIGURA 4-51 – DETALHE DA RESPOSTA TRANSITÓRIA DO CIRCUITO DE PWM PARA UM CICLO DE TRABALHO DE 0,3125.	
Freqüência de PWM igual a 621 Hz	112
Figura 4-52 — Resposta transitória do circuito D/A PWM, detalhando a compensação da queda de tensão	NA
CHAVE ESTÁTICA DO CONVERSOR	113
FIGURA 4-53 – A) CORRENTE SOBRE A CHAVE DE COMPENSAÇÃO. B) QUEDA DE TENSÃO SOBRE A CHAVE DO CONVERSOR N	/IEIA-
PONTE PWM	113
FIGURA 4-54 – PLANTA PARA SIMULAÇÃO DO CONVERSOR D/A PWM DE 20 BITS UTILIZANDO OS APLICATIVOS PSIM E	A ATLAB
Simulink	114
FIGURA 4-55 – CONVERSOR D/A PWM UTILIZADO PARA CO-SIMULAÇÃO PSIM/MATLAB SIMULINK. FILTRO COM FREQÜ	ÊNCIA
de corte em 7 Hz.	114
FIGURA 4-56 – TEMPO DE ACOMODAÇÃO DO CONVERSOR DA/PWM. A TENSÃO É ESTABILIZADA EM 470 MS	115
Figura 4-57 – Conversor D/A PWM utilizado para co-simulação PSIM/Matlab Simulink com utilização de	FILTROS
EM CASCA	115

FIGURA 4-58 – DIAGRAMA DE BLOCOS PARA SIMULAÇÃO DO CONVERSOR DA/PWM DE 20 BITS COM SOBREAMOSTRAGEM,	
UTILIZANDO OS APLICATIVOS PSIM E MATLAB SIMULINK	
FIGURA 4-59 – A) COMPARAÇÃO ENTRE OS VALORES DE TENSÃO DE SAÍDA DO CIRCUITO E O VALOR DE REFERÊNCIA. B) DETALHE	
da figura A 116	
FIGURA 4-60 – COMPARAÇÃO ENTRE OS VALORES DE TENSÃO DE SAÍDA DO CIRCUITO E O VALOR DE REFERÊNCIA 117	
Figura 4-61 – Circuito de conexão Kelvin	
FIGURA 4-62 – RESPOSTA TRANSITÓRIA DO CIRCUITO DE CONEXÃO KELVIN.	

Lista de Tabelas

TABELA 2-1 – VALORES DE INCERTEZA E RESOLUÇÃO EM BITS PARA UMA REFERÊNCIA DE TENSÃO DE 10,0000V6
Tabela 2-2 – Correspondência entre os bits de resolução e dígitos de representação de uma leitura para uma
TENSÃO DE REFERÊNCIA DE 10,000000 V
TABELA 2-3 – PARÂMETROS DE ESPECIFICAÇÃO DE DISPOSITIVOS DE REFERÊNCIA DE TENSÃO. ADAPTADO DE [9] 11
Tabela 2-4 – Desvio de tensão de ½ bit LSB em relação à variação de temperatura de ΔT=1 ºC e ΔT=70 ºC para uma
REFERÊNCIA DE 5,0000V. ADAPTADO DE [7]12
Tabela 2-5 – Desvio de tensão de ½ bit LSB em relação à variação de temperatura de ΔT=1 ºC e ΔT=70 ºC para uma
REFERÊNCIA DE 10,0000V
Tabela 2-6 – Evolução das referências de tensão15
TABELA 2-7 – DESEMPENHO TÍPICO DE DIFERENTES TIPOS DE REFERÊNCIAS DE TENSÃO DE 5,000V. ADAPTADO DE [28]
TABELA 2-8 — VALORES DOS ELEMENTOS DE FILTRAGEM E AS RESPECTIVAS FAIXAS DE FREQÜÊNCIA PARA UMA FONTE DE
REFERÊNCIA [7]
TABELA 2-9 – COMPARAÇÃO ENTRE VÁRIOS TIPOS DE RESISTORES DE PRECISÃO
TABELA 2-10 – COEFICIENTES TÉRMICOS DE JUNÇÕES TERMOELÉTRICAS PARA VÁRIOS MATERIAIS [21]
TABELA 2-11 – POTENCIAIS TERMOELÉTRICOS PARA ALGUNS CONECTORES COMUNS UTILIZADOS EM LABORATÓRIO [21]
TABELA 2-12 – RESISTÊNCIA DE TRILHAS DE PCI EM FUNÇÃO DA ESPESSURA E LARGURA DO CONDUTOR DE COBRE [38]
TABELA 2-13 – RESISTÊNCIA DO CONDUTOR DE COBRE EM FUNÇÃO DO DIÂMETRO DA SECÇÃO TRANSVERSAL[38]
Tabela 4-1 – Adequação de especificações dos elementos e blocos da simulação
TABELA 4-2 – ADEQUAÇÃO DE ESPECIFICAÇÕES DOS ELEMENTOS E BLOCOS DA SIMULAÇÃO
TABELA 4-3 – COMPARAÇÃO ENTRE OS ERROS DE QUANTIZAÇÃO DAS MALHAS ANALÓGICA E DIGITAL
Tabela 5-1 — Erros obtidos em simulação para o circuito D/A 24 bits
Tabela 5-2 – Comparação entre os erros de quantização dos conversores
Tabela 5-3 — Comparação entre os resultados obtidos em simulação para a conversão segmentada e a conversão
PWM
TABELA 5-4 – LISTAGEM DE REQUISITOS PARA AVALIAÇÃO INICIAL DE PROJETO DE REFERÊNCIAS DE TENSÃO

Lista de Abreviaturas e Siglas

A/D, ADC	Conversor de Analógico para Digital			
D/A, DAC	Conversor de Digital para Analógico			
band gap	Referência de tensão baseada em junções semicondutoras			
buried zener	Referência de tensão baseada em um Zener encoberto			
MSB	most significant bit – bit mais significativo			
LSB	least significant bit – bit menos significativo			
Aliasing	efeito no qual o sinal reconstruído a partir dos dados de saída de			
	um conversor A/D pode conter componentes de freqüência não			
	presentes no sinal original			
SNR	relação sinal ruído			
THD	distorção harmônica total			
PWM	pulse width modulation – modulação por largura de pulsos			
РТАТ	proportional to absolute temperature			
СТАТ	complementary-to-absolute temperature			
PTAT ²	proportional to square of absolute temperature			
IPTAT	current proportional to absolut temperature			
EEPROM	Electrically-Erasable Programmable Read-Only Memory			
CMOS	Complementary metal-oxide-semiconductor, semicondutor de			
	metal-óxido complementar			
NMOS	n-channel MOSFET			
CE				
XFET TM	extra FET implantado			
TEMPCO, TC	Coeficiente de temperatura			
FGA	floating gate array			

viii

Lista de Símbolos

h	constante de Planck			
е	carga elementar, carga do elétron			
eV	elétron volt			
ΔΤ	intervalo de variação de temperatura			
ppm	parte por milhão			
ppm /°C	parte por milhão por grau centígrado			
μV pk-pk	micro volt de pico a pico			
В	Largura de banda (Hz)			
δ	Degrau de tensão ou corrente de uma conversão D/A,			
	correspondente a um LSB			
Κ	Constante de Boltzman			
V_{g0}	tensão de <i>bandgap</i> do silício			
Jn	densidade de corrente			
Vref	tensão de referência			
$\frac{\partial Y_{ij}}{\partial X}$	derivada de primeira ordem da variável Y em função de X			
ε	erro de quantização			
f	frequência			

Resumo

Inicialmente as referências de tensão utilizadas como padrão de calibração de equipamentos eram constituídas por padrões laboratoriais de alto custo que incluíam células Weston, células Clark e alguns tipos de baterias que possuíam condições de operação restritivas tais como a temperatura controlada. Como alternativa técnica, referências de tensão baseadas em semicondutores apresentam características de estabilidade comparáveis aos padrões anteriores e dependem das características dos dispositivos semicondutores para operarem de forma estável. O objetivo deste estudo é avaliar as técnicas de implementação de referências de tensão em ambientes laboratoriais típicos de desenvolvimento e pesquisa de aplicações de eletrônica. Esta avaliação inclui o desenvolvimento de uma metodologia para especificação, simulação e construção de padrões de referência de tensão contínua gerados a partir de dispositivos do estado sólido de baixo custo e fácil operação. Estes padrões deverão ser utilizados para calibração e verificação de equipamentos de medição. Duas técnicas distintas para a síntese de tensões contínuas são avaliadas neste estudo: a conversão digital para analógica utilizando um conversor digital para analógico (D/A) com uma resolução efetiva de 20 bits e a conversão por modulação de largura de pulsos (PWM) com uma resolução efetiva também de 20 bits. Ambos os sistemas funcionam em malha fechada e as estratégias de controle têm como objetivo a minimização dos erros inerentes aos componentes utilizados no sistema.

Abstract

Devices for voltage references initially used as standards for laboratory equipment calibration consisted of high-cost units which included Clark cells, Weston cells and some types of batteries with restrictive requirements on operation conditions such as temperature controlled. Alternative to the above devices of voltage references are semiconductor-based devices. They present voltage characteristics of stability comparable to standard laboratory calibration equipment. These alternative devices depend on the characteristics of semiconductor elements to operate with such stability. The goal of this study is to evaluate the technical implementation of voltage reference devices in the environment of a typical research and development laboratory of electronic applications. This assessment includes the development of a methodology for specification, simulation and construction of benchmarks of reference voltage generated from solid-state devices at low cost and easy operation. These standards should be used for calibration and measurement equipment check-up. Two distinct techniques for the synthesis of continuous voltage are evaluated in this study: digital to analog conversion using a digital to analog converter (D/A) with an effective resolution of 20-bit and conversion for pulse width modulation (PWM conversion) with an effective resolution of 20 bits. Both systems work as closed loop circuit. The system control strategies are intended to minimize the errors inherent to the components used in the system.

Capítulo 1

Introdução

Medidas são realizadas por razões que incluem a necessidade de compatibilidade dos componentes de um sistema, padronização, e o controle ou correção de condições de operação. A medição é um processo de comparação entre uma quantidade desconhecida e um padrão de uma mesma grandeza, como por exemplo, uma medida de comprimento, ou com padrões de duas ou mais grandezas relacionadas, como no caso de medidas de velocidade que relacionam tempo e distância. A comparação resulta em uma resposta em termos de um padrão multiplicado por um número puro, e a unidade da grandeza desconhecida é a mesma unidade do padrão. Isto implica que a exatidão de uma medida não pode ser maior que a exatidão do padrão utilizado como referência. As unidades são definidas teoricamente e padrões são ou suas respectivas realizações ou representações físicas [1], [2].

Neste trabalho, referências são utilizadas para prover uma tensão contínua estável que possibilite que as medidas sejam realizadas através da comparação direta ou indireta com estas referências.

Inicialmente as referências de tensão utilizadas como padrão de calibração de equipamentos eram constituídas por padrões laboratoriais de alto custo que incluíam células Weston, células Clark, Josephson e alguns tipos de baterias com restrições técnicas de operação relacionadas à temperatura. Como alternativa técnica, referências de tensão baseadas em semicondutores apresentam características de estabilidade comparáveis aos padrões anteriores.

1.1 Objetivo

O objetivo deste estudo é avaliar a viabilidade técnica de implementação de referências de tensão em laboratórios de desenvolvimento e pesquisa de aplicações de eletrônica. Esta avaliação inclui a especificação, simulação e construção de padrões de referências de tensão contínua gerados a partir de dispositivos do estado sólido. Estes padrões deverão ser utilizados para calibração e verificação de equipamentos de medição.

1.2 Escopo

Nesse estudo as tensões de referência são obtidas a partir de dispositivos eletrônicos do estado sólido cujos níveis de estabilidade térmica e ruído permitam a construção de uma referência de tensão contínua programável com a tensão de saída ajustável com requisitos de incerteza da ordem de 10 PPM e estabilidade térmica da ordem de 10 PPM/°C. A incerteza de 10 PPM representa o valor integral da incerteza do sistema proposto neste estudo, e é o resultado da propagação das incertezas dos componentes deste sistema. Isto implica em selecionar os componentes para os circuitos da referência de tensão com uma incerteza tal que a somatória das incertezas resulte em um valor menor ou igual a este valor de precisão integral. A contemplação destes requisitos é obtida a partir da correção de erros absolutos de tensão de saída, erros de não linearidade dos dispositivos eletrônicos, erros derivados da variação térmica e devido ao envelhecimento dos componentes.

Duas técnicas distintas para a síntese de tensões contínuas são avaliadas neste estudo: a conversão digital para analógica utilizando um conversor digital para analógico (D/A) com uma resolução efetiva de 20 bits e a conversão por modulação de largura de pulsos (PWM) com uma resolução efetiva também de 20 bits. Ambos os sistemas funcionam em malha fechada e as estratégias de controle têm como objetivo a minimização dos erros mencionados anteriormente.

Efeitos termoelétricos, histerese térmica e ruído são caracterizados quanto à sua influência sobre estabilidade dos circuitos de síntese e de referência de tensão proposto.

1.3 Organização do texto

Esse trabalho é organizado em seis capítulos. O primeiro capítulo define as linhas gerais do trabalho, onde é contextualizado e são definidos os objetivos do trabalho e o seu escopo. No Capítulo 2, é realizada a conceituação detalhada dos termos técnicos necessários ao desenvolvimento desse trabalho. São definidas especificações técnicas das referências de tensão, a descrição sistêmica, a representação de medidas e resolução das referências de tensão e principalmente as tecnologias das referências de tensão do estado sólido, conversores analógico para digitais e digitais para analógico, conversores PWM e considerações sobre tratamento de ruído. No Capítulo 3 são descritos detalhes de implementação das duas topologias desenvolvidas nesse trabalho que são avaliadas no Capítulo 4, onde são apresentados os resultados. O Capítulo 5 contém a discussão dos resultados e o Capítulo 6 as conclusões desse trabalho.

Capítulo 2

Revisão Bibliográfica

2.1 Introdução

2.1.1 Padrões de Tensão

Um dos primeiros padrões de tensão foram as células Clark desenvolvidas por Latimer Clark em 1872, constituída por um anodo de zinco, um catodo de mercúrio e uma solução saturada de sulfato de zinco como eletrólito, tendo uma tensão de saída com um valor de 1,434 V. O padrão de tensão posterior, também baseado em uma célula eletroquímica denominada célula de Weston, consiste em um anodo formado por amálgama de cádmio e um catado de sulfato de mercúrio, tendo como eletrólito uma solução saturada de sulfato de cádmio e uma tensão de saída de 1,01865 V [3] com um coeficiente de temperatura de 40,6 μ V/K. Essas células são susceptíveis à perturbações causadas pelo transporte ou pelo efeito de variações de temperatura ou de corrente elétrica [4] e, embora a comparação entre pilhas padrão possa ser realizada em um elevado grau de exatidão e demonstre uma elevada estabilidade quando comparadas entre si, tais medições não garantem o valor absoluto da tensão fornecida por estas células. Na década de 1960, um novo tipo de padrão tensão com base em um dispositivo do estado sólido, o Diodo Zener, definiu pela primeira vez a possibilidade de se utilizar diodos Zener como padrões tensão transportáveis. Embora padrões tensão de Zener apresentem ruído elevado quando comparados às pilhas padrão e sejam afetados por condições ambientais de temperatura, pressão atmosférica e umidade relativa, eles são amplamente utilizados em muitos laboratórios de metrologia devido à sua característica de transportabilidade robusta [4].

A instrumentação moderna exige medições de tensão com uma reprodutibilidade que excede a incerteza da realização do padrão do volt no SI (atualmente 0,4 partes em 10^6). Para atender a essa necessidade, metrologistas desenvolveram artefatos e experimentos que geram tensões que são estáveis e reprodutíveis a um nível aproximado de 0,001 partes em 10^6 . Antes de 1972, representações do volt foram feitas, atribuindo valores para bancos de células Weston cuidadosamente estabilizados. Problemas de deriva térmica e transportabilidade destes artefatos eletroquímicos limitaram a uniformidade dos padrões de tensão em torno do mundo em cerda de 1 parte em 10^6 . Essa uniformidade foi drasticamente melhorada quando novos padrões com base na descoberta de Josephson foram desenvolvidos [5]. O efeito Josephson (Josephson 1962) é amplamente utilizado como um meio de controlar de padrões de tensão mantidos por pilhas padrão. Esse efeito é relacionado à uma freqüência f, e à constante de Josephson h/2e, onde e é a carga do elétron e h é a constante de Planck. Se uma fina camada de isolante presente entre dois supercondutores é irradiada com energia de alta frequência f, a relação de tensão-corrente dessa junção irá apresentar valores de tensão definidos pela equação 2-1.

$$\Delta V = \frac{h}{2e} \cdot f \tag{2-1}$$

Assim, tensão está relacionada pelo Efeito Josephson às radiações de alta freqüência através da constante k=h/2e. Um valor K_{J-90}= 483 597.9 GHz/V com uma incerteza de 0,4 μ V/V [3] é atribuído à constante h/2e. Utilizando a diferença de tensão de um arranjo de junções é possível produzir uma tensão de alguns milivolts a dezenas de volts [3], [4].

Quando é aplicada tensão de através da junção, esta irá oscilar a uma freqüência $f_j = 2eV/h$, onde $2e/h \approx \text{GHz/mV}$. Durante cada ciclo de oscilação, um único quantum de fluxo magnético h/2epassa através da junção. No entanto, se uma corrente AC com freqüência f é aplicada à junção, há uma faixa de correntes de polarização sincronizadas para a qual o fluxo quantizado estará em fase com a freqüência aplicada. Sob esse travamento de fase, a tensão média através da junção é estável. Esse efeito, que é conhecido como o efeito Josephson AC, é observado como um degrau de tensão constante na curva I–V da junção, como mostrado na Figura 2-1 [4]. Nessa figura é mostrado o mesmo degrau de tensão de uma junção (para n = 1) quando polarizado com uma freqüência de micro-ondas comum [5]. As diferenças entre as curvas apresentadas na Figura 2-1 são causadas por variações na amplitude da micro-onda, reistência da junção ou na corrente da junção, enquanto o degrau de tensão permanece constante [5].



Figura 2-1 – Curvas I -V características de 3 diferentes junções Josephson [5].

2.1.2 Descrição Sistêmica

Conceitualmente uma referência de tensão é um dispositivo com o único propósito de gerar uma tensão de referência de saída estável, não obstante o que aconteça tanto com a tensão de operação de entrada que alimenta o circuito, quanto à corrente de carga ao longo do tempo [7]. Referências de tensão são componentes críticos em sistemas analógicos e digitais. Fatores como incerteza inicial, desvios de tensão ao longo do tempo e estabilidade térmica são características relevantes para referências de tensão porque impactam o desempenho de blocos funcionais de circuitos tais como conversores analógicos para digital, digital para analógico e gerenciadores de energia [10].

Reguladores de tensão e referências de tensão parecem ser dispositivos similares. Os reguladores de tensão também são utilizados para gerar uma tensão de saída independe da corrente de carga, embora estes últimos devam ser utilizados para fornecer valores de corrente de saída superiores ao das referências de tensão. Entretanto, um regulador de tensão é muito menos estável, o ruído de saída é muito maior sendo que a estabilidade de longo termo não é definida para estes dispositivos [7]. Eles apresentam uma estabilidade que os permite sua utilização em circuitos com 4 ou 5 bits de resolução máxima [9]. De uma forma geral, as referências de tensão do estado sólido têm valores fixos e operam com níveis de corrente inferiores ao dos reguladores. Sua estabilidade térmica e níveis de ruído possibilitam a sua utilização em circuitos de resolução superior a 5 bits.

Neste estudo, para a obtenção de tensões de referência c.c. variáveis, empregamos uma referência de tensão fixa e duas técnicas de conversão: a conversão digital para analógica utilizando conversores digitais para analógico e a conversão digital para analógica utilizando a modulação por largura de pulsos (PWM).

As referências "*bandgap*" são idealmente utilizadas para aplicações que requerem baixos valores de tensão de referência, normalmente inferiores a 5,0 V, corrente de operação inferior a 1 mA e deriva térmica inferior a 20 PPM/ °C. As referências do tipo zener encoberto são usualmente utilizadas em aplicações onde são requeridas uma baixa deriva térmica e baixo ruído. Estas requerem tensões de alimentação superiores a 7, 0 V e correntes de polarização maiores que 1,5 mA [7], [9]. Neste estudo são avaliados outros tipos de referências de tensão tais como o XFET[®], FGA e variações do "*bandgap*".

2.1.3 Representação da precisão de medidas e resolução do sistema

A Tabela 2-1 apresenta valores de precisão em função da resolução expressa em bits para uma referência de tensão.

Incerteza X Resolução para uma referência de 10,000000 V.						
Incerteza (%) Incerteza (PPN		Resolução (V) No. Bits		Resolução (LSB) (V)		
0,0001	1	1,00×10⁻⁵	20	9,54×10 ⁻⁶		
0,001	10	1,00×10 ⁻⁴	17	7,63×10⁻⁵		
0,01	100	1,00×10 ⁻³	13	1,22×10⁻³		
0,1	1000	1,00×10 ⁻²	10	9,76×10 ⁻³		
0,2	2000	2,00×10 ⁻²	9	1,95×10 ⁻²		
0,3	3000	3,00×10 ⁻²	8	3,91×10 ⁻²		
0,4	4000	4,00×10 ⁻²	8	3,91×10 ⁻²		
0,5	5000	5,00×10 ⁻²	8	3,91×10 ⁻²		
0,6	6000	6,00×10 ⁻²	8	3,91×10 ⁻²		
0,7	7000	7,00×10 ⁻²	8	3,91×10 ⁻²		
0,8	8000	8,00×10 ⁻²	7	7,81×10 ⁻²		
0,9	9000	9,00×10 ⁻²	7	7,81×10 ⁻²		
1	10000	1,00×10 ⁻¹	7	7,81×10 ⁻²		
2	20000	2,00×10 ⁻¹	6	1,56×10⁻¹		

Tabela 2-1 – Valores de incerteza e resolução em bits para uma referência de tensão de 10,0000V.

A resolução de 20 bits para a síntese de uma tensão de referência de 10,0000 resulta em uma incerteza em relação à metade do bit menos significativo (½ LSB) da ordem de 5 μ V. Medidas desta ordem podem ser devidamente representadas por um equipamento de medida 6½ dígitos, como mostrado na Tabela 2-2.

Faixa de medida (V)	Bits de resolução	Resolução (1 LSB) (V)	N = Nº. de Passos	Log₁₀ N (Nº. de passos)	№. Dígitos (representação)
0-10	10	9,76×10 ⁻³	1024	3	3
0-10	11	4,88×10 ⁻³	2048	3,3	3 1/2
0-10	12	2,44×10 ⁻³	4096	3,6	4
0-10	14	6,10×10 ⁻⁴	16384	4,2	41⁄2
0-10	16	1,53×10 ⁻⁴	65536	4,8	5
0-10	18	3,81×10 ⁻⁵	262144	5,4	51⁄2
0-10	20	9,54×10 ⁻⁶	1048576	6	6
0-10	21	4,77×10 ⁻⁶	2097152	6,3	61/2
0-10	22	2,38×10 ⁻⁶	4194304	6,6	7

Tabela 2-2 – Correspondência entre os bits de resolução e dígitos de representação de uma leitura para uma tensão de referência de 10,000000 V.

2.2 Referências de Tensão e Fontes de Precisão

Características desejáveis para um circuito de referência de tensão estão relacionadas a um baixo coeficiente de temperatura e elevada estabilidade da tensão de saída. Também um baixo

desvio de tensão para regime contínuo e baixa histerese térmica¹ são requisitos mandatórios para estes dispositivos. A exatidão de uma referência de tensão está relacionada a uma série de especificações elétricas [7]. Uma definição dos parâmetros relevantes para a especificação de referências de tensão, baseada em informações técnicas utilizadas pelos fabricantes destes dispositivos, é utilizada neste trabalho.

2.2.1 Especificação elétrica dos circuitos de referência de tensão

As especificações elétricas dos circuitos de referência de tensão são definidas nos itens listados abaixo:

- Exatidão Inicial
- Coeficiente de Temperatura (TC)
- Corrente de Entrada
- Ruído
- Regulação de Linha
- Regulação de Carga
- Estabilidade (de longo prazo)
- Histerese Térmica

Estes são critérios de seleção dos dispositivos segundo a especificação exigida pela aplicação. Um detalhamento destes requisitos é feito nas seções seguintes.

2.2.1.1 Exatidão Inicial:

Determina os valores máximos admissíveis de erro em relação a um valor de referência obtido em medições pré-determinadas e conhecidas como, por exemplo, a uma temperatura ambiente de 25 °C, etc.

2.2.1.2 Coeficiente de temperatura (TC ou TEMPCO):

Consiste na variação da tensão de saída em relação à faixa de variação de temperatura. As referências de tensão geralmente têm o coeficiente garantido na faixa de 2 ppm/°C a 40 ppm/°C. O coeficiente de temperatura é uma variação media de tensão de saída definida matematicamente pela equação 2-2 [9].

$$\rho = \frac{\Delta V}{\Delta T} = \frac{V_{\text{max}} - V_{\text{min}}}{T_{\text{max}} - T_{\text{min}}}$$
2-2

- Vmáx: valor de tensão máxima da referência de tensão à temperatura máxima;
- Vmin: valor de tensão mínima da referência de tensão à temperatura mínima;
- > Tmáx: máxima temperatura de trabalho de uma referência de tensão;
- Tmin: minima temperatura de trabalho de uma referência de tensão;

¹ Mudança da tensão de saída da referência devido às mudanças cíclicas de temperatura.

A equação 2-2 é definida pelo método da "caixa" a partir do gráfico de variação de tensão \times temperatura definido na Figura 2-2.



Figura 2-2 – Método da "caixa" para determinação do coeficiente de temperatura segundo a relação entre a variação da tensão de saída normalizada × deriva térmica para uma referência de tensão [9].

Os limites de definição do TC são estabelecidos diretamente pelo método de cálculo utilizado na equação 2-3 [7]. Essa equação é mais apropriada para a definição do coeficiente de temperatura, pois leva em consideração o valor de tensão de saída da referência.

$$TC = \frac{\frac{(V_{r \max} - V_{r \min})}{(T_{\max} - T_{\min})} \times 10^{6} \ ppm/_{\circ}C$$
2-3

Vmáx: valor de tensão máxima da referência de tensão à temperatura máxima;

Vmin: valor de tensão mínima da referência de tensão à temperatura mínima;

Tmáx: máxima temperatura de trabalho de uma referência de tensão;

Tmin: minima temperatura de trabalho de uma referência de tensão;

2.2.1.3 Corrente de entrada

A corrente de entrada de uma referência de tensão é a corrente necessária para operar a referência de tensão sem que exista uma corrente de carga de saída. Geralmente as referências de tensão são projetadas para uma baixa corrente de entrada para minimizar os efeitos de aquecimento que podem degradar o coeficiente de temperatura do dispositivo.

2.2.1.4 Ruído

Ruído corresponde às variações da tensão de saída de uma referência. Pode ser caracterizado de duas formas:

- Em banda estreita: entre 0.1 Hz a 10 Hz para variações de pico a pico;
- Em banda larga: entre 10 Hz a 1 kHz para variações em valores RMS;

O ruído é proporcional à tensão de saída e aumenta proporcionalmente à corrente drenada da referência sendo que o melhor desempenho de uma referência de tensão é obtido para baixas correntes de saída. Dentre outros fatores, correntes carga elevadas geram gradientes de temperatura nos circuitos integrados e conseqüentemente são geradas tensões por efeito termoelétrico entre os terminais dos circuitos integrados e as conexões externas existentes na placa de circuito impresso [6]. O ruído pode afetar a faixa dinâmica de um sistema digital de alta resolução e o valor de tensão de saída de uma referência. Estas características de ruído de uma referência de tensão não podem ser mudadas exceto por uma filtragem externa. A filtragem analógica como por meio de métodos numéricos ajuda a minimizar os efeitos deste tipo de ruído estabilizando os valores de saída de tensão e de grandezas de controle através do cálculo da média dos valores lidos.

2.2.1.5 Regulação de linha:

Especifica a taxa de variação da tensão de saída para uma faixa de variação da tensão de entrada. É especificada em $\mu V/V$ ou ppm/V.

2.2.1.6 Regulação de carga:

Especifica a variação da tensão de saída em relação à variação da corrente na carga. É especificada em μ V/mA ou ppm/mA.

2.2.1.7 Estabilidade de longo prazo:

É a indicação da variação da tensão de saída de uma referência sobre um extenso período de tempo e é especificada em ppm/1000 horas. A forma de medir a estabilidade é realizar a medição por um longo período de tempo. Também definida como estabilidade térmica de longo termo é um aspecto importante para uma referência de tensão. Com o envelhecimento, uma referência tende a variar seu valor de saída de forma monotônica em uma determinada direção. O efeito é logarítmico, uma vez que a variação da referência se reduz ao longo do tempo. A unidade de medida é: ppm/\sqrt{kh} (kh = 1000 horas) e reflete o declínio logarítmico da variação de saída com o tempo. Este parâmetro pode ser caracterizado por um teste de 1000 (mil) horas de duração envolvendo várias amostras em funcionamento a temperatura controlada e estabilizada (25 °C a 30 °C). A não ser que os equipamentos sejam projetados para uma freqüente calibração, ou para um baixo desempenho, a estabilidade de longo prazo é um importante parâmetro indicativo de desempenho de uma referência de tensão. As referências do tipo zener encoberto têm um desempenho melhor do que 20 ppm/\sqrt{kh} e as do tipo "band gap" entre 20 e 50 ppm/\sqrt{kh} .

2.2.1.8 Histerese térmica:

Especifica a variação da tensão de saída referenciada à temperatura ambiente após a referência de tensão ser submetida ciclicamente entre duas temperaturas extremas. Quando um circuito

integrado de uma referência de tensão é soldado em uma placa de circuito impresso o aquecimento e subseqüente resfriamento causa um stress que influencia o valor de tensão de saída do dispositivo. Se uma tensão de referência é repetitivamente submetida a ciclos de variação de temperatura, um "stress" inelástico é aplicado ao circuito e a tensão de saída pode não retornar ao seu valor inicial obtido a 25°C. O "stress" mecânico é devido aos diferentes coeficientes térmicos de expansão entre o silício, o encapsulamento plástico e a placa de circuito impresso. Este erro é definido como histerese termicamente induzida que é a mudança da tensão de saída de referência devido às alterações cíclicas de temperatura. Sendo expressa em ppm e não podendo ser ajustada ou corrigida, ela é variável e tem o efeito de memória causado pelas excursões mecânicas causas por variações de temperatura anteriores. A histerese é sempre maior para elevadas excursões de temperatura e difere com o tipo de fixação do silício do circuito integrado no encapsulamento e com o tipo de encapsulamento. Características desejáveis às referências de tensão não são apenas um baixo coeficiente de temperatura e precisão, mas também um baixo desvio de longa duração e baixa histerese. A calibração de um sistema pode remover os efeitos do coeficiente de temperatura e erros iniciais de precisão e freqüentes calibrações podem corrigir os efeitos dos desvios de longa duração e histerese. Este tópico será tratado no item 2.2.4. O perfil de temperatura para um teste de histerese térmica, por exemplo, pode ser definido a uma temperatura inicial de 25°C, temperatura na qual é medido o valor da tensão de saída da referência de tensão. É aplicado um degrau de temperatura de -40°C durante 60 minutos e retorna-se à temperatura inicial de 25 °C por 60 minutos. Aplica-se novamente um degrau de 85°C por 60 minutos e retorna-se à temperatura inicial por mais 60 minutos. Mede-se novamente a tensão de saída da referência de tensão e a diferença de tensão entre as duas leituras é a histerese que deve ser expressa em ppm. Preferencialmente dispositivos de referência de tensão devem ser encapsulados em material metálico para minimizar a fadiga mecânica de montagem e encapsulamento. Em se tratando de histerese térmica, é esperado desempenho inferior para um mesmo dispositivo quando encapsulado em plástico.



Figura 2-3 – Perfil de temperatura para teste de histeres térmica.

A terminologia definida para a caracterização das grandezas típicas de uma referência de tensão pode ser resumida nos parâmetros contidos na Tabela 2-3:

[*]					
Parâmetro	Descrição	Unidades			
Exatidão Inicial	Tensão inicial de saída a 25°C	V			
Coeficiente de temperatura	$TC = \frac{\frac{(V_{r \max} - V_{r \min})}{(T_{\max} - T_{\min})}}{V_{r}} \times 10^{6}$	ppm/°C			
Estabilidade Térmica	$\Delta V, \Delta i$ $_{ imes$ tempo ($_{\Delta}$ T=1000 horas)	$_{Ppm}\sqrt{kh}$			
Ruído	0,1 a 10 Hz	µVpk-pk, ppmpk-pk			
	10 Hz a 1 kHz	μVRMS, ppmRMS			

Tabela 2-3 – Parâmetros de especificação de dispositivos de referência de tensão. Adaptado de [9]

2.2.2 Avaliação das Especificações

A tensão de referência programável é obtida a partir de uma referência de tensão fixa. A incerteza requerida de 10 ppm é obtida como resultado da resolução e da estabilidade dos conversores utilizados para a síntese da tensão de saída. Dessa forma é realizada uma estimativa para a definição da resolução e estabilidade térmica requerida pelos conversores A/D para garantir o atendimento do requisito de incerteza especificado para este projeto. A Tabela 2-4 e a Tabela 2-5 apresentam uma estimativa dos coeficientes de temperatura requeridos para várias ordens de resolução dos conversores A/D do sistema de uma referência de tensão c.c. de saída programável para dois intervalos de temperatura distintos: um $\Delta T=1,0$ °C (funcionamento em temperatura controlada) e um $\Delta T=70$ °C correspondendo a uma faixa de temperatura de operação entre 0°C e 70 °C (funcionamento em temperatura não regulada). Os valores foram calculados a partir da equação 2-3 utilizando-se duas referências de tensão de valores fixos: 5,0000V e 10,0000 V. Pelos dados da Tabela 2-4, para uma referência de tensão de 5,0000 V a incerteza de 1 ppm ou de $\pm 2,5 \mu V (\pm \frac{1}{2})$ LSB) para uma resolução 20 bits. Avaliando a estabilidade térmica do circuito de referência para uma variação de temperatura $\Delta T=70$ °C e uma incerteza da tensão de saída de ± 1 ppm, tem-se um coeficiente de temperatura requerido de 0,0068 ppm /°C. Para uma variação de temperatura $\Delta T = 1$ °C e para a mesma tensão de saída de tem-se um coeficiente de temperatura requerido de 0,47 ppm /°C. Estes valores indicam que a referência de tensão além da necessidade de síntese em alta resolução, preferencialmente deverá ser um sistema que opere com temperatura controlada. Tecnicamente a construção de um circuito cujos componentes têm um requisito de coeficiente térmico de tensão de 0,47 ppm/°C ($\Delta T=1,0$ °C) possui um grau de complexidade menor se comparado à exigência de um coeficiente térmico de 0,0068 ppm/°C ($\Delta T=70$ °C). Esse é um valor teórico que dificilmente pode ser obtido na prática.

Utilizando-se uma referência de tensão de 10,0000 V e conversores A/D com uma resolução de 20 bits, tem-se um coeficiente de temperatura exigido de 0,95 ppm /°C para uma variação de temperatura ΔT de 1,0 °C e uma incerteza de 1 ppm. Este requisito de estabilidade térmica é muito

crítico e também dificilmente obtido na prática onde se obtém valores de coeficiente de temperatura em torno de 2,5 ppm/°C.

Uma forma de viabilizar a construção de uma referência de tensão variável a partir de uma referência de tensão fixa e de conversores D/A é utilizar uma temperatura de trabalho controlada que minimize a exigência de estabilidade térmica dos componentes, e que neste caso seja fisicamente realizável com a tecnologia disponível comercialmente.

Para aumentar a exatidão dos valores de tensão gerados, um número maior de bits e conseqüentemente uma maior resolução pode ser utilizado. Porém neste caso, os requisitos de estabilidade térmica e ruído intrínseco requeridos são mais rigorosos.

- F · · · · · · · · · · · · · · · · · · ·					
RESOLUÇÃO (BITS)	1/2 LSD PARA 5V DE FUNDO DE ESCALA (V)	ESTABILIDADE TÉRMICA REQUERIDA (ppm /ºC) ∆T = 1 ºC	ESTABILIDADE TÉRMICA REQUERIDA (ppm /ºC) ∆T = 70 °C		
8	9,76×10 ⁻³	1,95×10 ³	2,79×10 ¹		
10	2,44×10 ⁻³	4,88×10 ²	6,98		
12	6,10×10 ⁻⁴	1,22×10 ²	1,74		
14	1,53×10 ⁻⁴	3,05×10 ¹	4,36×10⁻¹		
16	3,81×10⁻⁵	7,63	1,09×10⁻¹		
18	9,54×10 ⁻⁶	1,91	2,72×10 ⁻²		
20	2,38×10 ⁻⁶	4,77×10 ⁻¹	6,81×10 ⁻³		
22	5,96×10 ⁻⁷	1,19×10 ⁻²	1,70×10 ⁻³		
24	1,49×10 ⁻⁷	2,98×10 ⁻²	4,26×10 ⁻⁴		
28	9,31×10 ⁻⁹	1,86×10⁻³	2,66×10⁻⁵		

Tabela 2-4 – Desvio de tensão de ½ bit LSB em relação à variação de temperatura de $\Delta T=1$ °C e $\Delta T=70$ °C para uma referência de 5,0000V. Adaptado de [7].

Tabela 2-5 – Desvio de tensão de ½ bit LSB em relação à variação de temperatura de $\Delta T=1$ °C e $\Delta T=70$ °C para uma referência de 10,0000V.

RESOLUÇÃO (BITS)	1/2 LSD PARA 10V DE FUNDO DE ESCALA (V)	ESTABILIDADE TÉRMICA REQUERIDA (ppm/ºC) ∆T = 1 °C	ESTABILIDADE TÉRMICA REQUERIDA (ppm/°C) ∆T = 70 °C
8	1,95×10 ⁻²	3,91×10 ³	5,58×10 ¹
10	4,88×10⁻³	9,77×10 ²	1,40×10 ¹
12	1,22×10 ⁻³	2,44×10 ²	3,49
14	3,05×10⁻⁴	6,10×10 ¹	8,72×10 ⁻¹
16	7,63×10⁻⁵	1,53×10 ¹	2,18×10 ⁻¹
18	1,91×10⁻⁵	3,81×10⁻¹	5,45×10 ⁻²
20	4,77×10⁻ ⁶	9,54×10⁻¹	1,36×10 ⁻²
22	1,19×10⁻ ⁶	2,38×10⁻¹	3,41×10 ⁻³
24	2,98×10 ⁻⁷	5,96×10 ⁻²	8,51×10 ⁻⁴
28	1,86×10⁻ ⁸	3,73×10 ⁻³	5,32×10⁻⁵

2.2.3 Tipos de Circuitos de Referência de Tensão

As referências de tensão do estado sólido podem ser classificadas segundo sua aplicação como mostrado na Figura 2-4.



Figura 2-4 - Tipos de Referência de tensão monolíticas do estado sólido.

As tecnologias e processos construtivos empregados na fabricação das referências de tensão tiveram uma evolução pronunciada a partir dos diodos zener discretos da década de 60. Posteriormente foram desenvolvidos os diodos zener de temperatura compensada e outros tipos de circuitos integrados: band gap, zeners encobertos, XFET[®] (Analog Devices) e FGA (Xicor) como mostrado na Figura 2-5 e Tabela 2-6.





Uma referência de tensão também pode ser classificada em níveis de desempenho. Uma referência de ordem zero é a mais rudimentar com um desvio de temperatura na faixa de 1,5 mV/°C a 5,0 mV/°C. Nestes tipos de referência não há compensação de temperatura. Já as referências de tensão de primeira da ordem são linearmente compensadas. O termo de primeira ordem da resposta em relação à temperatura é cancelado de forma eficiente e o desvio de temperatura fica na faixa de 50 a 100 ppm/°C. Em referências de tensão de segunda ordem ou de ordem superior, este desvio se encontra na faixa de valores inferiores a 50 ppm/°C. Elas são aplicáveis a circuitos de alto desempenho e precisão e têm compensação da componente não linear da tensão de saída [11]. Os circuitos de compensação de temperatura (PTAT – *proportional to absolute temperature*). Para a compensação de desvios lineares utilizam-se o PTAT linear e o CTAT (*complementary-to-absolute temperature*). A combinação do PTAT e CTAT é utilizada para correção de curvatura de

referências de tensão ou corrente de primeira e segunda ordem. A compensação de segunda ordem pode ser realizada por uma malha PTAT² (*proportional to square of absolute temperature*).

2.2.3.1 Diodos Zener

Se um campo elétrico em um diodo reversamente polarizado excede 2 x 10⁷ Vm⁻¹, ele pode remover elétrons de ligações covalentes, o que é conhecido como mecanismo de ruptura zener. Os diodos zener foram os primeiros dispositivos do estado sólido capazes de estabilizar uma tensão de referência e estão disponíveis em várias categorias incluindo uso geral, baixo ruído, alto desempenho e baixa impedância. Diodos zener têm sido tradicionalmente utilizados como blocos para a construção de referências de tensão de alta qualidade. O coeficiente de temperatura dos diodos zener, cuja tensão de ruptura Vz está entre 5V e 8V, é positivo e pode ser compensado em relação à variação desta tensão com a temperatura pela combinação do coeficiente negativo de temperatura de um diodo diretamente polarizado. Os diodos zener compensados em temperatura foram utilizados no fim dos anos 60 a partir da seleção e da posterior combinação destes com diodos (junções PN). A compensação do desvio de temperatura positivo dos diodos zener pelo coeficiente negativo das junções PN, gera uma referência de tensão compensada em temperatura, mas que apresenta elevados níveis de ruído e desvio de tensão de longa duração. Esta associação garante aos dispositivos comerciais além de um desvio de tensão ΔV da ordem de 5,0 mV em um intervalo de temperatura de -55 °C a +100°C, uma tolerância de ±5% para um valor nominal de corrente zener de trabalho. No caso das curvas apresentadas na Figura 2-6, o valor da corrente nominal de trabalho é tipicamente de 7,5 mA.



Figura 2-6 – Zener de temperatura compensada (símbolo e equivalente zener de superfície integrado)[12], [28].

Na Figura 2-6 são apresentadas as curvas de resposta do diodo zener compensado 1N821. O desvio de tensão ΔVZ ($\Delta VREF$ Max) e TEMPCO (ΔSZ) são ajustados para zero na corrente zener (IZ) de trabalho de 7,5 mA [12].

Marco	Dispositivo	Desenvolvedor	Vantagens	Desvantagens
	Diodo Zener	Clarence Zener (Westinghouse Electric	Precisão razoável; baixo custo:	Sensibilidade à temperatura,; elevado ruído:
		Company)	fácil aplicação.	tensão de trabalho superior a 6.0 V:
1950		· · · · · · · · · · · · · · · · · · ·	baixo coeficiente de temperatura: 0,001%/C	corrente de trabalho de 7,5 mA;
	Referencia Zener de			tensão de trabalho superior a 7,0 V;
	temperatura compensada	-		alto custo devido ao tempo de burn-in e seleção
				de componentes;
	LM109 - regulador de	Debart Widler	Compensação de temperatura;	
1969	tensão com referência	(National Semiconductor)	corrente de 1A;	-
	Bandgap			
	LM113 - referência band	Robert Widlar e Robert Dobkin	regulador de tensão shunt	
	gap (1971)	(National Semiconductor)		-
		,	olovado procição obtido atrovéo do civeto o locar	
		Coorgo Erdi	cievada precisão oblida allaves de ajuste a laser,	
	OP07 - zener zapping	(Precision Monolitics)	curva de coeficiente térmico	-
década		(Frecision Monolitics)		
de		Robert Dobkin	6.9V@0.3.ppm/°C	circuito integrado com elemento aquecedor
70	LM119 - Buried Zener	(National Semicondutor)	ruído de 7c:	
	AD500 Dealease Call	Paul Brokaw	tensão de referencia de 2,5/5,0 V	
	AD580 - Brokaw Cell	(Analog Devices)		-
	LM34 - Band gap (1979)	Carl Nelson e Robert Dobkin	fonte de corrente ajustável (1µA - 5 mA);	
		(National Semiconductor)	tensão de operação: 1 a 40 V;	-
1980	LTZ1000 - Buried Zener	Robert Dobkin		-
		(National Semiconductor)		
			baixo ruido;	
1007	XFET - JFET	FET - JFET Analog Devices	linearidade de coeficiente de temperatura;	
1997			baixa nistere termica;	-
			baixa corrente quiescente,	
		National Semicondctors	baixa desvio de longa operação,	
2000		Linear Techology	excelente exatidão inicial (0.1%) [.]	
	Super Band gap	Analog Devices	coeficiente de temperatura muito baixo (3 ppm/°C):	Elevada Corrente quiescente (560 uA tip.)
		Maxim	baixo nível de ruído(2.5 µ/°C):	(p. · · p.)
2002	ECA Electing Coto Apolog	Internil Companyion (Vicer)	baixa corrente de polarização;	Buide alayada (>20u) (ak ak)
2003	FGA - Floating Gate Analog		tensão de saída: 1,25 a 5V.	καίαο ειεναίο (>30μ νρκ-ρκ)

Fabela 2-6 –	Evolução	das	referências	de tensão.
--------------	----------	-----	-------------	------------

Os dois grupos primeiros grupos de referências de tensão definidos na Figura 2-5, que são as do tipo "*band gap*" e zeners encobertos são os mais conhecidos. Estes utilizam circuitos periféricos para controle de temperatura, redução da deriva térmica e ajuste da tensão de saída. As referências do tipo "*band gap*" são utilizadas em sistemas com resolução até 12 bits e as referências do tipo zener encoberto são utilizadas em resoluções superiores a 12 bits [9].

2.2.3.2 Referências de tensão "band gap"

Tipicamente a referência de tensão "*band gap*" de primeira ordem é a arquitetura preferida. O descasamento entre componentes é compensado pelo ajuste a laser após a produção do dispositivo enquanto os efeitos de temperatura de alta ordem são reduzidos pelo uso de esquemas tais como a correção de curvatura. Técnicas têm sido propostas para modificar as referências bandgap para prover tensões abaixo da tensão de "*band gap*" do silício [8]. Referências "*band gap*" são idealmente apropriadas para aplicações de tensões de referência que requerem baixas tensões (<5V), baixa corrente de operação (<1 mA), desvio de temperatura médio (>20 ppm/ °C) e modo de operação série ou shunt².

Uma junção PN de um diodo diretamente polarizado associado a uma compensação de primeira ou segunda ordem (PTAT, CTAT ou PTAT²) é referida como uma referência "*band gap*" e ilustrada na Figura 2-7.



Figura 2-7 – Diagrama de blocos de uma referência de tensão "band gap" [7].

Duas fontes de tensão são geradas: a primeira fonte de tensão V_{BE} de um transistor polarizado diretamente, com uma tensão de saída de 0,7 V e com coeficiente de temperatura de -2,0 mV/°C. Uma segunda fonte de tensão é um gerador de tensão proporcional à temperatura absoluta (*proportional to absolute temperature* – PTAT), que produz uma tensão de saída +2,0 mV/°C. Pela operação de dois transistores em diferentes densidades de corrente, um PTAT é obtido. As duas tensões são aplicadas a um nó somador e os dois desvios de tensão relativos às temperaturas são cancelados resultando em uma tensão de saída de referência (Vref) com desvio de tensão em relação temperatura quase igual a zero.

O comportamento logarítmico da tensão de polarização versus a corrente direta de uma junção PN de um diodo ou da equivalente tensão V_{BE} versus I_C de um transistor NPN diretamente polarizado associado a um PTAT, possibilita apenas uma correção linear de primeira ordem não eliminando a componente não linear. Devido ao cancelamento dos desvios, a tensão de saída é aproximada ao valor de "*band gap*" do silício extrapolado para 0°K, que é igual a 1,205V.

A construção básica de uma referência "*bandgap*" de primeira ordem pode ser explicada pelo circuito proposto por Widlar em 1971 [13] e mostrado na Figura 2-8.

² Reguladores shunt ou reguladores série são configurações distintas nas quais se apresentam as referências de tensão.



Figura 2-8 – Evolução forma simplificada de uma referência de tensão proposta em 1971. Adaptado de [13].



Figura 2-9 – Simulação em PSpice do circuito simplificado de uma referência de tensão band gap.

A determinação das condições de compensação de temperatura pode ser definida a partir da equação de V_{BE} para um transistor [13], como mostra a equação 2-4.

$$V_{BE} = V_{g0} \left(1 - \frac{T}{T_0} \right) + V_{BE0} \left(\frac{T}{T_0} \right) + \frac{nkT}{q} + \frac{kT}{q} \ln \frac{Ic}{I_{C0}}$$
 2-4

- V_{g0}: tensão de bandgap extrapolada para zero absluto;
- q: Carga do elétron;
- > n: Constante definida pelo processo de construção do transistor;
- k: Constante de Boltzman;

17

A tensão diferencial ΔV_{BE} para dois transistores operando em diferentes densidades de correntes (J) está definida na equação 2-5, formando o PTAT [13].

$$\Delta V_{BE} = \frac{kT}{q} \ln \frac{J_1}{J_2}$$
 2-5

Os dois últimos termos da equação 2-4 são muito pequenos e podem ser ignorados, pois são da mesma ordem de grandeza dos erros de aproximação do modelo utilizado para definir a mesma equação. A tensão de referência é definida a partir do circuito da Figura 2-9.

$$V_{REF} = V_{g0} + C\Delta V_{BE}$$
 2-6

Onde C é uma constante de proporcionalidade e no caso do circuito, é R2/R3. Pela adição das equações 2-4 simplificada e equação 2-5 chegamos a equação 2-7.

$$V_{BE} = V_{g0} \left(1 - \frac{T}{T_0} \right) + V_{BE0} \left(\frac{T}{T_0} \right) + \frac{kT}{q} \ln \frac{J_1}{J_2}$$
 2-7

Para definir o comportamento da tensão V_{BE} em relação à temperatura realiza-se a diferenciação da equação 2-4, como mostra a equação 2-8.

$$\frac{\partial V_{BE}}{\partial T} = -\frac{V_{g0}}{T_0} + \frac{V_{BE0}}{T_0} + \frac{k}{q} \ln \frac{J_1}{J_2}$$
 2-8

Idealmente o valor do primeiro termo da equação 2-8 deve ser igualado a zero. Desta forma é obtida a equação para a tensão de bandgap.

$$V_{g0} = V_{BE0} + \frac{k}{q} T_o \ln \frac{J_1}{J_2}$$
 2-9

A partir da comparação das equações 2-5 e 2-6 verifica-se que a tensão de referência V_{REF} tem valor igual a V_{g0} para a temperatura de 0 °K e, deste modo, um circuito que produza esta tensão é uma fonte de tensão independente da temperatura.



Figura 2-10 – Curva típica de desvio de tensão de uma referência "band gap" com compensação de primeira ordem (PTAT) [11].



Figura 2-11 – Curvas de desvio de tensão para três diferentes unidades de referências de mesmo part number [7].

Pode ser observado na Figura 2-11 que as curvas de desvio de tensão pela temperatura de diferentes unidades de uma mesma referência de tensão apresentam uma grande variação entre si. Os desvios de temperatura destas referências de tensão têm um perfil parabólico e possuem uma não linearidade. Estes desvios podem ser minimizados utilizando-se um compensador de segunda ordem para a correção da resposta do dispositivo. A curva corrigida da tensão de referência tem uma forma mostrada na Figura 2-12.



Figura 2-12 – Método de correção PTAT de segunda ordem para compensação linear e não linear de referência de tensão Bandgap [11].

Desvio de Temperatura da Tensão de Saída


Figura 2-13 – Curva de desvio de temperatura corrigida por um compensador de segunda ordem. Observa-se a redução da amplitude das variações do desvio [7].

Os erros devido ao descasamento e às não linearidades dos transistores que podem não ser representadas nos modelos utilizados nas simulações das referências de tensão aqui apresentadas. Outras variações destes circuitos confirmam o comportamento parabólico da tensão de bangap gerada a partir de transistores de silício.

Para a versão apresentada na Figura 2-14, a tensão de saída é proporcional ao número de junções PN presentes no circuito e funciona com o mesmo princípio de compensação de temperatura de coeficientes de temperatura negativo de VBE pelo PTAT. O ponto máximo da tensão de referência de *bandgap* de saída é definido pela relação entre os valores dos coeficientes de temperatura. Aumentando-se o ganho sobre o PTAT ou aumentando-se a área de emissor de um dos transistores (ou de um conjunto de transistores), o ponto de valor máximo da curva de referência de tensão é deslocado para valores maiores de temperatura de trabalho da referência.



Figura 2-14 - Referencia de tensão bandgap proposta por Kuijk em 1973 [14].

Onde:

$$V_{O} = V_{BE2} + V_{BE4} + \frac{R_2}{R_4} \frac{kT}{q} \ln \frac{R_2}{R_3} \frac{I_{O2}}{I_{O1}}$$
2-10

Para dois braços com diferentes densidades de corrente tem-se:

$$V_{BE2} + V_{BE4} \approx V_{g0} - C_1 T$$
 2-11

$$V_{BE1} + V_{BE3} \approx V_{g0} - C_2 T$$
 2-12

Que apresenta um coeficiente de temperatura negativo.

$$\Delta V_{BE} = (C_2 - C_1)T$$
2-13

Que apresenta um coeficiente de temperatura positivo.

$$V_{BE1} + V_{BE3} + \frac{\Delta V_{BE}C_1}{(C_2 - C_1)} \approx V_{g0} = 1,205V$$
 2-14

Pela análise da equação da Figura 2-14 que representa um valor de tensão de *bandgap* para a referência de Kuijk, verifica-se que esta tensão é independente da temperatura e tem valor igual à tensão de *bandgap* do silício extrapolado para 0°K.



Figura 2-15 – Simulação em PSpice do circuito simplificado de uma referência de tensão band gap de Kuijk (1973). Adaptado de [14].

Uma terceira variação para os circuitos de referencia band gap é mostrada de forma simplificada na Figura 2-16, e é conhecida como célula de Brokaw [16]. Este circuito apresenta a possibilidade de um controle separado para a tensão de saída e outro para coeficiente de temperatura. A tensão de saída não se restringe a valores múltiplos da tensão de *bandgap* e é definida pela relação entre os resistores R2 e R4. Os efeitos da não uniformidade entre os resistores são contornados pelo uso de resistores de filme fino construídos no próprio circuito integrado. A corrente de coletor é monitorada e estabiliza a tensão de *bandgap*. A tensão aparece sobre a junção de base-emissor dos transistores na região ativa e não sobre diodos como nas versões anteriores.



*Area de emissor de Q2 é 8 x maior que a área de emissor de Q1.

Figura 2-16 – Circuito simplificado de uma referência de tensão bandgap com dois transistores [16].





Recentemente um novo tipo de bandgap foi desenvolvido sendo referido como o *super-bandgap*. A principal diferença está na construção que usa tecnologia mais avançada resultando em uma série *bandgap* com muitas das melhores características do Zener. Encoberto. Os Super-*bandgaps* têm três características principais:

- excelente precisão inicial
- um baixo coefieciente de temperatura (*tempco*)
- ultra-baixo nível de ruído

Vários fabricantes produzem o *superbandgap*, como por exemplo, o LM4140 da National Semiconductor, construído com um processo proprietário CMOS (precisão incial de \pm 0,1%, TEMPCO de 3 ppm /°C e ruído da ordem de 2,5 µV pk-pk).

2.2.3.3 Referências de tensão de "Buried Zener" (Zener Encoberto)

Devido à grande instabilidade e o alto nível de ruído gerado por uma junção zener em função da contaminação superficial e ou irregularidades na rede cristalina do silício, a junção zener passou a ser construída abaixo da superficie do material semicondutor. Desta forma, o ruído e a estabilidade foram melhorados. Estes tipos de diodos são denominados diodos zeners encobertos ("buried zener diode") e têm sido utilizados em referências de tensão alta precisão. Da mesma forma que nos diodos zener compensados, nos diodos zener encobertos a tensão zener entre 5,0 V e 8,0 V apresenta um coeficiente de temperatura positivo de +2,0 mV/°C. Pela combinação de uma junção p-n diretamente polarizada e de uma junção zener, pode-se obter uma referência de tensão com um desvio de tensão em relação à temperatura quase igual a zero.



Figura 2-18 – Estrutura de um diodo zener (a) e de um diodo zener encoberto (b) [28].



Figura 2-19 – Diagrama de blocos de uma referência de tensão "buried Zener" [7].

Como as referências zener ser tornam mais estáveis com tempo fabricantes como a Datron (Wavetek-Datron), usualmente envelhecem os diodos zener durante dois anos antes da sua utilização em voltímetros digitais. Como exemplo de dispositivos de baixo coeficiente de temperatura, o LTZ1000, com tensão de saída de 7,2 V, possui um coeficiente de 0.05 ppm °C⁻¹ e estabilidade de aproximadamente 1.5 μ V/mês. Este dispositivo utiliza um elemento aquecedor para possibilitar uma elevada estabilidade térmica. A temperatura de trabalho é de 60 °C.



*Aquecedor pulsado para aquecer ou resfriar a referência. O ajuste de R1 é realizado para minimizar a mudança de tensão no ciclo de temperatura. O coeficiente de temperatura de -2mV/ºC de V_{BE} cancela o coeficente de temperatura de +2mV/ºC do Zener.

Figura 2-20 - Exemplo de aplicação da referência de tensão de zener encoberto LTZ1000 [26].

As principais limitações para uso destes circuitos de referência de tensão são as seguintes:

- O desvio de temperatura de cada diodo zener é dependente da corrente circulante e ajustes são necessários para se obter um baixo coeficiente de temperatura.
- Geralmente o ajuste de desvio de tensão igual a zero altera o valor absoluto de saída em relação a seu valor original de tal forma que não se pode obter uma boa precisão inicial e um baixo desvio de tensão em função da temperatura ao mesmo tempo [7].
- É recomendável utilizarem-se duas fontes de corrente distintas para alimentar os diodos. Os valores de corrente são elevados para reduzir o ruído e obter um desvio de tensão igual a zero.
- O valor da tensão de alimentação deve ser superior ao valor da tensão de saída de referência.

As referências que utilizam os diodos zener "encobertos" são utilizadas em modo série e são empregadas em aplicações onde são requeridos baixo coeficiente de temperatura e baixo ruído [7]. As referências construídas a partir destes diodos zener são compensadas (compensação de primeira ordem) contra variações de temperatura pela adição de uma junção PN. As especificações típicas para uma referência zener encoberto incluem:

- erro inicial muito baixo: 0,01% a 0,05% ;
- ➢ baixo TEMPCO: 0,05 a 10 ppm / ° C ;
- ultra-baixo nível de ruído (0,1 a 10 Hz): menor que 10 μV pk-pk ;
- estabilidade de longo prazo normalmente inferior a 25 ppm/1000 horas;
- operam com tensão superior a sua saída (Vss= 7V);
- corrente de alimentação elevada (1,5 mA);

Estas especificações tornam as referências de zener encoberto adequadas para sistemas de 14 bits de resolução, embora elas também possam ser utilizadas em sistemas de resolução mais alta utilizando técnicas compensação de temperatura. Estas referências devem ser utilizadas como uma primeira escolha quando uma tensão de alimentação superior a 8,0 volts estiver disponível, ou se a dissipação de potência não for uma questão relevante. Esta opção de escolha é ainda válida se o dispositivo for trabalhar sobre uma vasta gama de temperaturas e a estabilidade de longo termo, um baixo ruído e baixa deriva forem todos fatores importantes para a aplicação.

2.2.3.4 Circuitos de tensão de referência XFET TM

Em meados da década de 1990, os tipos de tensão de referência disponíveis eram os circuitos bandgap shunt e série e as variações de zener encobertos. No final dos anos 90, com a crescente necessidade de operação dos dispositivos eletrônicos em níveis iguais ou inferiores a 3 volts, referências de tensão de alto desempenho com tensões de alimentação inferiores a 6 V, valor necessário para operar as referências zener, foram desenvolvidas. Tais dispositivos combinam uma operação em baixa potência com baixo ruído e baixa deriva térmica. Também são desejáveis coeficiente de temperatura linear, estabilidade térmica de longo termo e baixa histerese térmica. Para responder a estas necessidades, uma nova arquitetura de referência de tensão foi criada: a tecnologia XFET ™ (extra FET implantado), que produz baixo nível de ruído, requer baixa corrente de polarização, possui melhor linearidade do coeficiente de temperatura e baixa histerese térmica. O núcleo da referência XFET é constituído por dois transistores de efeito de campo, um dos quais tem um implante extra no canal para aumentar a sua tensão pinch-off como mostrado na Figura 2-21. Com ambos os JFETs drenando a corrente, a diferença de tensão pinch-off é amplificada e usada como uma tensão de referência estável sobre uma larga faixa de temperatura, como descrito na equação 2-15.

$$\Delta V p = V_{P1} - V_{P2}$$
 2-15

A tensão intrínseca de referência é de cerca de 500 mV, com um coeficiente de temperatura negativo de cerca de 120 ppm /°K. Este coeficiente é compensado pela adição de um termo de correção gerado da mesma forma que o PTAT usado para compensar referências bandgap. No entanto, o coeficiente de temperatura intrínseco do XFET é de cerca de trinta vezes menor do que a de um *bandgap* e como resultado, muito menos correção é necessária. Isto tende a resultar em muito menos ruído, já que a maior parte do ruído de uma referência bandgap vem do circuito de compensação de temperatura. A compensação através de um coeficiente positivo de temperatura é fornecida por um IPTAT (*"current proportional to absolut temperature"*) [27].



Figura 2-21 – Topologia básica do circuito de uma referência de tensão XFETTM [27].

2.2.3.5 Circuitos de tensão de referência FGA TM

A Xicor Corporation (agora parte da Intersil Corporation) desenvolveu um tipo de referência de tensão usando tecnologia de Porta Flutuante Analógico (FGA [™]). Esta nova topologia CMOS tem características comparáveis às referencias do tipo zener encoberto com uma corrente quiescente de 0,8 µA e opções tensão disponíveis entre 1,25 e 5,00 volts. A tecnologia utilizada é semelhante à da memória EEPROM, que prevê armazenamento não volátil de dados digitais. Na FGA da Xicor os níveis de tensão analógica são armazenados em capacitores equivalentes por mais de 10 anos. Uma das características diferenciais das referências FGA é que estas podem ser utilizadas em sistemas de até 24 bits de resolução.



Figura 2-22 – Representação conceitual de uma referência de transistores de porta flutuante: (a) esquemático proposto, (b) representação gráfica da resposta da referência [8].

Para produzir uma tensão de saída independente da temperatura, a referência é obtida da diferença entre a tensão efetiva de porta para fonte ("source-gate") de dois transistores. A polarização destes dois transistores com correntes idênticas resulta em uma tensão de saída que é diretamente proporcional à carga diferencial armazenada nos transistores. Na Figura 2-22(b) a

dependência de temperatura da tensão de limiar V_{THS} de ambos os transistores são canceladas devido à natureza diferencial da estrutura mostrada na Figura 2-22(a).

O dispositivo de porta flutuante mostrado na Figura 2-23, é um elemento de uma pilha de memória convencional de EEPROM. O dispositivo compreende um transistor do NMOS, um CE equivalente da capacitância de porta, e dois diodos túnel. Estes dois diodos estão conectados de tal forma que o nó interior está isolado em ambos os sentidos evitando a descarga. Como este nó é também o terminal da porta do NMOS é formada uma estrutura de porta flutuante. Tipicamente a carga carregada nesta porta pode permanece sem perdas por um intervalo de 10 a 100 anos.



Figura 2-23 – Esquemático simplificado de uma FGA [28].



Figura 2-24 - Referência de tensão do tipo porta flutuante da x60008 de Xicor (FGATM) [28].

A referência de tensão do tipo porta flutuante X60008 da Xicor (FGATM) consegue sua alta precisão usando um método proprietário do armazenamento permanente da carga de níveis analógicos. Os circuitos internos permitem que o nível de tensão de seja ajustado precisamente e armazenado permanentemente sem perda de carga. Isto resulta em uma exatidão inicial de 0.01%, a corrente quiescente inferior a 1,0 uA, coeficiente de tempertura de 1 ppm/°C e estabilidade de longo termo de 10-ppm/1000 horas.

2.2.3.6 Comparação de Tecnologias de Referência de Tensão

As fronteiras entre as tecnologias e topologias de diferentes tipos de referência de tensão segundo suas especificações não são facilmente definidas. Por exemplo, a próxima geração de super-bandgaps excede algumas das especificações apresentadas pela referências do tipo zener encoberto, XFET® ou FGA[™]. O fato conseqüente é que a escolha da melhor topologia para uma aplicação segundo suas características é uma tarefa complexa porque muitas de suas especificações se sobrepõem as de outras topologias. A definição da referência é realizda segundo a prioridade dos requisitos e sua relação de compromisso com outras características tais como o baixo ruído versus baixa corrente quiescente ou uma baixa tolerância inicial versus baixo ruído. As características para diferentes tipos de referência com uma tensão de saída de 5,0000 volts são sumarizadas na Tabela 2-7. Dos diferentes tipos de referências série mostrados, os tipos com as melhores especificações são a referência zener encoberto e o Xicor FGA[™].

TECNOLOGIA	Band Gap	Super Band Gap	Buried Zener	ADI X-FET [®]	Xicor (Intersil)	Unidade
Característica					FGA ^{····} Vref	
Tensão de referência	5,000	5,000	5,000	5,000	5,000	Volts
Erro Inicial/tolerância	0,040	0,040	0,020	0,040	0,010	%
TEMPCO	5	3	2	3	1	ppm/°C
Estabilidade de longo Termo (1000 h@ 25°C)	250	40	20	40	10	ppm/k
Resolução Máxima do sistema	<10	<10	>12	<12	>14	bits
Histerese Térmica	25	25	20	15,0	50	ppm
Ruído (0,1 a 10 Hz)	50	10	3	3,4	30	µV pk-pk
Ruído de banda larga (@ 1kHz)	n/s	26	2	110,0	<100	nV/√Hz
Corrente de alimentação	50	750 (máx.)	2400	560,0	0,8 (máx.)	μA
Tensão de alimentação (Vout=5,0 V)	5,5 - 15	5,2 - 30	8 - 40	7 - 18	5,1 - 9	Volts
Máxima corrente de saída	25	15	+10/-10	+30/-20	±10 máx	mA
Regulação de Linha	4 (máx)	50	6	35 (máx)	100 (máx)	ppm/mA
Regulação de Carga	5 (máx)	50	3	70 (máx)	50 (máx)	ppm/mA
Margem de Regulação ("Dropout")	0,5 (máx)	0,2 (máx)	2,0	2,0	0,3 (máx)	Volts
Faixa de Temperatura	-40 / +85	-40 / +85	0 /+70	-40 / +125	-40 / +85	°C
Saída Ajustável	-	•	•	•	-	

Tabela 2-7 – Desempenho típico de diferentes tipos de referências de tensão de 5,000V. Adaptado de [28].

2.2.4 Considerações

2.2.4.1 Especificações

Dentre as especificações definidas no item 2.2.1, existem três itens a serem considerados quando uma referência de tensão é selecionada para aplicações com uma resolução maior ou igual a 16-bits:

a. Exatidão inicial da tensão de saída

Em uma referência, a exatidão inicial da tensão de saída gera uma parcela do desvio de fundo de escala. A escolha de uma referência com uma elevada exatidão inicial minimiza erros no valor da tensão de saída e uma seqüência de calibração que corrija os desvios de fundo de escala é sempre recomendada.

b. Coeficiente da tensão de saída

O coeficiente de temperatura de uma referência não afeta apenas o desvio de fundo de escala, mas também os índices de não linearidade diferencial e integral (DNL e INL). Se a referência é escolhida com perdas relacionadas ao coeficiente de temperatura, a tensão de saída do DAC será muito dependente da temperatura ambiente. A minimização da incerteza devida ao coeficiente de temperatura da referência também pode ser feita através do controle rígido da temperatura ambiente em que se encontra o circuito para reduzir os gradientes de temperatura.

c. Ruído da tensão de saída

Quando a conversão analógica para digital requer uma resolução igual ou superior a 16 bits, o ruído da tensão de saída da referência pode contribuir de forma pronunciada para o ruído de fundo de escala do sistema. Isto pode degradar a faixa dinâmica e a relação sinal ruído do mesmo. Desta forma, o ruído de saída de uma referencia deve ser inferior à amplitude de tensão relativa ao bit LSB da aplicação na região de 0,1 a 10 Hz [25]. A redução do ruído de saída de uma referência de tensão pode ser obtida pela inserção de um capacitor de filtragem na saída deste circuito. Os valores de capacitância e as respectivas faixas de freqüência são mostrados na Tabela 2-8.

Tabela 2-8 – Valores dos elementos de filtragem e as respectivas faixas de freqüência para uma fonte de referência [7]

Faixa de ruído de saída	Elemento de filtragem associados à saída do circuito		
10 kHz a 1.0 MHz	Capacitor de 0,001 µF		
1KHz a 100 kHz	Capacitor de 0,1 µF		
1 Hz a 100 Hz	Associação de um capacitor 0,01 μF em paralelo com um resistor de 2 K Ω em série com um capacitor de 10 μF		

d. Incerteza Total

É importante avaliar se a estabilidade e a incerteza definidas em uma aplicação pode ser atingida na implementação proposta e definir os pontos críticos de projeto. Assumindo em uma primeira estimativa os dados de especificação definidos pelo fabricante, pode-se estimar a exatidão dos circuitos propostos. De forma simplificada, os dados a serem avaliados são os [15]:

- ➤ I₁ Exatidão Inicial;
- \blacktriangleright I₂ Coeficiente de temperatura;
- ➢ I₃ Ruído (0,1 Hz a 10 Hz);
- I₄ Estabilidade de longo prazo;
- \succ I₅ Desvio de off-set;
- \succ I₆ Histerese térmica;

A faixa de temperatura ΔT e a tensão de saída Vout são parâmetros que definem as condições de contorno do sistema. A incerteza total pode ser definida pela equação 2-16 [3].

$$I_{\text{total}} = \sqrt{\left(I_1^2 + \left(I_2 \cdot \Delta T\right)^2 + I_3^2 + I_4^2 + \left(I_5 \cdot \Delta T\right)^2 + I_6^2\right)}$$
 2-16

A calibração de um sistema pode minimizar os efeitos do coeficiente de temperatura e erros de iniciais, e freqüentes calibrações podem corrigir os efeitos provocados por desvios de tensão de longa duração e histerese [19]. A calibração inicial de um sistema pode minimizar e até mesmo remover os efeitos dos termos I₁, I₂ e I₅, mas apenas freqüentes calibrações podem corrigir os efeitos provocados pelos termos I₄ e I₆. Outro procedimento para reduzir os efeitos dos termos da equação 2-16 é a redução da faixa de temperatura de operação do sistema pelo controle térmico. O efeito dos termos I₂ e I₅, que são dependentes da temperatura, são minimizados quando ΔT é limitado. Outros erros tais como erro de regulação de linha e regulação de carga podem ser adicionados à equação 2-16. Da mesma forma, termos podem ser retirados através de procedimento de calibração inicial ou por procedimentos periódicos de calibração. Procedimentos de aquecimento ("*warm-up*") para a estabilização térmica e ajuste de zero da escala de saída do padrão devem ser estabelecidos para manter a estabilidade do equipamento ao longo da sua vida útil.

2.2.4.2 Desvios de tensão em circuitos de referência de tensão

Medidas de desvio de tensão ao longo de grandes intervalos de tempo podem ser realizadas em circuitos rotineiramente construídos no mundo real. A partir da soldagem de componentes em placas de circuito impresso e operação em temperatura controlada de 30 °C, suas saídas são medidas com um voltímetro digital de precisão (6,5 dígitos). Estes valores obtidos podem ser pronunciadamente maiores que os valores apresentados nas folhas de dados. Os valores esperados podem atingir valores de até 150 ppm/\sqrt{kH} .

Um modo de reduzir este desvio de tensão é realizar um pré-condicionamento da placa de circuito impresso após a soldagem do circuito integrado de referência de tensão. Os desvios iniciais podem ser reduzidos e estabilizados a partir do controle de temperatura do ambiente de operação da placa em aproximadamente 25 °C, podendo utilizar-se temperaturas mais elevadas. Este "*burn-in*" da placa de circuito impresso a elevadas temperaturas (de até 125 °C) elimina as variações de tensão de saída ao longo das primeiras centenas de horas de funcionamento. Outras variações ocorrem depois de um intervalo de operação superior a 1000 horas e tendem a ser menores que os valores iniciais verificados. Por causa desta tendência de redução, o desvio de tensão ao longo de grandes intervalos de tempo de operação tem como unidade de medida o ppm/\sqrt{kH} .

2.3 Conversão Digital para Analógica

No presente trabalho a conversão digital para analógica (D/A) é uma etapa crítica do sistema da referência de tensão programável, como pode ser visto na Figura 2-25. Como a tensão a ser sintetizada é contínua a escolha dos conversores atende a requisitos estabilidade de longo prazo e resolução.



Figura 2-25 – Diagrama em blocos da referência de tensão programável, destacando o processo de conversão digital para analógica.

Todos os conversores D/A (digital para analógico) representam uma tensão analógica como produto de uma tensão de referência e de um número puro expresso em código binário. Neste trabalho, o processo de conversão digital para analógica é realizado por dois métodos distintos: a conversão digital para analógica utilizando um conversor digital-analógico (D/A) com uma resolução efetiva de 20 bits e a conversão por modulação de largura de pulsos (PWM) com uma resolução efetiva também de 20 bits. Inicialmente serão descritos os conversores D/A e posteriormente os conversores PWM. O diagrama de blocos de um conversor D/A é mostrado na Figura 2-26.



Figura 2-26 – Representação em diagrama de blocos de um conversor digital-analógico de 8 bits.

Para se atingir os requisitos especificados, utilizando-se dispositivos comercialmente disponíveis, uma das soluções apresentadas utilizou dois conversores analógicos para digital (D/As) de baixa resolução combinados em uma estrutura segmentada que resulta em uma solução de maior resolução para atender o desempenho exigido. Em estruturas comerciais, esses D/As podem ser do mesmo tipo ou de tipos diferentes e não necessariamente devem ter a mesma resolução. Neste tipo de arquitetura, em princípio, um D/A trata dos MSBs e outro trata dos LSBs, e seus resultados são adicionados. O processo é conhecido como segmentação e os dispositivos construídos a partir destas estruturas mais complexas são chamados de "D/As segmentados"[20].

2.3.1 Conversores Digitais-Analógicos (D/As) com saída em tensão

A Figura 2-27 mostra dois tipos de D/As segmentados com saída em tensão. A arquitetura mostrada na Figura 2-27 (A) é chamada de Divisor Kelvin-Varley e é composto por dois ou mais arranjos de conversão ("string D/As"). Dado que existem "buffers" entre o primeiro e o segundo estágio, a segunda seqüência de conversão não carrega a primeira, e as resistências neste estágio não precisam ter o mesmo valor que as resistências do primeiro. Todas as resistências em cada seqüência, porém, precisam ser de mesmo valor ou o D/A não será linear. Os exemplos mostram 3 bits no primeiro e segundo estágio de conversão. Resolvendo o modelo de forma genérica, o primeiro estágio (MSB) tem resolução de M-bits e o segundo estágio (LSB) como tendo K-bits de resolução para um total de N = M + K bits. A sessão MSB do conversor tem uma seqüência de 2^{M} resistências de mesmo valor e uma seqüência de 2^{K} resistências iguais na sessão LSB do D/A.



Figura 2-27 – D/As segmentados (saída em tensão) [20].

Em substituição à segunda cadeia de resistências, um conversor binário pode ser utilizado para gerar os três LSBs como mostrado na Figura 2-27. Como é bastante difícil a fabricação redes R-2R de alta resolução pela necessidade de se obterem valores precisos de resistências para que se garanta uma resposta monotônica, é muito comum fazer conversores de alta resolução com uma rede R-2R para a conversão LSBs, e outras estruturas para a conversão MSBs.

Uma versão da arquitetura de conversor segmentado sem buffer é apresentada na Figura 2-28. Esta versão é conceitualmente melhor que a anterior, onde, através de processos CMOS, podem ser fabricadas resistências e chaves, mas não amplificadores (buffers), sem uma adicional elevação de custos para produção destes últimos. Além disso, esta é uma arquitetura que intrinsecamente garante uma monotonicidade. Para uma resolução de k bits, as resistências nos arranjos devem ser iguais, exceto que o resistor do início do arranjo MSB deve ter um valor de 1/8 ou 1/2^k do valor dos outros resistores. O arranjo LSB que tem 2^k - 1 resistores, em vez de 2^k e por não existirem buffers, o arranjo de resistores LSB aparece em paralelo com o resistor comutado da cadeia MSB carregando-o. Esta queda de tensão sobre o resistor MSB corresponde a 1 LSB da cadeia resistiva de conversão LSB. A impedância de saída deste D/A, sem buffer, varia com a mudança do código de conversão.



Figura 2-28 – Conversor D/A com cadeia não amplificada [20].

2.3.2 Conversores Digital-analógicos com saída em corrente

Dois exemplos de estruturas de conversores de segmentação com saída em corrente são mostrados na Figura 2-29. A Figura 2-29 A mostra uma estrutura de um conversor de 7 bits baseados em resistores, onde os 3 MSBs estão totalmente decodificados, e os 4 LSBs são derivados de uma rede R-2R. A Figura 2-29 B mostra uma aplicação semelhante utilizando fontes de corrente. A configuração com fontes de corrente é atualmente a mais utilizada para conversores de alta velocidade [9]. A Figura 2-30 apresenta uma estrutura segmentada de 6 bits totalmente decodificada que utiliza fontes de corrente.



Figura 2-29 – Conversores D/A com saída em corrente: A) baseado em elementos resistivos B) baseado em fontes de corrente [20].



Figura 2-30 – Conversor D/A segmentado de 6 bits com saída em corrente [20].

2.4 Conversão Analógica para Digital

No presente trabalho o conversor analógico-digital constituirá a malha de realimentação, como pode ser visto na Figura 2-31. Como já mencionado no item 2.3, as tensões geradas são de natureza contínua e a especificação deste componente e sua inserção na malha de controle atendem a esta característica de funcionamento.



Figura 2-31 – Diagrama em blocos da referência de tensão programável, destacando o processo de conversão analógico-digital.

2.4.1 Descrição de Funcionamento

O conversor analógico para digital possui uma referência analógica de tensão ou corrente, contra a qual a tensão ou corrente de entrada é comparada. A palavra digital de saída representa uma fração da tensão ou corrente de entrada da referência. Basicamente o conversor analógico digital é um divisor de tensão ou corrente [25]. Um diagrama em blocos é mostrado na Figura 2-32.

$$Vout = 2^n \cdot G \cdot V_{in} / V_{ref}$$
 2-17

Onde:

- n: Número de bits de saída;
- ➢ G: Fator de ganho;
- V_{in}: Tensão de entrada;
- V_{ref}: Tensão de referência ou controle de referência;



Figura 2-32 – Diagrama em bloco de um conversor A\D de 8 bits e a representação dos valores de saída da palavra de conversão [25].

O valor do bit menos significativo (LSB-least significant bit) é definido pela equação 2-18.

$$V_{ref} / 2^n$$
 2-18

Onde:

n: Resolução do conversor;

V_{ref.} Tensão de referência;

Entretanto a precisão pode ser melhorada utilizando-se um conversor de maior resolução (maior número de bits) ou reduzindo o valor da referência de tensão. Ambos os métodos possuem desvantagens: conversores de alta resolução geralmente têm custo maior e não são disponíveis em altas velocidades de conversão. O problema com a redução da tensão de referência é a redução da faixa dinâmica e um aumento de sensibilidade ao ruído de entrada.

2.4.2 Especificações de um Conversor A/D [25].

2.4.2.1 Atraso de abertura:

É o tempo decorrido o após a borda de amostragem do sinal de "clock" até o instante no qual o sinal de entrada é adquirido ou armazenado para conversão.

2.4.2.2 Jitter de abertura:

Variação do tempo de abertura entre amostragens sucessivas. O jitter de abertura aparece como o ruído na saída de conversão.

2.4.2.3 Taxa de erro de bits ("BER bit error rate"):

É definida como a taxa do número de erros tempo dividida pelo número de bits gerados com erro e o total de bits enviados numa transmissão, ou obtidos em uma conversão. Geralmente, é representado por potência de 10.

2.4.2.4 Número efetivo de bits (ENOB):

É uma figura de mérito que indica a redução da precisão de um conversor em relação ao valor absoluto do número de bits de sua palavra de saída. Fatores como a freqüência do sinal a ser convertido e o nível de ruído de um sistema podem provocar uma queda na ENOB. A perda de desempenho de um conversor D/A se manifesta como um aumento do nível de ruído no sinal digitalizado [43]. Na equação 2-19 o ruído de digitalização é expresso em termos da relação sinal-ruído (SNR).

$$ENOB = \log_2(SNR) - \frac{1}{2}\log_2(1.5) - \log_2\left(\frac{A}{FS}\right)$$
 2-19

Onde:

- A: amplitude de pico a pico do sinal digitalizado;
- FS: valor de pico a pico da faixa de tensões de entrada do conversor.

$$ENOB = N - \log\left(\frac{Erro_{rms}}{Erro_de_quantizaçao_ideal}\right)$$
 2-20

Onde:

N: número de bits de conversão do A/D

É importante notar que estas formulações são baseadas no ruído gerado pela digitalização [43]. Neste trabalho o conceito da ENOB é de significativa importância para definir qual a resolução real atingida pelo sistema de síntese de tensão de referência proposto.

2.4.2.5 Erro de ganho:

É o desvio em relação à inclinação ideal da função de transferência de um conversor e pode ser calculado a partir dos erros de off-set e de fundo de escala.

2.4.2.6 Não linearidade diferencial (DNL):

É usada para descrever o erro em um passo de conversão, ou seja, o erro entre o código de conversão real obtido e o resultado ideal esperado. Um exemplo é mostrado na Figura 2-33.



Figura 2-33 – Efeitos de quantização não ideal, não linearidade diferencial e código perdido para a função de transferência de um conversor A/D. Adaptado de [25].

2.4.2.7Não linearidade integral (INL):

É uma medida da distribuição e do tamanho dos erros devido às não linearidades diferenciais. Mostra o quanto a função transferência real do conversor A/D desvia da função ideal. Os desvios de cada código de saída do conversor A/D para a curva da função transferência ideal do conversor são mostrados na Figura 2-34.



Figura 2-34 - Erro de não linearidade integral. Adaptado de [25].

DNL e INL são especificações estáticas, mas elas estão relacionadas a duas especificações dinâmicas. A não linearidade diferencial está relacionada à SNR (relação sinal ruído) e não linearidade integral está relacionada à THD (distorção harmônica total). Entretanto nem ruído ou distorção podem ser inferidos da DNL ou INL, mas ambos tendem a ser mais pronunciadas quando a DNL e a INL se afastam de zero.

2.4.2.8 Distorção por intermodulação (IMD):

É a criação de novas componentes espectrais de freqüência resultante da aplicação simultânea de dois sinais senoidais à mesma entrada do conversor A/D. É definida como a relação entre o produto de intermodulação de potência dos harmônicos de segunda e terceira ordem em relação à potência da freqüência fundamental. A IMD é geralmente expressa em dBFS (dB referenciado ao fundo-de-escala).

2.4.2.9 Latência:

É o número de ciclos de "clock" entre o início da conversão e o instante em que os dados são apresentados na saída do conversor.

2.4.2.10 Códigos perdidos:

São os códigos que deveriam, mas nunca são apresentados na saída do conversor A/D em qualquer conversão realizada.

2.4.2.11 Atraso de saída:

É o tempo decorrido entre uma mudança de borda do sinal de "clock" de conversão e a atualização dos dados da saída do conversor.

2.4.2.12 Taxa de rejeição da fonte de alimentação:

É uma medida da rejeição do conversor às mudanças da tensão de alimentação. Ela pode ser a taxa de mudança no erro de fundo de escala resultante de mudanças na tensão da fonte de alimentação, expressa em dB.

2.4.2.13 Relação sinal ruído (SNR):

É a razão entre um valor RMS de um sinal de entrada em relação à soma de todas componentes espectrais abaixo da freqüência de amostragem. A taxa é expressa em dB e é definida pela equação 2-21:

$$SNR = \frac{Sinal(rms)}{Erro(rms)}$$
 2-21

2.4.2.14 Distorção harmônica total:

Entre o nível de saída da componente fundamental em relação ao somatório das outras harmônicas. Em algumas aplicações são avaliadas as nove primeiras componentes harmônicas. A taxa é expressa em dB.

2.4.2.15 Erro de quantização:

É o erro relativo aos intervalos de quantização de um conversor A/D. Representa o erro de conversão de uma tensão de entrada cuja amplitude está entre dois níveis de representados pelo código de saída do conversor. A função de transferência e o erro de quantização podem ser vistos na Figura 2-35.



Figura 2-35 – Erro de quantização. Adaptado de [25].

O erro de quantização é minimizado com o aumento do número de bits do conversor AD, como pode ser visto na Figura 2-36.



Figura 2-36 – Redução do erro de quantização com o aumento do número de bits de resolução de um conversor DA. Adaptado de [25].

2.4.2.16 Erros de off-set:

Em um conversor A/D uma tensão de entrada equivalente a meio LSB irá provocar uma transição do código de saída do conversor de um LSB. Caso a tensão necessária para provocar essa transição seja maior que o ideal é caracterizado erro de off-set positivo. Caso a tensão de entrada necessária seja menor que o valor ideal é caracterizado um erro de off-set negativo, como pode ser visto na Figura 2-37. O erro de off-set é constante e pode ser removido através de calibração.

2.4.2.17 Erro de off-set de fundo de escala:

É o erro existente no ponto de transição que define o código digital de fundo de escala. É causado pela tensão de off-set e também linha de inclinação da função de transferência do conversor como mostrado na Figura 2-38.



2.4.2.18 Erro de ganho:

É o desvio da inclinação o ideal da função transferência do conversor. É o erro de fundo de escala subtraído do erro de off-set como mostrado na Figura 2-39.



Figura 2-39 - Erro de ganho de um conversor DA. Adaptado de [25].

2.5 Conversão Digital para Analógica PWM

A abordagem da conversão digital-analógica utilizando a modulação por largura de pulsos (PWM/AD) mostrada na Figura 2-40 não é nova e tem limitações de desempenho o que historicamente tem restringido a sua utilização às aplicações de baixa resolução e às aplicações de pequena largura de banda. O desempenho desta técnica está relacionado diretamente à capacidade do filtro passa-baixas de remover as componentes de alta freqüência do sinal modulado em largura de pulsos (PWM). O uso de um filtro com uma baixa freqüência de corte limita a largura de banda da aplicação e o uso de um filtro com uma freqüência de corte mais elevada ou uma banda de transição muito lenta degrada a resolução. Filtros de elevada ordem provocam a redução da velocidade de conversão e como também o tempo de estabilização da tensão de saída na presença de transientes. Uma forma de minimizar esses dois problemas é o aumento da freqüência de chaveamento (ou portadora) do modulador PWM. No entanto, com o aumento na freqüência da portadora PWM, um esforço computacional elevado é exigido do microprocessador do modulador para que limitações de resolução não ocorram [32]. A idéia por trás da conversão digital para analógica utilizando a modulação por largura de pulsos, mostrada na Figura 2-42, é a utilização de um filtro passa-baixas para remover a maior parte dos componentes de alta freqüência, de preferência deixando apenas o componente contínuo do sinal. A largura de banda do filtro passabaixas irá essencialmente determinar a largura de banda para o conversor digital-analógico [32].



Figura 2-40 - Princípio da conversão PWM/DA [32].

A modulação por largura de pulsos é inerentemente ruidosa e circuitos amplificadores baseados nesta técnica não têm sido competitivos em relação aos lineares tais como os amplificadores Classe A [30]. Em relação à classificação do sistema, a modulação por largura de pulsos é um processo não linear e produz níveis de distorção elevados. Para evitar este efeito, três procedimentos são viabilizados a partir da utilização de um controlador digital de sinais (DSC – Digital Signal controller):

- Aumento da taxa de amostragem, para reduzir a distorção PWM e tratamento de ruído;
- Filtragem de ruído gerado pela modulação de poucos bits;
- Espalhamento espectral;

Devido ao elevado número de bits disponíveis nos registradores de contagem e posterior comparação existentes em um DSC, a modulação por largura de pulsos digital pode ser estendida para o uso em alta resolução [30]. Esta configuração é mostrada na Figura 2-41, onde o processador de sinais controla o módulo PWM e faz uma interface através de comunicação serial com um computador pessoal onde é implementada uma interface homem-máquina.



Figura 2-41 – Diagrama em blocos da referência de tensão c.c. variável utilizando uma conversão digital-analógica PWM.

2.5.1 PAM e PWM

Originalmente todos os conversores digital-analógicos usam a modulação em amplitude de pulso (PAM – pulse amplitude modulation) como meio de conversão: uma amostra representada como um número binário é convertida em um pulso cuja altura é proporcional ao valor da amostra. Isto é conseguido dividindo-se uma tensão por uma rede resistiva ou através do controle de uma

corrente sobre um resistor de carga. Para uma conversão de alta resolução a rede resistiva ou fonte de corrente deve conter componentes com valores precisos e baixas tolerâncias. Freqüentemente o processo de conversão do PAM é comprometido pelas não linearidades estáticas (descasamento de resistores e de fontes de correntes) ou por perdas de código (onde valores binários são convertidos erroneamente em valores de tensão ou corrente de saída). Estes efeitos levam a uma perda de desempenho e a distorções. Do ponto de vista sistêmico, um conversor PAM apresenta problemas por ser um processo analógico controlado digitalmente.

A conversão digital através da técnica PWM difere da anterior porque nela não existe um processo analógico e a conversão é realizada por um processo de contagem. Não existem perdas de código e o processo é realizado por elementos digitais exceto em relação aos componentes do filtro analógico de saída [31]. A Figura 2-41 apresenta o sistema de referência de tensão com a utilização do conversor AD/PWM. Apenas os elementos digitais da planta foram representados. Os elementos analógicos não estão presentes, ou seja, o filtro analógico e circuitos secundários de condicionamento de sinais.

No modulador PWM digital os sinais de portadora e o sinal modulante são informações apresentadas sob a forma de códigos digitais. Um processo de contagem utilizando-se de contadores gera o sinal de portadora que é comparado à palavra de informação. No caso deste trabalho, esta informação representa um sinal contínuo de tensão de saída (CC) corrigido do erro de aproximação calculado pelo sistema.



Figura 2-42 – Saída de um modulador PWM , onde T é o período da portadora e p é o ciclo de trabalho (duty cycle). Adaptado de [32].

A representação da forma de onda da saída de um modulador PWM é mostrada na Figura 2-44. A série de Fourier para esta função par é definida por:

$$f(t) = A_0 + \sum_{n=1}^{\infty} \left[A_n \cos\left(\frac{2\pi t}{T}\right) + B_n sen\left(\frac{2\pi t}{T}\right) \right]$$
 2-22

Onde:

$$A_{0} = \frac{1}{2T} \int_{-T}^{T} f(t) dt$$
 2-23

$$A_n = \frac{1}{T} \int_{-T}^{T} f(t) \cos\left(\frac{2\pi t}{T}\right) dt$$
 2-24

$$B_n = \frac{1}{T} \int_{-T}^{T} f(t) sen\left(\frac{2\pi t}{T}\right) dt$$
 2-25

O termo B_n é zero pelo fato desse termo ser uma função ímpar. A componente A_0 é o valor médio da tensão de saída e pode ser definida como sendo a amplitude da tensão de PWM multiplicada pelo ciclo de trabalho, o que é desejável como saída do conversor PWM/DA. Os Termos A_n representam as componentes harmônicas de alta freqüência do sinal PWM e são múltiplos inteiros da freqüência da portadora.

2.5.2 Resolução de Conversão digital-analógica PWM

Duas principais fontes de erro afetam a conversão analógico-digital na modulação PWM. O ciclo de trabalho só pode ser especificado com uma resolução finita. Esta resolução está diretamente relacionada à freqüência da portadora utilizada na modulação por largura de pulsos. Por exemplo, para uma portadora de 2,0 kHz e uma freqüência de contagem de 100 MHz resulta em 50000 contagens por período da portadora o que equivale a uma resolução de 15,6 bits. Para uma resolução de 16 bits a freqüência de PWM será de 1525,88 Hz e um degrau de conversão de 1/65.536 x V_{ref} [33]. As equações de cálculo e as grandezas são mostradas na Figura 2-45.



Figura 2-43 – Cálculo de resolução para um conversor PWM [34].

Uma outra fonte de erro é o *ripple* resultante dos harmônicos não filtrados do sinal modulado em largura de pulsos. A soma dos erros de resolução e o ripple do sinal filtrado definem a incerteza total do conversor PWM D/A [33] e são mostradas de forma simplificada na Figura 2-44.



Figura 2-44 – Incerteza de saída do conversor D/A [32],[33].

Para o conversor digital para analógico PWM também são válidas as figuras de mérito apresentadas para os conversores digital-analógicos, como por exemplo, a monotonicidade e a inexistência de perda de códigos.

A interferência eletromagnética (EMI) gerada por um circuito PWM de portadora de freqüência fixa e suas harmônicas pode ser reduzida por uma modulação desta freqüência para gerar o espalhamento espectral. A modulação de freqüência com um Δf (Hz) de 10% da freqüência da portadora pode reduzir a amplitude da EMI em -12 dB [45].

2.6 Componentes Passivos

Os resistores, tendo coeficiente de temperatura positivo, podem gerar efeitos termoelétricos. Alguns tipos de resistores podem gerar centenas de microvolts de tensão em função deste efeito, podendo interferir na tensão de saída de circuitos críticos como referências de tensão, amplificadores operacionais, conversores A/D e D/A. Resistores de fio usualmente geram tensões mais baixas, enquanto resistores de tipo óxido geram uma tensão mais elevada. Resistores de filme fino apresentam baixas tensões termoelétricas e boa estabilidade de longo termo, sendo, portanto recomendados para o tipo de aplicação deste trabalho. A comparação entre os tipos de resistores é mostrada na Tabela 2-9.

Característica Tipica	Metal Foil	Fio	Filme fino	Filme Espesso	Metal Filme
Precisão ³ dos resistores	Ultra-alta	Ultra-alta	Muito alta	Média	Média/Alta
Valor Máximo (Ω)	250k	1M	25M	2G	10M
Exatidão (%)	0,01 a 0,001	0,01 a 0,005	0,01 a 2	2 a 5	0,1 a 5
TEMPCO (ppm/°C)	0,5 a 10	1 a 20	10 a 100	25 a 300	15 a 100
TEMPCO (ppm/°C)	0,5 a 3	NA	1 a 5	2 a 50	NA
Estabilidade de Longo termo (ppm/ano)	5	20	50 a 100	30 a 1000	1000
Custo	Alto	Médio	Médio	baixo	baixo
Desvantagens	Custo	Baixa a Média frequência; tamanho; efeitos indutivos.	frequentemente frágil; baixa potência.	TEMPCO; estabilidade de longo termo.	Estabilidade de longo termo.

Tabela 2-9 – Comparação entre vários tipos de resistores de precisão.

2.7 O Efeito Termoelétrico

Na prática detalhes de implementação são cruciais para que circuitos desenvolvidos atinjam um bom desempenho em aplicações de precisão. Termopares indesejados (Efeito Seebeck), *layout*, aterramento, blindagem, anéis de guarda, cabos dentre outros elementos, afetam o seu desempenho. Elementos termoelétricos parasitários podem ter efeitos pronunciados e aparentemente inexplicáveis sobre o desempenho destes circuitos. Termopares indesejados podem ser a causa mais freqüente de baixo desempenho de circuitos que trabalham com tensões da ordem de microvolts [21].

Tradicionalmente o termo efeito termoelétrico ou termoeletricidade pode abranger três efeitos distintos: o Efeito Seebeck, o Efeito Peltier e o Efeito Thomson. O efeito Peltier e o Seebeck são os tipos mais básicos dos três e são essencialmente um o inverso do outro. No efeito Joule, o calor é gerado quando uma diferença de potencial é aplicada sobre um material resistivo, sendo relacionado, mas não é geralmente designado como um efeito termoelétrico. Este efeito é usualmente observado como sendo um mecanismo de perdas ou como uma característica termoelétrica não ideal. O efeito Peltier-Seebeck e o efeito Thomson são efeitos reversíveis, enquanto o efeito Joule pode não ser.

³ O termo precisão foi utilizado aqui para especificar a classe de resistores apenas em função da aceitação comercial desse termo. Dentro dos conceitos empregados nesse trabalho seria mais adequado utilizar-se o termo incerteza ou classe de incerteza. Tecnicamente não é recomendada a utilização do termo precisão em documentos técnicos e científicos escritos em língua portuguesa [1].

2.7.1 Efeito Seebeck

O Efeito Seebeck foi descoberto pela detecção de campo magnético quando uma espira fechada é construída por dois metais diferentes e as temperaturas entre as duas junções são distintas. Os metais respondem de forma diferente a essa diferença de temperatura, o que cria uma corrente circulante, produzindo um campo magnético. O efeito Seebeck se deve à difusão de portadores de carga e o resultado é que uma tensão (efeito termoelétrico EMF) é gerada na presença da diferença de temperatura entre dois diferentes materiais ou semicondutores. Isto causa um fluxo contínuo de corrente em uma espira fechada. A tensão gerada é da ordem de $\mu V/^{\circ}C$.



Figura 2-45 – Representação do Efeito Seeback

No circuito da Figura 2-45, a tensão gerada pode ser definida pela equação 2-26.

$$V = \int_{T_2}^{T_1} (S_B(T)) - S_A(T) dT$$
 2-26

Onde:

➢ S_A e S_B são coeficientes Seebeck.

Os coeficientes também são chamados de potência termoelétrica dos materiais A e B como função da temperatura e T1 e T2, que são as temperaturas das junções. Estes coeficientes Seebeck têm um comportamento não-linear em função da temperatura absoluta, material e estrutura molecular dos materiais envolvidos. Se os coeficientes Seebeck forem constantes dentro de uma faixa de temperatura, a tensão gerada é definida pela a equação 2-27:

$$V = (S_B - S_A)(T_2 - T_1)$$
 2-27

2.7.2 Coeficientes Seebeck

Potência termoelétrica ou coeficiente Seebeck de um material é a medida da amplitude da tensão induzida em resposta a uma diferença de temperatura através do material. A potência termoelétrica tem como unidade (V/k), volts por kelvin, embora na prática seja utilizado o valor de $\mu V/K$ (microvolts por kelvin). Valores da ordem de centenas de microvolts por kelvin, positivos ou negativos são comuns para materiais termoelétricos típicos. A diferença de temperatura aplicada

gera difusão de portadores carregados no material, dentre os quais estão os elétrons e lacunas, do lado quente para o lado frio, similar ao comportamento clássico do gás que expande quando aquecido. Portadores móveis de carga, migrando para o lado frio, deixam para trás o núcleo imóvel e de carga oposta no lado quente, aumentando a tensão termoelétrica.

Em qualquer ponto do circuito onde houver dois metais diferentes em contato, pode ocorrer o aparecimento de uma tensão devido ao efeito termoelétrico. Como o material dos terminais dos componentes SMD é o mesmo da superfície da placa, o efeitos termopar é minimizado. Existem outros locais onde pode aparecer o efeito termopar tais como em conectores e resistores. A escolha dos componentes passivos deve contemplar o valor de desvio de tensão apresentado pelo circuito de referência de tensão. A segunda regra para minimizar efeitos termoelétricos é equilibrar o número de junções metálicas (conexões e pontos de solda) em uma malha do circuito. Estes efeitos são potencializados se houver gradientes de temperatura nas malhas do circuito. No caso da utilização de amplificadores operacionais, pode se utilizar da característica de rejeição em modo comum (CMRR) para minimizar o efeito das tensões geradas nas junções metálicas, desde que estejam equilibradas. O número de junções pode ser equilibrado pela inserção de resistores em série na malha do circuito resultando no equilíbrio do número de junções metálicas e soldas nas malhas de entrada dos amplificadores operacionais [21] como mostrado na Figura 2-46.



Consideraões térmicas típicas de layout enfatizam a minimização e diferenciação de acoplamentos térmicos parasitas. A resultante térmica nas entradas inversora e não inverosra devem se iguais, permitindo às saídas diferenciais parasitas acopladas termicamente chegarem casados em fase e amplitude às entradas do amplificador operacional.

Figura 2-46 – Considerações térmicas de leiaute dos circuitos de precisão [21].

Para as conexões entre pinos de conectores e cabos e ou entre pinos de circuitos integrados e soquetes a curva de tensão de termopar gerada em função da temperatura é mostrada na Figura 2-47. A tensão gerada é de aproximadamente $0,2 \mu/^{\circ}C$ sendo portanto maior que o coeficiente de temperatura dos operacionais estabilizados do tipo "chopper" utilizados na implementação deste projeto.



Figura 2-47 – Tensão EMF gerada por dois condutores de cobre idênticos devido à oxidação e impurezas [21].

Materiais	Coeficiente (µV/°C)
Cu-Cu	<0,2
Cu-Ag	0,3
Cu-Au	0,3
Cu-Cd/Sn	0,3
Cu-Pb/Sn	1 a 3
Cu- Kovar	40
Cu-Si	400
Cu-CuO	1000

Tabela 2-10 – Coeficientes térmicos de junções termoelétricas para vários materiais [21].

A Tabela 2-10 apresenta os coeficientes de temperatura para pares termoelétricos gerados pela junção de vários materiais comumente utilizados em circuitos eletrônicos. Observa-se que para as especificações de coeficiente térmico do sistema proposto alguns tipos de junção devem ser evitados, como por exemplo, a junção cobre – cobre oxidado, e as junções feitas entre cobre e a liga de solda chumbo-estanho que tem um coeficiente térmico de 1 a 3 μ V/°C. Desta forma para a realização da montagem dos protótipos deve ser utilizada uma liga de soldagem de cobre-prata que apresenta um coeficiente térmico de 0,3 μ V/°C. De uma forma geral, pelos dados apresentados na Tabela 2-10, o uso de diferentes materiais em trilhas e condutores internos ou externos ao circuito deve ser evitado.

Na Figura 2-48, são mostradas as tensões produzidas pelo efeito Seebaeck, para dois tipos distintos de liga de soldagem. A curva superior para uma liga de Sn-64/PB-36 apresenta um coeficiente térmico positivo com um valor de 1,5 μ V/°C até uma temperatura diferencial de 25 °C. A curva inferior é gerada para uma liga de solda de Cd-60/Sn-40, que tem um coeficiente de 160 nV°C até uma temperatura de 25°C. Esta liga de solda devido a sua toxicidade não é utilizada comercialmente.



Figura 2-48 – Tensão EMF gerada por dois tipos de junção Cobre-solda [21].

Os elementos dos circuitos de uma fonte de referência de saída c.c. variável, tais como bornes e conectores também são fontes de erro por gerarem potenciais termoelétricos. Os valores desses potenciais são apresentados na Tabela 2-11 e possuem uma faixa de variação entre 0,35 μ /°C a 1,7 μ /°C. A partir da análise destes dados, verifica-se que a especificação dos conectores deve seguir a mesma premissa adotada para os demais elementos passivos e circuitos integrados utilizados no projeto, ou seja, um coeficiente térmico e um potencial termoelétrico baixo.

TIPO DE CONECTOR	DESCRIÇÃO	POTENCIAL TERMOELÉTRICO (µV/°C)		
Par BNC-BNC		0.4		
Adaptador BNC-Banana		0.35		
Adaptador BNC-BNC		0.4		
Par macho-fêmea Banana (amostra 1)	• • • • • • • • • • • • • • • • • • •	0.35		
Par macho-fêmea Banana (amostra 2)		1.1		

Tabela 2-11 – Potenciais termoelétricos para alguns conectores comuns utilizados em laboratório [21].

Par macho-fêmea Banana (amostra 1)	·······	0.35
Par macho-fêmea Banana (amostra 2)		1.1
Par macho-fêmea Banana especificado para baixo coeficiente de temperatura amostra 3)		0.07
Conector de inserção para pino banana (cobre-cobre)		0.08
Conector de inserção para pino banana (padrão)		0.5
Conector de inserção para pino banana (metalizado)		1.7

Como discutido anteriormente, as referências da tensão são usadas para fornecer uma tensão muito estável para as medidas a serem feitas de forma comparativa, ou seja, a exatidão de toda medida depende do resultado de sua comparação contra um padrão. Se as conexões da placa de circuito impresso (PCI) forem feitas incorretamente, a tensão de saída de uma referência de tensão pode ter erros resultantes de quedas de tensão nas resistências de contato das trilhas e conectores ou de um aterramento inadequado. Para evitar os erros causados por perdas resistivas, além dos pontos citados anteriormente, as trilhas de conexão devem ser feitas com um comprimento limitado e a intensidade das correntes deve ser tão baixas quanto o possível para minimizar as quedas de tensão e perdas por efeito Joule. Na Tabela 2-12 pode ser verificado que para um PCI com uma camada de 18 μ de espessura de cobre, uma trilha de 25 mils (0,6 mm) de largura com um comprimento de 100 mm tem uma resistência de 15,47 m Ω . Com a circulação de uma corrente de 1,0 mA tem-se uma queda de tensão de 15.47 μ V. O mesmo efeito pode ocorrer nos condutores de cobre. O valor das perdas é estimado na Tabela 2-12 e na Tabela 2-13 para uma temperatura de 20 °C.

Espessura do condutor (Cobre)		Largura do condutor		Resistência	
oz/ft2	kg/m2	in	m	mΩ / in	mΩ / m
		0,0250	0,0006	39,3000	1547,2441
		0,0500	0,0013	19,7000	775,5906
½ (18 µ)	0,15257843	0,1000	0,0025	9,8300	387,0079
		0,2000	0,0051	4,9100	193,3071
		0,5000	0,0127	1,9700	77,5591
		0,0250	0,0006	19,7000	775,5906
	0,30515686	0,0500	0,0013	9,8300	387,0079
1 (35 µ)		0,1000	0,0025	4,9100	193,3071
		0,2000	0,0051	2,4600	96,8504
		0,5000	0,0127	0,9800	38,5827
	0,61031372	0,0250	0,0006	9,8300	387,0079
		0,0500	0,0013	4,9100	193,3071
2 (70 µ)		0,1000	0,0025	2,4600	96,8504
		0,2000	0,0051	1,2300	48,4252
		0,5000	0,0127	0,4900	19,2913
3 (106 µ)	0,91547058	0,0250	0,0006	6,5000	255,9055
		0,0500	0,0013	3,2500	127,9528
		0,1000	0,0025	1,6300	64,1732
		0,2000	0,0051	0,8100	31,8898
		0,5000	0,0127	0,3250	12,7953

Tabela 2-12 – Resistência de trilhas de PCI em função da espessura e largura do condutor de cobre [38].

	Bosistôncia à t −20 °C		
AWG Φ			
-	10 ⁻⁶ Ω/cm	10 ⁻⁶ Ω/in	
10	32,7	83,6	
11	41,4	105,1	
12	52,1	132,3	
13	65,6	166,7	
14	82,8	210,3	
15	104,3	264,9	
16	131,8	334,8	
17	165,8	421,1	
18	209,5	532,1	
19	263,9	670,3	
20	332,3	844,0	
21	418,9	1064,0	
22	531,4	1349,8	
23	666,0	1691,6	
24	842,1	2138,9	
25	1062,0	2697,5	
26	1345,0	3416,3	
27	1687,6	4286,5	
28	2142,7	5442,5	
29	2664,3	6767,3	
30	3402,2	8641,6	

Tabela 2-13 – Resistência do condutor de cobre em função do diâmetro da secção transversal[38].

A definição das especificações de componentes com boa estabilidade térmica e baixo ruído térmico deve ser aliada ao uso de técnicas de compensação ativa para as tensões termoelétricas além das recomendações discutidas nos últimos parágrafos. Estas técnicas serão discutidas no Capítulo 3.

2.8 Ruído: Identificação, Supressão e Controle

2.8.1 Definição

Ruído é qualquer sinal elétrico não desejado presente em um circuito. O efeito indesejado provocado pelo ruído é definido como interferência. O ruído não pode ser eliminado, mas apenas reduzido em amplitude até que não cause mais interferência [41]. As fontes de ruído podem ser agrupadas em três categorias:

- Fontes de ruído intrínseco gerado a partir de flutuações aleatórias dentro de fenômenos físicos tais como ruído térmico e ruído do tipo "shot";
- Fontes geradas pelo homem tais como motores elétricos, circuitos digitais e circuitos de chaveamento em conversores estáticos;
- Fontes naturais como descargas eletromagnéticas.

Trilhas e cabos em um sistema elétrico são elementos importantes que podem transmitir ou receber sinais eletromagnéticos. Para a análise das interações entre trilhas e campos eletromagnéticos e entre campos eletromagnéticos entre si são válidas as seguintes considerações:

- O circuito de receptor de ruído não está diretamente acoplado à fonte de forma a não carregá-la;
- As correntes induzidas não afetam o campo gerador de ruído;
- O comprimento das trilhas dos circuitos deve ser inferior ao comprimento de onda do sinal para permitirem uma abordagem pela teoria clássica de circuitos.

Os tipos de acoplamentos possíveis são o acoplamento capacitivo ou elétrico, o acoplamento indutivo ou magnético e o terceiro provocado pelo acoplamento de ambos os campos elétricos e magnéticos definido como acoplamento eletromagnético [41].

Correntes induzidas e as conseqüentes tensões geradas através dessas interações, em sua maioria de forma não controlada, quando se constituem em perturbações nos circuitos, são genericamente tratadas como interferência. Os condutores, os elementos passivos e ativos dos circuitos são os meios físicos onde os ruídos são gerados, transmitidos e recebidos. Em um sistema os condutores, as malhas de aterramento e de alimentação são partes do sistema sensíveis ao acoplamento ruído de natureza elétrica, magnética ou eletromagnética. Já os elementos passivos e ativos além de susceptíveis à captação de ruído são também fontes intrínsecas geradoras do mesmo.

2.8.2 Aterramento

Uma malha de aterramento é teoricamente definida como um conjunto de pontos equipotenciais ou como um plano que serve de referência para um circuito ou sistema. A definição mais coerente com a realização física e com as condições de operação do sistema proposto seria a definição de uma malha de terra de sinal como sendo um caminho de baixa impedância para o retorno da corrente à fonte de origem [41]. O caminho definido pela corrente de retorno define o acoplamento indutivo entre os circuitos. A escolha da forma de ligação de uma malha de aterramento depende do tipo, da freqüência de operação e das dimensões do circuito. Os circuitos de aterramento de sinal podem apresentar três configurações: aterramento de ponto simples (utilizado para aplicações de baixa freqüência), aterramento de ponto múltiplo (utilizado para aplicações de freqüência intermediária). Neste estudo serão descritos os dois primeiros tipos, os quais serão utilizados no desenvolvimento dos protótipos.

2.8.3 Aterramento de ponto simples

O aterramento de ponto simples é geralmente utilizado em aplicações de baixa freqüência ⁴ e o mesmo consiste em conectar paralelamente todas as referências dos circuitos a um mesmo ponto. Para um funcionamento adequado deste tipo de aterramento, os circuitos devem trabalhar com o mesmo nível de potência e os mais críticos devem estar mais próximos do ponto de aterramento. Usualmente a malha de aterramento é definida, e posteriormente, é projetada a malha de alimentação que pode seguir a mesma configuração. Para que seja evitada a irradiação de sinais de alta freqüência, as trilhas das malhas de aterramento não devem ter um tamanho que seja um múltiplo de 1/4 do comprimento de onda do sinal de alta freqüência. Desta forma as trilhas de aterramento devem ser mantidas em um tamanho inferior à 1/20 do comprimento de onda do sinal para evitar a irradiação e a elevação de impedância da malha.



Figura 2-49 – Aterramento de ponto simples. Elementos a serem aterrados são conectados em paralelo [41].

2.8.4 Aterramento de Multiponto [41].

As malhas de aterramento multiponto devem ser utilizadas em aplicações de alta freqüência ⁵, e em circuitos digitais para minimizar a impedância da malha de aterramento. Desta forma um plano ou uma malha de aterramento em forma de rede ("grid") é utilizada para o retorno de corrente dos circuitos, como mostrada na Figura 2-52.



Figura 2-50 – Aterramento multiponto utilizado em aplicações digitais e alta freqüência.

⁴ Para freqüências inferiores a 1.0 MHz.

⁵ Para freqüências superiores a 10.0 MHz. Para freqüências entre 1.0 MHz e 10.0 MHz o aterramento de ponto simples pode ser utilizado desde que o comprimento das trilhas da malha de aterramento não ultrapasse 1/20 do cumprimento de onda do sinal. De outro modo o aterramento de múltiplos pontos deve ser utilizado.
2.8.5 Malha de alimentação de tensão contínua [41].

Diferentemente das malhas de aterramento, as malhas alimentação dos circuitos digitais, em função do seu regime do contínuo, devem ser projetadas por malhas de ponto simples, pois as correntes circulantes são de baixa freqüência, ou seja, sinais de alta freqüência não devem circular por estes circuitos. Desta forma, os circuitos são separados e alimentados distintamente a partir de um ponto de distribuição de uma fonte de alimentação como mostrado na Figura 2-51. Em sistemas onde diferentes tipos de circuitos são utilizados a escolha do tipo de aterramento é realizada em função da natureza dos circuitos, sendo que todas as malhas de aterramento devem ser conectadas entre si em um mesmo ponto da fonte de alimentação.



Figura 2-51 – Placa de circuito impresso com três sistemas de aterramento separados: um para a lógica digital, um para circuitos analógicos e um para circuitos ruidosos [41].

2.8.6 Fonte de Ruído [41].

Existem três tipos principais de ruído intrínseco:

- Ruído térmico;
- Ruído "shot";
- Ruído de contato;

2.8.6.1 Ruído Térmico

É o ruído provocado pela agitação térmica dos elétrons dentro de um elemento resistivo. O valor eficaz da tensão gerada pelo ruído térmico é definido pela equação 2-28.

$$V_t = \sqrt{4kTBR}$$
 (V) 2-28

Onde:

- ➤ K: Constante de Boltzman (1.38 x 10⁻²³ Joules/°K)
- T: Temperatura absoluta (°K)
- B: Largura de banda (Hz)
- \triangleright R: Resistência (Ω)

O ruído térmico também pode ser representado por uma fonte de corrente associada a um elemento resistivo definido pela equação 2-29.

$$I_t = \sqrt{\frac{4kTB}{R}}$$
 (A) 2-29

O valor de corrente do ruído em relação à largura de banda é definido pela equação 2-30.

$$\frac{I_t}{\sqrt{B}} = \sqrt{\frac{4kT}{R}}$$
 2-30

O ruído térmico está presente em qualquer elemento capaz de dissipar energia. É uma função universal que independe do material de que é constituída esta resistência. A componente reativa das impedâncias de um circuito não produzem ruído térmico. O ruído térmico gerado por uma associação de elementos passivos é igual ao ruído térmico gerado pela parte real da impedância equivalente da malha. A potência de ruído de um elemento é definida pela equação 2-31 e é independente do valor da resistência.

$$P_t = kTB \ (W) \qquad 2-31$$

A freqüência de distribuição do ruído térmico é uma função uniforme. Para uma dada largura de banda em qualquer faixa do espectro de freqüências a potência do ruído térmico é constante e independe do valor da resistência. No domínio da freqüência a distribuição da potência (média ou real) do ruído térmico é uniforme e define-se este tipo de ruído como ruído branco.

2.8.6.2 Ruído "Shot" [41].

Este tipo de ruído é associado ao fluxo de corrente através de uma barreira de potencial. É devido à flutuação de corrente resultante da emissão aleatória de portadores, da sua difusão através da junção e da recombinação dos mesmos. O valor do ruído de corrente do tipo "shot" é definido por:

$$I_{sh} = \sqrt{2qI_{dc}B} \quad (A)$$
 2-32

Onde:

- > q: Carga do elétron $(1.6 \times 10^{-19} \text{ Coulombs})$
- \succ I_{dc:} Corrente média (A)
- B: Largura de banda (Hz)

O valor do ruído em relação à largura de banda é definido pela equação 2-33.

$$\frac{I_{sh}}{\sqrt{B}} = \sqrt{2qI_{dc}} = 5,66 \ge 10^{-19} \sqrt{Idc}$$
 2-33

A densidade de potência do ruído do tipo "shot" é constante com a freqüência e sua amplitude tem distribuição gaussiana.

2.8.6.3 Ruído de Contato [41].

O ruído de contato é causado pelo contato imperfeito entre dois materiais. Esta flutuação de condutividade ocorre sempre que dois metais são unidos como, por exemplo, em chaves e contatos de relés. Também está presente em transistores e diodos devido às imperfeições dos contatos, e em resistores, devido à presença de vários materiais na construção dos mesmos. O valor do ruído de contato é proporcional ao valor da corrente direta. A densidade de potência é inversamente proporcional à freqüência e a amplitude tem distribuição gaussiana.

O valor do ruído de contato em relação à largura de banda é definido pela equação 2-34.

$$\frac{I_f}{\sqrt{B}} = \frac{KI_{dc}}{\sqrt{f}}$$
 2-34

Onde:

- \blacktriangleright f: freqüência (Hz)
- ➢ I_{dc:} corrente média (A)
- ▶ K: constante que depende do tipo de material e sua geometria.
- > B: largura de banda centrada na freqüência f(Hz).

O valor do ruído de contato pode ser elevado em baixas freqüências e representa uma das mais pronunciadas fontes de ruído em circuitos de baixa freqüência.

2.8.6.4 Ruído "Pipoca" [41].

O ruído do tipo "pipoca" ou do tipo rajada está presente em diodos e em circuitos integrados sendo relacionado à corrente. A tensão deste tipo de ruído é grande em circuitos de elevada impedância como na entrada de amplificadores operacionais. Este tipo de ruído é relacionado às imperfeições no processo de manufatura, onde impurezas metálicas estão presentes na junção semicondutora. A amplitude deste tipo de ruído é de 100 a 200 vezes maior que a amplitude do ruído térmico e a densidade de potência é proporcional a $1/f^n$, sendo tipicamente n = 2.

2.8.7 Ruído de Circuitos Digitais [41].

Portas lógicas em circuitos integrados digitais, que drenam correntes diretas da ordem de miliamperès geram emissões irradiadas e conduzidas. Devido à sua alta velocidade de chaveamento e pela indutância intrínseca dos condutores e trilhas que as interconectam, estas passam a representar fontes de ruído. Em circuitos digitais, técnicas de projeto devem ter como objetivo a minimização da geração de ruído interno, da emissão irradiada e da susceptibilidade dos circuitos digitais a fontes de ruído interno e externo.

A banda passante de um circuito digital é relacionada ao tempo de transição t_r do sinal digital e é definida pela equação 2-35. O tempo de transição e a corrente de chaveamento são também parâmetros estritamente relacionados à geração de ruído nas malhas de aterramento e de alimentação.

$$BW = \frac{1}{\pi \cdot t_r}$$
 2-35

Em aplicações digitais as fontes de ruído interno são pontos importantes a serem considerados no projeto. O ruído interno é gerado pelas seguintes fontes:

- Ruído do barramento de aterramento;
- Ruído do barramento de alimentação;
- Reflexões na linha de transmissão;
- "Crosstalk" ou interferência cruzada.

O ruído do barramento de terra é gerado pelas correntes transitórias do barramento de alimentação e pelas correntes de retorno de sinal. Os transitórios do barramento de alimentação podem ser tratados através de capacitores de desacoplamento e o ruído gerado pelas correntes de retorno é tratado pelo controle da impedância da malha de aterramento através da minimização da indutância do circuito de retorno de corrente de sinal.

A redução de indutância é obtida através do uso de múltiplos caminhos paralelos do ponto de vista elétrico desde que a impedância mútua seja desprezível. Neste caso, os condutores de retorno devem ser posicionados distantes entre si para que a indutância mútua seja minimizada.

Para dois condutores paralelos conduzindo correntes no mesmo sentido, a indutância total é dada pela equação 2-36.

$$L_{t} = \frac{L_{1} \cdot L_{2} - M^{2}}{L_{1} + L_{2} - 2M}$$
 2-36

No caso dos dois condutores serem idênticos, a equação 2-36 pode ser reduzida a:

$$L_t = \frac{L_1 + M}{2}$$
 2-37

Se os condutores forem fracamente acoplados, ou seja, mantidos distantes um do outro de forma a reduzir o acoplamento, a indutância mútua se torna desprezível e a indutância total é reduzida a metade do valor da indutância original.

A indutância da malha de aterramento também é obtida pela minimização da área de espira formada pelo condutor do sinal e pelo condutor de retorno de corrente deste sinal.

Dois condutores conduzindo correntes em direções opostas têm uma indutância total definida pela equação 2-38:

$$L_t = L_1 + L_2 - 2M$$
 2-38

Se as indutâncias dos condutores forem iguais, a indutância total equivalente é definida pela equação 2-39.

$$L_t = 2(L1 - M)$$
 2-39

Para minimizar a indutância total da malha de corrente, a indutância mútua deve ser maximizada. Os condutores devem ser colocados tão próximos quanto o possível para minimizar a área entre eles. O coeficiente de acoplamento magnético entre os dois condutores é definido por:

$$k = \frac{\sqrt{L_1 L_2}}{M}$$
 2-40

Para um coeficiente k igual à unidade, tem-se a indutância mútua M igual a indutância dos condutores L_n o que leva a indutância total ser igual a zero na equação 2-39.

Os capacitores de desacoplamento fornecem a energia durante os transitórios de chaveamento das portas lógicas e reduzem a indutância do circuito formado pelos condutores de alimentação e de aterramento dos circuitos integrados. Capacitores de armazenamento ("bulk") devem suprir a energia necessária para a carga dos capacitores de desacoplamento. Estes capacitores devem possuir baixa resistência série e devem ser posicionados junto à entrada da fonte de alimentação.

Em resumo, estas regras de projeto de placas de circuito impresso onde incluem-se desde a especificação correta dos componentes passivos e ativos até a definição de layout de trilhas segundo conceitos de EMI/EMC são de grande importância para o correto desempenho dos circuitos de referência de tensão.

2.8.8 Ruído Digital [41].

A característica chave de um conversor A/D é resolução que ele oferece. Quanto maior a resolução desejada, mais elevado o custo do conversor A/D. Uma maior resolução do conversor A/D é conseguida projetando circuitos eletrônicos para quantizar a amplitude do sinal analógico de entrada transformando-o em um sinal digital que corresponde a uma palavra de código de maior comprimento. Este processo de quantização introduz um ruído no sinal chamado ruído de quantização. Quanto menor o comprimento da palavra, maior o ruído introduzido. Este conceito foi apresentado na sessão 2.4.2. O ruído da quantização pode ser reduzido adicionando mais bits de resolução no conversor A/D, porém conversores A/D práticos têm comprimentos de palavra finitos. Para atingir uma relação satisfatória entre o custo do sistema e a resolução, uma resolução mais elevada da conversão é conseguida através da sobre-amostragem ("oversampling") de um

conversor A/D de baixa resolução e posterior processamento do sinal digital através de um filtro digital e um decimador.

A resolução de tensão de um conversor de n bits é dada pela equação 2-41.

$$\delta = \frac{V_{max}}{2^n - 1}$$
 2-41

O valor quadrático do erro de quantização é definido pela equação 2-42.

$$V_{LSB}^2 = 1LSB^2 = \frac{\delta^2}{2^{2n}}$$
 2-42

Assumindo o tratamento determinístico, o erro de quantização tem distribuição uniforme e seu valor médio quadrático é definido por:

$$\varepsilon^2 = \frac{\delta^2}{12}$$
 2-43

Para uma resolução maior, que representa um maior número de níveis acomodados na faixa dinâmica de tensão, menor será o ruído de quantização.

A conversão de tensão contínua pode ser livre de ruído se o valor da tensão for um múltiplo integral da resolução de tensão do conversor. Qualquer valor intermediário de tensão será arredondado para o nível de tensão de conversão mais próximo, o que insere o ruído de quantização na conversão. A relação sinal ruído é dada pela equação 2-44.

$$SNR = 10 \log_{10} \left(\frac{V^2}{\varepsilon^2} \right)$$

2-44

Para a aplicação de tensão senoidal SNR = 6,02n + 1,76. Para um valor tensão contínua de valor k(V) tem-se: SNR = 6,02.n+10,79, onde n é o número de bits de conversão.

Pela equação 2-44, verifica-se que ocorre um incremento de 6,02 dB a cada bit acrescentado na resolução do conversor A/D. Assim quanto maior o número de bits de um conversor A/D, maior a relação sinal ruído. Para melhorar a relação sinal ruído sem aumentar o número de bits de resolução do conversor, pode-se reduzir o valor do ruído de quantização através de um espalhamento espectral de sinal como mostrado na Figura 2-52

Através da análise da função de transferência de um conversor D/A ideal, o erro de quantização pode variar dentro da faixa de $\pm \frac{1}{2}$ LSB ou $\pm q$ onde q é V_{inmax} /2ⁿ e a densidade espectral do ruído de quantização com distribuição uniforme pode ser definida pela equação 2-45[48].

$$PSD = \frac{\delta^2}{12f_s}$$
 2-45

Uma forma de reduzir a densidade espectral do ruído de quantização é reduzir o numerador da equação, o que é obtido pelo aumento do número de bits. Outra forma é aumentar o denominador da equação, aumentando a freqüência de amostragem o que é definido como sobreamostragem ("oversampling") mostrada na Figura 2-52.



Figura 2-52 – (a) Densidade espectral de potência e ruído de quantização em um conversor AD digital.
 (b) Densidade espectral de potência e ruído de quantização em um conversor com sobre-amostragem [48].

$$\sum_{k=0}^{N-1} \left| g_p[k] \right|^2 = \frac{1}{N} \sum_{n=0}^{N-1} \left| G_p[n] \right|^2$$
2-46

Este resultado é estabelecido pela relação de Parseval [47] definida pela equação 2-46, ou seja, da propriedade da transformada de Fourier ser um operador unitário, pode ser interpretado que a potência contida no sinal definido pela seqüência $g_p[k]$ é igual à potência da transformada discreta de Fourier (DFT- discrete Fourier Transform) $G_p[n]$. Este princípio da conservação da energia é mostrado no espalhamento espectral da Figura 2-52, onde a integral da densidade de potência do ruído de quantização é a mesma nos dois domínios analisados.

Para um sinal analógico convenientemente convertido com uma freqüência de amostragem F_{OS} maior que a freqüência de Nyquist F_N = 2B, onde B é a largura de banda do sinal, o incremento na relação sinal ruído é dada pela equação 2-47.

$$SNR_{Oversample} = 10\log_{10}\frac{F_{OS}}{F_N}(dB)$$
 2-47

A equação geral da relação sinal ruído para uma tensão c.c. de entrada é definida pela equação 2-48.

$$SNR_{oversample} = 6,02.n + 10,79 + 10\log_{10}\frac{F_{OS}}{F_N}(dB)$$
2-48

Supondo um conversor A/D tenha P bits de resolução e que a resolução necessária seja de Q bits, onde Q>P. O fator de amostragem é dado pela equação 2-49.

$$\frac{F_{OS}}{F_N} = 10^{0.602(Q-P)}$$
2-49

Para um conversor D/A de 16 bits, a amplitude mínima do erro de tensão, cuja saída é a tensão de erro de conversão é dada pela avaliação da equação 2-41,de onde obtém-se a equação 2-50:

$$\delta = \frac{V_{max}}{2^n - 1} = \frac{10}{2^{16} - 1} = 152,59 \ \mu V$$
2-50

Utilizando-se o conversor de D/A de 12 bits para a realimentação do circuito de conversão, cuja referência de tensão é de 2,048 V, tem-se:

$$\delta = \frac{V_{max}}{2^n - 1} = \frac{2.048}{2^{12} - 1} = 500, 12\mu V$$
2-51

Como o degrau mínimo de tensão do conversor A/D de 12 bits é maior que o erro da malha , é necessário utilizar-se uma maior resolução na conversão. Para isto pode-se utilizar o mesmo conversor de 12 bits com sobre-amostragem e a posterior decimação e filtragem. Para uma resolução de 17 bits e uma referência de tensão de 2,048 V tem-se:

$$\delta = \frac{V_{máx}}{2^n - 1} = \frac{2.048}{2^{17} - 1} = 15,63 \ \mu V$$
 2-52

Este valor é da ordem de 10 vezes menor que o valor mínino do erro esperado. O fator de sobre-amostragem é estimado pela avaliação da equação 2-49:

$$\frac{F_{OS}}{F_N} = 10^{0.602(Q-P)} = 10^{0.602(17-12)} = 1023,29$$
2-53

Este valor representa uma freqüência de "oversampling" igual a uma multiplicação da freqüência F_N por fator de 2¹⁰ e a resolução equivalente do conversor de 12 bits passa a ser de 17 bits, em função do espalhamento espectral do ruído. A posterior decimação por um fator de 1/1024 corresponderia a um ganho de resolução de 5 bits.

2.9 Conclusões

Os termos técnicos utilizados nesse estudo para o tratamento e discussões foram relacionados nesse capítulo. A obtenção de uma tensão de referência ajustável a partir de uma referência de tensão contínua fixa utilizando a conversão digital-analógica exige requisitos de estabilidade rigorosos. Além disso, são também importantes a resolução e ruído de quantização dos elementos dos circuitos de conversão. Conceitos de ruído gerado por efeito termoelétrico, por interferências eletromagnéticas e as formas de minimização dos mesmos foram estudadas, com destaque para as técnicas de roteamento de placas de circuito impresso e de espalhamento espectral através de sobreamostragem. Técnicas de roteamento, controle e redução de ruído tais como o espalhamento espectral foram também avaliadas.

Capítulo 3

Metodologia

Os conceitos definidos no Capítulo 2 são utilizados neste capítulo para descrever os métodos de desenvolvimento dos circuitos da referência de tensão programável.

Nesse trabalho, as referências de tensão são geradas a partir de uma referência de tensãode zener encoberto simétrica de $\pm 10.0000 \pm 2.0$ mV e ± 2.0 mV e um coeficiente térmico de 1,5 PPM/°C. O erro máximo inicial esperado para este dispositivo é da ordem de 2,0 mV e é comparável ao erro de quantização de um sistema de conversão cuja resolução seja de 12 bits ($\pm 1/2$ LSB = 2,4 mV). Ajustes podem ser realizados para uso em aplicações de maior resolução [10].

Para a síntese de uma tensão de referência programável é utilizada a conversão digital para analógica (conversão D/A) utilizando um conversor analógico-digital ou conversão DA/PWM adequada aos requisitos de implementação propostos neste trabalho:

- ➤ Tensão de saída: ± 10,0000 V (VCC)
- Resolução do conversor DA: 20 bits ou 9,54 μV
- Erro de quantização do conversor DA:± ½ LSB ou ±4,78 uV
- > Incerteza do sistema: ± 10 ppm ou ± 100 uV (VDC)

Neste tipo de aplicação existem limitações tecnológicas a serem consideradas:

- a) Conversores D/A de 18 bits disponíveis são caros e necessitam de freqüentes calibrações. Conversores de 20 bits ou ainda 23 bits são implementados com a arquitetura de divisores Kelvin-Varley. São volumosos, caros e com um tempo de acomodação elevado [21].
- b) A presença de ruído eletromagnético, ruído térmico intrínseco aos componentes utilizados e efeitos induzidos por gradientes de temperatura resultantes da interação entre o sistema e o ambiente em sistemas que utilizem circuitos analógicos e digitais podem atingir uma amplitude de ruído da ordem de 10 mV nas malhas de retorno de corrente.
- c) Equipamentos especiais de teste, software e manutenção de alto nível podem ser necessários tendo em vista a necessidade de técnicas de correção dinâmica de erros [22].
- d) Necessidade de estabilização de componentes através de "burn in" [22].

Nesse trabalho, uma das soluções apresentadas utiliza dois conversores analógico-digitais (D/As) de 16 bits combinados em uma única solução de maior resolução através de uma arquitetura segmentada para garantir o desempenho exigido e para que seja atingida a precisão especificada utilizando-se dispositivos comercialmente disponíveis. Dado que a resolução efetiva do sistema deve ser da ordem de 20 bits, pela presença de ruído e pela proposta de operação estável em malha fechada do sistema de referência de tensão, a resolução nominal dos conversores D/A e A/D deve ser superior a 20 bits. Desta forma, para garantir a estabilidade da malha de controle e correção das não-linearidades dos elementos do circuito, a resolução nominal dos conversores A/D e D/A utilizados deve ser de 24 bits [21].

3.1 Referência de tensão utilizando um conversor D/A de 20bits

O desenvolvimento prático de um D/A de 20 bits de resolução, incerteza de 10 ppm, com desvio de escala e de zero abaixo de 10 PPM/°C, utiliza como elemento de realimentação um conversor analógico-digital de 24 bits, que pode ser construído a partir do diagrama em blocos mostrado na Figura 3-1 e do circuito mostrado na Figura 3-2.

A realimentação e a comparação digital permite a um conversor A/D corrigir os erros do conversor D/A segmentado tais como não linearidade, incerteza inicial e desvios de temperatura. O conversor D/A possibilita uma precisão maior que 10 PPM.



Figura 3-1 – Diagrama de blocos do hardware da ECU, incluindo periféricos do DSP.

3.1.1 Descrição de Funcionamento

A saída analógica do conversor digital para analógico (D/A) com resolução de 24 bits é monitorada por um conversor analógico para digital (A/D) de 24 bits, que fornece a realimentação de informação para um comparador de código.

O bloco comparador calcula a diferença entre a saída do conversor A/D e a entrada de usuário e envia o código de correção de erro para o bloco de conversão D/A composto por dois conversores digital-analógicos de 16 bits cada um. Neste caso, as não-linearidades e desvios são continuamente corrigidos pela malha de controle e a resolução e estabilidade do sistema é determinada pelo conversor A/D e pela referência de tensão. O único requisito é que o conversor D/A de 24 bits resultante do arranjo de segmentação de dois conversores de 16 bits seja

monotônico. A linearidade e estabilidade são garantidas pelo conversor A/D, que juntamente com a referência de tensão define a exatidão do sistema [21].

Na Figura 3-2, o conversor D/A de 24 bits é composto de dois conversores D/A de menor resolução. A palavra de saída do comparador de código é de 32 bits. Os 16 bits mais significativos (MSB) controlam um dos conversores D/A de 16 bits (MSB D/A) e os outros 16 bits menos significativos (LSB) controlam o segundo conversor (LSB D/A). Para assegurar a correta conversão em todas as condições de funcionamento 8 bits são superpostos, sendo 4 bits de cada um dos conversores. Esta superposição que ocorre sobre a palavra de 32 bits e é feita por hardware através de um circuito somador implementado por amplificadores operacionais de baixo ruído e com estabilidade térmica melhor que 10 ppm/°C. A tensão de saída obtida dos conversores D/A tem uma resolução de 24 bits, ou seja, a mesma a resolução do conversor A/D de realimentação da malha de controle, o que garante uma estabilidade do conjunto em 1 LSB na faixa de 1 ppm. Este valor é definido exclusivamente pelas características do conversor A/D presente na malha de realimentação.

A escolha de conversores D/A de corrente se deve à sua melhor resposta dinâmica e menor tempo de conversão em relação aos conversores com saída em tensão. Para a conversão corrente-tensão são utilizados os amplificadores operacionais A1 e A2. Estas tensões são somadas de forma ponderada em A3. As tensões provenientes dos dois conversores D/A são somadas segundo os ganhos da malha de realimentação apresentada na Figura 3-2.

O efeito desta soma é um aumento da resolução efetiva para 24 bits em relação a cada um dos conversores de 16 bits. O circuito composto por A3 e seu amplificador de ganho unitário constitui um filtro passa-baixas com freqüência de corte de aproximadamente 10 Hz.



Figura 3-2 – Detalhes de um DAC de 1ppm. O D/A é composto de dois D/A somados por um amplificador de saída. Um A/D LTC 2400 proporciona a realimentação do circuito [21].

3.1.2 Descrição do Conversor Digital-Analógico de 16 bits

Uma das propostas de desenvolvimento da referência de tensão com saída variável utiliza um conversor D/A de 24 bits operando em malha fechada com conversor A/D de 24 bits. Para implementação deste conversor D/A foi especificado o conversor LTC 1599 (Linear Technology) [29], que tem como requisito principal de especificação a monotonicidade deste componente [21]. Este dispositivo é um conversor digital para analógico de 16 bits com entrada paralela de dois bytes. A não linearidade integral e diferencial é da ordem de 1 bit-significativo (um LSB) na faixa de temperatura industrial nos modos de multiplicação de dois e quatro quadrantes. As saídas podem ser simétricas de \pm 10 V geradas a partir dos resistores internos utilizados no circuito de multiplicação. A tensão de alimentação é de 5 V com a tolerância de 10%. A tensão de referência pode ser de até \pm 25 V, sendo que o valor típico é de \pm 10 V. No modo de operação de dois quadrantes a entrada da tensão de referência é ligada diretamente ao circuito integrado e no modo de operação de 4 quadrantes, ela é fornecida por um amplificador operacional na configuração inversora, como mostrado na Figura 3-3. Este conversor possui saída em corrente que deve ser ligado a um conversor corrente-tensão construído através de um amplificador operacional também na configuração inversora. Ainda na saída do LTC 1599 temos um pino de saída de corrente $(I_{OUT2F}$ - "force") e um pino de sensor de corrente complementar (I_{OUT2S} - "sensor"). Estes pinos podem ser utilizados em um circuito adicional de tratamento de ruído através de controle de impedância de aterramento como pode ser observado na Figura 3-3 e Figura 3-4 126[29].



Figura 3-3 – Diagrama esquemático para aplicação de um conversor AD 16 operando em quatro quadrantes [29].



Figura 3-4 – Diagrama esquemático de um conversor analógico digital de 16 bits utilizando um circuito de guarda para redução de ruído de malha de retorno de corrente (malha de aterramento) e redução de impedância de plano de terra [29].

Em função da exatidão apresentada pelo conversor digital analógico de 16 bits, uma cuidadosa seleção dos amplificadores operacionais deve ser realizada com o objetivo de atingir o desempenho desejado para o sistema. Os amplificadores operacionais podem causar erros de não linearidade integral e diferencial, off-set unipolar, erro de ganho unipolar, erros de zeramento e erros de ganho bipolar. A somatória dos erros, expressos em valores reais (RMS) é totalizada para determinar qual o efeito do amplificador operacional sobre a precisão do conversor. O off-set dos amplificadores operacionais contribuirá para o off-set e erro de ganho e tem um efeito mínimo nas não linearidades integrais e diferenciais do conversor. Para o LTC 1599, 500 μ V de off-set irá causar aproximadamente 0,55 LSB de degradação de não linearidade integral e 0,15 LSB de não linearidade diferencial em um fundo de escala de 10 volts (20 volts para uma escala bipolar).

A estrutura do conversor utilizado é mostrada na Figura 3-5, onde podem ser observadas as saídas de corrente constituídas pelos pinos IOUT1, IOUT2F, IOUT2S. Um requisito mandatório é que os pinos de saída complementar IOUT2F e IOUT2S, sejam conectados ao referencial de terra através de trilhas de baixa resistência.



Figura 3-5 – Arranjo de resistores do conversor digital-analógico do LTC1599 [29].

Existem dois pontos críticos neste arranjo: o primeiro seria a conexão entre o potencial de terra analógico e o de terra digital mostrada na Figura 3-6, o que pode resultar em aumento de ruído na tensão de saída do conversor, o que efetivamente pode ser considerado uma perda de resolução na geração da tensão do conversor D/A. Um segundo ponto é a qualidade do aterramento [22]. É necessário um aterramento com uma baixa impedância. Para garantir uma baixa impedância do aterramento com baixos níveis de ruído e isolação entre as malhas de aterramento analógico e digital é utilizada a configuração apresentada na Figura 3-4 e detalhada na Figura 3-7, onde o um amplificador operacional na configuração seguidor de tensão ("buffer") implementa a isolação entre as duas malhas de aterramento e garante uma baixa impedância de saída.





Figura 3-6 – Conexão convencional da malha de aterramento do conversor corrente-tensão do conversor D/A.

Figura 3-7 – Malha de aterramento de saída do conversor D/A utilizando um amplificador operacional para garantir uma baixa impedância para a malha de retorno de corrente.

A Figura 3-8 mostra um detalhe do diagrama esquemático da aplicação prática do conceito descrito na Figura 3-7. O amplificador operacional U24 na configuração seguidor de emissor implementa o circuito de isolador entre as malhas de aterramento analógico e digital. O amplificador operacional U25 é o conversor corrente-tensão.



Figura 3-8 – Diagrama esquemático da aplicação do conversor D/A LTC1599.

3.2 Referência de Tensão Utilizando um Conversor D/A PWM

O sistema proposto também contempla a implementação de um conversor digital-analógico utilizando a técnica de modulação por largura de pulsos. Os elementos deste circuito comuns ao circuito de conversão D/A de 24 bits é a referência de tensão dual de ±10,0000V e o conversor D/A de 24 bits. Os outros elementos são o circuito modulador de largura de pulsos gerado por um DSC (digital signal controller), o conversor estático CC/CA, um filtro analógico passa-baixas como mostrado na Figura 3-12. Para fechar a malha de realimentação é utilizado o conversor A/D de 24 bits LTC2400.



Figura 3-9 – Geração de uma tensão de referência a partir de uma conversão DA utilizando uma modulação por largura de pulsos (PWM).

Dois blocos principais deste sistema são o conversor PWM e o filtro passa-baixas de 3^a ordem. O PWM que é um conversor CC/CA nesta aplicação funciona como um conversor CC/CC utilizando um segundo bloco de filtragem para recuperar o sinal médio contínuo da modulação PWM realizada em 22 bits de resolução. Pode ser implementado um conversor com uma resolução maior atingindo um total de 32 bits. Embora mesmo que uma maior resolução venha a indicar intrinsecamente uma maior precisão, os efeitos indesejados do ruído eletromagnético originados intrinsecamente da realização física deste circuito, reduzem a resolução efetiva dos conversores. Deste modo, a utilização de um número elevado de bits não necessariamente garantirá uma resolução proporcionalmente maior. Esse é o caso da utilização de conversores A/D e D/A de 24 bits para obtenção de um conversor D/A de 20 bits. No caso do conversor PWM estima-se uma resolução efetiva também de 20 bits mesmo utilizando-se 22 bits na modulação do PWM digital. A configuração final representada em diagrama de blocos da referência de tensão programável é mostrada na Figura 3-10.



Figura 3-10 – Configuração final da tensão de referencia utilizando os dois circuitos distintos de conversão analógica digital: através de um conversor DA e de um circuito PWM.

3.3 Conexões Kelvin

Um dos problemas encontrados para a medição ou calibração é garantir que os elementos de conexão entre o medidor ou padrão e o mensurando ou equipamento a ser calibrado sejam controlados e não interfiram no resultado da medida. Isso pode ser realizado de duas formas: através de procedimentos de operação, de controle e tratamento das medidas ou ajustes, ou através de topologias de circuitos que permitam a compensação dos possíveis erros.

No caso de procedimentos de operação a escolha dos equipamentos e controle de condições experimentais são exemplo de metodologia a ser aplicada. Em relação ao tratamento das medidas pode ser realizado o tratamento estatístico dos dados para a definição dos resultados como, por exemplo, a realização de uma série de medidas para controle de erros aleatórios e posterior análise estatística. Pode ocorrer ainda a inclusão do tratamento estatístico nas estratégias de controle ou aquisição de dados para controle como, por exemplo, a sobre-amostragem (*oversample*) na conversão analógica para digital.

A topologia dos circuitos tem sido discutida nesse estudo e inclui a definição de componentes passivos e ativos que contemplem os requisitos de confiabilidade e precisão assumidos. Os vários blocos funcionais descritos para a síntese da tensão de referência c.c. não contemplam a conexão do sistema com a carga ou com o objeto sob calibração. Essa fronteira física exige técnicas de conexão que compensem os possíveis erros de medida. A conexão Kelvin é uma ligação utilizada para a alimentação de cargas, cujo objetivo é evitar o erro causado pela queda de tensão nos terminais de conexão, trilhas e cabos existentes no circuito formado por uma fonte de

alimentação e uma carga. Os erros provocados pelas conexões e demais elementos do circuito são mostrados na Figura 3-14. Geralmente em aplicações como fontes de alimentação, a medição para a regulação de tensão de saída é realizada diretamente sobre a carga. Dessa forma, ao sinal de realimentação são superpostos erros devidos às quedas de tensão das conexões (trilhas, cabos e conectores) por onde circulam correntes de alimentação. A conexão Kelvin é utilizada para evitar esses erros. Como os condutores ligados ao ponto de medição de tensão transportam uma corrente de valor negligenciável (as entradas para medida de tensão apresentam uma alta impedância) não há queda significativa nos mesmos. Sem a queda de tensão nas resistências dos cabos e conectores, a medida de tensão e conseqüentemente a informação fornecida para a malha de realimentação tem um erro menor [38]. A Figura 3-11 mostra a conexão convencional a dois fios e a Figura 3-12 mostra a conexão Kelvin a quatro fios. As quedas de tensão provocadas pela circulação de corrente através das resistências dos cabos e das resistências de contato das conexões entre fontes de alimentação e cargas mostradas na Figura 3-13, são minimizadas pela conexão Kelvin.



Figura 3-11 – Erros de medida provocados por conexões de dois fios entre a saída de uma fonte de alimentação e uma carga resistiva [39].



Figura 3-12 – Conexão Kelvin em um circuito de alimentação [38].



Figura 3-13 – Conexão Kelvin (quatro fios): as componentes do erro de medida da conexão entre uma fonte de alimentação e uma carga resistiva são minimizadas pela conexão direta do sensor [39].

3.3.1 Princípio de Funcionamento

O princípio básico de funcionamento é mostrado na Figura 3-14. As resistências de contato e as resistências intrínsecas dos condutores são minimizadas pelos amplificadores operacionais de precisão. A corrente na malha de realimentação dos operacionais é limitada à corrente de polarização de entrada dos mesmos. Os principais requisitos dos amplificadores para este tipo de aplicação são um baixo valor de tensão de off-set, baixa corrente de polarização de entrada, um valor elevado de rejeição em modo comum e ruído de fonte (CMRR e PSRR). Como a corrente na malha de realimentação é da ordem de dezenas de nano amperès a queda de tensão no condutor é desprezível dado que um dos requisitos de projeto é que a resistência desta malha seja menor que 1 Ω . Desde que a tensão de off-set dos amplificadores operacionais seja baixa (nesta aplicação é desejável que este valor seja inferior a 5 μ V), o resultado é a minimização da queda de tensão no ramo por onde circula a corrente de carga. A tensão sobre os terminais da carga é o valor diferencial entre as tensões presentes nas entradas não inversoras de ambos amplificadores operacionais. A tensão nos terminais da carga V_o é dada pela equação 3-1.

$$V_o = V_{B+}$$
 3-1

Para esta configuração, a tensão no terminal de saída do amplificador operacional V_{out} é calculada pela equação 3-2.

$$V_{out+} = V_{B+} \times \left(1 + \frac{R_{condutor}}{R_{c \arg a}}\right)$$
3-2

A tensão compensada sobre a resistência do condutor pode ser calculada pela equação 3-3.

$$V_{R_{condutor}} = V_{out} - V_{B+} = V_{B+} \times \left(\frac{R_{condutor}}{R_{c \arg a}}\right)$$
3-3



Figura 3-14 – Alimentação de uma carga por uma referencia de tensão através de uma conexão Kelvin a 4 fios. Adaptado de [40].

Uma tensão de saída de $\pm 10,0000 V \pm 100 \mu V$ (VDC), ou seja uma incerteza de 0,001% requer que a soma de todos os erros não ultrapasse este valor. Na discussão iniciada nesta sessão sobre a incerteza da tensão gerada pelo sistema, uma parcela corresponde aos erros devidos às resistências de contato, resistências dos condutores e trilhas. A outra parcela é devida aos erros de off-set do sistema. A resultante deve ter um valor de incerteza inferior a 100 μ V. Devido aos erros de off-set dos circuitos integrados utilizados e dos termopares indesejados gerados espuriamente que se somam aos erros devidos à componente resistiva do circuito, ocorre a necessidade de utilização de técnicas de compensação e minimização dinâmica de erros. As junções de materiais metálicos diferentes geram tensões por efeito termoelétrico, que sob uma diferença de temperatura de 1 °C podem atingir uma tensão diferencial da ordem de microvolts como descrito na seção 2.7. Na Figura 3-15 são mostradas junções típicas entre os pinos do encapsulamento de um circuito integrado, pinos Kovar, e as trilhas de circuito impresso. O coeficiente Seebeck destas junções é da ordem de 35 μ V/°C, mas apenas as junções que estiverem em temperaturas diferentes irão degradar o sinal.



Figura 3-15 – Erros de off-set: Tensão gerada pelo efeito termoelétrico e tensão de off-set de entrada de um amplificador operacional. Adaptado de [40].

A tensão de off-set e as correntes de polarização também representam fontes de erro. Estas correntes de polarização circulam pelas impedâncias das fontes e um desequilíbrio nas impedâncias

das fontes ou nas correntes de polarização produz erros de tensão de *off-set*. E ainda, as tensões de *off-set* e as correntes de polarização variam com a temperatura. Como a tensão é proporcional à diferença de temperatura, a minimização do efeito termoelétrico ou da tensão de *off-set* é conseguida mantendo-se o circuito sob uma temperatura controlada. O projeto de *layout* da placa de circuito impresso deve ser realizado para minimizar o efeito dos gradientes de temperatura sobre as junções existentes no circuito segundo uma disposição dos elementos do circuito que contemplem os requisitos de dissipação de calor ou potência.

A composição dos erros e a topologia do circuito para a minimização dos mesmos é mostrada de forma simplificada no diagrama da Figura 3-17. Os erros de tensão de off-set, corrente de polarização, resistência de contato e dos condutores são dependentes da diferença ou variação da temperatura entre os vários pontos do circuito. A conexão kelvin a 4 fios foi proposta por apresentar uma correção dinâmica de erros em relação à influência da temperatura. As impedâncias e tensões de termopares que estão na malha de realimentação dos operacionais, são minimizadas pelo valor do ganho em malha aberta dos amplificadores. Para atingir os níveis de precisão exigidos para a aplicação em referências de tensão, amplificadores operacionais do tipo "chopper" estabilizados podem ser necessários [40].

As conexões Kelvin são usuais em circuitos integrados de referência de tensão como mostrado na Figura 3-16. O pino "Force" é o terminal de saída da referência de tensão e o pino "Sense" é o pino de realimentação de tensão de saída. No caso deste estudo estes dois pinos são levados até os conversores D/A e DA-PWM no intuito de garantir a precisão da tensão de referência nas entradas destes circuitos.



Figura 3-16 – Diagrama de bloco funcional da referência de tensão AD688 (Analog Devices) [10].



Figura 3-17 – Diagrama do circuito de compensação dos erros do circuito de saída da referência de tensão.

3.3.2 Aspectos Mecânicos

Os aspectos mecânicos das conexões Kelvin devem ser considerados. As ligações devem ser construídas de forma a permitir que os quatro conectores estejam em contato direto com a carga como mostrado na Figura 3-18-B. O contato entre os dois condutores, um de injeção de corrente e outro de medição ocorre apenas no terminal o mais próximo possível da carga. Se a conexão dos fios é realizada em um terminal comum antes do contato com os terminais da carga como mostrado na Figura 3-18-A não ocorre uma conexão a quatro fios. Esta conexão é denominada conexão pseudo-Kelvin. Neste caso as tensões geradas por efeito termoelétrico na junção de ambos os cabos e terminal de conexão da carga e as resistências de contato provocam erros de medição.





Figura 3-18 - (A) conexão Pseudo-Kelvin; (B) conexão Kelvin [39].

As conexões Kelvin são utilizadas no sistema proposto neste estudo para a correção dos erros que podem ser gerados pela conexão da referência de tensão programável à carga ou instrumento a ser calibrado. O diagrama em blocos acrescido desta funcionalidade é apresentado na Figura 3-19.



Figura 3-19 – Referência de tensão programável incluindo o circuito de conexão a quatro fios (Conexão Kelvin).

3.4 Layout e Técnicas para reduzir as perdas em placas de circuito impresso

Para reduzir o efeito devido às perdas de isolação e às correntes de fuga superficiais nas placas de circuito impresso, a guarda (ou o anel de guarda) é utilizada.

Anel de guarda, ou "guarda" é um tipo de blindagem usado em entradas de amplificadores operacionais e circuitos de alta impedância críticos. É usado para impedir que as correntes de dispersão interfiram em nós sensíveis. O princípio é basicamente cercar o nó sensível com um condutor do protetor em que seja mantido no mesmo potencial que o nó crítico. Assim as correntes de dispersão são conduzidas para pontos distantes dos nós críticos. A Figura 3-20 (a) mostra os diagramas esquemáticos do anel de guarda para um amplificador operacional nas configurações inversora e não inversora. A Figura 3-20 (b) mostra uma realização típica de layout para os anéis de guarda para um encapsulamento SOT-23-5 [46].



Figura 3-20 – Anéis de Guarda. (a) configuração inversora e configuração não-inversora, (b) layout da circuito para PCI [46].

3.5 Conclusões

Neste capítulo foram apresentadas as topologias de construção dos circuitos de referência de tensão c.c. programáveis a partir de referências de tensão fixas do estado sólido. Também foram descritos detalhes técnicos de implementação a partir da análise de dispositivos eletrônicos e circuitos integrados dedicados. Técnicas de compensação de perdas causadas pela resistência de contato e por fontes termoelétricas de ruído orignadas da conexão de diferentes matérias metálicos, tais como as ligações Kelvin foram detalhadas.

Capítulo 4

Resultados

Neste capítulo são apresentados os resultados obtidos a partir da simulação de circuitos de referência de tensão. Os detalhes de implementação já descritos nos capítulos anteriores serão testados em modelos matemáticos de simulação através de ferramentas de software.

4.1 Estimativas

Para uma referência de tensão baseada na tecnologia zener encoberto (AD688Q) os dados especificados são:

- I₁ Incerteza inicial: 2,0 mV;
- I₂ Coeficiente de temperatura: 1,5 ppm/°C;
- I₃ Ruído (0,1 Hz a 10 Hz): 6,0 μ V_{pk-pk}
- I₄ Estabilidade de longo prazo: 15 ppm/1000 horas;
- I₅ Desvio de *off-set*: 1,0 μ /°C;
- I₆ Histerese térmica: 20,0 ppm;

Utilizando-se a equação 2-16, para $\Delta T = 70,0^{\circ}C \text{ e V}_{out}=10\text{V}$:

Incerteza_{total}: $I_{total} = \sqrt{(I_1^2 + (I_2 \cdot \Delta T)^2 + I_3^2 + I_4^2 + (I_5 \cdot \Delta T)^2 + I_6^2)} = 3,476$ mV ou 347,6 ppm.

Realizando a calibração do sistema, considera-se um erro inicial de 20,0 µV:

Incerteza_{total}:
$$I_{total} = \sqrt{\left(I_1^2 + \left(I_2 \cdot \Delta T\right)^2 + I_3^2 + I_4^2 + \left(I_5 \cdot \Delta T\right)^2 + I_6^2\right)} = 1,5$$
mV ou 149,6 ppm.

Reduzindo-se $\Delta T = 1,0$ °C e V_{out}=10V:

Incerteza total: $I_{total} = \sqrt{(I_1^2 + (I_2 \cdot \Delta T)^2 + I_3^2 + I_4^2 + (I_5 \cdot \Delta T)^2 + I_6^2)} = 392 \,\mu\text{V} \text{ ou } 39,2 \text{ ppm.}$

Um dos requisitos desse estudo é uma incerteza de 10 ppm que é equivalente à uma tensão de 100 μ V em uma tensão de fundo de escala de 10,0000V. Na avaliação inicial tem-se um incerteza de 39,2 ppm após a calibração estática do sistema. Como pode ser verificado pelos resultados acima, a operação em temperatura controlada pode melhorar as características de funcionamento do circuito. O objetivo da correção de erros em malha fechada é minimizar a necessidade de operação em temperatura controlada incluindo a compensação da incerteza inicial da referência de tensão e das demais incertezas inseridas e pelos dispositivos eletrônicos presentes no circuito. As estratégias de controle são avaliadas em simulações e os resultados apresentados nesse capítulo.

4.2 Implementações

A implementações das soluções propostas tiveram o objetivo de definir uma metodologia de desenvolvimento de referências de tensão ajustáveis. Planejada em etapas, inicialmente foi realizada uma revisão bibliográfica, seguida de uma etapa de simulações onde o objetivo foi validar as estratégias de controle e as especificações do sistema proposto, seus requisitos mandatórios e, finalmente, a aplicação destes conceitos na definição de uma metodologia para construção e testes de protótipos. A implementação de protótipos embora prevista inicialmente, foi retirada do escopo desse estudo. O diagrama elétrico dos circuitos da referência de tensão, o estudo de compatibilidade magnética para definição de posicionamento de componentes, o número de planos de alimentação, posicionamento dos circuitos de retorno de corrente ou aterramento e de interligações, roteamento, *layout* e confecção da placa de circuito impresso foram concluídos e serão utilizados para posterior implementação prática.

4.3 Simulações

4.3.1 Simulação e Co-simulação

As simulações contidas nesse capítulo contemplam condições específicas de operação do sistema. Foram consideradas condições de contorno tais como temperatura e nível de ruído controlados utilizando-se componentes ideais. O objetivo foi a validação dos algoritmos de controle e das estruturas de hardware propostas. Dentro de condições específicas de operação, o objetivo foi o de comparar as duas estruturas de conversores A/D propostos e validá-las.

Para simulação do sistema constituído pelo código de programa e pelos circuitos de condicionamento, controle e conversão, foram utilizadas duas estratégias: a co-simulação e a simulação através aplicativos de software, ambas realizadas em passo variável. Na co-simulação, ferramentas dedicadas à simulação de circuitos eletrônicos digitais e principalmente analógicos foram integradas em uma plataforma adequada à simulação de lógica de controle. Para a simulação

dos circuitos eletrônicos foram utilizados o PSPICE e o PSIM e para os algoritmos de controle foi utilizado o Matlab Simulink. Também foram realizadas simulações cuja implementação de todo o sistema foi realizada em uma única plataforma de simulação: o Matlab Simulink.

4.3.2 Co-simulação - PSIM e Simulink - Conversor A/D de 10 bits

Para uma avaliação inicial da arquitetura proposta e dos algoritmos de controle foi utilizado um modelo para simulação em escala reduzida. Um conversor digital-analógico de 12 bits constituído por uma estrutura segmentada formada por dois conversores digital-analógicos "escravos" de 8 bits e um conversor analógico-digital "master" de 10 bits. Como resultado dessa estrutura tem-se uma conversão digital-analógica de 10 bits com realimentação de erro de conversão como mostra a Figura 4-1. Dois conversores D/A de 8 bits formando um conversor D/A segmentado de 12 bits e realimentação através de um conversor A/D de 10 bits foram implamentados na plataforma PSIM e constituem um bloco cuja função é a conversão digital para analógica.



Figura 4-1 – Diagrama em blocos para simulação do circuito de conversão A/D a ser utilizado no aplicativo PSIM.

A relação de ganho para as tensões geradas pelos D/As foi definida a partir da superposição de 4 bits dos 16 disponíveis pela associação dos conversores D/A de 8 bits cada um, obtendo-se um conversor D/A segmentado de 12 bits. Na saída do circuito somador não inversor obtém-se uma tensão analógica gerada em um conversor D/A com resolução de 12 bits, que é aplicada à entrada do conversor analógico-digital de 10 bits. Para garantir a estabilidade na conversão analógica para digital, que tem uma resolução de 10 bits, utiliza-se 2 bits a mais na resolução do sinal de tensão de entrada para que ocorra a acomodação do ruído presente no circuito. No caso dessa simulação considera-se que o ruído existente tenha uma amplitude máxima que corresponda a uma faixa dinâmica de 2 bits de resolução do conversor D/A segmentado de 12 bits (2,44 mV). No circuito de simulação é inserido um gerador de ruído gaussiano de amplitude de 0,005 V superposto a um sinal senoidal de 100 mV de amplitude e freqüência de 300 Hz. O ruído inserido na simulação, que é

superior ao valor correspondente a 1 bit menos significativo ($\pm \frac{1}{2}$ LSB_{10_bits} = 4,88 mV) do conversor digital-analógico de 10 bits formado pelo conversor D/A escravo de 12 bits e pelo conversor mestre A/D de 10 bits. O objetivo é verificar a estabilidade e a capacidade de rejeição do ruído de sistema. O ganho para a tensão do D/A escravo MSB é de 0 dB e para o D/A LSB é de - 36,12 dB. Para efeito de avaliação da arquitetura de hardware proposta e do algoritmo de controle, o valor de tensão a ser sintetizado na simulação, que está presente na entrada de usuário, é de 4,1357 V e tensão de referencia é de 5,0000 V. O diagrama em blocos utilizado para esta simulação é mostrado na Figura 4-2. Sinais de ruído gaussiano e de tensão senoidal foram inseridos no circuito para teste de robustez às perturbações.



Figura 4-2 – Diagrama para simulação do circuito de conversão segmentado: dois conversores D/A de 8 bits formando um conversor D/A segmentado de 12 bits e realimentação através de um conversor A/D de 10 bits.

O algoritmo de controle foi implementado em código Matlab e a planta de simulação em Simulink. Os circuitos eletrônicos do conversor D/A escalonado e o A/D de realimentação foram implementados utilizando o aplicativo PSIM⁶ e a interface entre o PSIM e O SIMULINK foi implementada pelo aplicativo SimCoupler. A Figura 4-3 apresenta as camadas de softwares constituídas pelos aplicativos citados anteriormente. O diagrama para simulação do circuito de conversão é apresentado na Figura 4-4 que mostra o diagrama para simulação do circuito de conversão D/A de 10 bits a ser utilizado no aplicativo PSIM SIMCOUPLER: dois conversores D/A de 8 bits formando um conversor D/A segmentado de 12 bits e realimentação através de um conversor A/D de 10 bits.

⁶ PSIM ® é um software de simulação, concebido para eletrônica e sistemas dinâmicos. Um módulo complementar definido como SimCoupler é fornecido para co-simulação com Matlab/Simulink.



Figura 4-3 – Diagrama de camadas dos aplicativos de simulação do circuito de conversão segmentado.



Figura 4-4 – Diagrama para simulação do circuito de conversão D/A de 10 bits a ser implementado no aplicativo PSIM / SIMCOUPLER.

O diagrama utilizado para a co-simulação é mostrado na Figura 4-5. O comportamento do sistema é avaliado em relação ao valor de tensão "setpoint" definido pelo usuário, $V_{usuário} = 4,1357$ V. O valor analógico do erro de tensão presente na saída de referência de tensão é mostrado na Figura 4-6 e na Figura 4-7 é mostrado o seu valor ampliado, onde verifica-se que superposto ao sinal de tensão contínua existe um sinal de ruído.



Figura 4-5 – Planta para co-simulação do conversor D/A de 10 bits utilizando os aplicativos PSIM e Matlab Simulink.



Figura 4-6 – Erro analógico de aproximação gerado pela síntese de tensão de saída do conversor D/A de 10 Bits.



Figura 4-7 – Detalhe do erro analógico gerado pelo conversor D/A de 12 Bits na síntese de tensão de referência.

Na Figura 4-7, superposto ao nível de tensão contínua de saída existe um sinal de ruído. O erro obtido é de -6,55 mV \pm 2,0 mV. Este pode ser um somatório do erro de quantização e do ruído gaussiano.

4.3.2.1 Avaliação de Rejeição de Ruído

Para avaliação da rejeição de ruído, caracterizar o circuito somador e definir a filtragem necessária para o circuito de conversão D/A segmentado mostrado na Figura 4-5, foram inseridos sinais de perturbação entre a malha de conversão D/A e a malha de realimentação A/D. A Figura 4-8 mostra a resposta do circuito de referência de tensão submetido isoladamente a um sinal de perturbação de banda larga de 5,0 mV de amplitude de entrada. Verifica-se que a amplitude do sinal de ruído de saída é de 0,45 mV. A atenuação do ruído é de -20,9 dB. A Figura 4-9 mostra a resposta do circuito agora submetido apenas a um sinal senoidal de perturbação de 100,0 mV de amplitude de entrada. Verifica-se que a amplitude do sinal de ruído de saída é de 4,0 mV. A atenuação do ruído é de -27,95 dB. Isto indica que ocorre uma filtragem do sinal de ruído inserido, porém ainda está presente na saída um "ripple" cuja freqüência é a taxa de atualização da palavra de controle do conversor A/D. Esta freqüência de "ripple" do sinal de saída é de 100 Hz. Estes resultados indicam a necessidade de aumentar a ação de filtragem na malha do conversor para melhorar a relação sinal ruído da tensão c.c gerada, que nessa configuração foi de 53,7 dB .



Figura 4-8 – Tensão de saída do circuito de referência de tensão c.c com perturbação apenas de uma fonte de ruído gaussiano de 5,0 mV de amplitude de entrada.



Figura 4-9 – Tensão de saída do circuito de referência de tensão c.c com perturbação apenas de uma fonte de ruído senoidal de 300 Hz e 100,0 mV de amplitude de entrada.

4.3.2.2 Avaliação do algoritmo de controle e compensação

Para a validação do algoritmo de controle e compensação compara-se o erro analógico e o erro digital que são respectivamente os erros de aproximação apresentados pela malha analógica e pela malha de controle digital. A Figura 4-10 mostra que o erro de aproximação da malha digital para o regime estacionário é igual a zero. A Figura 4-11 mostra o erro de tensão de saída obtida na simulação da planta sem ruído. O valor teórico do erro esperado é de $V_{erro}=5/2^{10}=4,88$ mV e o erro obtido na simulação é de -4,84mV como pode ser visto na Figura 4-12. Em valores absolutos, o erro entre o valor teórico calculado e o valor obtido na simulação é de 1,0%. Essa diferença nos valores de erro estimado e simulado poder ser atribuída às aproximações realizadas no valor dos componentes do circuito somador que definem o ganho de tensão do circuito do conversor D/A segmentado. Assim, o erro de tensão de saída analógica na ausência de ruído da ordem de 4,80 mV, valida o algoritmo de controle utilizado neste estudo, pois esse erro tensão é da ordem de $\pm \frac{1}{2}$ LSB.



Figura 4-10 – Erro digital de aproximação gerado pela síntese de tensão de saída do conversor D/A de 10 Bits.



Figura 4-11 – Erro analógico da tensão de referência gerada pelo conversor D/A de 10 Bits.



Figura 4-12 – Detalhe do erro analógico da tensão de saída gerada pelo conversor D/A de 10 Bits.

Na Figura 4-12 verifica-se que o valor do erro é de aproximadamente 4,84 mV em valor absoluto (ou com valor de -4,84 mV), que é um valor próximo ao valor teórico máximo absoluto do erro definido para o conversor D/A de 10 bits (1 LSB = 4,88 mV)

4.3.2.3 A resposta ao degrau de tensão

A resposta ao degrau de tensão do "setpoint " definido pelo usuário, $V_{usuário} = 4,1357$ V é mostrada na Figura 4-13 e detalhada na Figura 4-14. O valor médio obtido é de aproximadamente 4,1425 V. O erro obtido é de 0,163% em relação ao valor teórico definido pela entrada de usuário.



Figura 4-13 – Comparação entre o valor de tensão sintetizado pelo conversor D/A de 10 bits e o valor definido na entrada do sistema de 4.1357 V.



Figura 4-14 – Amplitude da tensão de saída e do ruído de distribuição gaussiana inserido no conversor D/A PWM de 10 bits.

No conversor segmentado de 12 bits proposto nessa simulação, dois conversores de 8 bits são utilizados para a sua construção. As palavras de controle (D0 a D8) são escritas em cada conversor como mostrado na Figura 4-15.



Figura 4-15 – Representação do processo de segmentação para construção de um conversor de 12 bits.

Os valores da palavra digital de controle dos conversores D/A de 8 bits são mostrados na Figura 4-16 e Figura 4-17.



Figura 4-16 – Comportamento dinâmico dos valores das palavras de controle dos conversores D/A (MSB e LSB)de 8 bits MSB e LSB.



Figura 4-17 – Detalhe do comportamento dinâmico dos valores das palavras de controle dos conversores D/A (MSB e LSB) de 8 bits.

O valor da composição das duas palavras pode ser definido por:

$$V_{out} = \frac{DA_high}{2^n} \times V_{ref} + \frac{DA_low}{2^n} \times V_{ref} \times \frac{1}{2^{n-s}}$$

$$4-1$$

$$V_{out} = \frac{211}{256} \times 5 + \frac{70}{256} \times 5 \times \frac{1}{64} = 4,142$$
 4-2

Onde:

- DA_high: valor da palavra de controle do D/A MSB;
- DA_low: valor da palavra de controle do D/A LSB;
- n: número de bits de resolução;
- s: número de bits de superposição.

Para um valor de entrada do sistema de 4,1357 V, foi obtido o valor de saída de 4,1425 V. Este resultado apresenta um erro da ordem de 6,7 mV (0,162 % ou 1623,37 ppm) entre o valor de entrada de usuário e o valor obtido na simulação. Esta estimativa representa um valor maior que o admitido para a incerteza integral do sistema. Para melhorar os resultados obtidos, os modelos de simulação seguintes serão construídos com uma resolução maior e testadas as estratégias de controle e de minimização dos erros de off-set, ruído e incertezas.

4.3.3 Simulação em Matlab Simulink - Conversor D/A de 24 bits

A validação do sistema descrito no item 4.3.2 proporcionou a identificação de limitações na capacidade de resposta do sistema às perturbações e possíveis ruídos intrínsecos. O valor do erro obtido foi definido fora da faixa do intervalo de incerteza proposto na especificação do sistema e assim a necessidade de um melhor desempenho pode ser alcançada pelas seguintes ações nos requisitos propostos para o sistema simulado:

- Redução do erro de quantização (aumento da resolução dos conversores);
- Aumento de estabilidade dos circuitos analógicos do sistema;
- Maximização da relação sinal ruído da tensão de saída;

O diagrama em blocos do conversor D/A de 20 bits proposto é mostrado na Figura 4-18.



Figura 4-18 – Diagrama em blocos do conversor D/A de 24 bits, operando em malha fechada com resolução efetiva de 20 bits.

Melhoria	Ação
Redução do erro de quantização	Aumento do número de bits de conversão
Aumento da precisão dos circuitos analógicos	Redução de tensão de off-set e corrente de polarização devido a critérios mais rigorosos de seleção de componentes. ⁷
Aumento da relação sinal ruído (SNR)	Sobre amostragem

Tabela 4-1 – Adequação de especificações dos elementos e blocos da simulação.

4.3.3.1 Descrição do circuito

Esta simulação difere da co-simulação anterior por utilizar apenas a plataforma Matlab e também em relação à precisão dos conversores. Os conversos D/A têm 16 bits de resolução e o conversor A/D possui 24 bits. O resultado esperado é que a tensão sintetizada por um conversor com uma resolução efetiva de aproximadamente 20 bits.

⁷ Ação para implementação de protótipos.

A estrutura proposta para a conversão é mostrada na Figura 4-18. Ela consiste de dois blocos de conversão D/A de 16 bits de resolução associados em uma estrutura de segmentação para formar um conversor D/A de 24 bits. O sinal analógico é realimentado e inserido no bloco de controle após conversão analógica para digital. O erro da tensão de saída é calculado e as palavras de controle dos conversores D/A são atualizadas até que seja obtido um valor de erro digital que tenda a zero em regime estacionário e um erro analógico que atenda ao intervalo de incerteza definido na especificação desse sistema.



Figura 4-19 – Planta para simulação do conversor D/A de 20 bits utilizando o aplicativo Simulink.

Para a construção do conversor D/A de 24 bits, será utilizada a mesma arquitetura utilizada para o conversor digital para analógico utilizada no item 4.3.2. A estrutura do circuito de simulação é mostrada na Figura 4-19.

4.3.3.2 Avaliação do erro de tensão de saída

O valor de entrada para o circuito de simulação é definido pelo usuário e no caso desta simulação é $V_{usuário} = 4,123456$ V, com uma referência de tensão de 5,0000 V. O erro de quantização teórico máximo (±½ LSB) é de 0,298 µV. A Figura 4-20 e Figura 4-21 mostram o erro analógico da tensão de saída obtido na simulação. O valor do erro obtido na simulação é de - 0,12 µV, que é da ordem de grandeza do valor de tensão de -½ LSB (-0,15 µV). Esta simulação contempla unicamente a malha de conversão e de realimentação do sinal sem a presença de sinais de ruído, e tem o objetivo de validar o algoritmo de controle e o conceito da arquitetura de hardware proposta.


Figura 4-20 – Erro analógico de aproximação gerado pela síntese de tensão de saída do conversor D/A de 20 Bits.



Figura 4-21 – Detalhe do erro analógico de aproximação gerado pela síntese de tensão de saída do conversor D/A de 20 Bits.

4.3.3.3 Avaliação do algoritmo de controle

A avaliação do algoritmo de controle é realizada através dos dados obtidos na Figura 4-22 e Figura 4-23. Verifica-se nessas figuras que o tempo de acomodação em resposta a um degrau de tensão é inferior a 1,5 ms e o valor final da palavra de correção e atualização dos conversores D/A tende ao valor de tensão definido pela entrada de usuário, dado que o erro digital converge para zero. Aqui o erro digital é uma das variáveis do software de controle do sistema proposto.



Figura 4-22 – Comportamento dinâmico do erro digital da malha de controle para geração de tensão de saída do conversor D/A de 24 Bits.





A análise do comportamento das variáveis de controle do software, no caso o erro integral, mostra um perfil monotônico e sem perdas de códigos do conversor D/A. Este resultado pode ser comparado aos resultados obtidos para a tensão de saída do sistema.

4.3.3.4 Avaliação da precisão do circuito de referência de tensão

O comportamento da tensão de saída digitalizada pelo conversor A/D de 24 bits é mostrado na Figura 4-24 e Figura 4-25. Verifica-se que o erro digital em malha fechada corresponde à aproximadamente 13,41 nV.



Figura 4-24 – Comparação entre o valor digital de saída do conversor A/D de 24 bits e o valor definido na entrada do sistema de 4,1234 V que corresponde aproximadamente ao valor de contagem 13836025.



Figura 4-25 – Detalhe da Figura 4-24. O erro digital em malha fechada corresponde à aproximadamente 0,045 contagens ou seja 13,41 nV.

A avaliação da resposta do sistema de referência de tensão ajustável é realizada através da análise da Figura 4-26 e Figura 4-27. São apresentados os valores de regime permanente da tensão

de saída. O erro analógico definido pela diferença entre o valor de referência de tensão e o valor de tensão de saída é igual a $0,12 \mu V$.



Figura 4-26 – Comparação entre o valor tensão analógica de saída do conversor D/A de 20 bits e o valor definido na entrada do sistema de 4,123456 V .





Esses resultados indicam que no modelo, a conversão digital para analógico, a segmentação e a posterior conversão analógico para digital na malha de realimentação inserem erros no circuito de conversão D/A. O erro digital devido à ação de compensação do bloco de controle, que teoricamente tende a 0,0 V em regime permanente, obtido na simulação e mostrado na Figura 4-25 é de 13,41 nV.

O valor das palavras digitais de controle dos conversores D/A de 16 bits são mostrados na Figura 4-28. Como verificado anteriormente, a palavra de conversão tende a se estabilizar no valor da tensão selecionada pela entrada de usuário.



Figura 4-28 – Valores das palavras de controle dos conversores D/A de 16 bits MSB e LSB.

O valor da composição das duas palavras pode ser definido pela equação 4-3:

$$V_{out} = \frac{54046}{65536} \times 5 + \frac{3991}{65536} \times 5 \times \frac{1}{4096} = 4,123457V$$
 4-3

para um valor de entrada do sistema de 4,123456V , com um erro de 0,9 μ V em relação à entrada definida pelo usuário.

4.3.4 Simulação em Matlab Simulink – Conversor DA/PWM.

A conversão digital-adnalógica através da conversão PWM é uma solução, que por limitações técnicas relacionadas à freqüência de trabalho dos processadores digitais, apresenta restrições de aplicação quando utilizada para sintetizar tensões alternadas que possuam componentes harmônicas de freqüências elevadas [30], [31].

Para as aplicações de tensão contínua estas limitações não são necessariamente impeditivas, sendo o número de bits de resolução um requisito mandatório que está relacionado ao valor de incerteza associada ao valor de tensão de saída gerada.

O diagrama em blocos de uma referência de tensão comercial utilizando a técnica de modulação de largura de pulsos é mostrado na Figura 4-29.



Figura 4-29 – Diagrama em blocos de um conversor DA/PWM de alta resolução [35].

4.3.4.1 Descrição de HW

No diagrama em blocos da Figura 4-29, os principais blocos funcionais são o conversor meia-ponte que utiliza chaves analógicas para sua implementação (ADG411), a referência de tensão dual (AD688), um filtro passa-baixas cuja equação de ganho é definida pela equação 4-9 e o circuito de compensação de resistência das chaves analógicas.

Esta configuração do conversor tem pontos críticos de projeto que devem ser observados:

- A resistência intrínseca das chaves analógicas deve ser compensada, já que a queda de tensão nesse elemento de chaveamento do conversor representa uma fonte de erro na tensão imposta pelo conversor PWM na entrada do filtro e por conseqüência um erro na tensão média de saída do mesmo.
- A freqüência de portadora do conversor PWM é definida pela relação entre o tamanho da palavra de contagem e a freqüência de trabalho do DSC. Um exemplo comercial, o sistema de calibração 7LFC/NA [35], onde o número de bits de contagem é 14, mas com o uso da segmentação, a resolução passa a ser de 28 bits. A freqüência de trabalho dos contadores é de 10 MHz e a portadora de PWM é de 610,35 Hz.
- Uma primeira aproximação para determinar a freqüência de corte mínima do filtro é definida como sendo ¹/₈ da freqüência da portadora de PWM e, portanto, deve ser aproximadamente 76,5 Hz.
- Na banda de rejeição especificada em projeto é desejável uma atenuação de -170 dB, definida pela equação 2-44, o caso de uma tensão de saída senoidal. No projeto do

filtro utilizado como referência [35], a freqüência de corte é de 15,2 Hz e a atenuação na freqüência de 76,5 Hz é de -14 dB. A tensão de "ripple" na saída do conversor mostrado na Figura 4-44 é de 370,0 μ V, o que representa uma atenuação de -94,65 dB, valor muito inferior ao valor teórico desejável de -170 dB. A resolução de tensão para um conversor de 28 bits é de 74,5 nV (referente à ±½ LSB), e desta forma as características do filtro deverão ser alteradas.

Para o conversor proposto neste trabalho, o circuito utilizado na filtragem tem a mesma configuração da Figura 4-42, com os seguintes parâmetros:

- Freqüência de corte é de 7 Hz;
- Tensão de "ripple" é de 54,5 μV o que resulta em uma atenuação de -111,4 dB que é inferior à atenuação desejável;

A freqüência de PWM foi elevada para 2,0 kHz em função das características do DSC.

4.3.4.2 Simulação em Matlab/SIMULINK

O circuito da Figura 4-30 apresenta o circuito de simulação para a síntese de tensão de referência utilizando uma arquitetura de conversão PWM de 22 bits de resolução. Os registradores do modulador PWM utilizam uma palavra de 22 bits para controle do ciclo de trabalho do conversor. Um conversor A/D de 24 bits é utilizado para fechamento da malha de realimentação. A resolução efetiva esperada para esse conversor é de 20 bits. O filtro utilizado no conversor PWM é do tipo Butterworth de ordem 8. A resolução do sistema proposto é definida pela resolução do conversor D/A PWM de 22 bits.



Figura 4-30 – Diagrama de blocos do Conversor DA/PWM com resolução efetiva de 20 bits.

A simulação foi realizada a partir de um valor de entrada de tensão definida pelo usuário padronizada para todas as simulações desse estudo em 4,123456V. Os valores da referência e da tensão de saída da malha de realimentação são apresentadas na Figura 4-31. O intervalo de incerteza para os valores digitais de saída do conversor D/A PWM de 22 bits convertido em valores de tensão é definido pela equação 4-4.

$$\Delta V = \frac{Valor_DA_\max}{2^n} \times V_{ref} - \frac{Valor_DA_\min}{2^n} \times V_{ref}$$
4-4

Onde:

harphi n = 22 bits $V_{ref} = 10,000 \text{ V}$

Assim: $\Delta V = 4.8 \,\mu V$

O valor médio da tensão de saída digitalizada é de 4,123456 V o que resulta em uma leitura de saída da malha digital definida por $4,123456 \pm 2,4 \ge 10^{-6}$ V. Para esse estudo, o requisito de incerteza especificado para o sistema de 10 ppm para o valor definido na entrada de usuário de 4,123456 V, é de $4,123456 \pm 41,2 \ge 10^{-6}$ V. O valor definido como requisito do sistema para a incerteza integral é atendido pelo resultado obtido na simulação da malha digital do circuito de referência de tensão.



Figura 4-31 – Valores digitais para a tensão de saída convertida pelo Conversor A/D de 24 bits e o valor da referência de tensão

A Figura 4-32 mostra a tensão analógica de saída do circuito de conversão D/A PWM. Observa-se a presença de uma tensão de ripple de aproximadamente 3,0 μ V de amplitude ou 0,73 ppm e freqüência de 3,3 Hz, definido pela equação 4-5.

$$\Delta V = Valor _max - Valor _min$$

$$\Delta V \approx 3.0 \ \mu V$$
4-5

O valor médio da tensão de saída é de 4,1234565, que resulta em uma leitura de saída da malha digital definida por 4,1234565 \pm 1,5 x 10⁻⁶ V. Se comparado ao valor definido na entrada de usuário apresenta um erro de 0,289 μ V ou 0,07 ppm.

Tabela 4-2 – Adequação de especificações dos elementos e blocos da simulação.

Dispositivo/Resolução	V _{out} (±½ LSB, Vref = 10,000 V)
Malha digital	4,1234564 ± 2,4 x 10 ⁻⁶ V
Malha analógica	4,1234565 ± 1,5 x 10 ⁻⁶ V



Figura 4-32 – Comparação entre os valores de tensão de saída do circuito e o valor de referência.



Figura 4-33 - Comportamento do erro analógico para o circuito de referência de tensão programável.

A Figura 4-33 mostra o comportamento do erro analógico. O valor médio do erro de tensão analógica de saída é de 0,5 μ V e o valor de pico a pico V_{pk-pk=} 2,9 μ V que é da mesma ordem de grandeza do erro de quantização da malha digital de controle do conversor, definido pelo conversor A/D de 24 bits. O valor de amplitude de 2,92 μ V pode ser justificado pela resolução efetiva do conversor AD de 24 bits, que nessa simulação, quando inserido na malha de realimentação, tem a resolução equivalente de 1 bit LSB definida pela equação 4-6.

Resoluçao(1LSB) =
$$\frac{Vref}{2^n} \times G = \frac{1,024}{2^{23}} \times \frac{1}{0,0512} = 2,3842\,\mu\text{V}$$
 4-6

Este valor é da ordem de grandeza do valor da tensão de ripple obtida na saída do conversor PWM,que é requisito desse estudo, e é um valor inferior ao erro estimado para uma conversão efetiva de 20 bits que é 9,5 μ V.

4.3.4.3 Validação do algoritmo de controle

Para a validação do algoritmo de controle, pode ser avaliado o comportamento da variável erro digital. Para o regime estacionário o valor esperado dessa variável é zero. Na Figura 4-34 é mostrado o comportamento dessa variável e pode ser verificado que o valor médio obtido em regime estacionário é zero. Dessa forma, considerando as aproximações realizadas sobre as grandezas de entrada do bloco de controle para operar com variáveis inteiras, pode ser verificado que o algoritmo de controle de malha fechada atinge o valor desejado para operação em 4,0 segundos aingindno o regime permanente. Como verificado no item 4.3.3.2, este resultado valida o algoritmo de controle do circuito de referência de tensão c.c ajustável.



Figura 4-34 - Comportamento da variável erro digital.

Na Figura 4-35 é mostrada a curva de resposta da variável erro integral da malha de controle do circuito de síntese de tensão c.c. para o valor de entrada de usuário padronizada para testes de validação desse estudo. Considerando que um valor médio de 3,459 x10⁸ pode ser representado em valores de ciclo de trabalho para o conversor D/A PWM através da equação 4-7:

$$D = \frac{Erro_{\text{int egral}}}{2^n} \times G = \frac{3,459 \times 10^8}{2^{22}} \times 0,005 = 0,4123$$
4-7

Esse é o valor de ciclo de trabalho para o conversor PWM para condição de entrada definida para as simulações desse estudo. O valor de tensão média de saída obtida na saída do conversor é definido pela equação 4-8:

$$Vout = \frac{DL}{2^n} \times G \times Vref = 4,1234553 V$$
4-8

O erro obtido na saída do conversor pwm é de 1,5 μ V. Esses resultados validam a estrutura do conversor PWM como também o algoritmo de controle proposto.



Figura 4-35 – Comportamento da variável de controle erro integral.

A simulação do conversor apresenta resultados que embora validem os conceitualmente a arquitetura proposta para software e hardware é realizada com estruturas ideais dificilmente construídas em uma implementação prática como, por exemplo, o filtro butterworth de 8ª ordem. A Tabela 4-3 mostra os dados obtidos para a simulação das malhas do sistema de referência de tensão. Pode ser verificado que a tensão de saída apresenta uma incerteza de 0,364 ppm.

1, ,		
Dispositivo	V _{out} (±½ LSB, Vref = 10,000 V)	
Malha digital	4,1234564 ± 2,4 x 10 ⁻⁶ V	
Malha analógica	4,1234565 ± 1,5 x 10 ⁻⁶ V	
Malha do conversor PWM	4,1234553 ± 1,5 x 10 ⁻⁶ V	

Tabela 4-3 – Comparação entre os erros de quantização das malhas analógica e digital.

Na Figura 4-36 são apresentados os resultados obtidos a partir da simulação do circuito de referência de tensão de saída ajustável, construída com um conversor D/A PWM. A Figura 4-36 (A) apresenta o resultado do erro integral para simulação do conversor PWM com um filtro de Butterworth de 3ª ordem. A Figura 4-36 (B) mostra o mesmo sinal para a simulação do conversor PWM com um filtro Butterworth de 8ª ordem. Pode ser verificado um comportamento mais ruidoso

com a utilização de um filtro de 3^a ordem, embora amplitude média de ripple nas duas medidas seja aproximadamente igual. A análise espectral da tensão de saída do conversor PWM com a filtragem 3^a ordem é mostrada na Figura 4-37. O mesmo sinal após a filtragem de 8^a ordem é mostrado na Figura 4-38. Pode-se verificar na Figura 4-39 a existência de sinal de ruído na freqüência de 1,1 Hz e de harmônicos de ordem superior dessa componente resultante da filtragem de 3^a ordem.



Figura 4-36 – Comparaçao entre as respostas do erro integral e da tensão de saída: A) PWM com filtro Butterworth de 3ª ordem B)PWM com filtro Butterworth de 8ª ordem.



Figura 4-37 – Densidade espectral do ruído no circuito de referência de tensão para filtragem de 3ª ordem.



Figura 4-38 – Densidade espectral do ruído no circuito de referência de tensão para filtragem de 8ª ordem.



Figura 4-39 – Detalhe – densidade espectral da tensão de saída da referência de tensão, indicando a presença de componentes harmônicas de ruído para a filtragem de 3ª ordem.

4.3.4.4 Simulação em Matlab Simulink com sobre-amostragem

Umas das técnicas para redução de ruído e conseqüentemente aumento da SNR já discutidas nesse estudo é o espalhamento espectral. A implementação desse conceito é a aplicação da sobreamostragem. O circuito proposto para a simulação da sobre-amostragem é mostrado na Figura 4-40.



Figura 4-40 – Circuito de referência de tensão utilizando conversor DA/PWM e sobre-amostragem.



Figura 4-41 – Densidade espectral de ruído da tensão de saída da referência de tensão utilizando sobreamostragem, indicando uma redução na presença de componentes harmônicas.

Comparando-se as Figura 4-39 e Figura 4-41 verifica-se uma redução na amplitude das componentes harmônicas de ruído. A taxa de sobre-amostragem utilizada é de 4 bits ou 256 vezes. Para estes valores, a amplitude do ruído na freqüência de 2,2 Hz é reduzida de 142,8 μ V para 35,71 μ V, o que representa uma redução de 12dB.

4.3.4.5 Simulação em PSpice

Para a simulação das características dos circuitos de chaveamento e filtragem do conversor PWM foi utilizado o aplicativo PSpice em função da sua adequação para a simulação de circuitos com componentes analógicos e de ações corretivas como a compensação das perdas nas chaves estáticas do conversor PWM. A co-simulação utilizando-se uma planta constituída por componentes construídos no PSpice e componentes construídos em Matlab Simulink apenas não foi utilizada nesse estudo pela indisponibilidade do módulo de interface entre essas duas plataformas de simulação.

a. Simulação dos elementos do conversor D/A PWM

Como anteriormente mencionado, os principais blocos funcionais do conversor D/A PWM são o conversor meia-ponte que utiliza chaves analógicas para sua implementação (ADG411), a referência de tensão dual (AD688), um filtro passa-baixas e o circuito de compensação de resistência das chaves analógicas.

A forma utilizada nesse estudo para a avaliação das características desses componentes é a avaliação através da simulação em PSpice já que a construção do protótipo físico do sistema proposto não está no escopo desse trabalho.

b. Filtro passa-baixas de 3ª Ordem

O diagrama do filtro do conversor PWM é mostrado na Figura 4-42. As características importantes a serem avaliadas é a relação entre a ordem do filtro, o "ripple" presente na banda de passagem e o tempo de acomodação da resposta ao degrau.



Figura 4-42 – Filtro passa-baixas 3ª ordem (bloco filtro condicionador) [35].

A função transferência do filtro passa-baixas de terceira ordem mostrado na Figura 4-42 é definida por:

$$\frac{V_{out}}{V_1} = \frac{1}{1 + 2sCR_1 - s^3c^3R^2R_1}$$
4-9

A curva ganho x freqüência e o diagrama de fase para o filtro passa-baixas de 3^a ordem com R1=34.8k, R=34.0k e CF=150 nF e wc=95.8 rad/s (15,2 Hz) e margem de fase mf=180o-450 = 1350 são mostrados na Figura 4-43.



Figura 4-43 – Diagrama de ganho x freqüência para o filtro passa-baixas de 3ª ordem.

A forma de onda da componente alternada existente na saída do filtro é mostrada na Figura 4-44. Pela análise desta forma de onda é possível verificar a presença de componentes de alta freqüência na tensão de saída, o que reforça a proposta de alteração da especificação de filtragem.





A necessidade de aumento da relação sinal-ruído (SNR) na tensão de saída da referência de tensão verificada a partir dos resultados das simulações anteriores implica na elevação da ordem do filtro. Como solução foi testada a associação em cascata de dois estágios de filtragem de 3ª ordem como mostrado na Figura 4-45. O resultado da filtragem mostra um tempo de acomodação elevado e um comportamento instável ao longo do tempo como pode ser visto na Figura 4-46.

Fitlro passa-baixas de 6ª ordem



Figura 4-45 - Estágio de filtragem de 6a ordem.



Figura 4-46 – Resposta transitória do filtro de 3a ordem.

No circuito do conversor mostrado na Figura 4-47 temos o circuito de conversão digitalanalógica. A versão parcial desse circuito utiliza para simulações à temperatura constante de 20°C em PSPICE, é mostrada nas Figura 4-48 e Figura 4-49. Na Figura 4-47, pode ser observado que as resistências defnidas com a referência Z10 são resistores críticos e no caso dessa implementação são construídos em filme fino em função da estabilidade térmica e precisão, além de serem construídos em um mesmo substrato para que operem na mesma temperatura, evitando gradientes e conseqüentemente as tensões termoelétricas descritas no item 2.7.





O circuito apresentado na Figura 4-48, representa a interface de entrada de dados para a simulação em PSpice do conversor D/A PWM gerado a partir da Figura 4-47. O circuito de PWM da Figura 4-49 é constituído por um conversor meia ponte cujas chaves estáticas são implementadas pela chave analógica U2. Para a filtragem e obtenção do sinal de tensão contínua

utiliza-se o filtro passa-baixa formado por C4, C5, C6, R9, R11,R13 e U3 com freqüência de corte em 7,0 Hz. A compensação da queda de tensão das chaves de U2 é feita pelo circuito constituído por R1, R2, R3, R13, C1 e U1A.



Figura 4-48 – Circuito para simulação da referência de tensão utilizando um conversor DA/PWM [35].



Figura 4-49 – Circuito parcial do conversor analógico-digital de modulação por largura de pulsos (PWM).

A tensão média de saída é definida pela equação 4-10:

$$V_{m\acute{e}d} = 2 \times V_{ref} \times (D - \frac{1}{2})$$
4-10

sendo
$$D = \frac{N}{2^n}$$
 4-11

Onde:

- \blacktriangleright N: valor da palavra de controle do contador do PWM;
- ➢ n: o número de bits do contador.

A resposta dinâmica do circuito de conversão DA/PWM é apresentada na Figura 4-50. A tensão de saída é de 7,0000 V, sendo definida pelo ciclo de trabalho do conversor PWM que é de 0,3125. Na Figura 4-50 são mostradas as curvas de resposta transitória da tensão de saída do conversor e da compensação de perdas em uma das chaves do braço do conversor PWM. Nessa figura pode ser verificado que o tempo de acomodação do sistema é da ordem de 50 ms.







Figura 4-51 – Detalhe da resposta transitória do circuito de PWM para um ciclo de trabalho de 0,3125. Freqüência de PWM igual a 621 Hz.

Na Figura 4-51 pode ser verificada a relação entre a tensão contínua de saída do conversor e a tensão de saída do circuito de compensação de queda de tensão nas chaves estáticas do conversor. As formas de onda de tensão apresentadas na Figura 4-52 e na Figura 4-53, identificam a queda de tensão na chave estática do conversor e a respectiva tensão de compensação. A ordem de grandeza da queda de tensão seria de aproximadamente 10 mV caso não houvesse a compensação.



Figura 4-52 – Resposta transitória do circuito D/A PWM, detalhando a compensação da queda de tensão na chave estática do conversor.



Figura 4-53 – a) corrente sobre a chave de compensação. b) Queda de tensão sobre a chave do conversor meia-ponte PWM.

c. Co-simulação do Conversor DA/PWM

Nesta co-simulação o circuito eletrônico do filtro passa-baixas de 3ª ordem foi implementado utilizando o aplicativo PSIM. O conversor PWM foi implementado em Matlab Simulink como também foi o circuito de comparação de código, e o conversor AD de 24 bits. A Figura 4-54 mostra a o diagrama em blocos em Matlab Simulink para a simulação. A Figura 4-55, mostra o circuito do conversor D/A PWM utilizado e a Figura 4-56 mostra o tempo de acomodação para o conversor com um filtro de freqüência de corte de 7 Hz, que em função de uma constante de tempo elevada, é de 470 ms.



Figura 4-54 – Planta para simulação do conversor D/A PWM de 20 bits utilizando os aplicativos PSIM e Matlab Simulink.



Figura 4-55 – Conversor D/A PWM utilizado para co-simulação PSIM/Matlab Simulink. Filtro com freqüência de corte em 7 Hz.



Figura 4-56 - Tempo de acomodação do conversor DA/PWM. A tensão é estabilizada em 470 ms.

A Figura 4-57, mostra o circuito de conversão PWM com filtragem em dois estágios em cascata. Confirmando o resultado da simulação utilizando PSpice, o circuito de referência de tensão apresenta um comportamento instável ao longo do tempo. Para mimizar a ordem dos filtros e manter a relação de compromisso entre a amplitude de "ripple" e o tempo de acomodação do filtro podem ser utilizadas técnicas de redução de ruído através do sobre-amostragem. Essa aplicação foi descrita no item 2.8.8. O diagrama de blocos para o circuito de simulação é mostrado na Figura 4-58.



Figura 4-57 – Conversor D/A PWM utilizado para co-simulação PSIM/Matlab Simulink com utilização de filtros em casca.



Figura 4-58 – Diagrama de blocos para simulação do conversor DA/PWM de 20 bits com sobreamostragem, utilizando os aplicativos PSIM e Matlab Simulink.



Figura 4-59 – A) Comparação entre os valores de tensão de saída do circuito e o valor de referência. B) Detalhe da figura A.

O valor da tensão de "ripple" de saída é de 281,2 μ V, ou seja, 68,2 ppm. Pode ser verificado que para esta aplicação a filtragem deve ser melhorada com o objetivo de reduzir a amplitude do ruído de saída. A relação sinal ruído obtida foi de 83,32 dB. Como visto anteriormente a sobreamostragem de 256 vezes, adiciona 12 dB ao SNR resultando em uma taxa efetiva de 95,32 dB.



Figura 4-60 – Comparação entre os valores de tensão de saída do circuito e o valor de referência.

4.3.4.6 Simulação das Conexões Kelvin

A conexão Kelvin definida anteriormente é uma forma de ligação utilizada para garantir a alimentação precisa de cargas. O objetivo é evitar os erros provocados pelas conexões e demais elementos do circuito tais como as junções termoelétricas que podem apresentar comportamento não linear com a temperatura.

O circuito da Figura 4-61 foi utilizado para a simulação da compensação das resistências de contato e tensões termoelétricas. A resposta transitória deste circuito é apresentada na Figura 4-62. Pode ser esperado um valor de tensão de off-set de 20 μ V para a tensão medida sobre a carga em relação à tensão de entrada de 9,0000V. O valor obtido foi de 9,0000 V e um erro de 0,02 μ V.



Figura 4-61 – Circuito de conexão Kelvin.



Figura 4-62 – Resposta transitória do circuito de conexão Kelvin.

4.3.4.7 Simulação das Referências de Tensão

As referências de tensão *band gap* com as topologias de Widdlar, Kuijk e Brokaw foram descritas no item 2.2.3.2. Os circuitos apresentados na literatura [13], [14] e [16] foram simulados no aplicativo PSpice e os resultados apresentados no mesmo item. Desse estudo verificou-se o mecanismo de compensação de variação de temperatura através da associação de junções bipolares em configurações de coeficiente de temperatura negativo (V_{BEs}) e de coeficiente de temperatura positivo (PTATs). Como exemplo de estabilidade térmica a célula de Brokaw apresentou uma variação de 2,0 mV para uma variação de temperatura ΔT igual a 175 °C (-50°C a +125°C) e um coeficiente de temperatura de 11,43 μ V/°C.

Capítulo 5

Discussão dos Resultados

Nesse estudo foram avaliadas duas topologias de conversão D/A para a construção de referências de tensão variável a partir de referências de tensão do estado sólido de valor fixo. As características e especificações das referências fixas do tipo zener encoberto foram utilizadas para desenvolvimento dos circuitos simulados.

Foram utilizadas duas técnicas distintas para a avaliação das duas topologias propostas para a construção de referências de tensão c.c. programáveis: a simulação utilizando o aplicativo Simulink e a co-simulação, onde foi utilizado o aplicativo PSIM para as partes analógicas ou de chaveamento dos circuitos de conversão e filtragem, e o Matlab para os blocos de controle.

A avaliação dos sistemas através dos resultados obtidos no Capítulo 4 proporcionou a identificação de limitações na precisão e capacidade de resposta às perturbações para os circuitos de referência de tensão propostos. A necessidade de um melhor desempenho foi identificada e solucionada através das seguintes ações:

- Redução dos erros de quantização;
- Aumento da precisão dos ciruitos analógicos do sistema;
- Maximização da relação sinal ruído da tensão de saída;

Os resultados obtidos na simulação identificam a contemplação dos requisitos desse estudo em relação à incerteza, parâmetro avaliado segundo valores da tensão de referência obtidos e adicionalmente às incertezas associadas. Os erros de aproximação obtidos na simulação para a topologia que utilizou o conversor D/A segmentado de 24 bits são definidos na Tabela 5-1.

Grandeza	Valor
Erro de tensão de saída analógica	-0,12 µV
Erro da palavra de controle dos conversores D/A	-0,11 μV
Erro de quantização para resolução de A/D de 24 bits	-0,15 μV

Tabela 5-1 – Erros obtidos em simulação para o circuito D/A 24 bits.

Pode ser verificado que a utilização de conversores A/D e D/A de 24 bits além de permitir a um erro de quantização da ordem de $0,2 \mu V$ permite a redução do erro de tensão de saída analógica em função do uso da realimentação nos circuitos de referência de tensão.

Dos valores de tensão obtidos para o circuito de conversão D/A segmentado de 24 bits podese verificar que a conversão de digital para analógico, a segmentação e a posterior conversão analógico para digital na malha de realimentação, inserem erros no circuito de conversão D/A. Embora o modelo simulado não contemple as perdas presentes nos elementos reais, sendo os resultados válidos apenas na condição de temperatura de operação constante e com nível de ruído controlado, podem ser recomendadas as seguintes boas práticas de implementação partir dos resultados obtidos da simulação:

- O erro resultante das imperfeições dos conversores A/D e D/A reais pode ser compensado pelo software de controle e as ações integrais e proporcionais devem ser ajustadas para garantir a convergência da variável de erro (analógico) para zero;
- Em função da precisão requerida por esta aplicação, é desejável que os erros de tensão de off-set do conversor D/A e erros devidos ao ruído dos amplificadores operacionais sejam inferiores ou, no máximo da ordem de grandeza de um bit menos significativo (1 LSB) do conversor A/D de 24 bits;
- O erro de não linearidade diferencial e integral, o erro de off-set, as perdas de códigos e ruído de conversão previstos nos conversores D/A e A/D reais devem ser controladas através da escolha de componentes cujas especificações atendam aos requisitos de projeto e pela construção de uma placa de circuito impresso segundo práticas que minimizem os problemas relacionados à compatbilidade eletromagnética;
- Para contemplar a especificação da relação sinal ruído da referência de tensão, além do uso de filtros de 3ª ou 4ª ordem pode ser inserida uma sobre-amostragem cujo valor de freqüência depende o valor da relação sinal-ruído (SNR) requerida, como mostrado no item 2.8.8. O resultado de simulação da sobre-amostragem de 256 vezes gera uma atenuação adicional de 12 dB no nível de ruído da tensão de saída.

Os valores digitais e analógicos de erros obtidos na simulação do D/A segmentado têm a mesma ordem de grandeza. Observa-se que o valor do erro de tensão obtido nessa simulação é inferior ao valor do erro de quantização teórico para um conversor de 24 bits. Para a realização prática deste circuito com componentes reais, espera-se obter um valor de erro maior. A incerteza inicial e estabilidade térmica dos componentes reais é crítica nesse tipo de projeto. Os resultados obtidos indicam uma condição ideal de erro de 0,026 ppm, porém a margem de erro admissível é de até 10 ppm para resultados experimentais a serem obtidos em um circuito real. Como verificado nos itens 2.7 e 2.8, um dos fatores a serem observados nos circuitos propostos é o ruído provocado pela interação entre os dispositivos eletrônicos e desses com os circuitos externos através do meio físico constituído por bornes, fios e conectores. Desta forma, a precisão final do sistema é definida por três fatores principais:

- As correções realizadas pelo algoritmo de controle;
- O nível de ruído intrínseco dos componentes;

O nível de ruído gerado pelo sistema sugerido, onde se incluem os erros de ruído de alimentação e de malha de aterramento.

O nível de ruído gerado pelo sistema de conexão, onde se incluem as conexões internas à placa do circuito impresso e principalmente, as externas, onde estão presentes os erros provocados por resistências de contato, histerese térmica e efeitos termoelétricos cuja mitigação é realizada por conexões Kelvin como descrito nos itens 3.3 e 3.4.

Para o circuito construído a partir da estrutura de conversão digital para analógica através da conversão PWM foram obtidos os seguintes resultados mostrados na Tabela 5-2.

Dispositivo/Resolução	Valor
Erro de tensão de saída analógica	1,5 µV
Erro da palavra de controle do PWM	2,4 µV
Erro de quantização do Conv. D/A PWM/22 bits	2,4 µV

Tabela 5-2 – Comparação entre os erros de quantização dos conversores.

O valor médio da tensão de saída digitalizada é de 4,1234565 V o que resulta em uma leitura de saída da malha digital definida por $4,1234565 \pm 1,2 \times 10^{-6}$ V.

A técnica de conversão A/D segmentada através da superposição de bits foi testada juntamente com a técnica de conversão PWM. Os resultados obtidos são compardos na Tabela 5-3.

Item	Conversor D/A (24 bits)	Conversor D/A PWM
Erro de quantização (±½ LSB)	0,23 μV (±0,149 μV)	2,4 μV (±1,19 μV)
Erro de tensão de saída analógica	0,12 µV (0,023 ppm)	1,54 µV (0,36 ppm)
Valor de tensão de saída analógica	4,123456788 V	4,1234565 V

Tabela 5-3 – Comparação entre os resultados obtidos em simulação para a conversão segmentada e a conversão PWM.

O desempenho da técnica de conversão D/A PWM está relacionado diretamente à capacidade do filtro passa-baixas de remover as componentes de alta freqüência do sinal modulado em largura de pulsos (PWM). Os resultados confirmam o efeitos esperados tanto em relação à filtragem analógica quanto em relação á filtragem digital realizada neste estudo através do método de sobre-amostragem. O uso de um filtro com uma baixa freqüência de corte limitaria a largura de banda da aplicação para síntese de sinais alternados de precisão e o uso de um filtro com uma freqüência de corte mais elevada aumentaria a degradação da resolução. O tempo de acomodação também é um fator relevante na aplicação desenvolvida nesse estudo. Filtros de elevada ordem provocaram a redução da velocidade de conversão, como também o tempo de estabilização da tensão de saída na presença de transientes. Mesmo com o aumento da freqüência de chaveamento do modulador PWM, que reduz a distorção e facilita o tratamento do ruído, foram percebidas componentes alternadas sobrepostas à tensão de saída contínua, o que deteriora os níveis de precisão obtidos. A partir dos resultados das simulações pode-se inferir que filtros de 4^a ordem

associados à sobre-amostragem solucionam as questões relacionadas à presença de componentes alternadas na tensão de saída do sistema proposto.

A modulação por largura de pulsos mostrou maior nível de ruído quando comparada à conversão digital para analógica realizada pelo conversor D/A segmentado. Os circuitos de chaveamento e circuitos periféricos de filtragem e de compensação de perdas apresentados pelo conversor PWM elevam o grau de complexidade da topologia do conversor D/A PWM em relação à topologia segmentada. A vantagem da conversão PWM é o custo final inferior dessa implementação em relação à conversão D/A segmentada para o estado atual do clico de vida dos componentes envolvidos na construção das duas topologias de conversão.

A partir do levantamento e análise de informações relacionadas à tecnologia de dispositivos de referência de tensão do estado sólido, foi definida uma relação contendo os principais itens de especificação ordenados por grau de impacto no projeto de circuitos de referência de tensão. Observa-se que esta relação de itens sugeridos é um método de avaliação preliminar que não leva em consideração o esforço de integração ou desenvolvimento de hardware e software, custo final, avaliação do ciclo de vida dos componentes e questões relativas ao passivo ambiental relacionado a cada tecnologia.

Além da avaliação das tecnologias disponíveis, o levantamento das características determinantes para os dispositivos de referência de tensão, a descrição das características das técnicas e dos dispositivos de conversão, as boas práticas de tratamento de ruído e de conexão de equipamentos de precisão devem ser avaliadas. A Tabela 5-4 é uma ferramenta de desenvolvimento adaptada para a avaliação inicial do projeto de referências de tensão, que constitui uma das contribuições desse trabalho para metodologia de projeto de referências de tensão c.c. programáveis.

Requisito	Especificação
Tensão de alimentação:	
Corrente de alimentação:	
Margem de regulação (Low Dropout?):	
Tensão de referência:	
Corrente de saída:	
Faixa de temperatura de trabalho:	
Número de bits de resolução:	
Valor do erro de ruído permitido:	
Exatidão Inicial:	
Desvio de temperatura (TEMPCO):	
Ruído de Referência:	
Desvio de longo prazo:	
Histerese Térmica:	
Referência com terminais de ajuste (TRIM)?	
Referência com terminais de redução de ruído (NR)?	
Referência com conexões Kelvin?	
Restrições de tipo de encapsulamento ou tamanho físico?	

Tabela 5-4 – Listagem de requisitos para avaliação inicial de projeto de referências de tensão.

Capítulo 6

Conclusões

O trabalho apresentado é a continuidade do estudo [49] e manteve o objetivo de avaliar as técnicas de implementação de referências de tensão em laboratórios de desenvolvimento e pesquisa de aplicações de eletrônica.

Esta avaliação incluiu o desenvolvimento de uma metodologia para especificação, simulação e construção de padrões de referências de tensão contínuas ajustáveis geradas a partir de dispositivos do estado sólido. Os métodos de modelagem e controle utilizaram aplicativos básicos de simulação empregados de forma difundida em ambientes de pesquisa, desenvolvimento e inovação nas instituições de ensino e pesquisa. As estratégias de modelagem e controle utilizadas são simples e voltadas para a identificação de características funcionais básicas do sistema de referência de tensão.

Optou-se por limitar este trabalho à simulação de modelos teóricos como etapa inicial e anterior à execução de um modelo experimental. Dentro deste contexto, no qual foi considera uma condição específica de operação do sistema proposto para operação com fontes de ruído controladas ou sem a presença das mesmas, utlizando-se componentes ideais e temperatura constante. Foi possível através de simulações, a caracterização da tecnologia disponível e a validação de estratégias de controle e das estruturas de hardware. Os resultados apontaram a topologia baseada na conversão digital para analógica com conversor D/A segmentado como a mais adequada ao desenvolvimento do sistema de referência de tensão, em detrimento à conversão D/A PWM. A dinâmica do sistema proposto se mostrou adequada à aplicação definida nesse trabalho, que foi a geração de tensões de referências c.c. programáveis. Os pontos críticos do sistema proposto estão relacionados à escolha dos dispositivos eletrônicos ativos como conversores D/A e A/D, amplificadores operacionais e referências de tensão. Os componentes passivos críticos são os resistores de filme fino, capacitores de baixa tangente de perdas, a liga de soldagem utilizada e conectores de baixo potencial termoelétrico.

Ao lado de técnicas de aumento da relação sinal ruído descritas e avaliadas nas simulações, a simulação da sobre-amostragem que apresentou resultados válidos para a redução de interferências eletromagnéticas. A simulação de potenciais termoelétricos e o tratamento das tensões geradas por estes potenciais nas conexões internas à placa de circuito impresso e externas ao sistema através de conexões Kelvin, permitiu verificar a validade dessa técnica para assegurar que a tensão de referência gerada pelo sistema seja fornecida de forma adequada à carga ou equipamento a ser calibrado. Uma listagem de requisitos de referências de tensão foi proposta como ferramenta de avaliação inicial de projeto e se constitui uma das contribuições desse trabalho para metodologia de projeto de referências de tensão c.c. programáveis.

Os resultados obtidos permitem definir quais as topologias de circuitos e quais as estratégias de controle são recomendáveis para a construção de referências de tensão c.c. programáveis em laboratório de ensino e pesquisa de eletrônica. A realização prática das recomendações geradas por este trabalho é necessária para confirmar os resultados preliminares obtidos e consolidar a base de conhecimento.

6.1 Propostas de continuidade

O trabalho desenvolvido cria inúmeras possibilidades de pesquisas, sendo apresentadas algumas sugestões a seguir:

- Conclusão da montagem do protótipo e avaliação dos resultados experimentais;
- Comparação entre os resultados experimentais e os dados de simulação obtidos;
- Implementação de melhorias nos modelos desenvolvidos visando à aderência dos dados de simulação aos resultados experimentais;
- Estudo detalhado de EMI/EMC do protótipo da fonte de referência;
- Avaliar as técnicas de filtragem digital e avaliar topologias de filtragem analógicas adequadas a essa aplicação, reduzindo a complexidade da estrutura dos circuitos, porém mantendo o compromisso com a eficiência dos filtros;
- Implementar a módulos de software visando adicionar as correções de não linearidade e de compensação desvio de temperatura;
- Desenvolver e avaliar a plataforma de hardware proposta nesse estudo para a sua associação a circuitos de potência para possibilitar a utilização deste sistema em aplicações de estudo e calibração de diferentes equipamentos de corrente contínua e alternada;
- Avaliar a aplicação de tecnologias de referência de tensão como por exemplo o XFET TM e o FGATM como alternativas para melhoria de desempenho e estabilidade do sistema.
- Identificar a fronteira de aplicação técnica de construção de sistemas discretos versus a tecnologia de integração de sistemas dedicados como produção de circuitos integrados de aplicação específica (ASICs).

Referências Bibliográficas

- [1] JCGM , Joint Committee for Guides in Metrology ,"International vocabulary of metrology
 Basic and generalconcepts and associated terms (VIM)", 3rd edition, December, 2007
- [2] Taylor, H. R., "Data acquisition for Sensor Systems", Chapman & Hall, Great Britain, 4th Edition, 1997.
- [3] Sanderson, M. L., "Instrumentation reference book Electrical Measurements 20th Capter", Boyes W., 3rd ed, Washington US, 2002.
- [4] C.A. Hamilton, R. L. Kautz, R. L. Steiner, and Frances L. Lloyd, "A Practical Josephson Voltage Standard at 1 V", IEEE Electron Device Lett. EDL-6, 623-625 (1985).
- [5] Benz S.P., Hamilton, C.A., "Application of the Josephson Effect to Voltage Metrology", Proceedings of the IEEE, Vol. 92, No, 10, October.
- [6] Dorf, "Definitions of Measurement Error Terms", em http://www.physics.unc.edu/~deardorf/uncertainty/definitions.html, Julho 2008.
- [7] Rich, A. "Voltage Reference Application and Design Note", Application Note AN177.0, Intersil Americas Inc., 2005.
- [8] Serrano, G. "HIGH PERFORMANCE ANALOG CIRCUIT DESIGN USING FLOATING-GATE TECHNIQUES", Georgia Institute of Technology December 2007.
- [9] Lee, M. "Understanding and Applying Voltage References", Application Note 82, Linear Technology, November 1999.
- [10] High Precision \pm 10 V Reference, AD688, Analog Devices, Inc., 2000.
- [11] Ricón-Mora, G.A., "Voltage References, From Diodes to High Order Voltage Bandgap Circuits", IEEE Press, Dallas, Texas, USA, 2002.
- [12] Folha de dados "1N821 to 1N829 1N821A to 1N829A Voltage reference diodes"
 Product Specification, PHILIPS, 20 de Março de 1996.
- [13] R. J. Widlar, "New Developments in IC Voltage Regulators" IEEE JOURNALOF SOLID-STATECIRCUITS, VOL. SC-6, Nº 1, Fevereiro 1971.
- [14] Kuijk, K. E., "A precision reference voltage source," IEEE J. Solid-State Circuits, vol. SC-8, pp. 222-226, June 1973.

- [15] Whelan, B., "How to Choose a Voltage Reference", Linear Technology, volume XIX, Número 1, Março de 2009.
- [16] Brokaw, A. P., "A Simple Three-Terminal IC Bandgap Reference", IEEE JOURNAL OF SOLID-STATECIRCUITS, VOL.SC-9, NO. 6, Dezembro 1974.
- [17] Data sheet 16-Bit Byte Wide, Low Glitch Multiplying DAC with 4-Quadrant Resistors Linear Technologies.
- [18] Huffman, B. "Voltage Reference Circuit Collection", Application Note 42, Linear Technology, June 1991.
- [19] Wright, J. "Don't be fooled by voltage reference long-term drift and hysteresis" Design note 229.
- [20] Kester, W. "MT-016: Basic DAC Architectures III: Segmented DACs", Analog Devices, 2006.
- [21] Willians, J., Brubaker, J., Copley, P., Guerrero, J., Oprescu, F."A Standards Lab Grade 20-Bit DAC with 0.1ppm/°C Drift - The Dedicated Art of Digitizing One Part Per Million" Linear Techonology, Application Note, January 2001.
- [22] Kester, W., "MT-031: Graounding Data Converters and Solving the Mystery of 'AGND' and 'DGND', ANALOG DEVICES, February 2006.
- [23] Schoeff, J. A.,"An Inherently Monotonic 12 Bit DAC", IEEE Journal of Solid State Circuits, Vol. SC. 14, No. 6, December 1979.
- [24] Taub, H., Schiling D., "Eletrônica Digital" McGraw-Hill do Brasil, São Paulo, 1982.
- [25] Tuite, D., " A Black Box Approach to Analog-to-Digital Converters", Capters I, II and III, Electronic Design Magazine, 2005.
- [26] Folha de Dados "LTZ1000/LTZ1000A -Ultra Precision Reference" Linaer Technology Corporation, EUA, CA, 1987.
- [27] Kester, W., "PRACTICAL DESIGN TECHNIQUES FOR POWER AND THERMAL MANAGEMENT", Analog Devices INC, 1998.
- [28] Harrison, L. T., "Current Sources & Voltage Refrences", Newnes Elsevier Inc., Oxford, UK 2005.
- [29] Folha de dados "16-Bit Byte Wide, Low Glitch Multiplying DAC with 4-Quadrant Resistors", Linear Technologies Corporation, 1999.
- [30] Hjorns, R.E., Sandler, M.B., "Power digital to analogue conversion using pulse width modulation and digital signal processing", IEEE PROCEEDINGS-G, Vol. 140, No. 5, OCTOBER 1993.

- [31] Sandler, M.B. "Digital- to-analogue conversion using pulse width modulation" using pulse width modulation - ELECTRONICS & COMMUNICATION ENGINEERING JOURNAL DECEMBER 1993.
- [32] Alter, M.D., "Using PWM Output as a Digital-to-Analog Converter on a TMS320F280x Digital Signal Controller" Application Report, SPRAA88 – Texas - February 2006.
- [33] Alter, M.D., "Using PWM Output as a Digital-to-Analog Converter on a TMS320F240 DSP" Application Report, SPRA490 – Texas – November 1998.
- [34] Guia de Referência "TMS320x280x, 2801x, 2804x High Resolution PWM (HRPWM)", Texas Instruments, SPRU924D, April 2005–Revised October 2008.
- [35] Manual de Serviço "Fluke Calibrator 57LFC/NA", Fluke Corporation, 2004.
- [36] Linear Technology LTZ1000A Ultra precision Reference.
- [37] Manual de Dados, "TMS320F2809, TMS320F2808, TMS320F2806, TMS320F2802, TMS320F2801, UCD9501, TMS320C2802, TMS320C2801, and TMS320F2801x DSPs", Literature Number: SPRS230H, Outubro , 2004, Revisão Junho, 2006.
- [38] Suagasawara, D. ," Application Hint 21, Sense Resistors for the Super LDO[™] Regulator", Micrel, February, 2008.
- [39] Notas de Aplicação, "Four Wire Kelvin Conections", VPN 104-104/4, Voltech Instruments Inc, USA, 2002.
- [40] Jung, Walter, "Op Amp Applications Handbook", Analog Devices, Inc., USA, 2002.
- [41] Ott, H., " Noise Reduction in Electronic Systems 2nd Edition", AT&T Bell Labs, Jonh Wiley & Sons, USA, 1988.
- [42] Hubing, T.H., Van Doren, T. P. "New EMC Design Guidelines for Multilayer Printed Wiring Boards", IEEE, 1992.
- [43] Notas de Aplicação, "Effective Bits Testing Evaluates Dynamic Performance of Digitizing Instruments", Tektronix.
- [44] IEEE JOURNAL OF SOLID-STATECIRCUITS, VOL.SC-9, NO. 6, DECEMBER 1974
- [45] Staebler, M., "Reduced Electromagnetic Interference (EMI) with the TMS320C24x DSP", Application Report SPRA501, Texas instruments, Dezembro de 1988.
- [46] Ardizzoni , J., "A Practical Guide to High-Speed Printed-Circuit-Board Layout", Analog Dialogue 39-09, Analog Decives, Setembro de 2005.
- [47] Magalhães, H., A., "Estimação Espectral Paramétrica de "Clutter" Marítimo de Radar: Modelamento AR pela Maximização da Entropia e ARMA por Cumulantes", Instituto Tecnológico de Aeronáutica, São José dos campos – São Paulo, Brasil, 1991.
- [48] Madapura, J. M., "Achieving Higher ADC Resolution Using Oversampling", Application Note AN1152, Microchip Techonology Inc., USA, 2008.
- [49] Alves, A. A., "Desenvolvimento de Fontes de Tensão e Corrente para Verificação de Instrumentos de Medição", Universidade Federal de Minas Gerais, Centro de Pesquisa e Desenvolvimento em Engenharia Elétrica, Programa de Pós-Graduação em Engenharia Elétrica, dezembro de 2005.