

DISSERTAÇÃO DE MESTRADO Nº 828

**ESTUDO E IMPLEMENTAÇÃO DE UM CONVERSOR BIDIRECIONAL C.C.-C.A.  
MONOFÁSICO DE DOIS ESTÁGIOS COMO INTERFACE ENTRE UMA  
NANORREDE E A REDE ELÉTRICA**

**Aécio da Silva Bolzon**

DATA DA DEFESA: 10/06/2014

**Universidade Federal de Minas Gerais**

**Escola de Engenharia**

**Programa de Pós-Graduação em Engenharia Elétrica**

**ESTUDO E IMPLEMENTAÇÃO DE UM CONVERSOR  
BIDIRECIONAL C.C.-C.A. MONOFÁSICO DE DOIS ESTÁGIOS  
COMO INTERFACE ENTRE UMA NANORREDE E A REDE  
ELÉTRICA**

**Aécio da Silva Bolzon**

Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do Título de Mestre em Engenharia Elétrica.

Orientador: Prof. Pedro Francisco Donoso Garcia

Belo Horizonte - MG

Junho de 2014

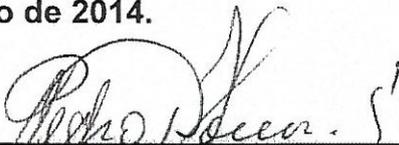
**"Estudo e Implementação de Um Conversor Bidirecional C.c.-  
c.a. Monofásico de Dois Estágios Como Interface Entre Uma  
Nanorrede e A Rede Elétrica"**

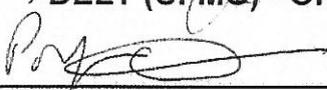
**Aécio da Silva Bolzon**

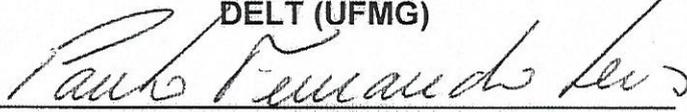
Dissertação de Mestrado submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da Universidade Federal de Minas Gerais, como requisito para obtenção do grau de Mestre em Engenharia Elétrica.

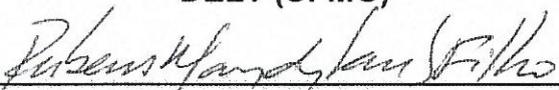
Aprovada em 10 de junho de 2014.

Por:

  
\_\_\_\_\_  
Prof. Dr. Pedro Francisco Donoso Garcia  
DELT (UFMG) - Orientador

  
\_\_\_\_\_  
Prof. Dr. Porfírio Cabaleiro Cortizo  
DELT (UFMG)

  
\_\_\_\_\_  
Prof. Dr. Paulo Fernando Seixas  
DELT (UFMG)

  
\_\_\_\_\_  
Prof. Dr. Rubens Marcos dos Santos Filho  
Coordenador de Eletrônica (CEFET-MG)

*Dedico este trabalho à minha família.*

*“Faça elevar o cosmo do seu coração, pois as  
asas de um coração sonhador ninguém irá rou-  
bar...”*

*Hiroaki Matsuzawa*

# Agradecimentos

Agradeço aquele responsável pela minha vida, minha proteção e inspiração.

Agradeço a minha família, especialmente minha mãe Marlene, meu pai HÉlvio, minha irmã Fabiele e minha namorada Luísa, pelo apoio, carinho e compreensão.

Agradeço ao professor Pedro Francisco Donoso Garcia pela confiança, tutoria e parceria.

Agradeço aos demais mestres do Grupo de Eletrônica de Potência da UFMG pela disponibilidade em ajudar e por não terem receios em transferir o conhecimento.

Agradeço aos colegas e amigos do Grupo de Eletrônica de Potência da UFMG pelas discussões e auxílios, em especial ao Waner Wodson, ao Welbert Alves, ao Thiago Oliveira, ao Sérgio Contreras e ao Cláudio Santos.

Agradeço a todos aqueles que são diretamente e indiretamente responsáveis por fomentar em mim a ambição pelo conhecimento, por me despertar para o empreendedorismo e por me ajudar na busca da concretização de algo grandioso.

Muito obrigado.

# Resumo

O aumento da demanda de energia elétrica e a necessidade de diversificar a matriz elétrica nacional trazem desafios e oportunidades para novas tecnologias nos processos de geração, transmissão e distribuição de energia. Dessa forma, as redes inteligentes de energia ou *Smart Grids* introduzem novos conceitos para o sistema elétrico, como as microrredes e as nanorredes. A nanorrede do tipo c.c. apresenta inúmeras vantagens em relação a uma nanorrede c.a.. A interface da nanorrede com a rede elétrica é realizada via um conversor de potência bidirecional o qual pode operar com qualquer fator de potência do lado c.a., e também pode responder a solicitações de demanda para comercialização de potência ativa.

No presente trabalho de dissertação é realizado o estudo, o projeto e a montagem de um conversor bidirecional c.c.-c.a. monofásico de dois estágios, o qual atua como interface entre o barramento c.c. de uma nanorrede e a rede elétrica. Um estudo introdutório sobre nanorredes é apresentado. Diferentes topologias de conversores bidirecionais c.c.-c.a. sem transformadores são discutidas, sendo proposto a utilização da topologia NPC (*Neutral Point Clamped*) para o primeiro estágio do conversor e da topologia retificador síncrono para o segundo estágio do conversor. São estudados os quatro blocos funcionais do conversor com o objetivo de otimizar a densidade de potência. É apresentada uma estratégia de controle a qual possibilita o conversor injetar na rede elétrica uma corrente com forma de onda senoidal, com baixa distorção harmônica e fator de potência quase unitário. Com essa estratégia de controle, o conversor também é capaz de regular a tensão no barramento c.c. da nanorrede, admitindo-se uma pequena ondulação. Um método para detecção de ilhamento é apresentado, o qual é baseado na instabilidade de um PLL (*Phase Locked Loop*) aprimorado.

**Palavras chave:** conversor bidirecional c.c.-c.a., conversor NPC, nanorrede, PLL, ilhamento, equalização da tensão no barramento c.c..

# Abstract

The increased demand for electricity and the need to diversify the national electric matrix pose challenges and opportunities for new technologies in the generation, transmission and distribution of energy. Thus, smart energy networks or Smart Grids introduces new concepts to the electrical system, as microgrids and nanogrids. The dc nanogrid presents several advantages compared to an ac nanogrid. The nanogrid interface with the power grid is performed via a bi-directional power converter which can operate with any power factor in the ac side, and can also respond to requests for demand for marketing active power.

In this thesis, a study, a design and an assembly of a single phase ac-dc bi-directional converter with two stages is performed, which acts as an interface between the nanogrid dc bus and the power grid. An introductory study about the nanogrid is presented. Different transformerless bi-directional ac-dc converters topologies are presented and discussed. It is proposed the use of the NPC (Neutral Point Clamped) topology for the first stage of the converter and the synchronous rectifier topology for the second stage of the converter. The functional blocks of the converter are studied with the bias to optimize the power density. It is presented a control strategy which enables the converter to inject a sinusoidal waveform current in the power grid with low harmonic distortion and near unity power factor. With this control strategy, the converter is also able to regulate the nanogrid dc bus voltage, assuming a small ripple. A method for islanding detection is presented, which is based on the instability of an enhanced PLL (Phase Locked Loop).

**Keywords:** bi-directional ac-dc converter, neutral point clamped converter, nanogrid, phase locked loop, islanding, DC bus voltage equalization.

# Sumário

<b>Resumo</b>	<b>iv</b>
<b>Abstract</b>	<b>v</b>
<b>Lista de Figuras</b>	<b>ix</b>
<b>Lista de Tabelas</b>	<b>xiii</b>
<b>Nomenclatura</b>	<b>xiv</b>
<b>1 Introdução</b>	<b>1</b>
1.1 Contextualização e motivação .....	1
1.2 Objetivos da dissertação .....	9
1.2.1 Objetivos específicos da dissertação .....	10
1.3 Estrutura do texto .....	10
1.4 Conclusões do capítulo.....	11
<b>2 Conversores bidirecionais c.c.-c.a. monofásicos</b>	<b>13</b>
2.1 Introdução.....	13
2.2 Características para a conexão de uma nanorrede .....	13
2.2.1 Normas e recomendações .....	13
2.2.2 Aterramento no lado c.c.....	15
2.2.3 Transformador de acoplamento .....	16
2.2.4 Tensão de modo comum e corrente de fuga .....	16
2.3 Especificação e recomendações .....	19
2.3.1 Fluxo de potência bidirecional.....	19
2.3.2 Conexão à rede monofásica. ....	19
2.3.3 Potência.....	20
2.3.4 Conexão galvânica.....	20

2.3.5 Modo comum.....	21
2.3.6 Qualidade de energia. ....	21
2.3.7 Densidade de potência. ....	21
2.3.8 Proteções.....	22
2.3.9 Comunicação. ....	22
2.3.10 Número de estágios do conversor.....	22
2.4 Topologias de conversores bidirecionais c.c.-c.a. monofásicos sem transformador...	22
2.4.1 Topologias de conversores c.c.-c.a. monofásicos.....	23
2.4.1.1 <i>Full Bridge</i> .....	23
2.4.1.2 <i>Half Bridge</i> .....	26
2.4.1.3 NPC.....	27
2.4.1.4 Outras topologias. ....	28
2.4.2 Comparação entre topologias. ....	29
2.4.3 Seleção da topologia para a célula básica c.c.-c.a. ....	32
2.5 Conclusões do capítulo.....	32
<b>3 O conversor bidirecional c.c.-c.a. monofásico de dois estágios</b>	<b>34</b>
3.1 Introdução.....	34
3.2 Conversor bidirecional c.c.-c.a. monofásico de dois estágios.....	34
3.3 Primeiro estágio.....	35
3.3.1 Etapas de operação. ....	37
3.3.2 Modulação. ....	39
3.3.2.1 Figuras de mérito. ....	39
3.3.2.1 Técnicas de modulação. ....	41
3.3.3 Espectro harmônico. ....	43
3.3.4 Esforços de corrente e perdas no conversor NPC.....	48
3.4 Barramento c.c. intermediário.....	51
3.4.1 Análise da energia no barramento. ....	52
3.4.2 Método ativo.....	55

3.5 Segundo estágio.....	58
3.5.1 Etapas de operação. ....	61
3.5.2 Projeto do segundo estágio. ....	63
3.6 Filtro c.a.....	64
3.6.1 Filtro LC. ....	65
3.6.2 Filtro LCL. ....	69
3.7 Conclusões do capítulo.....	71
<b>4 Modelagem e controle do conversor bidirecional c.c.-c.a. monofásico de dois estágios</b>	<b>74</b>
4.1 Introdução.....	74
4.2 Modelagem do conversor bidirecional c.c.-c.a. monofásico .....	74
4.2.1 Modelagem do primeiro estágio do conversor .....	75
4.2.1.1 Malha interna de corrente. ....	78
4.2.1.2 Malha externa de tensão.....	84
4.2.2 Modelagem do segundo estágio do conversor .....	86
4.3 Controle do conversor bidirecional c.c.-c.a. monofásico .....	90
4.3.1 Balanceamento de tensões no barramento intermediário do conversor.....	91
4.3.2 Estratégia de controle .....	93
4.3.3 Controle do primeiro estágio do conversor .....	96
4.3.3.1 Malha interna. ....	96
4.3.3.2 Malha externa.....	99
4.3.4 Controle da malha de tensão diferencial do primeiro estágio do conversor.....	101
4.3.5 Controle do segundo estágio do conversor .....	106
4.3.5.1 Malha externa.....	106
4.3.5.2 Malha interna .....	107
4.4 Compartilhamento de corrente na nanorrede .....	109
4.5 Controle digital do conversor bidirecional c.c.-c.a. monofásico.....	110
4.5.1 Projeto dos controladores digitais.....	111
4.5.2 Discretização.....	111

4.6 Conclusões do capítulo.....	112
<b>5 Sincronização com a rede elétrica e ilhamento</b>	<b>114</b>
5.1 Introdução.....	114
5.2 Sincronização com a rede elétrica .....	114
5.2.1 <i>Phase Locked Loops</i> .....	115
5.2.2 Estruturas de PLLs.....	117
5.2.2.1 PLL baseada na potência fictícia - pPLL.....	117
5.2.2.2 <i>Synchronous frame</i> PLL – SF PLL.....	118
5.2.2.3 PLLs aprimoradas – ePLL .....	119
5.2.3 Análise da ePLL .....	120
5.2.4 Projeto do bloco LF .....	124
5.3 Ilhamento.....	126
5.3.1 Normatização.....	129
5.3.2 Métodos de detecção de ilhamento.....	130
5.3.2.1 Métodos passivos.....	130
5.3.2.2 Métodos ativos .....	131
5.4 Estratégia para detecção de ilhamento .....	133
5.4.1 Análise de estabilidade do ePLL .....	133
5.4.2 Detecção de ilhamento baseado na instabilidade da ePLL.....	140
5.4.3 Procedimento para teste de ilhamento não intencional.....	141
5.4.4 Resultados de simulação do ilhamento.....	142
5.5 Conclusões do capítulo.....	144
<b>6 Estudos de casos com o conversor bidirecional c.c.-c.a. monofásico</b>	<b>147</b>
6.1 Introdução.....	147
6.2 Ação da malha de tensão diferencial.....	148
6.3 Modo de operação retificador.....	151
6.4 Modo de operação inversor .....	155
6.5 Transição entre modos de operação .....	157

6.6 Conversor como carga na nanorrede .....	159
6.7 Conclusões do capítulo.....	161
<b>7 Implementação e resultados experimentais</b>	<b>163</b>
7.1 Introdução.....	163
7.2 Protótipo do conversor .....	163
7.2.1 Primeiro estágio .....	164
7.2.2 Barramento c.c. intermediário .....	164
7.2.3 Segundo estágio .....	164
7.2.4 Filtro c.a. ....	165
7.2.5 Drivers .....	165
7.2.6 ControlCARD .....	166
7.2.7 Medição e condicionamento de sinais .....	169
7.3 Leiaute da montagem .....	169
7.4 Resultados experimentais .....	170
7.4.1 Modo inversor.....	171
7.4.2 Modo retificador .....	173
7.5 Conclusões do capítulo.....	175
<b>8 Conclusões gerais</b>	<b>177</b>
8.1 Proposta de continuidade.....	180
<b>Referências bibliográficas</b>	<b>182</b>
<b>Apêndice A Perdas nos semicondutores do primeiro estágio do conversor</b>	<b>192</b>
<b>Apêndice B Discretização dos compensadores</b>	<b>197</b>
<b>Apêndice C Esquemático do protótipo do conversor bidirecional c.c.-c.a. monofásico</b>	<b>199</b>

# Lista de Figuras

Figura 1.1 - Reajustes no preço da energia nas principais companhias distribuidoras de energia de 2012 a 2014 [4] .....	3
Figura 1.2 - Estrutura de uma microrrede e de uma nanorrede no Sistema Elétrico de Potência .....	6
Figura 1.3 - Estrutura de uma nanorrede c.c. em uma residência.....	6
Figura 1.4 - Curva característica da corrente de corpo pela duração do fluxo de corrente [21] .....	8
Figura 2.1 - Sistema PV incluindo elementos parasitas .....	17
Figura 2.2 - Modelo para um sistema PV com o conversor representado como uma fonte de tensão .....	18
Figura 2.3 - Modelo final para o circuito de modo comum.....	18
Figura 2.4 - a) Transformador de linha (LFT) disposto entre a rede e o conversor, b) transformador de alta frequência (HFT) em um conversor c.c.-c.a., c) HFT é disposto no barramento c.c. como um link entre o barramento e outro conversor c.c.....	20
Figura 2.5 - Topologias Full Bridge, a) célula básica Full Bridge, b) HERIC, c) H5, d) FB-DCBP, e) H6.....	23
Figura 2.6 - a) Conversor FB cascata e b) topologia Full Bridge Single Leg Clamped.....	26
Figura 2.7 - Conversor Half Bridge.....	27
Figura 2.8 - Topologias de NPC, a) célula básica NPC, b) Capacitor flutuante, c) cNPC e d) aNPC.....	28
Figura 2.9 - Topologias sem ponte: a) Flying-Inductor e b) topologia derivada de circuitos PFCs .....	29
Figura 3.1 - Conversor bidirecional c.c.-c.a. monofásico de dois estágios .....	35
Figura 3.2 - Célula do conversor NPC .....	36
Figura 3.3 - Áreas de operação .....	37
Figura 3.4 - Área 1: tensão e corrente são positivas .....	37
Figura 3.5 - Área 2: Tensão negativa e corrente positiva.....	38

Figura 3.6 - Área 3: Tensão negativa e corrente negativa .....	38
Figura 3.7 - Área 4: tensão positiva e corrente negativa .....	39
Figura 3.8 - Modulação PWM PD para o conversor NPC .....	42
Figura 3.9 - Modulação PD, a) modulante e portadoras, b) sinal de comando para a chave $S_1$ , c) sinal de comando para a chave $S_2$ .....	43
Figura 3.10 - Espectro harmônico teórico para o conversor NPC com modulação PD .....	46
Figura 3.11 - Espectro harmônico para os conversores a) <i>Half Bridge</i> e b) <i>Full Bridge</i> com modulação unipolar .....	47
Figura 3.12 - Perdas totais varando o índice de modulação (M) e a defasagem (em radianos).51	
Figura 3.13 - - Perdas nos semicondutores do conversor NPC para defasagem de $0^\circ$ e $M = 0,59$ .....	51
Figura 3.14 - Relação entre a energia do <i>ripple</i> , $E_r$ , o ângulo de defasagem entre a corrente e a tensão, $\varphi$ , e o indutor, $L$ .....	54
Figura 3.15 - Tensão do barramento c.c. intermediário ( $V_{cc}$ ) em função do capacitor equiva- lente do barramento ( $C_{eq}$ ) e da tensão média do barramento ( $V_{avg}$ ). .....	57
Figura 3.16 - Valor mínimo para o capacitor equivalente do barramento intermediário .....	58
Figura 3.17 - Retificador síncrono.....	59
Figura 3.18 - Configurações do retificador síncrono: a) <i>buck</i> e b) <i>boost</i> .....	60
Figura 3.19 - Circuito do 2º estágio do conversor, as duas células de retificador síncrono estão realçadas .....	60
Figura 3.20 - Formas de ondas características do 2º estágio do conversor .....	61
Figura 3.21 - Etapas de operação de uma célula retificador síncrono na configuração <i>buck</i> ... 62	
Figura 3.22 - $THD_i \times L$ em função de $M$ .....	66
Figura 3.23 - Ondulação de corrente para alguns valores de M em meio período da tensão da rede elétrica.....	68
Figura 4.1 - Conversor NPC e filtro LCL modelado como o primeiro estágio.....	75
Figura 4.2 - Modelo simplificado para o primeiro estágio do conversor .....	76
Figura 4.3 - $G_{id}$ para a variação de valores da razão cíclica ( $d$ ) .....	82
Figura 4.4 - Análise de modelos para $G_{id}$ .....	83
Figura 4.5 - a) Chave PWM, b) Modelo simplificado c.c. e de pequenos sinais para a chave PWM.....	86

Figura 4.6 - Configurações do segundo estágio do conversor: a) modo <i>buck</i> , b) modo <i>boost</i> .....	87
Figura 4.7 - Conversor do 2º estágio no modo <i>buck</i> : a) Modelo simplificado de pequenos sinais, b) Modelo de pequenos sinais do sinal de controle para a saída.....	88
Figura 4.8 - Conversor do 2º estágio no modo <i>boost</i> : a) Modelo simplificado de pequenos sinais, b) Modelo de pequenos sinais do sinal de controle para a saída.....	89
Figura 4.9 - Diagrama de blocos da estratégia de controle para o conversor bidirecional c.c.-c.a. monofásico .....	94
Figura 4.10 - Diagrama de blocos de funções de transferências de pequenos sinais do sistema .....	96
Figura 4.11 - Resposta em frequência de $G_{id}$ variando $d$ e $d_2$ .....	97
Figura 4.12 - Diagrama de blocos da malha de corrente do primeiro estágio.....	98
Figura 4.13 - Resposta em frequência da malha de corrente não compensada, $G_i$ .....	98
Figura 4.14 - Resposta em frequência da malha de corrente compensada do primeiro estágio, $G_t$ .....	99
Figura 4.15 - Diagrama de blocos da malha de tensão do primeiro estágio.....	100
Figura 4.16 - Resposta em frequência da malha de tensão compensada do primeiro estágio, $G_{vt}$ .....	101
Figura 4.17 - Malha de tensão diferencial .....	104
Figura 4.18 - Ação da malha de tensão diferencial, a) tensão nos capacitores do barramento intermediário, b) referência de corrente, $I_{inj}$ .....	105
Figura 4.19 - Diagrama de blocos da malha de tensão do segundo estágio .....	106
Figura 4.20 - Resposta em frequência da malha de tensão compensada do segundo estágio, $G_{vt_2}$ .....	107
Figura 4.21 - Diagrama de blocos da malha de corrente do segundo estágio .....	108
Figura 4.22 - Resposta em frequência da malha de corrente compensada, $G_{it_2}$ .....	109
Figura 4.23 - Curva de operação V-I do conversor no lado da nanorrede .....	110
Figura 5.1 - Estrutura clássica de um PLL .....	115
Figura 5.2 - Estrutura básica de um PLL.....	116
Figura 5.3 - ParkPLL monofásica.....	118
Figura 5.4 - PLL aprimorada. ....	119
Figura 5.5 - Perturbação do tipo degrau de 90° de fase para pPLL com e sem LPFs .....	120

Figura 5.6 - PLL aprimorada (ePLL) .....	121
Figura 5.7 - Comparação da pPLL e da ePLL em estado estacionário .....	122
Figura 5.8 - Resposta ao distúrbio de degrau de 90° para pPLL e ePLL.....	123
Figura 5.9 - Resposta ao distúrbio de degrau de frequência de 2 Hz para a pPLL e a ePLL .	123
Figura 5.10 - Resposta a variação de $A = 1,1$ .....	123
Figura 5.11 - Modelo matemático de pequenos sinais para uma PLL .....	124
Figura 5.12 - Resposta em frequência para a função de transferência da ePLL não compensada (Kpd/s) e para a ePLL com FL do tipo PI. ....	126
Figura 5.13 - Diagrama do conjunto conversor, carga (RLC) e rede elétrica .....	127
Figura 5.14 - Janela de não detecção de ilhamento .....	128
Figura 5.15 - Sistema modelado: primeiro estágio do conversor, controle, filtro de saída LCL, impedância da rede elétrica e ePLL.....	134
Figura 5.16 - Diagrama de Bode de $\tilde{V}_{err}/\tilde{\omega}_e$ com a presença da rede para diferentes valores de $\psi$ .....	137
Figura 5.17 - Diagrama de Bode de $\tilde{V}_{err}/\tilde{\omega}_e$ para $Z = R$ nos modos de operação GCM e GDM .....	138
Figura 5.18 - Diagrama de Nyquist da função de transferência de malha aberta compensada de $\tilde{V}_{err}/\tilde{\omega}_e$ para GCM .....	139
Figura 5.19 - Diagrama de Nyquist da função de transferência de malha aberta compensada de $\tilde{V}_{err}/\tilde{\omega}_e$ para GDM .....	139
Figura 5.20 - Diagrama de Nyquist para a) GCM, b) GDM .....	140
Figura 5.21 - Efeito da realimentação positiva causada pela instabilidade da PLL .....	141
Figura 5.22 - Configuração para teste de ilhamento não intencional conforme [92] .....	142
Figura 5.23 - Carga de teste $R$ .....	143
Figura 5.24 - Carga de teste $RLC$ .....	144
Figura 6.1 - Conversor bidirecional c.c.c-c.a. monofásico de dois estágios .....	148
Figura 6.2 - Simulação sem a malha de controle diferencial: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica.....	150
Figura 6.3 - Simulação sem a malha de controle diferencial: tensão nos capacitores do barramento intermediário para transição entre modo de operação .....	150

Figura 6.4 - Simulação com a malha de controle diferencial: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente injetada/absorvida pela rede elétrica.....	151
Figura 6.5 - Simulação com a malha de controle diferencial: tensão nos capacitores do barramento intermediário no intervalo de 1,9 s a 2,3 s.....	151
Figura 6.6 - Simulação do modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica .....	152
Figura 6.7 - Transitório no modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica .....	153
Figura 6.8 - Transitório no modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica .....	154
Figura 6.9 - Simulação do modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.....	155
Figura 6.10 - Simulação do modo de operação inversor: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.....	156
Figura 6.11 - Simulação de transição entre modos de operação: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.....	158
Figura 6.12 - Simulação de carga com característica de potência constante: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 2 s .....	160
Figura 7.1 - Protótipo do conversor.....	164
Figura 7.2 - Driver DRO100D25A, <i>Supplier</i> .....	165
Figura 7.3 - Fonte DS320-08A, <i>Supplier</i> .....	166
Figura 7.4 - TMDSCNCD28335, Delfino C28335 <i>controlCARD</i> .....	166

Figura 7.5 - Diagrama de blocos para o firmware desenvolvido durante a inicialização do conversor .....	167
Figura 7.6 - Diagrama de blocos para o firmware desenvolvido após a inicialização do conversor .....	168
Figura 7.7 - Leiaute da montagem.....	170
Figura 7.8 - Resultado experimental para 10% da potência nominal do conversor no modo de operação inversor, $I_{ca}$ (escala de 60 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	171
Figura 7.9 - Resultado experimental para 50% da potência nominal do conversor no modo de operação inversor, $I_{ca}$ (escala de 12 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	172
Figura 7.10 - Resultado experimental para a potência nominal do conversor no modo de operação inversor, $I_{ca}$ (escala de 5,4 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	173
Figura 7.11 - Resultado experimental para 30% da potência nominal do conversor no modo de operação retificador, $I_{ca}$ (escala de 20 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	174
Figura 7.12 - Resultado experimental para 50% da potência nominal do conversor no modo de operação retificador, $I_{ca}$ (escala de 12 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	175
Figura 7.13 - Resultado experimental para potência nominal do conversor no modo de operação retificador, $I_{ca}$ (escala de 5,7 vezes), $V_{pcc}$ (escala de 1/1), $+V_{cc}/2$ (escala de 1/1), $-V_{cc}/2$ (escala de 1/1).....	175
Figura C.1 - Circuito para o condicionamento de sinais – parte a.....	200
Figura C.2 - Circuito para o condicionamento de sinais – parte b .....	201
Figura C.3 - Circuito para conexão da <i>controlCARD</i> e drivers.....	202
Figura C.4 - Circuito de potência do conversor.....	203

# Lista de Tabelas

Tabela 2.1 - Níveis de tensão de conexão para micro e mini geração distribuída [13].....	14
Tabela 2.2 - Proteções mínimas em função da potência instalada para micro e mini geração distribuída [13]. .....	15
Tabela 2.3 - Comparação entre topologias HERIC e H5 [27].....	31
Tabela 2.4 - Comparação entre topologias de conversores c.c.-c.a. bidirecionais .....	31
Tabela 3.1 - Comando dos interruptores no conversor NPC.....	36
Tabela 3.2 - Dispositivos em condução com base nos sinais de corrente e nível de tensão ....	39
Tabela 3.3 - Comparativo entre conversores .....	48
Tabela 3.4 - Casos críticos de operação do conversor NPC.....	48
Tabela 3.5 - Intervalos de comutação dos dispositivos do conversor NPC.....	49
Tabela 3.6 - Parâmetros do IGBT IRG4PC50UDPbF.....	50
Tabela 3.7 - Parâmetros do diodo em antiparalelo com o IGBT.....	50
Tabela 3.8 - Parâmetros do diodo de grampeamento MUR3060WT .....	50
Tabela 3.9 - Parâmetros do sistema .....	54
Tabela 3.10 - Parâmetros de projeto para o filtro de conexão com a rede .....	66
Tabela 4.1 - Parâmetros do conversor .....	96
Tabela 4.2 - Limites para harmônicas de corrente conforme IEC EN 61000-3-2.....	103
Tabela 4.3 - Máxima distorção harmônica de corrente em porcentagem de corrente.....	103
Tabela 5.1 - Possibilidades de fornecimento de potência ativa e reativa à carga [86] .....	128
Tabela 5.2 - Resposta do sistema de interconexão para tensões anormais [58] .....	129
Tabela 5.3 - Resposta do sistema de interconexão para frequências anormais [58] .....	130
Tabela 5.4 - Comparação de métodos ativos de detecção de ilhamento [94].....	132
Tabela 5.5 - Parâmetros utilizados na simulação .....	143

Tabela 5.6 - Tempos de detecção para condições de ilhamento.....	144
Tabela 6.1 - Componentes utilizados na simulação .....	148
Tabela 6.2 - Componentes utilizados na simulação .....	148
Tabela 7.1 - Dispositivos utilizados na montagem.....	170
Tabela B.1 - Compensadores no domínio S .....	198
Tabela B.2 - Compensadores no domínio Z.....	198

# Nomenclatura

ADC	Conversor analógico-digital
ANEEL	Agência Nacional de Energia Elétrica
c.a.	Sistema em corrente alternada
c.c.	Sistema em corrente contínua
CI	Circuito integrado
DR	Fontes de energia distribuída
EMC	Compatibilidade eletromagnética
EMI	Interferência eletromagnética
GCM	Modo conectado da rede elétrica
GDM	Modo desconectado da rede elétrica
IGBT	Transistor bipolar de porta isolada
LEDs	Diodos emissores de luz
LPF	Filtro passa baixa
LQR	Regulador linear quadrático
M	Índice de modulação
NDZ	Zona de não detecção
ONS	Operador Nacional do Sistema Elétrico
PCC	Pontos de conexão comum
PFC	Correção de fator de potência
PLL	Malha de captura de fase
PRODIST	Procedimento de Distribuição de Energia Elétrica no Sistema Elétrico Nacional
PV	Sistema fotovoltaico
PWM	Modulação por largura de pulso
RSE	Resistência série equivalente

SEP	Sistema elétrico de potência
TDD	Total Demand Distortion
THD	Distorção harmônica total
THD <sub>i</sub>	Distorção harmônica total de corrente
UPS	Fonte de alimentação ininterrupta
VCO	Oscilador controlado por tensão
VSC	Conversores tipo fonte de tensão
WTHD	Distorção harmônica total ponderada
WTHD0	Distorção harmônica total ponderada normalizada pela componente fundamental

# Capítulo 1

## Introdução

### 1.1 Contextualização e motivação

No cenário atual da geração e distribuição de energia as concessionárias estão preocupadas em melhorar a relação de oferta e procura através do desenvolvimento de sistemas de geração e distribuição de energia elétrica. Isso tem ocorrido devido ao aumento da demanda de energia elétrica para atender as necessidades crescentes da sociedade e suprir as deficiências na geração. Segundo dados do Balanço Energético Nacional de 2013 [1], o consumo de energia elétrica no Brasil cresceu mais que o PIB (Produto Interno Bruto) residencial e comercial, sendo 3,8% maior que o ano anterior, enquanto o PIB evoluiu 0,9%.

Parte da demanda de eletricidade é suprida por fontes fósseis, o que representa cerca de 80% do consumo de energia mundial [2]. O aumento dessa demanda por energia elétrica não poderá ser atendido por essas fontes, devido às restrições ambientais sobre emissões de gases do efeito estufa. Ações mundiais estão sendo tomadas de modo a combater o aquecimento global e reduzir a poluição atmosférica. Existe a necessidade de se aumentar a participação das fontes renováveis de energia na matriz de eletricidade. No Brasil a energia hidrelétrica é a principal fonte de energia, pois o país possui grande potencial hídrico. No entanto, isso não evita a utilização de combustíveis fósseis, uma vez que os níveis dos reservatórios são afetados por períodos de estiagem levando ao acionamento de usinas termelétricas, como tem ocorrido nos últimos anos, 2012 [3] e 2013 [4].

Recentemente, em abril de 2014, a energia elétrica no Brasil ficou 24% mais cara do que em relação ao ano de 2012 [4]. Seis companhias distribuidoras de energia tiveram reajustes do preço da energia elétrica aprovados até o momento (abril de 2014), sendo elas a AES Sul, a Centrais Elétricas Matogrossenses (Cemat), a Companhia de Eletricidade do Estado da

Bahia (Coelba), a Companhia Energética de Minas Gerais (Cemig) e a Companhia Paulista Força e Luz (CPFL Paulista).

A Agência Nacional de Energia Elétrica (ANEEL) aprovou a revisão da Cemig, a qual fornece energia a 7,7 milhões de consumidores de 805 municípios de Minas Gerais. Os usuários residenciais terão aumento de 14,24% na conta de energia elétrica e as indústrias locais pagarão 12,41% mais caro pela energia. A CPFL Paulista teve aprovado reajuste de 16,46% para as residências e de 16,1% para as indústrias. A distribuidora atende a 3,9 milhões de unidades consumidoras localizadas em 234 municípios de São Paulo. Na área da Cemat, o aumento será de 11,16% para os consumidores residenciais, e de 13,42% para as indústrias. A Cemat atende a 1,2 milhão de consumidores em 141 municípios de Mato Grosso [5].

Os preços médios em 2014 ficarão em R\$ 182,00 por megawatt-hora (MWh). Conforme apresentado na Figura 1.1, o preço médio em 2012 foi de R\$ 147,00 por megawatt-hora (MWh). A alta registrada nos custos é bem superior à inflação no período (de 11% desde setembro de 2012) [4]. Um dos principais motivos do encarecimento da energia é a baixa capacidade de geração de energia, originada pelo pequeno volume de chuvas em 2013 e 2014. Desse modo, as distribuidoras de energia precisam ir para o mercado à vista para cumprir a demanda contratada, e os custos dessas empresas passaram de aproximadamente R\$ 100,00 para R\$ 822,83 por megawatt-hora (MWh).

Conforme o Balanço Energético de 2013 (ano base 2012) no setor de energia elétrica [1], apesar do aumento de 1.835 MW na potência instalada do parque hidrelétrico, a oferta de energia hidráulica reduziu-se em 1,9% devido às condições hidrológicas observadas em 2012, especialmente na segunda metade do ano. A menor oferta hídrica explica o recuo da participação de renováveis na matriz elétrica, de 88,9% em 2011 para 84,5% em 2012. No Brasil, as alternativas utilizadas na presença de baixos níveis nos reservatórios de usinas hidrelétricas é o uso de termoeletricas, as quais possuem maior custo, ou então as distribuidoras contratam a energia no mercado livre, a qual é mais cara.

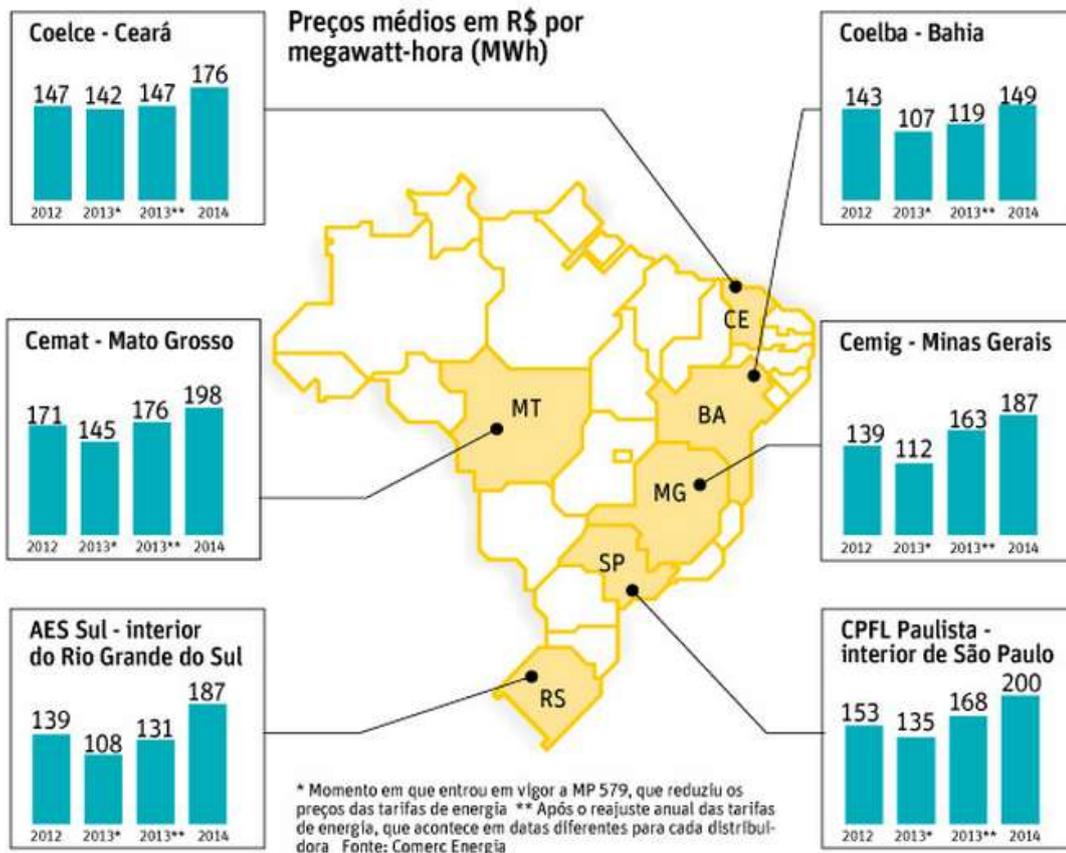


Figura 1.1 – Reajustes no preço da energia nas principais companhias distribuidoras de energia de 2012 a 2014 [4].

Desse modo, é importante a diversificação de fontes de energias, pois a dependência de uma única fonte torna o sistema energético vulnerável. Com diversidade de fontes de energia, quando uma não estiver plenamente disponível, outras poderão compensá-la ou completá-la. Dessa forma, torna-se necessária a participação de outras fontes renováveis na matriz elétrica. Esse desafio envolve a adequação e a utilização de novas tecnologias empregadas nos processos de geração, transmissão e distribuição de energia. Dessa maneira pode-se conseguir o aumento da eficiência energética do sistema elétrico como um todo, melhoria dos mecanismos de controle, gerenciamento das linhas e a possibilidade de proporcionar ao usuário final maior participação no planejamento e na operação do sistema. Este novo conceito do Sistema de Energia Elétrica atende pelo nome de *Smart Grid* ou redes inteligentes de energia [6].

Nas redes elétricas tradicionais, a geração de energia segue a demanda de energia. No futuro, porém, o consumo de energia virá depois da geração. Isso significa uma mudança de paradigma. As redes elétricas tenderão a serem mais bem distribuídas, inteligentes e flexíveis

[7]. Os fluxos de energia e comunicação unidirecionais serão substituídos por fluxos bidirecionais. Essa mudança exigirá o desenvolvimento de novos métodos de controle, automação e otimização da operação do sistema elétrico com forte tendência para utilização de técnicas de resolução distribuída de problemas baseadas na utilização de multi-agentes. Além das vantagens ambientais, a tecnologia de rede inteligente gera benefícios para todos os envolvidos na cadeia de conversão de energia [6, 8]:

- Possibilidade de fluxo bidirecional de energia;
- Criação de novos modelos de negócios de serviços baseados na infraestrutura de energia;
- Mais poder aos consumidores com a participação bilateral e interativa com equipamentos e nos processos de planejamento e operação da rede;
- Maior eficiência operacional das concessionárias de energia, por meio da participação ativa dos consumidores (edifícios comerciais, plantas industriais, residências, etc.) nas redes inteligentes;
- Energia de maior qualidade nos vários níveis de tensão, e possibilidade de elevar a estabilidade do sistema;
- Acomodação de uma grande variedade de fontes e demandas;
- Redução do impacto ambiental do sistema produtor de eletricidade com a diminuição das emissões de CO<sub>2</sub> relacionadas à geração de energia por fontes fósseis, reduzindo perdas e utilizando fontes de baixo impacto ambiental;
- Resposta da demanda mediante a atuação remota em dispositivos dos consumidores;
- Integração da geração descentralizada à rede por meio de tecnologias da informação e comunicação inteligentes;
- Viabilização de mercados competitivos de energia, favorecendo o mercado varejista e a microgeração.

As redes inteligentes de energia introduzem novos conceitos para o sistema elétrico, tal como as microrredes e nanorredes. As microrredes são sistemas que integram cargas a fontes de geração distribuída que podem operar em paralelo ou separada da rede elétrica [9]. Essas microrredes são cogeneradoras de energia elétrica baseada em fontes renováveis como fotovoltaica, eólica e células combustíveis, destinadas a atender a pequenos centros de consumo como bairro residencial, hospital, escola, condomínio, etc. [10]. As microrredes apresentam um potencial emergente da geração distribuída, que associa geração e cargas em um subsis-

tema, com capacidade de geração instalada na faixa de 10 a 100 kW [11, 12]. No Brasil a ANEEL define a microgeração como:

*- microgeração distribuída: central geradora de energia elétrica, com potência instalada menor ou igual a 100 kW e que utilize fontes com base em energia hidráulica, solar, eólica, biomassa ou cogeração qualificada, conforme regulamentação da ANEEL, conectada na rede de distribuição por meio de instalações de unidades consumidoras; [13].*

As microrredes possuem capacidade de gerenciamento, desconexão e sincronização com a rede elétrica local através de dispositivos de eletrônica de potência que possuem controle inteligente capaz de gerenciar o modo de operação da microrrede [10].

A nanorrede pode ser definida como um sistema de potência em pequena escala que consiste em duas ou mais fontes de geração distribuídas baseadas em energia limpas com pequenas cargas, sua potencia é tipicamente menor que 25 kW, sendo as cargas limitadas a uma distância máxima de 5 km das fontes geradoras [14]. As nanorredes são baseadas em diversas fontes de energia como fotovoltaica, eólica, células combustíveis, microturbinas, e sistemas de armazenamento de energia, e são destinadas a suprir a demanda a nível residencial ou predial [10]. A nanorrede emprega controle descentralizado do fluxo de potência a fim de alcançar o balanço de potência. Nessa estratégia de controle, as fontes geradoras são capazes de controlar seu próprio fluxo de potência através de informações nos seus terminais de conexão.

A Figura 1.2 apresenta uma arquitetura de uma microrrede e de uma nanorrede inseridas no Sistema Elétrico de Potência.

Uma nanorrede pode ser do tipo c.c., na qual a principal vantagem em relação a uma nanorrede c.a. é simplicidade da estrutura e o menor número de componentes. A Figura 1.3 ilustra a estrutura de uma nanorrede c.c, onde se evidencia o barramento c.c. de alta tensão, o conversor bidirecional c.c.-c.c. para a integração entre o sistema de armazenamento de energia e o barramento c.c., o conversor para conexão de uma microturbina eólica, o conversor para a conexão de painéis fotovoltaicos, o conversor para a conexão da nanorrede com a rede elétrica e cargas elétricas e eletrônicas usuais em ambientes residenciais.

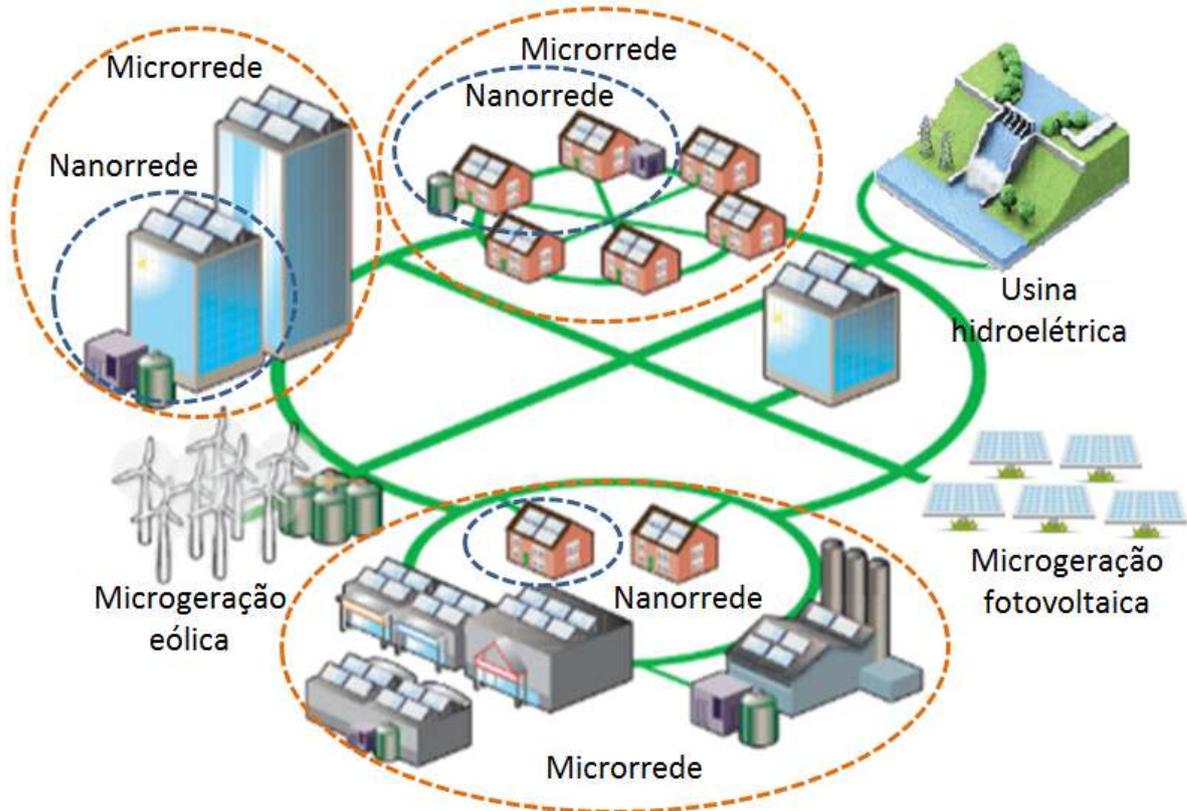


Figura 1.2 – Estrutura de uma microrrede e de uma nanorrede no Sistema Elétrico de Potência.

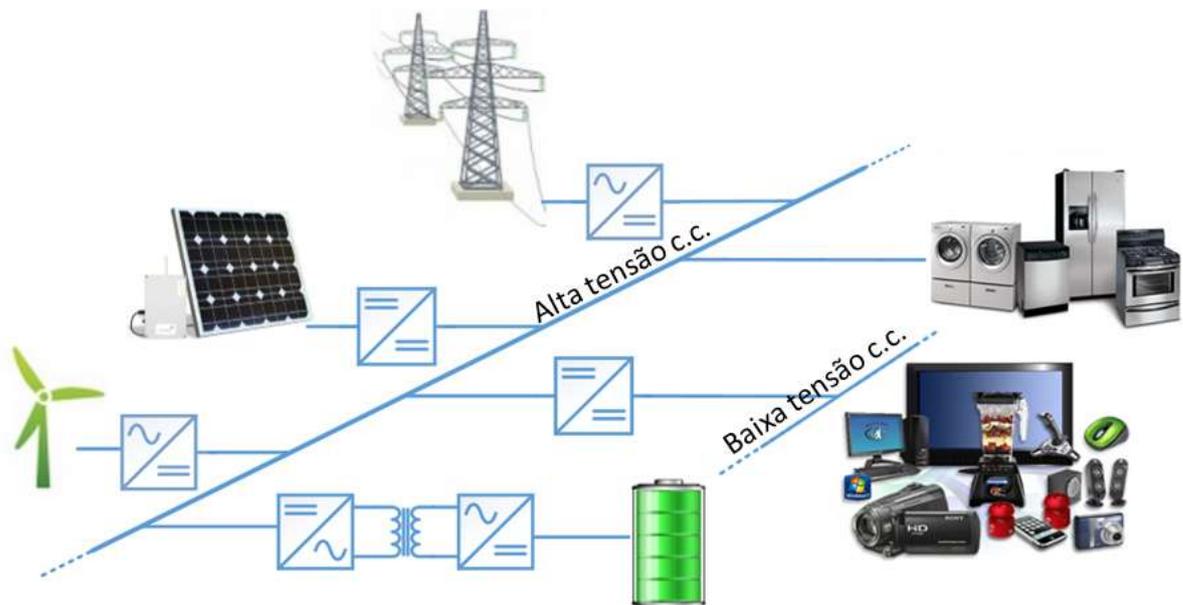


Figura 1.3 – Estrutura de uma nanorrede c.c. em uma residência.

Em uma nanorrede c.c. os dispositivos eletrônicos de consumo (rádios, televisores, câmeras, computadores, notebooks, telefones, *smartphones*, aparelhos de *blu-ray* ou DVD, entre outros dispositivos utilizados diariamente para entretenimento, comunicação ou trabalho) e os eletrodomésticos (geladeiras, máquinas de lavar roupa, fogões, entre outros) não

precisam de estágios utilizados para o sistema c.a. como o circuito retificador de entrada, o filtro contra interferência eletromagnética (EMI), e o estágio de correção de fator de potência (PFC), visto que podem ser conectados diretamente ao barramento c.c.. Além disso, o estágio inversor presente em conversores de potência utilizados em fontes de energia renováveis, bancos de baterias [15] e veículos elétricos não são necessários, conseqüentemente obtém-se uma estrutura simplificada para os conversores. Neste trabalho será abordada somente a nanorrede c.c., sendo referida simplesmente como nanorrede.

A utilização de nanorrede tem outras vantagens como o aumento da densidade de potência, o aumento da estabilidade do sistema pelo desacoplamento entre sistemas e pela possibilidade de controle do fluxo de potência, e maior eficiência e facilidade de integração com as fontes renováveis de energia [16].

Estudos realizados para ambiente residenciais mostram que o uso de sistemas c.c. pode melhorar a eficiência energética de 15% a 22% quando comparado ao sistema c.a [17, 18]. Esse ganho ocorre principalmente pela ausência de estágios c.a.-c.c. em fontes renováveis e cargas. A literatura também apresenta ganhos de 10-11% em relação a sistemas c.a. convencionais quando aplicado a ambientes comerciais.

A arquitetura de sistemas de distribuição c.c. é utilizada em outras áreas como em navios, aeronaves, telecomunicações e veículos elétricos. Ainda não há um consenso ou um padrão em relação a níveis de tensão e número de polos para uma nanorrede. Algumas organizações como a *Emerge Alliance*, a *Greentech Leadership Group* e a *PSMA (Power Sources Manufacturers Association)*, têm movido esforços na elaboração de padrões industriais. Na literatura alguns trabalhos avaliam o nível de tensão e a arquitetura mais adequados para o sistema de distribuição c.c. [17, 19]. Até o momento o sistema de distribuição c.c. mais difundido apresenta dois níveis de tensão: 380 V e 48 V.

O nível de 380 V em geral é escolhido para adequar-se ao nível de tensão de saída típicos de dispositivos PFC que são associados a aparelhos de potência igual ou acima de 70 W, evitando modificações complexas e novas topologias para os aparelhos eletrônicos atuais. Esse nível de tensão seria empregado na alimentação de eletrodomésticos de maior potência, como máquinas de lavar roupas, fogões de indução e geladeiras.

O nível de 48 V coincide com o nível de tensão padrão em sistemas de telecomunicação e centros de processamento de dados, o que pode facilitar a adoção, aumentar a eficiência de dispositivos e elevar a segurança dos usuários. Esse barramento alimentará equipamentos

de baixa potência como computadores, televisores, rádios, sistema de iluminação predial baseados em LEDs. Esse nível também não requer adição de proteção contra contato direto com partes do corpo humano uma vez que tensões abaixo de 50 V não representam risco aos seres humanos e aos animais domésticos [20].

A segurança de seres humanos e animais domésticos é um tópico muito importante a ser avaliado para uma nanorrede, em virtude de riscos como choques, queimaduras e incêndios. A fibrilação ventricular causada por choques elétricos é especialmente perigosa. Na literatura poucas referências apresentam estudos completos sobre o tema. A norma IEC 60364 [21] determina medidas de segurança para instalações elétricas, entretanto há poucas descrições, ou a norma não corresponde a sistemas de distribuições de elevada tensão em corrente contínua, como por exemplo, 380 V.

O dano causado ao corpo humano por uma corrente contínua é menor que o causado por uma corrente alternada [21], ou seja, o choque elétrico em c.c. é menos perigoso que o choque elétrico em c.a.. A Figura 1.4 apresenta a característica simplificada da curva da corrente de corpo pela duração da corrente considerando o fluxo de corrente no caminho da mão ao pé do corpo humano. O nível de choque elétrico é classificado entre as áreas CA e CC. O numeral romano expressa o nível do choque elétrico, onde I representa a não percepção do choque, II representa a ausência de efeitos danosos com leve dor, III representa efeitos reversíveis como contração muscular e comprometimento respiratório, e IV representa efeitos críticos, como fibrilação ventricular.

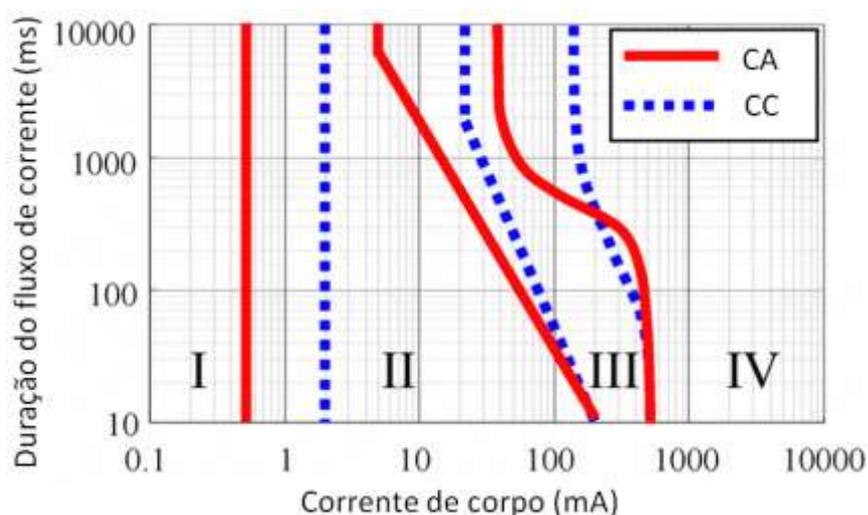


Figura 1.4 - Curva característica da corrente de corpo pela duração do fluxo de corrente [21].

A fibrilação ventricular é muito afetada pela direção da corrente elétrica através do coração. A tensão de um sistema c.c. tem característica polar, ou seja, presença de polo positivo e polo negativo. Portanto, o choque elétrico em um sistema c.c. apresenta corrente elétrica constante. Também, compreende-se que o limiar da fibrilação ventricular para uma corrente no sentido pé-mão é cerca de duas vezes maior que uma corrente no sentido mão-pé [21].

A proteção contra choque elétrico em um sistema c.c. de elevada tensão pode empregar três tipos de aterramento: sistema de aterramento direto, sistema de aterramento por elevada resistência e sistema flutuante. Cada sistema apresenta vantagens e desvantagens [21]. Em um sistema de aterramento direto, a corrente de corpo é maior, entretanto é mais fácil de ser detectada. Quando é adotado um sistema de aterramento por elevada resistência ou um sistema flutuante, a corrente de corpo é pequena, entretanto torna-se difícil a detecção. De qualquer modo, deve ser previsto na nanorrede topologias de conversores que possibilitam o aterramento direto de um dos polos da nanorrede, podendo ser o polo negativo, o polo positivo ou o ponto intermediário da fonte de tensão.

A interface da nanorrede com a rede elétrica é realizada via um conversor de potência bidirecional, o qual pode operar nos quatro quadrantes do plano de potência complexo. Esse conversor pode isolar a residência ou a nanorrede da rede elétrica em caso de faltas na rede, e reconectar após o reestabelecimento da rede. Além disso, pode operar com qualquer demanda de fator de potência do lado c.a., e também pode responder a solicitações de demanda da concessionária de energia elétrica ou do Operador Nacional do Sistema Elétrico (ONS) para comercialização de potência ativa.

Em uma nanorrede há camadas de comunicação e controle que não serão abordadas neste trabalho, como o sistema supervisor e o controle de demanda de energia pela concessionária ou ONS. O contexto do trabalho é limitado à interface da rede elétrica com a nanorrede, o que abrange a regulação da tensão no barramento c.c. e a injeção de corrente c.a. na rede elétrica com baixa distorção harmônica total (THD) e elevado fator de potência.

## **1.2 Objetivos da dissertação**

O objetivo dessa dissertação é o estudo, o desenvolvimento e a implementação de um conversor bidirecional c.c.-c.a. monofásico para a interligação de uma nanorrede com a rede elétrica. O conversor possui dois modos de operação, o modo retificador, no qual o fluxo de

potência ocorre no sentido da rede elétrica para a nanorrede, e o modo inversor, onde fluxo de potência é no sentido da nanorrede para a rede elétrica.

### 1.2.1 Objetivos específicos da dissertação

Para alcançar os objetivos propostos para esta dissertação, algumas etapas ou objetivos específicos estão sendo propostos:

- Estudo de conversores bidirecionais c.c.-c.a. monofásicos;
- Proposta de um conversor bidirecional c.c.-c.a. monofásico para a interligação de uma nanorrede a rede elétrica;
- Proposta de uma estrutura de controle que produza uma forma de corrente senoidal na rede elétrica com baixa distorção harmônica e elevado fator de potência, e também regule a tensão no barramento c.c. da nanorrede com pequena ondulação;
- Estudo e implementação de técnicas para otimizar a densidade de energia do conversor;
- Estudos de estruturas de PLL (*Phase Locked Loop*) e proposta de uma estrutura de PLL para sincronização com a rede elétrica;
- Estudo de algoritmos para anti-ilhamento e proposta de um algoritmo para a proteção do conversor e da nanorrede;
- Validação do projeto e do controle para o conversor bidirecional através de resultados de simulação e resultados experimentais em um protótipo de 1 kW.

### 1.3 Estrutura do texto

A dissertação foi organizada conforme o seguinte escopo:

O Capítulo 1 apresenta a contextualização sobre redes elétricas inteligentes, inserindo o conceito de nanorrede e a estrutura da mesma, como a apresentação dos níveis de tensão e suas justificativas. Também é abordada a problemática da segurança de pessoas e animais na nanorrede.

O estudo sobre os conversores bidirecionais c.c.-c.a. monofásicos é desenvolvido no Capítulo 2, onde também são apresentadas características para a conexão de uma nanorrede à

rede elétrica e as especificações do conversor. Nesse capítulo, também, são avaliadas as topologias de conversores bidirecionais c.c.-c.a. monofásicos descritas na literatura e seleciona-se a topologia de conversor mais adequada para a conexão de uma nanorrede à rede elétrica. No Capítulo 3 são apresentados o estudo e o projeto do conversor bidirecional c.c.-c.a. monofásico de dois estágios, para facilidade de entendimento, em quatro blocos funcionais.

Os procedimentos para a obtenção de modelos de pequenos sinais para o conversor bidirecional c.c.-c.a monofásico é apresentado no Capítulo 4. Também serão abordadas as estratégias de controle utilizadas e o método de comunicação com os demais conversores da nanorrede. Além disso, serão apresentados aspectos relevantes para a implementação do controle digital.

No Capítulo 5 é introduzida a estrutura da PLL e o ilhamento em sistemas conectados à rede elétrica. Além disso, apresenta-se uma estrutura de PLL que também é utilizada para a detecção de eventos de ilhamento.

Os resultados de simulação são apresentados e discutidos no Capítulo 6. Nessa seção o conversor é submetido às condições de operação que porventura possam ocorrer na nanorrede. A avaliação do projeto e da estratégia de controle para o conversor c.c.-c.a. bidirecional monofásico proposto é realizada através de simulações de cinco estudos de casos.

Os resultados experimentais são apresentados no Capítulo 7 com o objetivo de validar a operação do primeiro estágio do conversor para o protótipo desenvolvido.

As conclusões finais são apresentadas no Capítulo 8, assim como propostas de continuidade de pesquisas neste tema.

## 1.4 Conclusões do capítulo

Este capítulo apresentou o cenário da geração e da distribuição de energia elétrica no Brasil, onde são abordados alguns problemas relacionados ao aumento da demanda de energia, e discutiu-se a necessidade de diversificação da matriz elétrica brasileira.

É introduzido o conceito de *Smart Grid* e de microgeração distribuída. Também foi apresentado o conceito de nanorrede com ênfase na nanorrede c.c., a qual será a aplicação dessa dissertação. Abordou-se a arquitetura de nanorrede mais difundida na literatura e questões relacionadas à segurança de pessoas e de animais.

O conversor que realiza a interface da nanorede com a rede elétrica foi introduzido, evidenciando-se a importância desse conversor tendo em vista a capacidade de isolar a residência ou a nanorede da rede elétrica, a operação com qualquer demanda de fator de potência do lado c.a., e também a possibilidade de responder a solicitações de demanda da concessionária de energia elétrica ou do ONS para comercialização de potência ativa.

Os objetivos que se pretende alcançar foram apresentados, bem como os métodos para alcançá-los, e por fim foi feita uma apresentação da estrutura do trabalho.

## **Capítulo 2**

# **Conversores bidirecionais c.c.-c.a. monofásicos**

### **2.1 Introdução**

Os conversores bidirecionais c.c.-c.a. para sistemas monofásicos de baixa de potência (até 10 kW) possuem importante aplicação em sistemas de microgeração orientados a ambientes residenciais e comerciais. Estes conversores são essenciais para a conexão de uma nanorrede à rede elétrica. Características como confiabilidade, elevado rendimento, pequenas dimensões e peso, e baixo custo são desejáveis para estes conversores.

Este Capítulo apresenta as características para a conexão de uma nanorrede à rede elétrica e as especificações do conversor. Posteriormente, são avaliadas as topologias de conversores bidirecionais c.c.-c.a. monofásicos descritas na literatura, com o objetivo de selecionar a topologia de conversor mais adequada para a conexão de uma nanorrede à rede elétrica.

### **2.2 Características para a conexão de uma nanorrede**

A caracterização da conexão da nanorrede com a rede elétrica é essencial para a seleção da topologia de conversor mais adequada para a aplicação em nanorredes.

### 2.2.1 Normas e recomendações

Atualmente não existem normas técnicas brasileiras específicas para uma nanorrede, dessa maneira neste trabalho serão utilizadas como referência as normas e recomendações aplicáveis à microgeração e a sistema fotovoltaicos.

A norma *NBR 5410 - Instalações elétricas de baixa tensão* - estabelece as condições a que as instalações elétricas de baixa tensão devem satisfazer a fim de garantir a segurança de pessoas e animais, o funcionamento adequado da instalação e a conservação dos bens. Abrange sistemas com tensão de até 1.000 V em corrente alternada e frequência de até 400 Hz, ou tensões de até 1.500 V em corrente contínua. Inclui as linhas de potência e de sinal, e aplica-se, principalmente, às instalações elétricas de edificações (residencial, comercial, público, industrial, de serviços, agropecuário, etc.), como também a áreas descobertas, reboques de acampamento, marinas, canteiros de obras, feiras e exposições.

Algumas das exigências técnicas podem ser encontradas no *Procedimento de distribuição de energia elétrica no sistema elétrico nacional – PRODIST*. Este documento foi elaborado pela ANEEL com a participação dos agentes de distribuição e de outras entidades e associações do setor elétrico nacional.

O Módulo 3 do PRODIST [13] estabelece as condições de acesso ao sistema de distribuição, compreendendo a conexão e o uso. Define os critérios técnicos e operacionais, os requisitos de projeto, as informações, os dados e a implementação da conexão, aplicando-se aos novos sistemas, bem como aos existentes. Algumas informações importantes para microgeração (até 100 kW) e minigeração (até 1 MW) podem ser destacadas, como a definição da tensão de conexão para unidades consumidoras, apresentada na Tabela 2.1, e as proteções mínimas necessárias para o ponto de conexão conforme a Tabela 2.2.

**Tabela 2.1 – Níveis de tensão de conexão para micro e mini geração distribuída [13].**

<i>Parâmetros</i>	<i>Nível de tensão de conexão</i>
< 10 kW	Baixa tensão (monofásico, bifásico ou trifásico)
10 kW a 100 kW	Baixa tensão (trifásico)
101 kW a 500 kW	Baixa tensão (trifásico) / Média tensão
501 kW a 1MW	Média tensão

**Tabela 2.2 – Proteções mínimas em função da potência instalada para micro e mini geração distribuída [13].**

<i>Equipamento</i>	<i>Potência instalada</i>		
	$\leq 100$ kW	101 kW a 500 kW	501 kW a 1 MW
Elemento de desconexão	Sim	Sim	Sim
Elemento de interrupção	Sim	Sim	Sim
Transformador de acoplamento	Não	Sim	Sim
Proteção de sub/sobretensão	Sim	Sim	Sim
Proteção de sub/sobrefrequência	Sim	Sim	Sim
Proteção contra desequilíbrio de corrente	Não	Não	Sim
Proteção contra desbalanço de tensão	Não	Não	Sim
Sobrecorrente direcional	Não	Não	Sim
Sobrecorrente com restrição de tensão	Não	Não	Sim
Relé de sincronismo	Sim	Sim	Sim
Anti-ilhamento	Sim	Sim	Sim
Estudo de curto-circuito	Não	Sim	Sim
Medição	bidirecional	4 quadrantes	4 quadrantes
Ensaio	Sim	Sim	Sim

A conexão da microgeração distribuída para potências de até 10 kW deve ser em baixa tensão podendo ser na rede monofásica, como pode ser verificado na Tabela 2.1. Os níveis de tensões da baixa tensão são de 127 V e 220 V [13]. Esses níveis dependem de cada cidade no Brasil. Por exemplo, nas cidades de Belo Horizonte, São Paulo, Rio de Janeiro, Curitiba e Porto Alegre a rede monofásica de baixa tensão é de 127 V, enquanto que nas cidades de Natal, Recife, Brasília e Salvador utilizam 220 V.

Outras normas e recomendações serão apresentadas no decorrer do trabalho.

### 2.2.2 Aterramento no lado c.c.

Segundo o PRODIST [13], o aterramento no lado c.c. do sistema de microgeração (polo positivo ou polo negativo) somente é permitido na existência de isolamento galvânico (transformador de acoplamento) entre os lados em corrente contínua e alternada, interna ou externamente ao conversor. O aterramento deve ser feito no próprio inversor ou o mais próximo possível de seus terminais. Quando a isolação galvânica for externa ao conversor, não é permitido aterrar condutor vivo no lado c.a. entre o inversor e o transformador.

### **2.2.3 Transformador de acoplamento**

O uso de transformador de acoplamento é comum em sistemas conectados à rede elétrica, um exemplo, é a conexão de sistemas fotovoltaicos (PV), onde o transformador garante isolamento galvânica entre a rede e o sistema PV. Uma vantagem do uso de transformadores é a redução da corrente de fuga entre o sistema PV e a rede elétrica, e a garantia de que não é injetada corrente contínua na rede [22-29].

O transformador de acoplamento é volumoso, pesado e caro. Este transformador pode ser eliminado sem impacto nas características do sistema relacionadas à proteção pessoal e integração com a rede elétrica. No entanto, quando não é utilizado transformador, existe uma conexão galvânica entre a rede e o sistema c.c.. Correntes de fugas (corrente de modo comum) podem fluir através de capacitâncias parasitas entre o sistema c.c. e a terra caso o conversor produza uma tensão de modo comum variável [22-29].

Conforme o PRODIST, como mostrado na Tabela 2.2, não é necessário transformador de acoplamento para potências menores ou iguais a 100 kW.

### **2.2.4 Tensão de modo comum e corrente de fuga**

Na ausência de isolamento galvânica, ou seja, na ausência de transformadores de alta frequência ou transformadores de linha, a conexão da nanorrede com a rede elétrica pode produzir correntes de fuga para o terra [22]. Esse efeito é causado pela presença de capacitâncias parasitas no barramento c.c. e pela comutação do conversor, o qual pode induzir uma tensão de modo comum variável nessas capacitâncias parasitas.

As capacitâncias parasitas no barramento c.c. surgem em virtude da energização do barramento, e dependem da arquitetura do barramento e da presença de módulos de grandes dimensões conectados ao barramento, como painéis fotovoltaicos [22]. Essas capacitâncias compõem um circuito ressonante formado pela nanorrede, filtros no lado c.c., filtros lado c.a e pela impedância da rede. O amortecimento desse circuito ressonante pode ser muito pequeno, desse modo a corrente de fuga pode atingir amplitudes acima dos níveis permitidos.

A frequência ressonância não é fixa, e varia conforme condições do ambiente [22], e depende da topologia do conversor, dos estados de comutação e condições do meio, as capacitâncias parasitas podem produzir mais ou menos interferência eletromagnética (conduzida ou

irradiada), distorção da corrente da rede e perdas adicionais ao sistema. As correntes de fuga podem causar envelhecimento de fontes de energia e de cargas no lado c.c., apresentando riscos à segurança humana, e também podem disparar dispositivos de proteção [30].

A análise do circuito de modo comum pode ser realizada a partir da Figura 2.1, onde é apresentado um sistema PV incluindo os elementos parasitas mais importantes, modelados como capacitores e indutores, os quais influenciam na dinâmica da corrente para o terra [31].

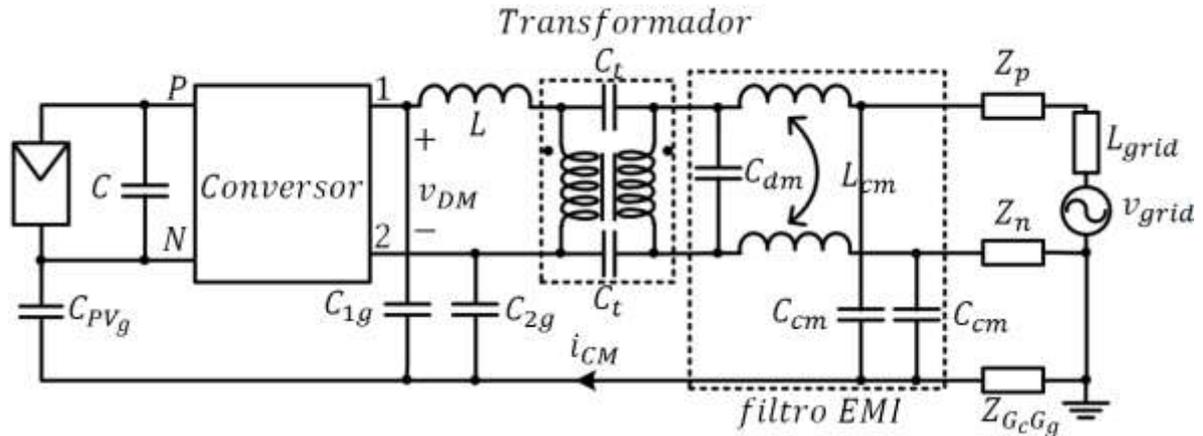


Figura 2.1 – Sistema PV incluindo elementos parasitas.

Nota-se que a corrente de modo comum  $i_{CM}$  pode fluir pelo sistema graças às capacitâncias parasitas do transformador, as quais são muito pequenas, na ordem de centenas de picofarads, possuindo elevada impedância na faixa de baixa e média frequência. Como consequência a corrente de modo comum é reduzida na presença de um transformador. Assim, se um transformador for utilizado, o modo comum não tem peso importante na seleção da topologia do conversor e sua técnica de modulação. Entretanto, na ausência de isolamento galvânica estas correntes podem ser elevadas.

As tensões entre os terminais 1 e 2 do conversor e o ponto N ( $v_{1N}$  e  $v_{2N}$ ) são impostas pelas sequências de modulação das chaves semicondutores. Contudo, podem ser analisadas como fontes de tensão controladas conectadas ao terminal negativo do barramento c.c. (ponto N). Desse modo, pode-se obter o modelo ilustrado na Figura 2.2. Este modelo pode ser representado em termos das tensões de modo comum ( $v_{CM} = v_N$ ) e de modo diferencial ( $v_{DM} = v_{1N} - v_{2N}$ ) [31].

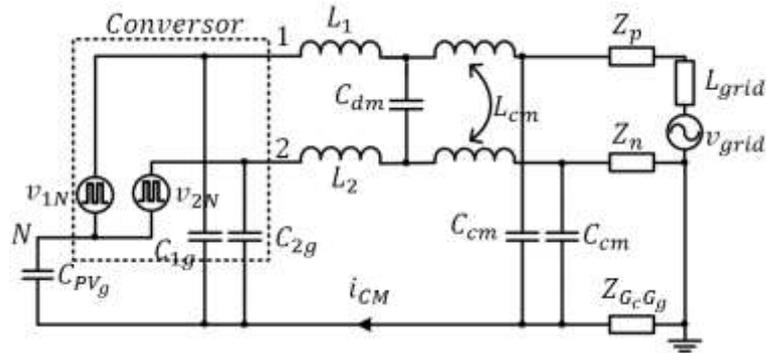


Figura 2.2 - Modelo para um sistema PV com o conversor representado como uma fonte de tensão.

O modelo completo do circuito de modo comum inclui a tensão de modo comum, e também duas fontes de tensão adicionais,  $v_{s1}$  e  $v_{s2}$ . Estas fontes surgem de assimetrias de impedâncias do modo diferencial, as quais são a impedâncias da rede e as capacitâncias parasitas entre as chaves e o terra. Assim, mesmo que o conversor não produza tensão de modo comum, é possível a presença de corrente de modo comum quando houver alguma assimetria nestas impedâncias.

O modelo simplificado [26, 31], ilustrado na Figura 2.3, assume que as saídas dos conversores são fisicamente simétricas e as capacitâncias parasitas das chaves são similares, desse modo  $v_{s2}$  será igual à zero. Uma conclusão possível a partir do modelo apresentado é que se a tensão  $v_{CM}$  não varia, não haverá corrente de modo comum fluindo no circuito. Isso ocorre devido à presença do capacitor parasita equivalente, o qual permanece carregado com a tensão  $v_{CM}$ .

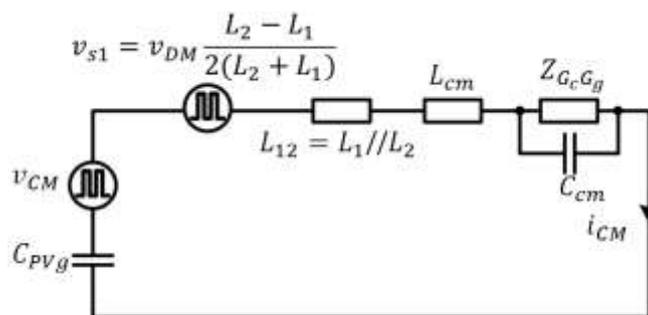


Figura 2.3 - Modelo final para o circuito de modo comum.

Uma topologia de conversor que não gera tensão de modo comum variável é *Half Bridge*, com dois, três ou mais níveis, incluindo a topologia *Neutral Point Clamped (NPC)* [21, 25, 28, 32]. Deve-se utilizar modulação bipolar para a topologia *Full Bridge* com o objetivo de evitar tensão de modo comum variável [32].

## **2.3 Especificações e recomendações**

As especificações para a seleção topológica do conversor devem considerar as características de operação da nanorrede e as exigências das normas e recomendações. A principal diferença de uma nanorrede para sistema de microgeração, como por exemplo, sistemas fotovoltaicos, é o fluxo de potência bidirecional.

### **2.3.1 Fluxo de potência bidirecional**

Uma nanorrede pode conter no barramento c.c. fontes de energia, como energia fotovoltaica e eólica, cargas e elementos armazenadores de energia, como bancos de baterias. Dessa maneira, é essencial a bidirecionalidade do fluxo de potência entre o sistema c.c. e o sistema c.a., o qual determina os modos de operação do conversor.

Quando conectado à rede elétrica, o conversor deve operar nos modos retificador e inversor. No modo de operação inversor o conversor injeta energia na rede elétrica, regulando fluxo de potência entre os sistemas c.c. e c.a., enquanto outras fontes de energia presentes no barramento c.c. regulam a tensão do barramento. No modo de operação retificador o conversor absorve energia da rede elétrica, regulando a tensão do barramento c.c. enquanto as outras fontes de energia no lado c.c. se comportam como fontes de corrente.

### **2.3.2 Conexão à rede monofásica**

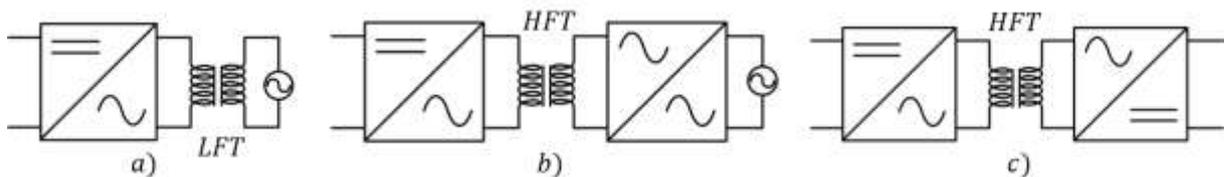
Conforme apresentado na Tabela 2.1, e segundo [13], a conexão da microgeração distribuída de até 10 kW pode ser realizada na rede de distribuição de baixa tensão, podendo ser monofásica. Em relação à distribuição de energia, a maioria das instalações possui fornecimento monofásico na baixa tensão. Neste trabalho será considerada uma rede monofásica de 127 V, a qual está presente na maioria das principais metrópoles brasileiras.

### 2.3.3 Potência

A aplicação foco deste trabalho é microgeração para ambientes residenciais e comerciais. Nessas classes se enquadram sistemas de até 10 kW. A fim de estudar o conversor proposto será considerado para projeto um sistema de 1 kW.

### 2.3.4 Conexão galvânica

Alguns conversores utilizam transformadores de alta frequência no estágio c.c.-c.c. ou c.c.-c.a., outros utilizam um transformador de baixa frequência (frequência da rede elétrica) entre o conversor e a rede, e finalmente, alguns conversores não incluem transformadores, conforme ilustrado na Figura 2.4 [25].



**Figura 2.4 – a) Transformador de linha (LFT) disposto entre a rede e o conversor, b) transformador de alta frequência (HFT) em um conversor c.c.-c.a., c) HFT é disposto no barramento c.c. como um link entre o barramento e outro conversor c.c..**

O uso de transformadores de alta frequência requer maior número de chaves semicondutoras e estágios de conversão, conseqüentemente reduz significativamente o rendimento e a confiabilidade do conversor. Portanto, conversores sem transformadores são vantajosos devido à elevada eficiência [22]. Ao evitar o uso de transformadores obtêm-se benefícios adicionais como redução de tamanho, peso, custo e complexidade [22, 26]. No decorrer deste trabalho serão focadas topologias de conversores que não utilizam transformadores.

A consequência da eliminação de transformadores nos conversores é a possibilidade de injeção de corrente c.c. na rede de distribuição de energia, o que pode saturar transformadores de potência. As correntes c.c. são originadas por pequenas assimetrias entre o semi-ciclo positivo e negativo da forma de onda da corrente c.a. injetada na rede [28]. A maioria das recomendações e normas para a interconexão de sistemas na rede elétrica possui uma seção que trata especificamente do limite permitido para a injeção de corrente c.c. (IEEE 929-

200, IEC 61727, IEEE 1547, EM 61000-3-2), e esse valor varia de 0,5 a 1% da corrente nominal do conversor.

### **2.3.5 Modo comum**

Conforme analisado no item 2.2.4 a tensão de modo comum produzida pelo conversor nos polos da nanorrede deve ser preferencialmente constante e balanceada. Dessa maneira, evita-se corrente de modo comum (corrente de fuga).

A principal vantagem dessa consideração está na segurança de pessoas e simplicidade do projeto de dispositivos de proteção para a nanorrede.

Na literatura são apresentados métodos ativos para mitigar correntes de fuga [32], e também são relatadas modificações em estruturas de conversores ou filtros [30]. Entretanto, ambas possuem maior complexidade do projeto ou apresentam desbalanceamento da tensão de modo comum.

### **2.3.6 Qualidade de energia**

A qualidade de energia na saída do conversor deve respeitar normas e recomendações como: IEEE 929-200, IEC 61727, IEEE 1547 e IEC 61000-3-2. O objetivo é a geração de baixa distorção harmônica total (*Total Harmonic Distortion – THD*) na corrente injetada na rede e desvios de frequência.

### **2.3.7 Densidade de potência**

A densidade da potência é um tópico importante para conversores de potência. Normalmente, os elementos mais volumosos de um sistema para conexão com a rede elétrica são formados pelos elementos passivos, como indutores e capacitores. Estes elementos podem ser minimizados através de topologias de conversores, estratégias de modulação, como a modulação a três níveis [33], ou técnicas que incluem elementos ativos [34].

### 2.3.8 Proteções

Os conversores devem possuir proteções para condições anormais de tensão (sub/sobretensão), de corrente (sobrecorrente) e frequência (sub/sobrefrequência), além de funções adicionais, como proteções de anti-ilhamento. Também é necessária a proteção contra curto-circuito ocasionados na nanorrede ou no lado c.a..

### 2.3.9 Comunicação

O conversor deve se comunicar com os demais conversores da nanorrede para o compartilhamento de potência. Uma técnica utilizada será a comunicação por sinalização de barramento, a qual será apresentada no Capítulo 4. Neste trabalho será considerada tensão nominal para a nanorrede de 280 V, com faixa de operação entre 260 a 300 V para a comunicação.

### 2.3.10 Número de estágios do conversor

O uso de um segundo estágio de conversão, composto por um conversor c.c.-c.c., é essencial ao sistema proposto. Este estágio tem por finalidade responder à dinâmica da nanorrede e elevar a densidade de potência do conversor. Além disso, possibilita proteção do conversor na presença de curto-circuito no lado c.c.. A presença do segundo estágio permite o conversor do primeiro estágio operar com maior tensão no barramento c.c. intermediário, viabilizando topologias de conversores como *Half Bridge* [35] e *Neutral Point Clamped – NPC*.

## 2.4 Topologias de conversores bidirecionais c.c.-c.a. monofásicos sem transformador

O conversor bidirecional é determinante para o funcionamento como interface entre o sistema c.c. e o sistema c.a. em sistemas de distribuição c.c.-c.a.. Conversores monofásicos normalmente são utilizados em aplicações fotovoltaicas [22-32]. As topologias de conversores monofásicos sem transformadores são as capazes de atingir maiores rendimentos e menores custos, especialmente para faixas de potência de até 10 kW [27].

## 2.4.1 Topologias de conversores c.c.-c.a monofásicos

Os conversores tipo fonte de tensão (*voltage-source converter* - VSC) formam o grupo de topologias que são adequadas para a interface entre sistemas c.c. e c.a.. São conversores bidirecionais que permitem a proteção contra curto-circuito no lado da rede elétrica.

Os conversores apresentados na literatura foram agrupados nas seguintes famílias: ponte completa ou H (*Full Bridge*), meia ponte (*Half Bridge*), *Neutral Point Clamped* - NPC e outras topologias.

### 2.4.1.1 Full Bridge

A Figura 2.5 mostra um conjunto de topologias de conversores pertencentes à família *Full Bridge* [35]. A topologia *Full Bridge* (FB), ilustrada na Figura 2.5-a, é comumente utilizada na transferência de energia entre a rede elétrica e fontes de energia c.c.. Na literatura são apresentadas aplicações para microgeração solar, para sistema de armazenamento de energia e para veículos elétricos [36]. A aplicação desse conversor e o rendimento são influenciados pela técnica de modulação utilizada.

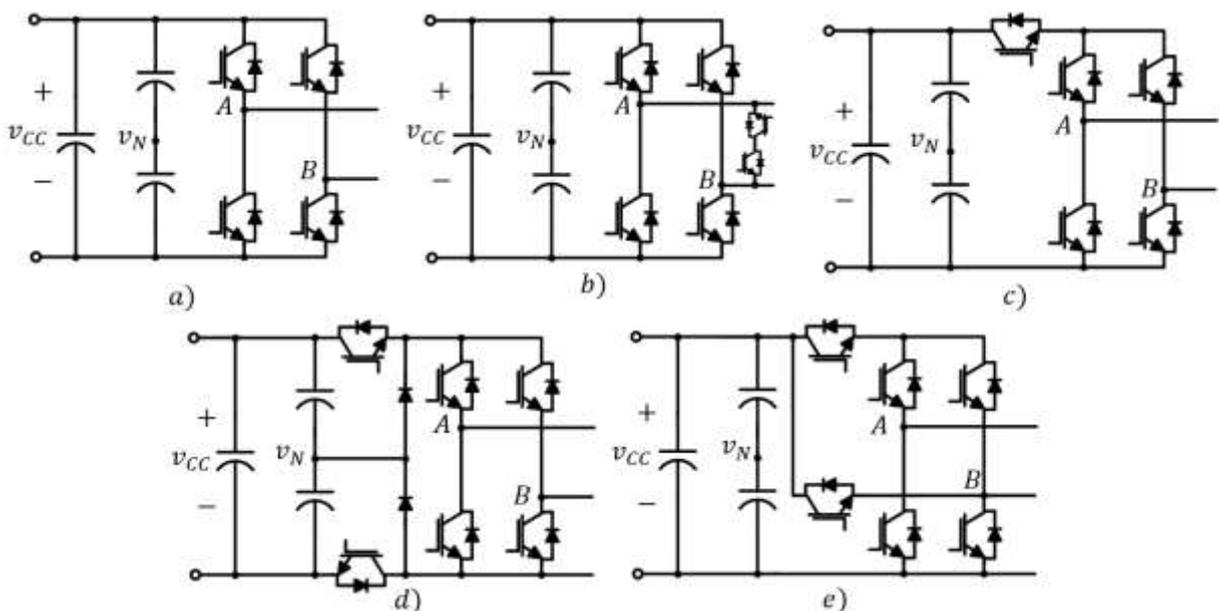


Figura 2.5 - Topologias Full Bridge, a) célula básica Full Bridge, b) HERIC, c) H5, d) FB-DCBP, e) H6.

A modulação bipolar [35] ou modulação a dois níveis [33] utiliza uma forma de onda senoidal como referência para um grupo de chaves diagonais, enquanto que o outro grupo é comutado com o sinal complementar. Como resultado, dois níveis de tensão são modulados na saída, com elevada ondulação de corrente no filtro de conexão com a rede elétrica. A etapa de roda-livre da corrente ocorre através dos diodos em antiparalelo com os capacitores do *link* c.c., resultando em perdas adicionais, devido ao fluxo de potência reativa interno ao conversor. A ocorrência de corrente de fuga não é crítica, dado o uso de uma estrutura em que o indutor do filtro é dividido para cada terminal de conexão do conversor. A tensão resultante nos capacitores parasitas é a metade da amplitude da tensão rede, deslocada por um valor que é a metade da tensão do barramento.

O uso da modulação unipolar [35], também conhecida como modulação a três níveis [33], emprega duas referenciais senoidais, defasadas de  $180^\circ$  para modular cada braço do conversor. Essa estratégia possibilita um nível de tensão adicional, e conseqüentemente a redução do *ripple* de corrente. Não há fluxo de potência interno ao conversor com o barramento c.c., pois a etapa de roda-livre ocorre somente entre os diodos em antiparalelo com as chaves semicondutoras. O espectro harmônico da tensão de saída do conversor exibe harmônicos em torno do dobro da frequência de chaveamento, o que reduz o tamanho do filtro c.a.. Este conversor tem boa relação custo-benefício, entre rendimento, complexidade e preço [35]. No entanto, essa topologia não pode ser empregada em conexões com a rede sem transformadores, pois a tensão para o terra oscila na frequência de chaveamento, gerando elevados níveis de corrente de fuga.

Uma alternativa para as estratégias clássicas de modulação é a modulação denominada *chopping* [33], onde um braço da topologia é comutado em alta frequência e o outro na frequência da rede em cada semi-ciclo da tensão da rede. As vantagens são a redução das perdas de comutação e a ausência de fluxo de potência reativo interno ao conversor com o barramento c.c.. Não é necessário que o indutor de filtro de saída seja dividido, e as oscilações de tensão para o terra possuem a forma de onda quadrada com a frequência da rede, as quais requerem soluções de filtro complexas para reduzir a ocorrências de elevados picos de corrente de fuga.

A literatura apresenta também topologias *Full Bridge* modificadas, como a *Highly Efficient and Reliable Inverter Concept* (HERIC), a topologia a cinco chaves (H5), a *Full Bridge with dc bypass* (FB-DCBP), topologia a seis chaves (H6), entre outras. Uma caracte-

rística em comum das topologias FB modificadas é a adição de chaves extras no lado c.c. ou no lado c.a. da célula básica do conversor, eliminando a formação de um circuito de modo comum entre o lado c.c. e a rede c.a. durante o estado que o nível zero de tensão é aplicado na saída do conversor.

A topologia HERIC, ilustrada na Figura 2.5-b, é constituída por um circuito *Full Bridge* em que cada grupo de chaves diagonais é comutado em elevada frequência durante um semi-ciclo da tensão da rede [27]. Um braço adicional composto por duas chaves em direção opostas, cada uma ativa durante um semi-ciclo da forma de onda da rede, é colocado em paralelo com o filtro de conexão. A corrente de roda-livre ocorre entre estas chaves, eliminando o fluxo de potência reativa interna, permitindo um nível de tensão adicional, e finalmente reduzindo a ocorrência de corrente de fuga, pois o lado c.c. é desacoplado do lado c.a. durante a etapa de roda-livre. As desvantagens são aumento do número de semicondutores e a impossibilidade de processar potência reativa com a estratégia de modulação padrão.

Outra topologia, a H5, apresentada na Figura 2.5-c, consiste basicamente de um conversor *Full Bridge* com as chaves superiores operando na frequência da rede, enquanto que as chaves inferiores operam em alta frequência. A estratégia de modulação é similar à modulação *chopping* [33]. A principal diferença está na adição de uma chave operando em ambos semi-ciclos em alta frequência com a mesma modulação das chaves inferiores. A principal função é desacoplar eletricamente o lado c.c. da rede elétrica, evitando a incidência de componentes de tensão de elevada frequência. As desvantagens dessa topologia são as elevadas perdas de comutação, devido à associação de três chaves durante a fase ativa, e a operação com potência reativa somente é possível através da modificação da estratégia de modulação, o que eleva as perdas.

A topologia FB-DCBP proposta por [26] e mostrada na Figura 2.5-d, possui seis chaves e dois diodos adicionais. Nessa topologia, os diodos e o circuito divisor capacitivo limitam a tensão de bloqueio nas chaves semicondutoras na metade da tensão do barramento c.c.. A supressão da corrente de fuga somente depende da velocidade de entrada em condução dos diodos de grampeamento. A FB-DCBP apresenta maiores perdas de condução que a topologia FB tradicional, pois há quatro chaves semicondutoras no caminho da corrente.

Outra topologia que utiliza seis chaves controladas, H6, é apresentada em [37], Figura 2.5-e. Já em [38] é abordada outra estratégia de modulação para o FB-DCBP, a qual considera a presença dos tempos mortos nas chaves do bloco de desacoplamento do lado c.c.. Apesar de

ambos os estudos proporem uma solução para a tensão de modo comum, ambos possuem a desvantagem do aumento de números de dispositivos semicondutores controlados, e conseqüente maior número de elementos em série no caminho da corrente.

Topologias multiníveis também podem ser empregadas. Uma dessas topologias é a *cascata* – CC (*Cascaded*) [22], a qual é composta por duas células FB com suas saídas c.a. conectadas em séries como representado na Figura 2.6-a. Cada célula pode criar três níveis de tensão diferentes, permitindo um total de cinco níveis no lado c.a.. As desvantagens dessa topologia são o número de chaves controladas e a corrente de fuga.

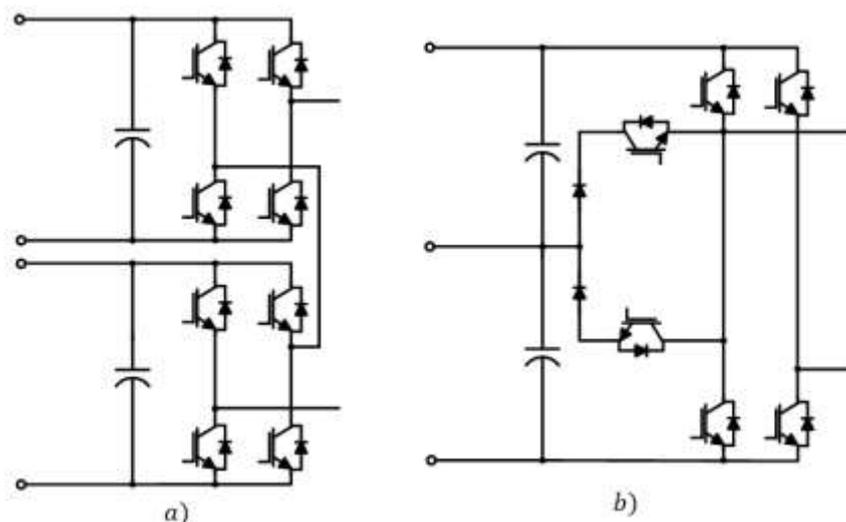


Figura 2.6 – a) Conversor FB cascata e b) topologia Full Bridge Single Leg Clamped.

Outro conversor também tratado pela literatura é o *Full Bridge Single Leg Clamped* [22], ilustrado na Figura 2.6-b, o qual consiste em uma célula FB com a adição de uma chave bidirecional no ponto intermediário do barramento c.c.. A função dessa chave é controlar o fluxo de corrente no ponto comum do barramento.

#### 2.4.1.2 Half Bridge

Essa topologia é caracterizada pela simplicidade e pelo baixo custo. Os elementos básicos da topologia *Half Bridge* (HB) são duas chaves, um indutor para conexão com a rede e um barramento c.c. formado por um divisor capacitivo, onde o ponto intermediário é conectado ao terminal do neutro da rede elétrica como evidenciado na Figura 2.7. O indutor do conversor é conectado em somente um terminal da rede, e a tensão de modo comum é constante [39], o que garante a ausência de correntes de fuga. Essa topologia também garante a não in-

jeção de corrente c.c. na rede, através da conexão de um dos terminais da rede no ponto médio do divisor capacitivo.

No entanto, essa topologia tem algumas desvantagens relevantes. Primeiro, a tensão de saída apresenta dois níveis, gerando considerável *ripple* de corrente no indutor de conexão com a rede. A tensão no barramento c.c. necessário é o dobro da necessária para o conversor *Full Bridge*, o que reduz a eficiência do conversor. Também, são necessárias capacitâncias elevadas no barramento c.c., e outro problema prático é que o valor médio da tensão nos capacitores do divisor capacitivo não é balanceado [40].

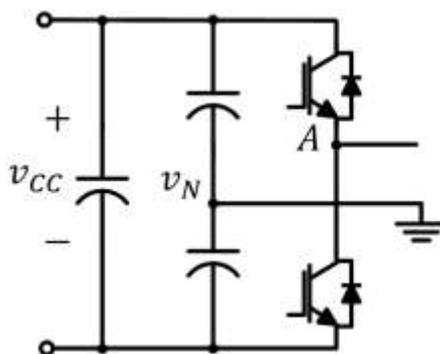


Figura 2.7 - Conversor Half Bridge.

#### 2.4.1.3 NPC

O conversor com *ponto de neutro grampeado* (*Neutral Point Clamped* - NPC) [42], mostrado na Figura 2.8-a, compartilha da maioria das vantagens das topologias já apresentados, como a inexistência de fluxo de potência reativa interna com o barramento c.c., tensão de saída de três níveis e oscilações de tensões minimizadas nos capacitores parasitas do barramento c.c. [22]. Uma desvantagem da aplicação em sistemas monofásicos está na necessidade de elevado nível de tensão para o barramento c.c., o dobro em comparação com as topologias da família *Full Bridge*.

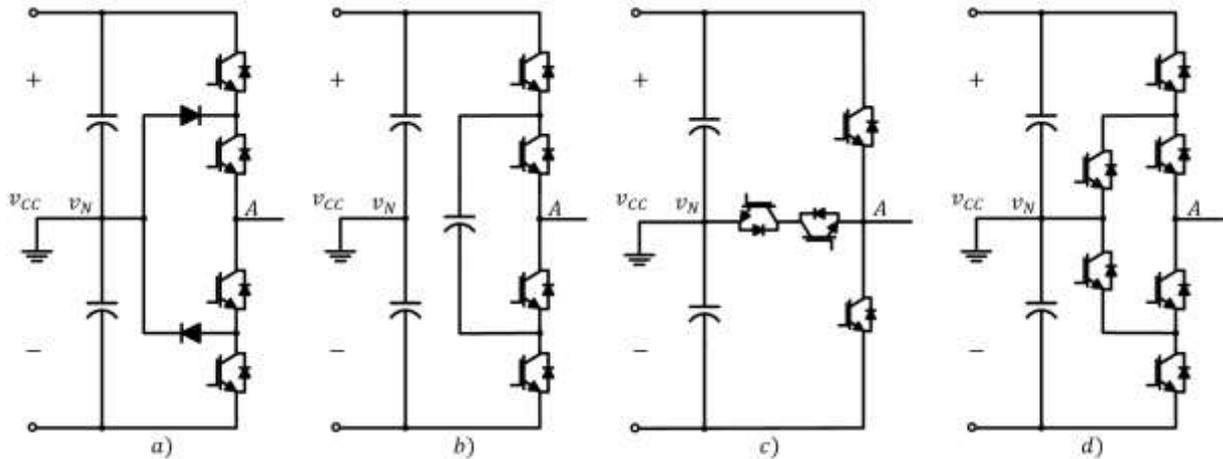


Figura 2.8 – Topologias de NPC, a) célula básica NPC, b) Capacitor flutuante, c) cNPC e d) aNPC.

Neste conversor é essencial o uso de um segundo estágio de conversão com a finalidade de elevar a tensão do barramento c.c., conseqüentemente o rendimento da topologia é reduzido. Outro ponto crítico é a presença de transientes de tensão nas chaves intermediárias do conversor, as quais não são grampeadas nos valores da tensão nos capacitores do *link* c.c., como ocorre com as chaves externas [27].

Em [22] a topologia *Capacitor Flutuante* (*Flying Capacitor* - FC) é sugerida para aplicações em sistema PV [22], como mostrado na Figura 2.8-b. As características desse conversor são similares à topologia NPC. Entretanto, o controle deve ser realizado de modo a garantir que a corrente média através do capacitor flutuante seja zero.

Outras topologias derivadas do NPC [28] são denominadas *Conergy Neutral Point Clamped* (cNPC), Figura 2.8-c, e *Active Neutral Point Clamped* (aNPC), Figura 2.8-d. A topologia cNPC possui rendimento um pouco maior em comparação com a topologia NPC, pois somente uma chave conduz durante o estado ativo. Já a topologia aNPC é que apresenta a melhor distribuição de perdas de potência nas chaves semicondutoras. Assim, a topologia aNPC é mais adequada para sistemas de maior potência que não utilizem transformador.

#### 2.4.1.4 Outras topologias

A topologia *Flying-Inductor* ou topologia de *Karschny* permite a conexão direta entre o neutro e o polo negativo do barramento c.c., eliminando qualquer oscilação de tensão [27], Figura 2.9-a. Em sistemas fotovoltaicos permite a utilização de painéis de filme fino especiais. A estrutura básica consiste de um circuito capaz de operar como estágio *buck* e *boost* com

chaves auxiliares que definem a polaridade da saída. As desvantagens dessa topologia são o número de dispositivos semicondutores no caminho da corrente, e a necessidade de armazenar a energia no indutor, conseqüentemente há maiores perdas, maior tamanho e custo do conversor.

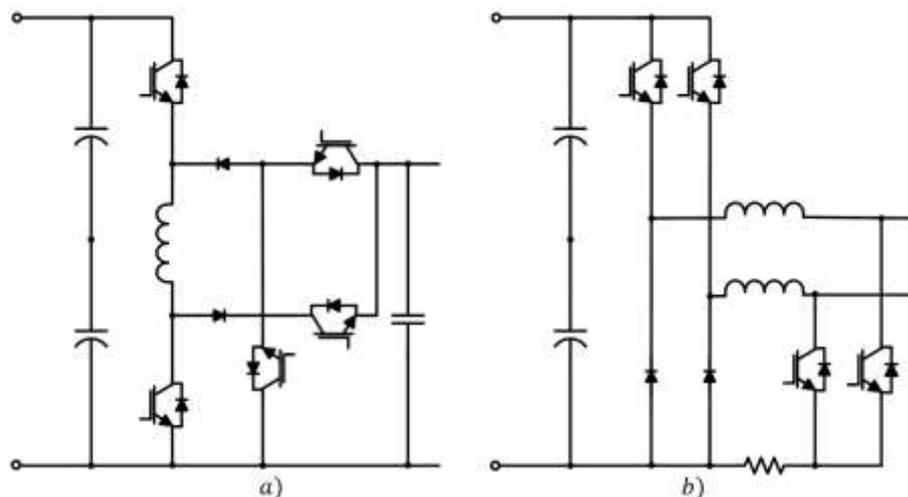


Figura 2.9 – Topologias sem ponte: a) Flying-Inductor e b) topologia derivada de circuitos PFCs.

Outra topologia sem ponte, derivada de circuitos de correção de fator de potência (*Power Factor Correction* - PFC), é a proposta em [27], ilustrada na Figura 2.9-b. Dois conversores abaixadores são associados em paralelo com suas saídas conectadas para a rede, utilizando polaridades opostas. Essa topologia apresenta perdas de potência adicionais e maior custo devido o uso de maior número de chaves. A seqüência de sinais de controle para as chaves adicionais possuem maior complexidade, caso sejam considerados os tempos mortos. A confiabilidade e a vida útil do conversor também diminuem com uma taxa inversamente proporcional ao número de chaves semicondutoras. Além disso, a operação bidirecional não é bem documentada.

## 2.4.2 Comparação entre topologias

A comparação entre topologias tem o objetivo de verificar qual é a mais adequada para a aplicação considerando as especificações e recomendações do item 2.3 deste trabalho. Critérios como custo, que são relativos a processos de produção e escala, não são diretamente considerados, pois para isso deve-se elaborar uma métrica comum a todos os componentes do conversor. Um exemplo de métrica é apresentado em [25].

Alguns critérios de comparação adotados foram:

- Níveis de tensão no lado c.a.;
- Número de dispositivos semicondutores controlados e não controlados;
- *Stress* de comutação e de tensão;
- Requerimentos de filtro (volume de elementos magnéticos);
- Volume dos capacitores para o *link* c.c.;
- Complexidade de controle;
- Tensão de modo comum (segurança no lado c.c.) e corrente de fuga;
- Injeção de corrente c.c. na rede.

Uma especificação importante é a tensão de modo comum nos polos da nanorrede que deve ser constante e balanceada. As topologias *Full Bridge* (H5, Heric, FB-DCBP, H6) não possibilitam o aterramento sólido, ou seja, a tensão de modo comum nos polos da nanorrede não é balanceada. Essa característica pode apresentar maiores riscos à segurança de pessoas e maior complexidade no projeto para dispositivos de segurança. A conexão do ponto intermediário do barramento c.c. ao terminal de neutro da rede cumpre essa especificação. Desse modo conversores baseados nas topologias NPC e *Half Bridge* preenchem o requisito.

Comparando a topologia NPC com a *Half Bridge*, ambas possuem o ponto intermediário do barramento c.c. conectado ao terminal do neutro da rede, desse modo não produzem tensão de modo comum variável, logo não há presença de corrente de fuga. Porém, a modulação do *Half Bridge* gera dois níveis de tensão na saída do conversor, enquanto que a NPC gera três níveis de tensão, o que reduz o *ripple* de corrente no indutor, melhorando o espectro harmônico. O volume do filtro requerido no lado para o NPC é aproximadamente a metade do requerido pelo HB. As perdas por chaveamento do NPC também são menores, em virtude dos transistores comutarem em menor tensão, e conseqüentemente, ser possível selecionar transistores de menor tensão.

A comparação entre as topologias NPC e FC mostra que a diferença entre elas é que a NPC possui dois diodos de potencia a mais, e a FC possui um capacitor a mais que a NPC e o controle pode ser mais complexo. Outra desvantagem da topologia FC é a pré-carga e o tamanho do capacitor flutuante. Desse modo, a topologia NPC leva vantagem sobre a topologia FC.

A topologia FB unipolar produz *ripple* de corrente quatro vezes menor que a FB bipolar. As topologias FB modificadas, como H5 e HERIC são orientadas a reduzir a corrente de

fuga produzida pelo conversor FB unipolar. A Tabela 2.3, apresentada em [27], compara as duas topologias. As duas topologias geram três níveis de tensão na saída do conversor, da mesma maneira que o FB unipolar, mas a frequência do *ripple* de corrente é na frequência de comutação do conversor. A topologia FB-DCBP apresenta modulação unipolar com *ripple* de corrente a partir do dobro da frequência de comutação, entretanto há necessidade de seis chaves semicondutoras e dois diodos de potência adicionais. Outras topologias modificadas requerem maior número de chaves ativas.

**Tabela 2.3 – Comparação entre topologias HERIC e H5 [27].**

Parâmetros	Topologias	
	HERIC	H5
Número de chaves	6	5
Chaves de elevada frequência	4	3
Chaves de baixa frequência	2	2
Semicondutores no caminho da corrente (roda-livre)	2 (2)	3 (2)

Outro parâmetro a ser observado é a corrente de fuga nos conversores. A topologia FB bipolar possui menor corrente de fuga quando comparada com a FB unipolar, pois a tensão de modo comum somente tem a componente da frequência da rede. A Tabela 2.4 sintetiza a comparação entre topologias FB, HB e NPC. As topologias FB modificadas apresentam maior número de dispositivos semicondutores ativos em relação às demais topologias.

**Tabela 2.4 – Comparação entre topologias de conversores c.c.-c.a. bidirecionais.**

Parâmetros	Topologias					
	FB bipolar	FB unipolar	HERIC	H5	NPC	HB
Níveis de saída	2	3	3	3	3	2
Número de chaves	4	4	6	5	4	2
Diodos extras	0	0	2	0	2	0
Stress de comutação	1	0.5	-	-	1	-
Stress de tensão	1	1	-	-	0.5	1
Requerimentos de filtro	Alto (x4)	Baixo (x1)	Médio (x2)	Médio (x2)	Médio (x2)	Alto (x4)
Complexidade do controle	Baixo	Baixo	Médio	Médio	Alto	Médio
Tensão de modo comum	Médio ( $V_{rede}/2, f_{rede}$ )	Alto ( $\pm V_{cc}, f_s$ )	Médio	Médio	Muito baixo	Muito baixo
Corrente de fuga	Baixo	Alto	Baixo	Baixo	Muito baixo	Muito baixo
Número de capacitores	1	1	1	1	2	2

A comparação da topologia FB com a topologia NPC pode ser conduzida com a Tabela 2.4. Neste caso há diversos pontos de análise, entretanto a topologia NPC é preferível. Quando comparada a FB com modulação bipolar, a topologia NPC é vantajosa em quase todos os parâmetros. Comparando a NPC com a FB com modulação unipolar, a primeira ainda é preferível em virtude do aterramento do ponto intermediário do barramento c.c. e da ausência de corrente de fuga.

### **2.4.3 Seleção da topologia para a célula básica c.c.-c.a.**

Como pode ser verificado na Tabela 2.4, a topologia NPC apresenta as características vantajosas dos conversores *Full-Bridge* modificados, como modulação unipolar, *ripple* de corrente, requerimento de filtro, e as características vantajosas da topologia *Half-Bridge*, como tensão de modo comum constante e balanceada, e baixa corrente de fuga.

Conforme especificado no item 2.3.10 deste Capítulo, o uso de um segundo estágio de conversão, composto por um conversor c.c. é necessário ao sistema. Com essa consideração e a partir da comparação realizada, a célula básica c.c.-c.a. NPC é a mais adequada para a aplicação. Esta será a topologia utilizada no primeiro estágio do conversor proposto. O primeiro e o segundo estágios do conversor são apresentados no Capítulo 3 deste trabalho, assim como os demais blocos do sistema.

## **2.5 Conclusões do capítulo**

Este Capítulo caracterizou a conexão de uma nanorede, especificamente normas, recomendações técnicas, aterramento no lado c.c., transformador de acoplamento, tensão de modo comum e corrente de fuga. Também foram apresentadas especificações para o conversor, como o fluxo de potência bidirecional, conexão à rede monofásica, potência, conexão galvânica, tensão de modo comum, qualidade de energia, densidade de energia, proteção, comunicação e número de estágios.

A revisão bibliográfica de topologias de conversores bidirecionais c.c.-c.a. monofásicos sem transformadores foi realizada. Dentre as topologias, aquelas pertencentes ao grupo dos conversores tipo fonte de tensão são as mais adequadas, pois se trata de topologias bidire-

cionais e que permitem a interrupção da falta de tensão em uma das direções do fluxo de potência. Os conversores apresentados pela literatura foram agrupados nas famílias *Full Bridge*, *Half Bridge*, *NPC* e outras topologias.

A topologia *Full Bridge unipolar*, a qual é muito utilizada, não pode ser empregada em conexões sem transformadores, pois a tensão de modo comum oscila na frequência de comutação das chaves semicondutoras, gerando elevados níveis de corrente de fuga. Desse modo, pode-se utilizar a modulação bipolar ou topologias *Full Bridge* modificadas como a HERIC, H5 e a FB-DCBP.

Foi realizada a comparação entre as topologias avaliadas considerando os critérios de: níveis de tensão no lado c.a., número de dispositivos semicondutores controlados e não controlados, requerimento de filtro, número de capacitores de potência, complexidade de controle, tensão de modo comum, segurança no lado c.c. e corrente de fuga.

Enfim, a topologia NPC foi selecionada como célula básica para o primeiro estágio do conversor em virtude de agregar as características vantajosas dos conversores *Full Bridge* modificados e do conversor *Half Bridge*.

## Capítulo 3

# O conversor bidirecional c.c.-c.a. monofásico de dois estágios

### 3.1 Introdução

As especificações para a conexão da nanorrede com a rede elétrica demanda o uso de uma estrutura de conversor com dois estágios. Na revisão e análise das topologias de conversores com ênfase em topologias bidirecionais para sistemas monofásicos com conexão à rede elétrica sem transformador, apresentado no Capítulo 2, avaliou-se ser mais adequada a estrutura de conversor que utiliza a topologia NPC para o primeiro estágio.

Este Capítulo apresenta o estudo e o projeto dos blocos funcionais do conversor bidirecional c.c.-c.a. monofásico de dois estágios proposto. Serão apresentados quatro blocos funcionais. O primeiro bloco é constituído por uma topologia NPC, o segundo bloco é o barramento c.c. intermediário, o terceiro bloco regula a tensão na nanorrede e o quarto bloco é o filtro c.a. para conexão com a rede elétrica.

### 3.2 Conversor bidirecional c.c.-c.a. monofásico de dois estágios

O conversor bidirecional c.c.-c.a. monofásico de dois estágios proposto para a conexão de uma nanorrede à rede elétrica, apresentado na Figura 3.1, é composto por quatro blocos funcionais. O primeiro bloco, denominado de primeiro estágio, é constituído por uma topologia NPC e realiza a interface entre o barramento intermediário c.c. e o sistema c.a.. O segundo bloco é o barramento c.c. intermediário o qual armazena a energia necessária para a transferência de potência entre os sistemas c.c. e c.a.. O terceiro bloco, chamado de segundo estágio,

regula a tensão na nanorrede. E, o quarto bloco, designado filtro c.a., é o responsável pela adequação de harmônicos de corrente às normas e recomendações para conexão com a rede elétrica.

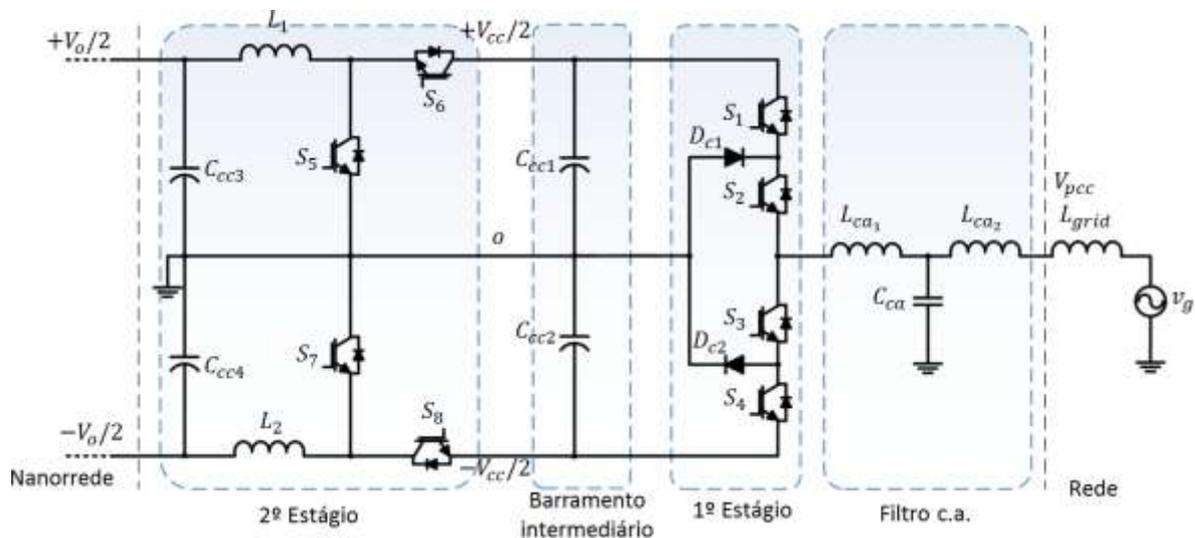


Figura 3.1 – Conversor bidirecional c.c.-c.a. monofásico de dois estágios.

Uma característica muito importante desse conversor é a tensão de modo comum produzida nos polos da nanorrede, sendo constante e balanceada em qualquer condição de operação do conversor. A tensão de modo comum produzida nos polos da nanorrede é igual à metade da tensão no barramento intermediário. Desse modo é possível o projeto de sistemas de proteção e de aterramento para a nanorrede com menor complexidade e maior confiabilidade.

Uma preocupação nesse conversor é com relação à densidade de energia, considerado nos estudos e nos projetos dos blocos barramento c.c. intermediário e filtro c.a.. O uso de técnicas para o cálculo dos capacitores ótimos no barramento intermediário e estruturas de filtro c.a. orientadas ao menor volume de elementos magnéticos representam uma redução significativa no volume do conversor, e conseqüentemente uma redução de custos.

Além destas características, este conversor possui intrinsecamente proteção contra curto-circuito no lado c.c. e no lado c.a..

### 3.3 Primeiro estágio

O primeiro estágio realiza a interface entre o barramento c.c. intermediário e a rede elétrica, como ilustrado pela Figura 3.1. Este estágio é composto por um conversor com ponto de neutro grampeado (*Neutral Point Clamped – NPC*) [42]. Uma das vantagens do uso de um

NPC a três níveis é a baixa THD de corrente, o que reduz os esforços de corrente do filtro. A maior vantagem citada por aplicações industriais é a possibilidade de implementar o controle com IGBTs e diodos com tensão reversa menor que a tensão do barramento c.c., o que reduz perdas, aumentando o rendimento [43].

A célula básica desse conversor, mostrada na Figura 3.2, utiliza quatro semicondutores associados em série, com a inserção de dois diodos de grampeamento. Os semicondutores são acionados de forma complementar (pares  $S_1$ -  $S_3$  e  $S_2$ - $S_4$ ). A carga conectada entre os terminais  $b$  e  $c$  pode assumir três níveis de tensão:  $V_{cc}/2$ , 0 e  $-V_{cc}/2$ . Cada semicondutor será submetido à metade da tensão do barramento. A Tabela 3.1 mostra os níveis de tensão possíveis para o conversor NPC de acordo com os comandos dos interruptores. No caso do nível zero, o dispositivo em condução ( $S_2$  ou  $S_3$ ) depende do sentido da corrente.

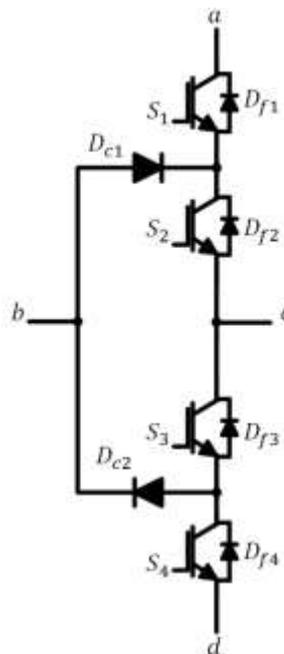


Figura 3.2 – Célula do conversor NPC.

Tabela 3.1 – Comando dos interruptores no conversor NPC.

Nível de tensão	Interruptores em condução			
	$S_1$	$S_2$	$S_3$	$S_4$
$+V_{cc}/2$	1	1	0	0
0	0	1	0	0
$-V_{cc}/2$	0	0	1	1
0	0	0	1	0

### 3.3.1 Etapas de operação

A Figura 3.3 apresenta a forma de onda da tensão e da corrente em uma carga indutiva. A operação do conversor pode ser dividida em quatro áreas. Para  $\cos(\varphi) = 1$  (sem deslocamento de fase) as formas de onda da corrente e da tensão estão em fase, e somente as áreas de trabalho 1 e 3 estão ativas. Para  $\cos(\varphi) = -1$  ( $180^\circ$  de deslocamento de fase) somente as áreas 2 e 4 estão ativas. Para valores de  $\cos(\varphi)$  entre -1 e 1 o deslocamento de fase muda, assim como o tempo de operação das áreas ilustradas na Figura 3.3.

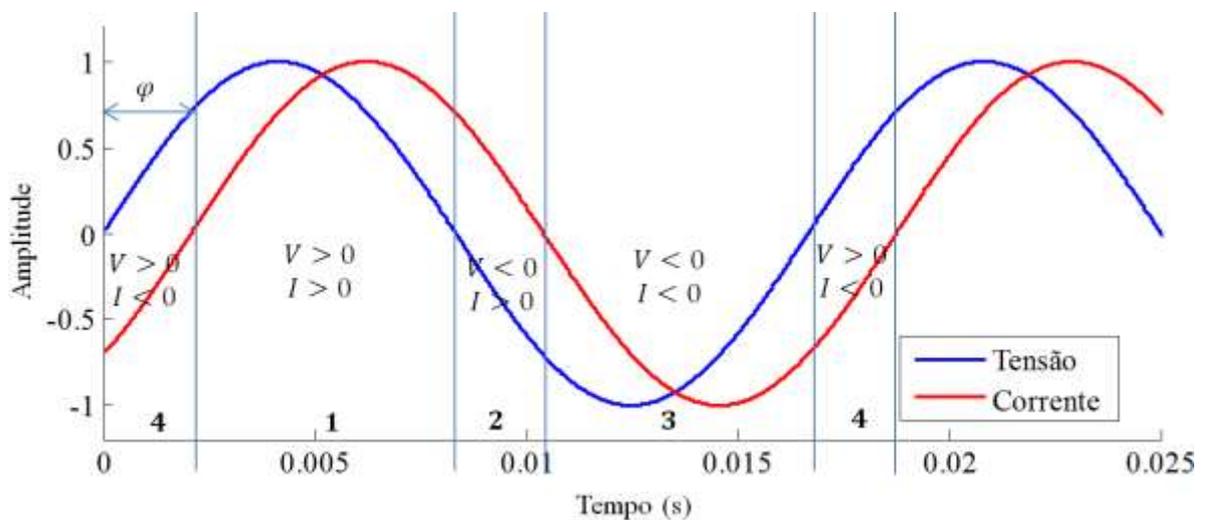


Figura 3.3 - Áreas de operação.

Na área 1, a tensão e a corrente são positivas. Nesta etapa os semicondutores  $S_1$  e  $S_2$  conduzem ou  $D_{c1}$  e  $S_2$  conduzem, como ilustrado pela Figura 3.4.

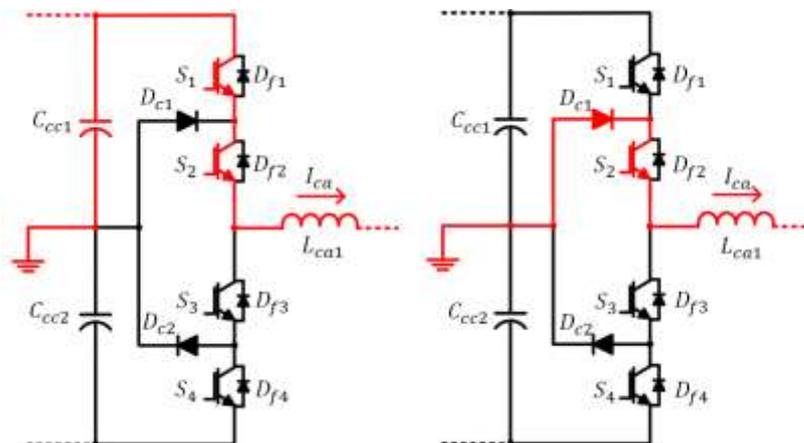


Figura 3.4 - Área 1: tensão e corrente são positivas.

Na área 2, a tensão é negativa e a corrente é positiva. A Figura 3.5 mostra que os semicondutores  $D_{c1}$  e  $S_2$  conduzem ou  $D_{f3}$  e  $D_{f4}$  conduzem.

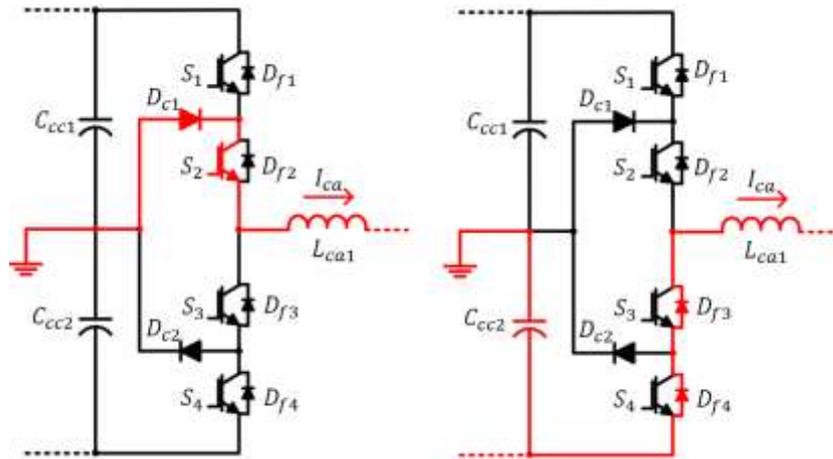


Figura 3.5 – Área 2: Tensão negativa e corrente positiva.

A Figura 3.6 mostra que os semicondutores  $S_3$  e  $D_{c2}$  conduzem ou  $S_3$  e  $S_4$  conduzem. Nesta situação a tensão e a corrente são negativas e o conversor opera na área 3.

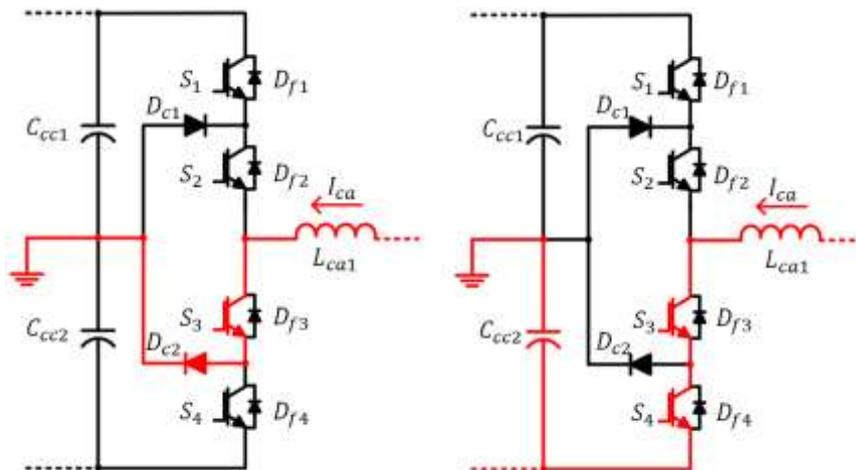


Figura 3.6 - Área 3: Tensão negativa e corrente negativa.

A Figura 3.7 apresenta o conversor operando na área 4, com tensão positiva e corrente negativa. Os semicondutores  $S_3$  e  $D_{c2}$  ou  $D_{f1}$  e  $D_{f2}$  conduzem.

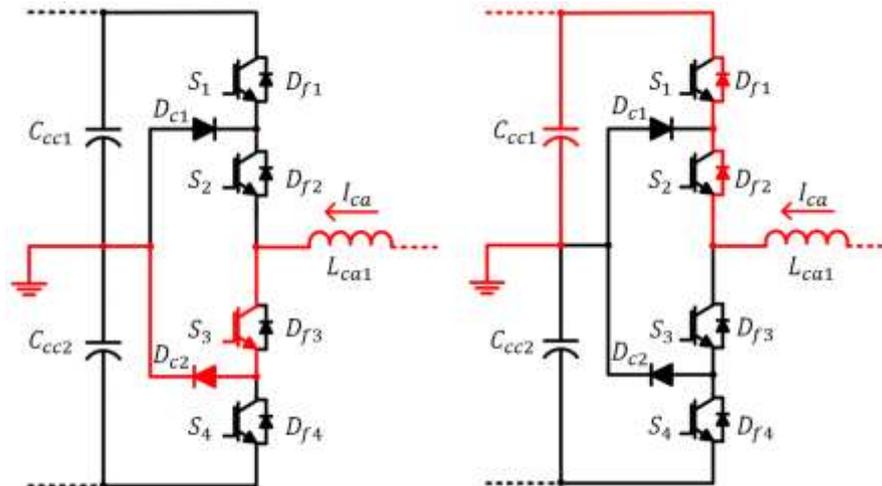


Figura 3.7 - Área 4: tensão positiva e corrente negativa.

A Tabela 3.2 sintetiza os interruptores que estão conduzindo com os níveis de tensão e sentido da corrente.

Tabela 3.2 – Dispositivos em condução com base nos sinais de corrente e nível de tensão.

Sinal de corrente	Nível de tensão	Interruptores em condução
$I_{ca} > 0$	$+V_{cc}/2$	$S_1, S_2$
	0	$D_{c1}, S_2$
	$-V_{cc}/2$	$D_{f4}, D_{f3}$
$I_{ca} < 0$	$-V_{cc}/2$	$S_3, S_4$
	0	$S_3, D_{c2}$
	$+V_{cc}/2$	$D_{f1}, D_{f2}$

Uma característica da estrutura do conversor NPC é que os semicondutores externos  $S_1$  e  $S_4$  passam metade do período de comutação sem conduzir e os diodos  $D_{c1}$  e  $D_{c2}$  não participam da etapa 1 da área 1 e da etapa 2 da área 3. A corrente determina qual destes diodos está conduzindo, se  $I_{ca} > 0$ ,  $D_{c1}$  está conduzindo e  $D_{c2}$  bloqueado, ocorrendo situação inversa quando  $I_{ca} < 0$ .

### 3.3.2 Modulação

#### 3.3.2.1 Figuras de mérito

Uma das figuras de mérito que são utilizadas para a avaliação de técnicas de modulação é a distorção harmônica total (THD) [33], que reflete o conteúdo harmônico da forma de onda, sendo definida em (3.1). Quanto maior for o valor da THD, maior é o conteúdo harmônico e a forma de onda analisada apresenta maior distorção. A referência IEEE 519 [44] apre-

senta recomendações de práticas e requerimentos para o controle de harmônicos no sistema elétrico de potência, sugere que a análise harmônica seja calculada com os primeiros 50 componentes harmônicos.

$$THD = \sqrt{\left(\frac{2V_0}{V_1}\right)^2 + \sum_{n=2,3,\dots}^{\infty} \left(\frac{V_n}{V_1}\right)^2} \quad (3.1)$$

Onde,

$n$ , representa a ordem harmônica;

$V_0$ , representa o nível c.c. presente na tensão c.a.;

$V_n$ , representa a amplitude da componente harmônica de tensão de ordem  $n = 1, 2, \dots, \infty$ .

A distorção harmônica de corrente é definida em (3.2). Considerando a carga como uma indutância, a amplitude de cada componente da corrente harmônica pode ser aproximada por (3.3).

$$THD_i = \frac{\sqrt{(I_0)^2 + \sum_{n=2,3,\dots}^{\infty} I_n^2}}{I_1} \quad (3.2)$$

Onde,

$I_0$ , representa o nível c.c. presente na corrente c.a.;

$I_n$ , representa a amplitude da componente harmônica de corrente de ordem  $n = 1, 2, \dots, \infty$ .

$$I_n \cong \frac{V_n}{n\omega_1 L}, n = 2, 3, 4, \dots \quad (3.3)$$

Onde,

$\omega_1$ , é a frequência angular da componente fundamental da forma de onda da corrente;

$L$ , valor da indutância.

Na ausência de componente c.c., a  $THD_i$  pode ser descrita como em (3.4). Normalizando essa expressão por  $V_1/\omega_1 L$  a distorção  $THD$  ponderada (WTHD) passa a ser definida por (3.5).

$$THD_i = \frac{1}{\omega_1 L} \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2} \quad (3.4)$$

$$WTHD = \frac{\sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2}}{V_1} \quad (3.5)$$

A WTHD utiliza a ordem de cada harmônico como fator de ponderação. As harmônicas de ordem mais elevada tem menor impacto no cálculo. A WTHD pode ser normalizada pela componente fundamental, o que define a WTHD0 (3.6).

$$WTHD0 = \frac{\sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2}}{V_1|_{M=1}} = \left. \sqrt{\sum_{n=2}^{\infty} \frac{1}{n^2} \left(\frac{V_n}{V_{dc}}\right)^2} \right\} \quad (3.6)$$

$$WTHD0 = \frac{WTHD}{M}$$

Onde,

$M$ , é o índice de modulação,

$V_{dc}$ , é metade da amplitude do barramento c.c. ( $V_{cc}/2$ ).

### 3.3.2.2 Técnicas de modulação

As técnicas de modulação têm por objetivo comandar os interruptores de um conversor de forma a fornecer uma tensão de saída controlada pela relação cíclica ou pela largura de pulso utilizada. A técnica responsável pelo controle da razão cíclica é denominada de modulação por largura de pulsos (*Pulse Width Modulation* - PWM). A modulação PWM senoidal unipolar para o conversor NPC é realizada através da comparação entre duas ondas portadoras triangulares e uma onda moduladora senoidal [35].

Três estratégias de PWM com disposição de fase são apresentadas em [33]: modulação por disposição de fase (*Phase Disposition* - PD); modulação por disposição de fase oposta

(*Phase Opposition Disposition* - POD); e modulação por disposição de fase oposta e alternada (*Alternative Phase Opposition Disposition* - APOD). Para o caso específico do NPC de três níveis, as modulações POD e APOD são equivalentes.

Na modulação por disposição de fase (PD) todas as portadoras estão em fase e na disposição de fase oposta (POD), as portadoras acima do nível zero estão defasadas com as portadoras abaixo do nível zero por  $180^\circ$ . Em ambas técnicas são necessárias “ $n-1$ ” portadoras, onde  $n$  é o número de níveis do conversor. As duas modulações proporcionam aproximadamente a mesma THD na tensão de fase, entretanto a modulação PD possui melhor desempenho harmônico na tensão de linha [33]. Assim, será utilizada a modulação PD no decorrer deste trabalho.

A modulação PWM PD para o conversor de três níveis, quando o número de níveis é igual a três, o processo de modulação é descrito em [33]:

- As  $n - 1 = 2$  portadoras são arranjadas de forma que todas portadoras estão em fase;
- O conversor é chaveado em  $+V_{cc}/2$  quando a referência é maior que ambas as portadoras;
- O conversor é chaveado em zero quando a referência é maior que a portadora inferior e menor que a portadora superior;
- O conversor é chaveado em  $-V_{cc}/2$  quando a referência é menor que ambas as portadoras.

A modulação PD pode ser implementada conforme Figura 3.8.

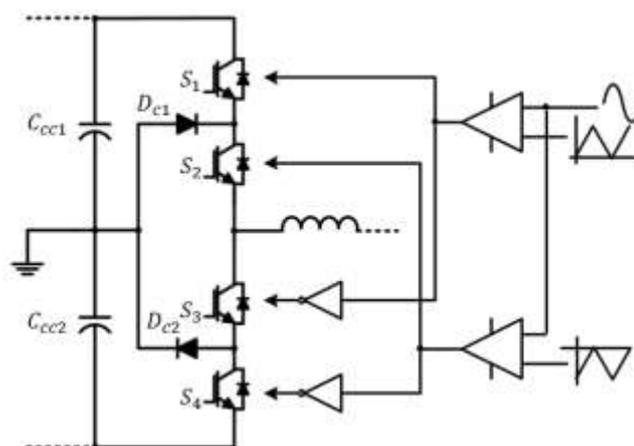


Figura 3.8 - Modulação PWM PD para o conversor NPC.

A Figura 3.9 ilustra a modulante senoidal com as duas portadoras triangulares, e os sinais de comando para as chaves  $S_1$  (Figura 3.9b) e  $S_2$  (Figura 3.9c).

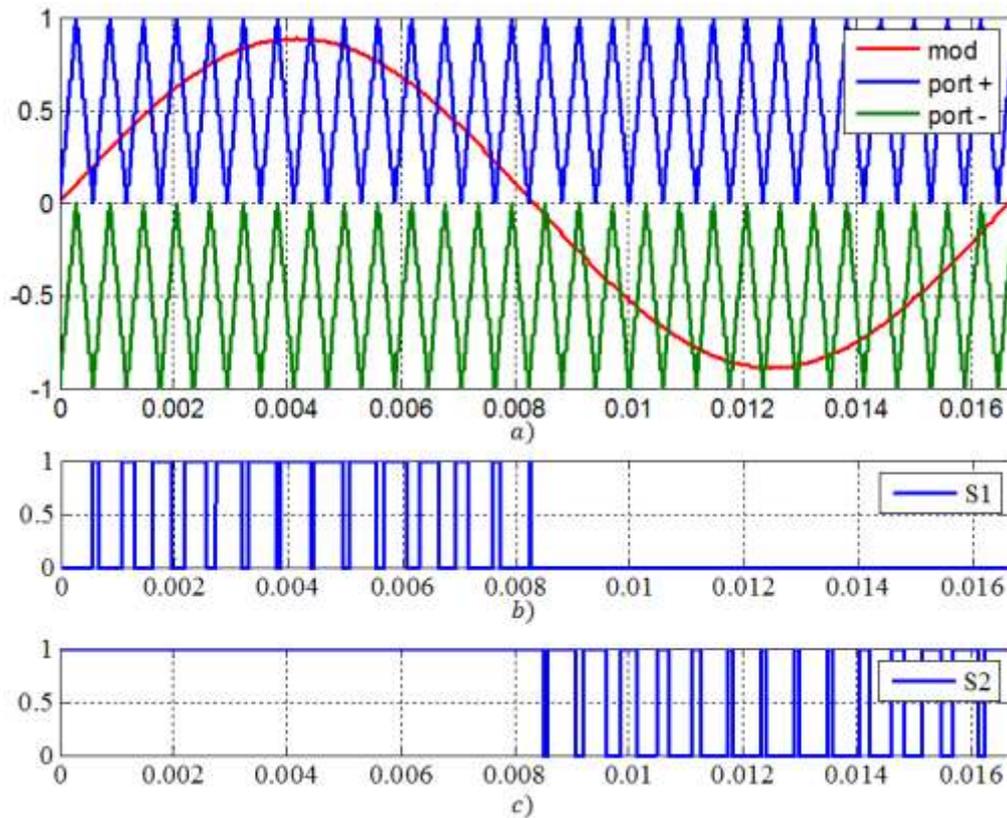


Figura 3.9 – Modulação PD, a) modulante e portadoras, b) sinal de comando para a chave  $S_1$ , c) sinal de comando para a chave  $S_2$ .

### 3.3.3 Espectro harmônico

A avaliação analítica da modulação PD para o conversor NPC será utilizada para a comparação com outras topologias. Pelo princípio da decomposição de Fourier qualquer função variante no tempo  $f(t)$  pode ser descrita como a soma de uma série harmônica de senos e cossenos (3.7).

$$\left. \begin{aligned} f(t) &= \frac{a_0}{2} + \sum_{m=1}^{\infty} [a_m \cos m\omega t + b_m \sin m\omega t] \\ a_m &= \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cos m\omega t \, d\omega t, m = 0, 1, \dots, \infty \\ b_m &= \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \sin m\omega t \, d\omega t, m = 0, 1, \dots, \infty \end{aligned} \right\} \quad (3.7)$$

A série de Fourier pode ser expandida na forma  $f(x, y)$  conforme (3.8).

$$\begin{aligned}
 f(t) = & \frac{A_{00}}{2} + \sum_{n=1}^{\infty} [A_{0n} \cos(n[\omega_o t + \theta_o]) + B_{0n} \sin(n[\omega_o t + \theta_o])] + \dots \\
 & + \sum_{m=1}^{\infty} [A_{m0} \cos(m[\omega_c t + \theta_c]) + B_{m0} \sin(m[\omega_c t + \theta_c])] + \dots \\
 & + \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} [A_{mn} \cos(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_o]) + \dots \\
 & + B_{mn} \sin(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_o])]
 \end{aligned} \tag{3.8}$$

Onde,

$m$ , é o índice da portadora;

$n$ , é o índice da banda base.

A equação (3.8) apresenta os seguintes termos:

- Componente contínua:  $A_{00}/2$ ;
- Componente harmônica fundamental e harmônicos de banda base:  $\sum_{n=1}^{\infty} [A_{0n} \cos(n[\omega_o t + \theta_o]) + B_{0n} \sin(n[\omega_o t + \theta_o])]$ ;
- Componentes harmônicos na frequência da portadora:  $\sum_{m=1}^{\infty} [A_{m0} \cos(m[\omega_c t + \theta_c]) + B_{m0} \sin(m[\omega_c t + \theta_c])]$ ;
- Componentes harmônicas de banda laterais:  $\sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} [A_{mn} \cos(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_o]) + B_{mn} \sin(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_o])]$ .

Em (3.9) é apresentada a forma complexa de (3.8).

$$C_{mn} = A_{mn} + jB_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) e^{j(mx+ny)} dx dy \tag{3.9}$$

Onde,

$$x = \omega_c t,$$

$$y = \omega_o t.$$

Para o conversor NPC com modulação PD, a tensão de fase  $V_{ao}$  é descrita na forma de (3.7), conforme (3.10) [33].

$$\begin{aligned}
 V_{ao}(t) &= \dots \\
 &= V_{dc}M \cos(\omega_o t) + \dots \\
 &+ \frac{8V_{dc}}{\pi^2} \sum_{m=1}^{\infty} \frac{1}{2m-1} \sum_{k=1}^{\infty} \frac{J_{2k-1}([2m-1]\pi M)}{[2k-1]} \cos([2m-1]\omega_c t) + \dots \\
 &+ \frac{2V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{2m} \sum_{n=-\infty}^{\infty} J_{2n+1}(2m\pi M) \cos(n\pi) \cos(2m\omega_c t + [2n+1]\omega_o t) + \dots \quad (3.10) \\
 &+ \frac{8V_{dc}}{\pi^2} \sum_{m=1}^{\infty} \frac{1}{2m-1} \sum_{n=-\infty}^{\infty} \sum_{k=1}^{\infty} \frac{J_{2k-1}([2m-1]\pi M)[2k-1] \cos(n\pi)}{[2k-1+2n][2k-1-2n]} \times \dots \\
 &\times \cos([2m-1]\omega_c t + 2n\omega_o t)
 \end{aligned}$$

Onde,

$$V_{dc} = V_{cc}/2.$$

Na Figura 3.10 é apresentado o espectro harmônico da tensão de saída do conversor NPC três níveis com modulação PD para índice de modulação (M) 0,8 e relação  $f_c/f_o = 40$ . O harmônico da ordem da frequência da portadora apresenta um valor significativo. Observa-se a existência de bandas laterais ímpares, em torno das componentes harmônicas múltiplas de portadoras pares, e componentes harmônicas de bandas laterais pares, em torno das componentes de portadoras ímpares. Nota-se também a presença significativa de harmônicas laterais do primeiro grupo da portadora na região de banda base.

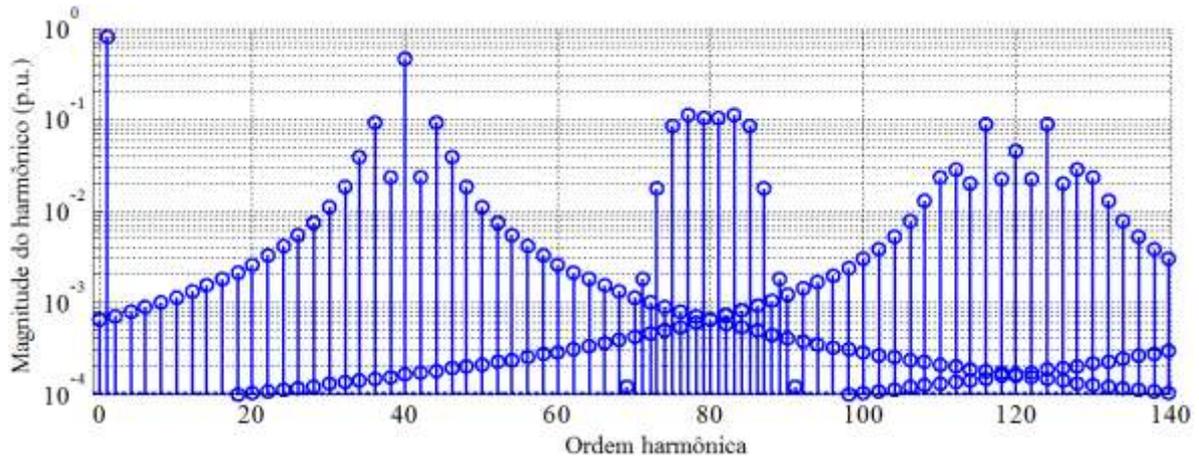


Figura 3.10 – Espectro harmônico teórico para o conversor NPC com modulação PD.

O espectro harmônico produzido pelo NPC será comparado a seguir com o espectro harmônico do conversor *Half Bridge* e com o espectro harmônico do conversor *Full Bridge* com modulação unipolar. As equações analíticas para o conversor *Half Bridge* e para o *Full Bridge* com modulação unipolar são apresentadas em (3.11) e (3.12), respectivamente [33].

$$\begin{aligned}
 V_{ao}(t) = & V_{dc}M \cos(\omega_o t + \theta_o) + \dots \\
 & + \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0\left(m \frac{\pi}{2} M\right) \sin m \frac{\pi}{2} \cos(m[\omega_c t + \theta_c]) + \dots \\
 & + \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n\left(m \frac{\pi}{2} M\right) \sin\left([m+n] \frac{\pi}{2}\right) \times \dots \\
 & \times \cos(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_o])
 \end{aligned} \tag{3.12}$$

$$\begin{aligned}
 V_{ao}(t) = & 2V_{dc}M \cos(\omega_o t) + \dots \\
 & + \frac{8V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(m\pi M) \cos([m+n \\
 & - 1]\pi) \cos(2m\omega_c t + [2n-1]\omega_o t)
 \end{aligned} \tag{3.13}$$

A Figura 3.11 ilustra o espectro harmônico dos conversores *Half Bridge* e *Full Bridge* com modulação unipolar para o índice de modulação de 0,8 e a relação  $f_c/f_o = 40$ .

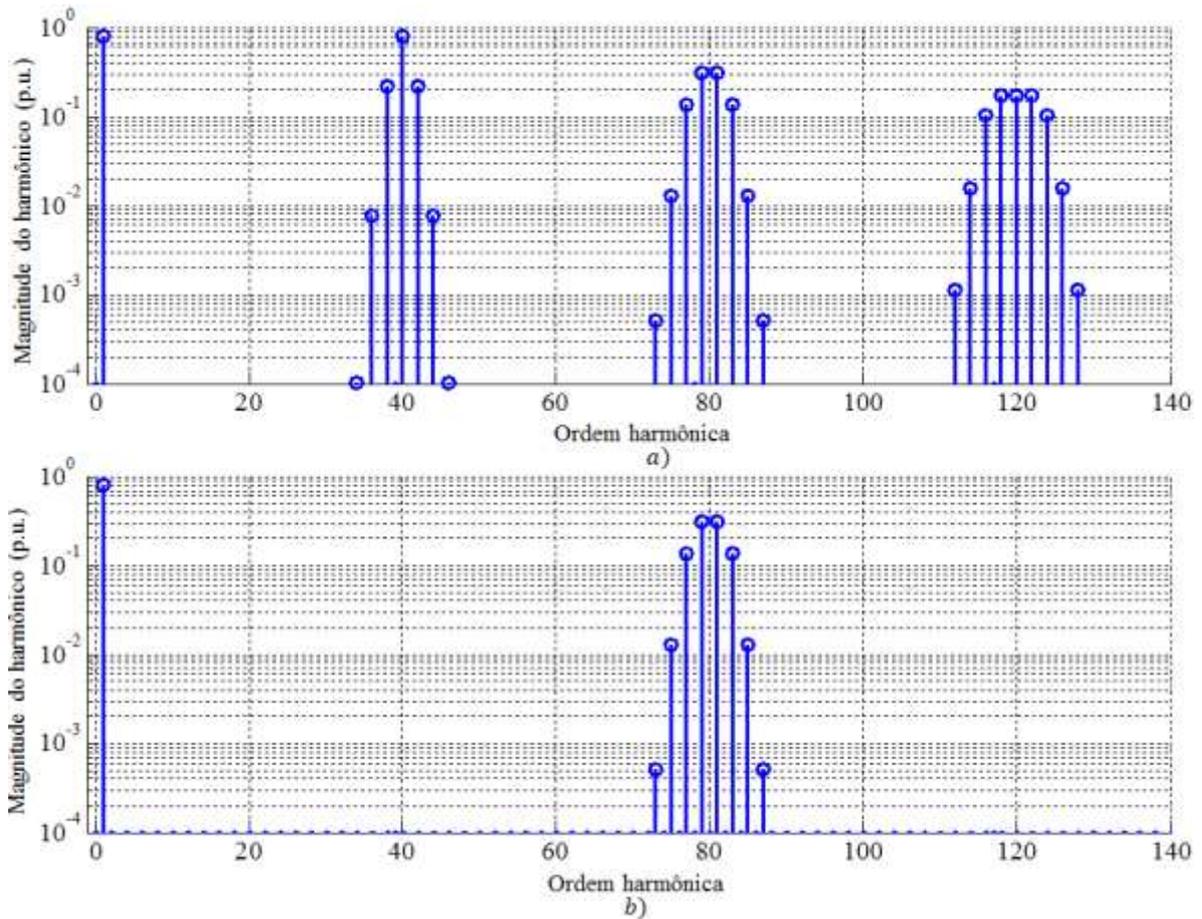


Figura 3.11 – Espectro harmônico para os conversores a) *Half Bridge* e b) *Full Bridge* com modulação unipolar.

Conforme Figura 3.11, a modulação do conversor *Half Bridge* apresenta o mesmo espectro de frequências que o conversor NPC, exceto pela amplitude das harmônicas, consequentemente possui maior *THD* e *WTHD*. O conversor *Full Bridge* com modulação unipolar não apresenta múltiplos ímpares da portadora e as bandas laterais associadas.

A Tabela 3.3 apresenta um comparativo dos conversores para as figuras de mérito *THD* e *WTHD*. A análise foi realizada considerando índice de modulação de 0,8 e relação  $f_c/f_o = 40$ . Verifica-se que o NPC possui desempenho superior em relação ao conversor *Half Bridge*, e consequentemente em relação ao conversor *Full Bridge com modulação bipolar*. Logo, o volume do filtro, necessário para a conexão do conversor com a rede elétrica, é aproximadamente a metade do projetado para um conversor *Half Bridge*.

**Tabela 3.3 – Comparativo entre conversores.**

<i>Figura de mérito</i>	<i>Topologia de conversor</i>		
	<i>Full Bridge unipolar</i>	<i>NPC</i>	<i>Half Bridge</i>
<i>THD(%)</i>	73,0080	74,9109	141,5138
<i>WTHD(%)</i>	0,7913	1,5875	2,8733

### 3.3.4 Esforços de corrente e perdas no conversor NPC

O comportamento da corrente que flui através dos dispositivos semicondutores do conversor NPC é particular a cada um deles. Desse modo, as perdas nos semicondutores são desbalanceadas e dependem do fator de potência da corrente e do índice de modulação.

Os esforços de corrente e perdas no conversor NPC são calculados a partir de expressões analíticas para cada IGBT e diodo do conversor. O procedimento de dedução destas expressões parte de uma função de modulação específica para cada dispositivo do conversor NPC, decorrente do comportamento da corrente através de cada IGBT e diodo. A Tabela 3.4 mostra os casos críticos de operação do conversor NPC que ocasionam máximo desequilíbrio de perdas nos dispositivos de potência. O caso 1, por exemplo, ocorre para o fator de potência unitário e o máximo índice de modulação, [45]. Nestas condições, as maiores perdas se concentram nas chaves  $S_1$  e  $S_4$ .

**Tabela 3.4 – Casos críticos de operação do conversor NPC.**

<i>Casos</i>	<i>Fator de potência</i>	<i>Índice de modulação</i>	<i>Maiores perdas</i>
Caso 1	1 (inversor)	Máximo	$S_1, S_4$
Caso 2	1 (inversor)	Mínimo	$D_{c1}, D_{c2}$
Caso 3	-1 (retificador)	Máximo	$D_{f1}, D_{f4}$
Caso 4	-1 (retificador)	Mínimo	$S_2, S_3$

As perdas em um dispositivo semicondutor compreendem as perdas por condução e perdas por comutação. As perdas por comutação devem ser consideradas tanto nos IGBTs quanto nos diodos do conversor NPC. As perdas por comutação nos IGBTs são constituídas pelas perdas que ocorrem na entrada em condução e no bloqueio, e são influenciadas pela recuperação reversa dos diodos. Para as perdas nos diodos, são consideradas, basicamente, as perdas pela recuperação reversa. O método usado para estimar essas perdas é apresentado em [45] e [46].

Para as perdas por comutação, o conversor NPC possui algumas características que devem ser levadas em consideração, conforme Figura 3.3 [45]:

- $D_{c1}$ : As perdas por comutação ocorrem entre  $[\varphi, \pi]$ . Entre  $[\pi, \pi + \varphi]$  as comutações são realizadas  $S_2$  e  $D_{f4}$ , e não causam perdas significativas para  $D_{c1}$ ;
- Durante  $[0, \varphi]$   $D_{f1}$  e  $D_{f2}$  comutam, porém como  $S_2$  está conduzindo,  $D_{f1}$  bloqueia metade do barramento e não resulta perdas em  $D_{f2}$ ;
- Durante  $[\pi, \pi + \varphi]$   $D_{f3}$  e  $D_{f4}$  comutam, porém como  $S_3$  está conduzindo,  $D_{f4}$  bloqueia metade do barramento e não resultando em perdas por  $D_{f3}$ .

Assim as perdas por comutação no conversor NPC ocorrem em intervalos como os apresentados na Tabela 3.5. Nos diodos de roda-livre internos,  $D_{f2}$  e  $D_{f3}$ , as perdas por comutação podem ser desprezadas. As perdas por comutação são as mesmas em  $D_{f4}$  e  $D_{f1}$ ,  $S_1$  e  $S_4$ ,  $S_2$  e  $S_3$ ,  $D_{c1}$  e  $D_{c2}$ . No Apêndice A deste trabalho são apresentadas as equações deduzidas para o cálculo das perdas.

**Tabela 3.5 – Intervalos de comutação dos dispositivos do conversor NPC.**

<i>Dispositivo</i>	<i>Intervalo</i>
$S_1$	$[\varphi, \pi]$
$D_{f1}$	$[0, \varphi]$
$S_2$	$[\pi, \pi + \varphi]$
$D_{c1}$	$[\varphi, \pi]$

Neste trabalho foi selecionado o IGBT IRG4PC50UDPbF da *International Rectifier* [47]. Esse componente possui um diodo do tipo *ultrafast soft recovery* em antiparalelo, e possui otimização para frequências de operação entre 8 a 40 kHz. O diodo MUR3060WT da *On Semiconductor* [48] foi selecionado como diodo de grampeamento. As Tabelas 3.6, 3.7 e 3.8 apresentam os parâmetros dos semicondutores utilizados no estudo de perdas nos dispositivos do conversor NPC.

**Tabela 3.6 – Parâmetros do IGBT IRG4PC50UDPbF.**

<i>Parâmetro</i>	<i>Valor</i>	<i>Observações</i>
$V_{CEO}$	0,7 V	Tensão limiar entre coletor-emissor
$V_{CEN}$	1,65 V	Tensão de saturação entre coletor-emissor
$I_{CN}$	27 A	Corrente nominal do IGBT
$t_{rN}$	27 ns	Tempo de subida da corrente de coletor
$t_{fN}$	130 ns	Tempo de descida da corrente de coletor

**Tabela 3.7 – Parâmetros do diodo em antiparalelo com o IGBT.**

<i>Parâmetro</i>	<i>Valor</i>	<i>Observações</i>
$V_{F0}$	0,7 V	Queda de tensão direta limiar
$V_{FN}$	1,3V	Queda de tensão direta
$I_{FN}$	25 A	Corrente nominal
$t_{rrN}$	50 ns	Tempo de recuperação reversa
$Q_{rrN}$	1200 nC	Carga da recuperação reversa do diodo

**Tabela 3.8 – Parâmetros do diodo de grampeamento MUR3060WT.**

<i>Parâmetro</i>	<i>Valor</i>	<i>Observações</i>
$V_{F0}$	0,7 V	Queda de tensão direta limiar
$V_{FN}$	1,4V	Queda de tensão direta
$I_{FN}$	30 A	Corrente nominal
$t_{rrN}$	60 ns	Tempo de recuperação reversa
$Q_{rrN}$	1200 nC	Carga da recuperação reversa do diodo

O comportamento das perdas totais, variando o índice de modulação entre 0,1 a 0,6 e o ângulo de fase entre a tensão e a corrente entre 0 a 3,14 radianos, pode ser visualizado na Figura 3.12. Quanto maior o índice de modulação para a condição que a corrente e tensão estão em fase, maiores são as perdas. Entretanto, para o conversor no modo retificador, ou seja, defasagem de 3,14 radianos, quanto maior o índice de modulação, menores são as perdas.

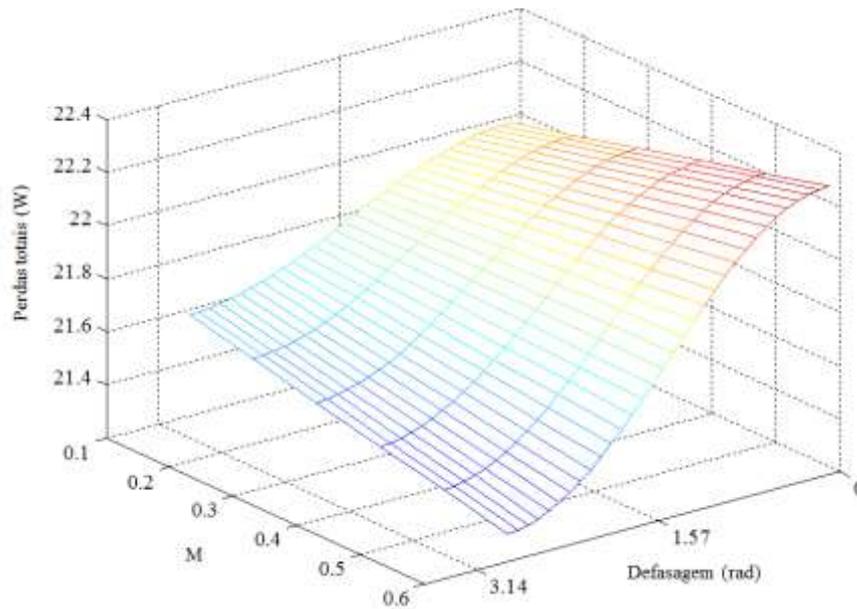


Figura 3.12 - Perdas totais variando o índice de modulação (M) e a defasagem (em radianos).

As perdas nos dispositivos semicondutores do conversor NPC para o índice de modulação de 0,59 e a defasagem de  $0^\circ$  podem ser visualizadas na Figura 3.13. Neste gráfico fica evidente o desbalanceamento de perdas nos semicondutores do conversor NPC. Os resultados da análise confirmam os casos críticos de operação do conversor NPC apresentados na Tabela 3.4.

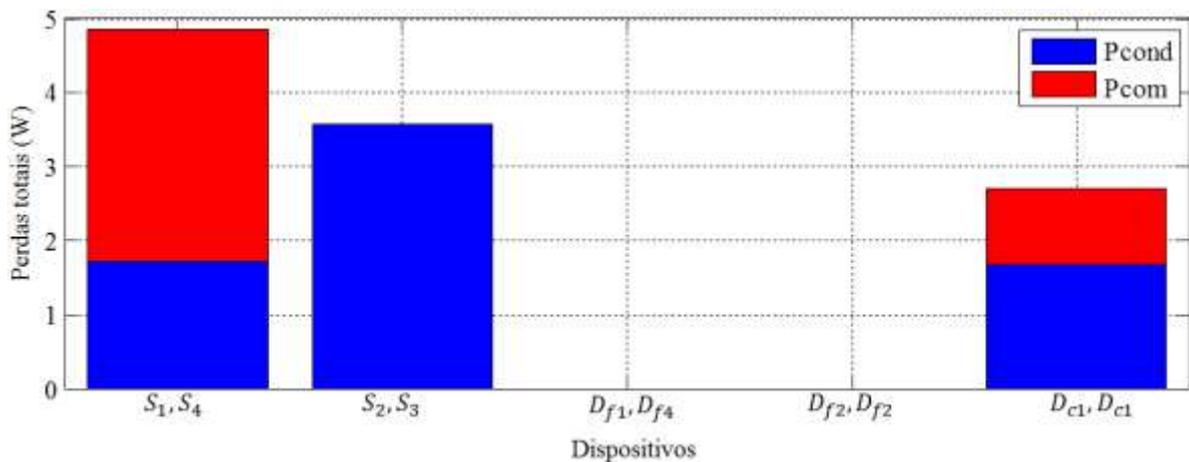


Figura 3.13 - Perdas nos semicondutores do conversor NPC para defasagem de  $0^\circ$  e  $M = 0,59$ .

### 3.4 Barramento c.c. intermediário

O barramento c.c. intermediário é o responsável pelo *link* entre o sistema c.a. e o sistema c.c. Através da análise da potência na entrada em um conversor monofásico verificam-se

duas componentes, uma componente média que deve ser transferida para a nanorrede, e uma componente de segunda harmônica. Normalmente em projetos convencionais são utilizados capacitores volumosos para uma pequena ondulação de tensão no barramento. Na próxima seção será realizada a análise da energia armazenada pelos capacitores no barramento e avalia-se uma técnica que permite ampla variação da tensão com o objetivo de reduzir o volume dos capacitores.

A redução do volume de capacitores apresenta dois benefícios. O primeiro é o aumento da densidade de potência do sistema. O segundo benefício é a diminuição do valor da capacitância, sendo possível o uso de capacitores de filme, os quais possuem tempo de vida útil elevada, ao invés de capacitores eletrolíticos de alumínio que tem menor vida útil, o que é inaceitável em algumas aplicações [34].

### 3.4.1 Análise da energia no barramento

Na análise da energia no barramento intermediário c.c. será considerado um capacitor equivalente para o barramento intermediário, denominado  $C_{eq}$  [49]. As perdas nos dispositivos semicondutores são negligenciadas, e o filtro c.a. será simplificado por uma indutância  $L$ .

As formas de onda da corrente e da tensão da rede elétrica serão consideradas senoidais como definidas em (3.14), onde  $U_s$  e  $I_s$  são os valores de pico da tensão e da corrente, respectivamente,  $\varphi$  é o ângulo de fase entre a tensão e a corrente da fonte, e  $\omega$  é a frequência angular da rede. A potência de entrada c.a.,  $P_{in}$ , é expressa em (3.15), a energia no indutor,  $E_L$ , é expressa em (3.16) e a potência no indutor,  $P_L$ , é expressa em (3.17).

$$\begin{aligned}u_s(t) &= U_s \sin(\omega t) \\i_s(t) &= I_s \sin(\omega t - \varphi)\end{aligned}\tag{3.14}$$

$$P_{in}(t) = u_s(t)i_s(t) = \frac{U_s I_s}{2} \cos \varphi - \frac{U_s I_s}{2} \cos(2\omega t - \varphi)\tag{3.15}$$

$$E_L = \frac{1}{2} L i_s^2(t) = \frac{1}{2} L I_s^2 \sin^2(\omega t - \varphi) \quad (3.16)$$

$$P_L = \omega L I_s^2 \sin(\omega t - \varphi) \cos(\omega t - \varphi) \quad (3.17)$$

A potência de entrada do conversor após o indutor do filtro c.a. pode ser obtida subtraindo (3.17) de (3.15). Como pode ser verificado em (3.18), a potência instantânea consiste de duas componentes, uma potência constante e um *ripple* de potência, definido em (3.19) e (3.20), respectivamente. A potência constante  $P_o$  é transferida para a nanorrede. A ondulação de potência em (3.20) é uma potência de segundo harmônico, o qual pode ser reescrito como em (3.21).

$$P_{npc}(t) = P_o + P_r = \frac{U_s I_s}{2} \cos \varphi - \left( \frac{U_s I_s}{2} \cos(2\omega t - \varphi) + \frac{\omega L I_s^2}{2} \sin(2\omega t - 2\varphi) \right) \quad (3.18)$$

$$P_o = \frac{U_s I_s}{2} \cos \varphi \quad (3.19)$$

$$P_r = - \left( \frac{U_s I_s}{2} \cos(2\omega t - \varphi) + \frac{\omega L I_s^2}{2} \sin(2\omega t - 2\varphi) \right) \quad (3.20)$$

$$P_r = \sqrt{\frac{U_s^2 I_s^2}{4} \cos^2 \varphi + \left( \frac{\omega L I_s^2}{2} - \frac{U_s I_s}{2} \sin \varphi \right)^2} \times \sin(2\omega t - 2\varphi + \psi) \quad (3.21)$$

$$\psi = \arctan \frac{\frac{U_s I_s}{2} \cos \varphi}{\frac{\omega L I_s^2}{2} - \frac{U_s I_s}{2} \sin \varphi}$$

A corrente de pico  $I_s$  no lado c.a. pode ser expressa por (3.22) e a energia de *ripple*  $E_r$  é mostrada em (3.23). A equação (3.23) mostra a relação entre a energia do *ripple* e a potência máxima  $P_{r,pico}$ , também a relação entre a tensão c.a.  $U_s$ , o indutor  $L$ , e o fator de potência.

$$I_s = \frac{2P_o}{U_s \cos \varphi} \quad (3.22)$$

$$E_r = \frac{P_{r\,pico}}{\omega} = \frac{\sqrt{P_o^2 + \left( \frac{2\omega L P_o^2}{U_s^2 \cos^2 \varphi} - P_o \frac{\sin \varphi}{\cos \varphi} \right)^2}}{\omega} \quad (3.23)$$

Considerando os parâmetros na Tabela 3.9 plotou-se a Figura 3.14 que ilustra a relação entre o indutor de entrada, o fator de potência e a energia do *ripple* da potência. Quanto maior a indutância, maior a energia de *ripple* que deve ser armazenada. Assim, há um ponto de equilíbrio entre a energia de *ripple* do sistema e a filtragem de harmônicos de corrente [34]. Como ilustrado na Figura 3.14, há uma energia de *ripple* mínima de 2,65 J para o sistema.

Tabela 3.9 – Parâmetros do sistema.

Parâmetro	Valor	Observações
$P_o$	1 kW	Potência nominal do conversor
$f$	60 Hz	Frequência da rede c.a
$L$	630 $\mu$ H	Indutância do filtro c.a
$U_s$	179,6 V	Tensão de pico da rede c.a
$U_d$	600 V	Tensão c.c. nominal do barramento intermediário
$\Delta U_d$	1% de $V_{cc} = \pm 6$ V	Ondulação da tensão no barramento intermediário

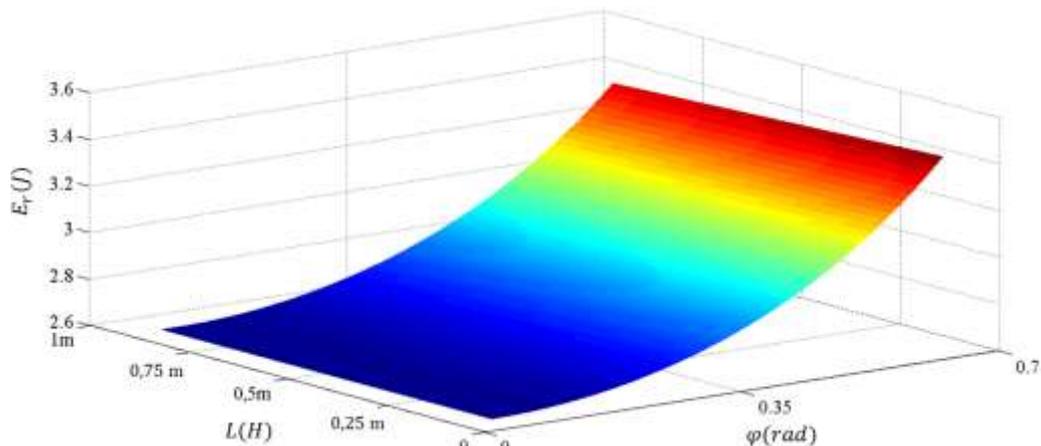


Figure 3.14 - Relação entre a energia do *ripple*,  $E_r$ , o ângulo de defasagem entre a corrente e a tensão,  $\varphi$ , e o indutor,  $L$ .

A variação da tensão no capacitor, através de carga e descarga, torna possível a absorção do *ripple* de potência na entrada do conversor. Em um projeto convencional pode-se projetar o capacitor por (3.24) [34]. Utilizando os parâmetros da Tabela 3.9, obtém-se uma capacitância equivalente maior que 369  $\mu F$ , para uma ondulação de tensão de 1%.

$$C_{eq} = \frac{\sqrt{P_o^2 + \left( \left( \frac{2\omega L P_o^2}{U_s^2 \cos^2 \varphi} \right) - P_o \left( \frac{\sin \varphi}{\cos \varphi} \right) \right)^2}}{2V_{avg} \Delta V_{cc} \omega} \quad (3.24)$$

Onde,

$\Delta V_{cc}$ , é a ondulação de tensão no barramento,

$V_{avg}$ , é a tensão média do barramento.

O cálculo da tensão média  $V_{avg}$  é realizado pela equação em (3.25), onde  $V_{cc_{max}}$  e  $V_{cc_{min}}$  são os valores máximo e o mínimo da tensão no barramento intermediário, respectivamente.

$$V_{avg} = \frac{V_{cc_{max}} + V_{cc_{min}}}{2} \quad (3.25)$$

### 3.4.2 Método ativo

Os métodos ativos para o armazenamento da energia de *ripple* são mais efetivos do que aqueles que utilizam elementos passivos, pois aumentam a densidade de potência do conversor [34, 36]. Além disso, com a diminuição da capacitância do capacitor do barramento, podem-se utilizar capacitores de filme, os quais possuem maior vida útil em comparação com capacitores eletrolíticos.

A técnica do método ativo utilizada neste trabalho é apresentado em [36]. Com a finalidade de reduzir a capacitância equivalente do barramento c.c. intermediário,  $C_{eq}$ , pode-se utilizar um conversor c.c.-c.c no segundo estágio para regular a tensão da nanorrede, conforme explicitado na Figura 3.1. Dessa forma, mesmo na presença de elevada variação de tensão no barramento intermediário,  $V_{cc}$ , a tensão da nanorrede  $V_o$  é regulada com uma pequena on-

dulação admissível. Desse modo, o uso do segundo estágio para o conversor proposto também proporciona a implementação de um método ativo para o projeto de um capacitor ótimo para o barramento. Entretanto, a complexidade do controle para os conversores do segundo estágio aumenta.

Para isso duas condições devem ser atendidas. A primeira condição é que a potência de entrada seja controlada de modo que toda a potência média c.c. ( $P_o$ ) flua para o conversor c.c.-c.c. do segundo estágio, e a potência de *ripple* ( $P_r$ ) seja armazenada no capacitor equivalente ( $C_{eq}$ ). A segunda condição é que a corrente de entrada deve ser controlada como uma forma de onda senoidal com ângulo de fator de potência  $\varphi$ . Negligenciando a potência instantânea dissipada em  $L$ , a primeira condição pode ser expressa por (3.26).

$$V_{cc} \cdot i_c = -\frac{U_s I_s}{2} \cos(2\omega t - \varphi) \quad (3.26)$$

A tensão do barramento intermediário pode ser determinada conforme (3.27) [34].

$$V_{cc} = \sqrt{\left(V_{avg} + \frac{U_s I_s}{4V_{avg} C_{eq} \omega}\right)^2 - \frac{U_s I_s}{2C_{eq} \omega} [1 + \sin(2\omega t - \varphi)]} \quad (3.27)$$

Como apresentado em (3.27), o projeto do valor mínimo para o capacitor do barramento intermediário depende da potência do conversor, da tensão média e dos limites máximos e mínimos da tensão no barramento intermediário. Considerou-se um limite mínimo para a tensão no barramento c.c. intermediário de 575 V, devido à tensão de saída ser controlada entre 260 V e 300 V e o segundo estágio atuar somente como abaixador de tensão quando o conversor opera como retificador. Além disso, há uma margem para a ação de controle durante transições abruptas da carga conectada na nanorrede. O limite máximo é de 625 V, pois os dispositivos semicondutores selecionados são para a classe de tensão de 600 V, ou seja, serão submetidos no máximo a uma tensão que é 60% da tensão máxima admitida, considerando que os semicondutores do conversor NPC são expostos a  $V_{cc}/2$ . Essa especificação também elimina a necessidade de circuitos *snubbers* ou grampeadores. Da mesma maneira que a espe-

cificação anterior, há uma margem para a ação de controle durante transições abruptas da carga conectada na nanorrede.

Para uma potência média de 1 kW, a relação entre os valores de tensão máximos e mínimos do barramento c.c. intermediário, o valor médio da tensão ( $V_{avg}$ ), e o valor do capacitor  $C_{eq}$  são mostrados no diagrama da Figura 3.15. Verifica-se que os planos de 575 V e 625 V atravessam os perfis de tensão máximos e mínimos do barramento intermediário, e assim definem a região de seleção do capacitor do barramento intermediário.

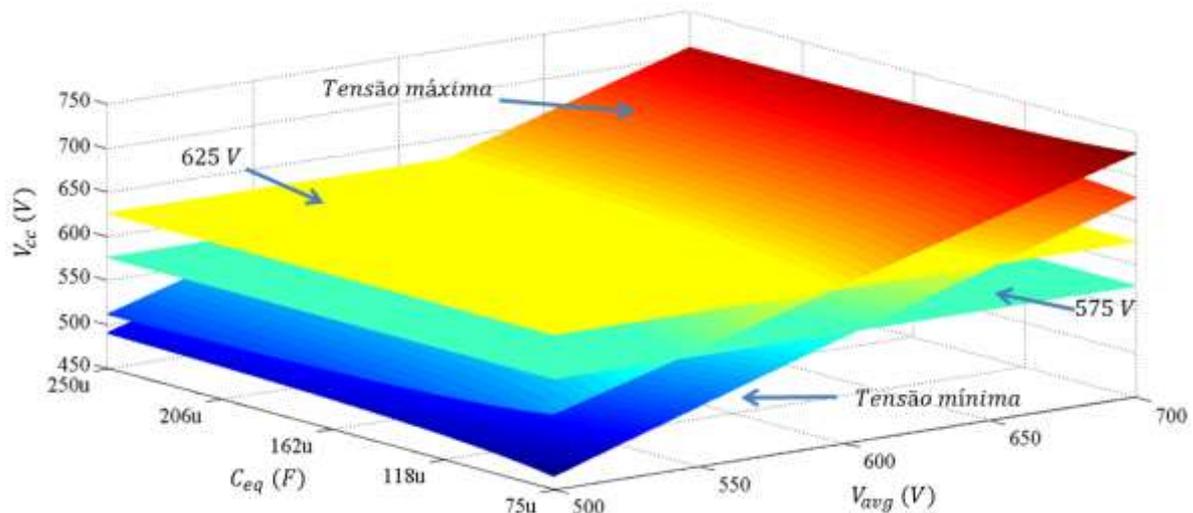


Figura 3.15 – Tensão do barramento c.c. intermediário ( $V_{cc}$ ) em função do capacitor equivalente do barramento ( $C_{eq}$ ) e da tensão média do barramento ( $V_{avg}$ ).

O valor mínimo para  $C_{eq}$  pode ser verificado na Figura 3.16, a qual é uma vista vertical da Figura 3.15. O valor ótimo para o capacitor é  $88 \mu F$  para a tensão média do barramento de  $600 V$ . Comparado ao capacitor projetado pelo método convencional, cujo valor é de  $369 \mu F$ , há uma redução significativa de 4 vezes no volume do capacitor equivalente para o barramento c.c. intermediário. O custo da redução de volume do capacitor em termos de projeto está no aumento da complexidade dos controladores para os conversores do segundo estágio do conversor.

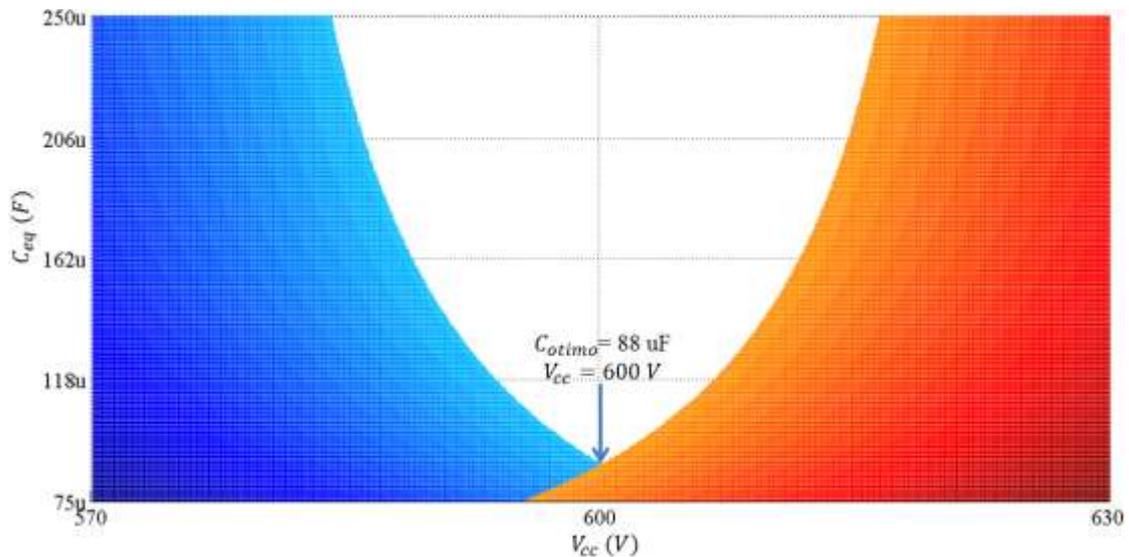


Figura 3.16 - Valor mínimo para o capacitor equivalente do barramento intermediário.

Desse modo o valor de projeto ótimo para os capacitores  $C_{cc1}$  e  $C_{cc2}$  é de 176  $\mu\text{F}$  ( $C_{cc1}$  e  $C_{cc2}$  são conectados em série). A corrente eficaz máxima nestes capacitores é de 3,7 A. O método ativo sempre apresenta maior corrente que o método convencional [34]. Caso o capacitor fosse carregado e descarregado completamente entre zero e a tensão do barramento, a corrente seria o dobro em relação ao método convencional. A tensão de operação destes capacitores é  $V_{cc}/2$ , ou seja, no máximo 350 V.

### 3.5 Segundo estágio

O segundo estágio tem a função de regular a tensão da nanorrede, sendo admitida onduação menor que 2%, com resposta dinâmica rápida, e que possibilite a adequação de níveis de tensão. Além disso, compõem o método ativo para armazenamento do *ripple* de potência de segunda ordem do lado c.a.. No Capítulo 4 será apresentado a modelagem e o controle deste estágio.

Conforme estudo realizado na seção 3.4, caso não fosse utilizado o segundo estágio, o volume dos capacitores no barramento c.c. intermediário aumentaria consideravelmente, na ordem de quatro vezes. Analisando os níveis de tensão e modos de operação possíveis para o conversor proposto, verifica-se que dependendo do nível de tensão e da topologia de conversor selecionada para o primeiro estágio seria impossível a conexão da nanorrede com a rede ou o uso de uma determinada topologia de conversor. Um exemplo é o caso deste trabalho e

de qualquer nanorrede com tensão nominal menor que 360 V, onde não seria possível o uso de topologias como *Half Bridge* ou NPC para o primeiro estágio.

Outra função desse estágio é de proteção, pois as chaves semicondutoras podem ser abertas na presença de curto circuito no lado c.c..

Avaliando os modos de operação inversor e retificador para o conversor, nota-se que durante o modo retificador é necessário que o segundo estágio abaixe o nível de tensão de um valor médio de 600 V, tensão média do barramento intermediário, para a faixa de 260 V a 280 V (devido a comunicação pelo barramento, assunto que será abordado no Capítulo 4). No modo inversor é necessário que o segundo estágio eleve o nível de tensão da faixa de 300 V a 280 V para o valor médio de 600 V.

Essa avaliação naturalmente conduz a uma estrutura de conversor bidirecional que opere com o efeito *buck* e o efeito *boost*. Várias topologias são possíveis para a implementação de conversores c.c.-c.c. Basicamente são divididas em dois grupos, conversores não isolados e conversores isolados [50]. Para esta aplicação é necessário que a topologia não seja isolada.

As referências [36, 50] utilizam para esta função o conversor retificador síncrono, mostrado na Figura 3.17. Este conversor pode ser obtido através do conversor *boost*, onde o diodo de roda-livre é substituído por uma chave semicondutora [51]. Conseqüentemente, torna-se possível a retificação síncrona e a bidirecionalidade do fluxo de potência. As configurações *buck* ou *boost* para o retificador síncrono depende da direção do fluxo de potência. Estes modos são ilustrados nas Figuras 3.18-a e 3.18-b, respectivamente.

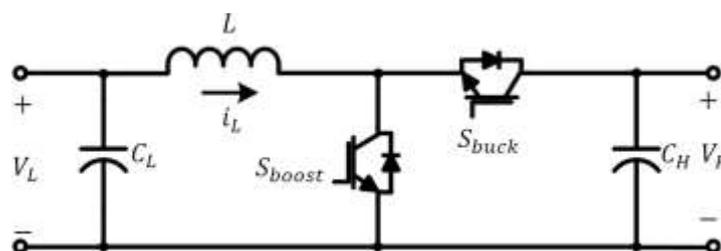


Figura 3.17 – Retificador síncrono.

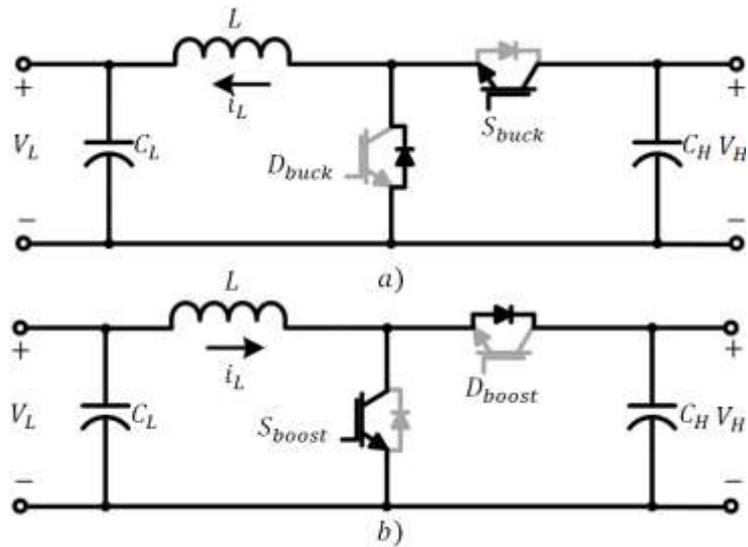


Figura 3.18 – Configurações do retificador síncrono: a) *buck* e b) *boost*.

Neste trabalho serão utilizadas duas células de retificador síncrono, em virtude do barramento intermediário e da nanorrede possuírem dois polos em relação ao neutro da rede elétrica. Essa característica deve ser mantida para que a tensão de modo comum nos polos da nanorrede, apresentada no Capítulo 2, seja balanceada e constante, sem a necessidade de filtros de modo comum. A Figura 3.19 mostra a topologia utilizada no segundo estágio do conversor.

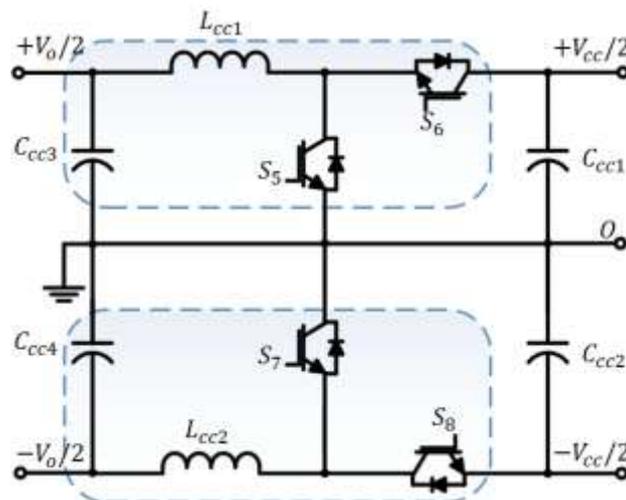


Figura 3.19 - Circuito do 2º estágio do conversor, as duas células de retificador síncrono estão realçadas.

### 3.5.1 Etapas de operação

A Figura 3.20 apresenta as principais formas de onda na operação do segundo estágio. Para a análise foi considerada somente a influência de uma célula de retificador síncrono em relação à outra célula. O modo de operação em estudo é o *buck*, ou seja, o conversor operando no modo retificador. O *buck* é projetado para operação em modo de condução contínua. As etapas de operação estão apresentadas na Figura 3.21.

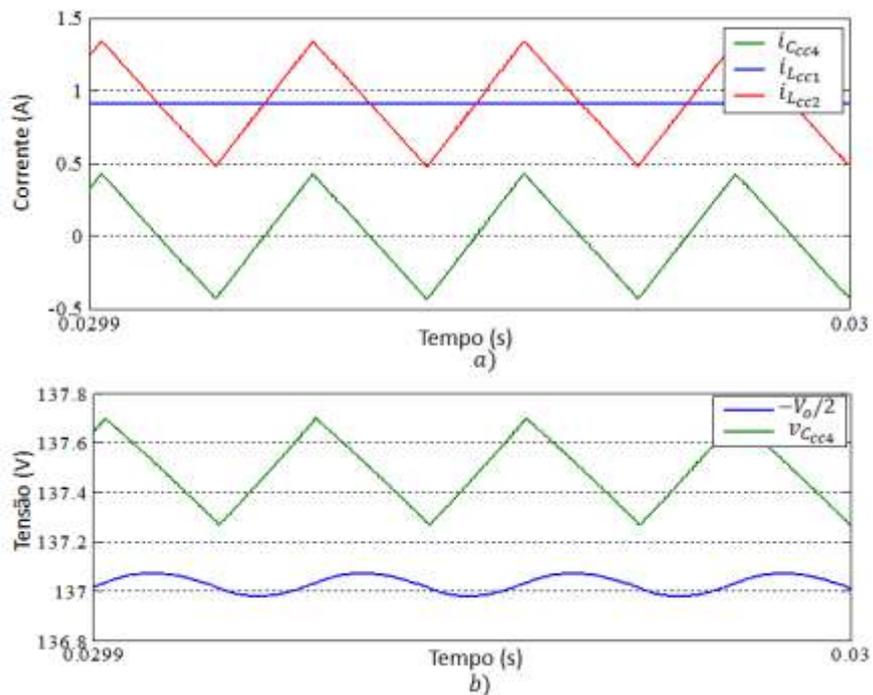


Figura 3.20 – Formas de ondas características do 2º estágio do conversor.

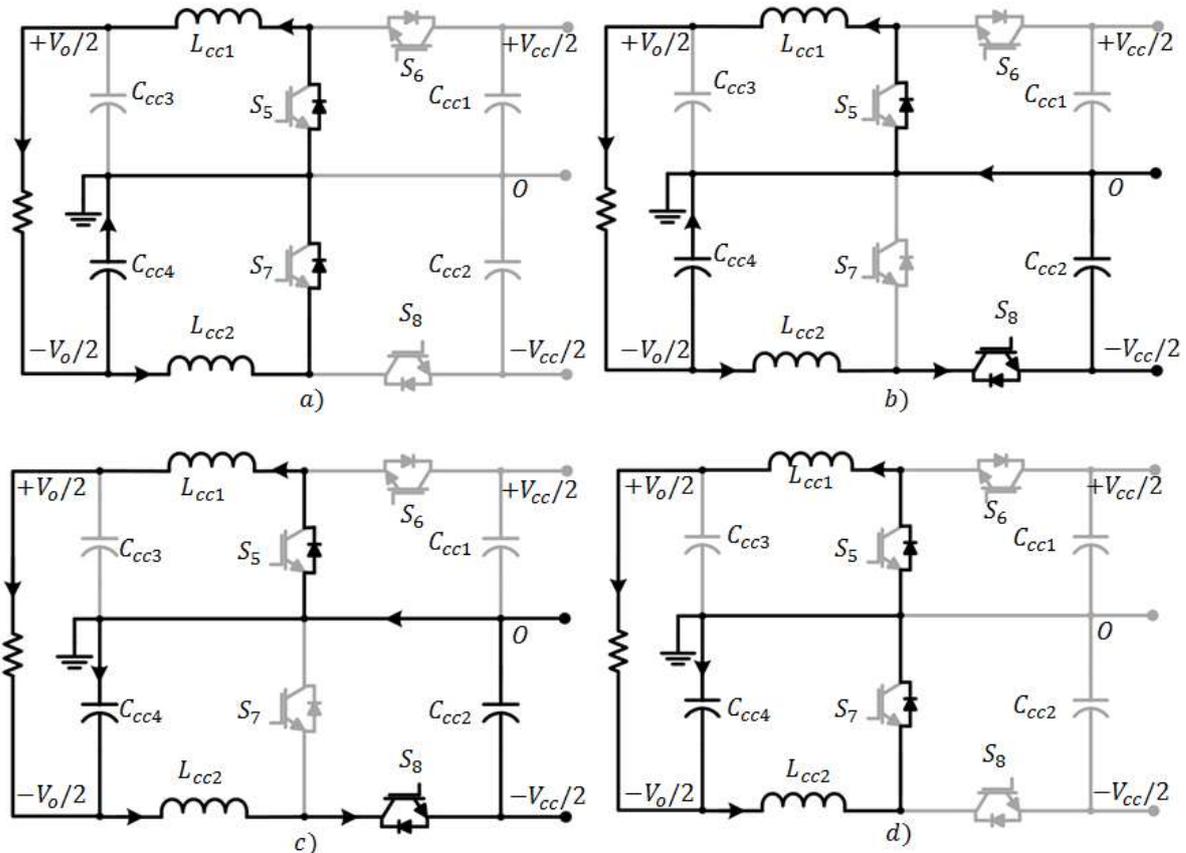


Figura 3.21 - Etapas de operação de uma célula retificador síncrono na configuração buck.

A condição inicial para a análise do circuito é o capacitor  $C_{cc4}$  descarregando, sua tensão está com uma taxa de variação negativa, ou seja, a corrente que circula pelo mesmo é negativa, alimentando a resistência na saída do conversor através de  $S_5$  e  $L_{cc1}$  conforme ilustrado na Figura 3.21-a.

Na Figura 3.21-b, o interruptor  $S_8$  é acionado, e a corrente em  $C_{cc4}$  ( $i_{cc4}$ ) começa a crescer linearmente, assim como a corrente em  $L_{cc2}$ . Ao inverter o sentido de  $i_{cc4}$ , a tensão em  $C_{cc4}$  começa a aumentar. A Figura 3.21-c expressa essa etapa.

Quando o interruptor  $S_8$  é aberto, a energia armazenada em  $L_{cc2}$  passa a alimentar a carga, e a sua corrente decresce linearmente conforme Figura 3.21-d. A tensão em  $C_{cc4}$  cresce enquanto  $i_{cc4}$  for maior que zero. Quando  $i_{cc4}$  passa por zero,  $C_{cc4}$  inicia processo de descarga, alimentando novamente a carga, e o conversor retorna para a condição inicial de análise.

O ripple de corrente passa pelo capacitor  $C_{cc4}$ , assim o conversor possui o comportamento de uma fonte de corrente para a carga formada pela resistência e o indutor  $L_{cc1}$ . Como as duas células de retificadores síncronos se comportam da mesma maneira, os dois conversores são vistos pela carga como duas fontes de corrente em paralelo.

Assim, pode-se considerar que as duas células são independentes para a modelagem e para o controle do segundo estágio, sendo utilizada metade da potência da nanorrede para cada célula. Em relação à conexão de cargas na nanorrede, o segundo estágio possibilita a conexão no barramento de 280 V, e também nos pólos de +190 V ou – 190 V, caso as cargas estejam balanceadas ou na presença de outro estágio que faça o balanceamento de potência entre os barramentos.

### 3.5.2 Projeto do segundo estágio

O segundo estágio é formado pelos capacitores  $C_{cc3}$  e  $C_{cc4}$ , pelos indutores das células  $L_{cc1}$  e  $L_{cc2}$ , e pelas chaves semicondutoras, conforme Figura 3.19. Estes elementos podem ser projetados conforme (3.28), (3.29) e (3.30) [35, 52], onde os parâmetros de projeto são os apresentados na Tabela 3.9.

$$L_{cc1} = L_{cc2} = \frac{(1-d)V_o/2}{\Delta I_o f_s} = 2,4 \text{ mH} \quad (3.28)$$

Onde,

$\Delta I_o$ , é a ondulação de corrente no indutor.

$f_s$ , é a frequência de comutação do conversor.

$d$ , é a razão cíclica dos conversores do segundo estágio.

$V_o$ , é a tensão na nanorrede.

$$C_{cc3} = C_{cc4} > \frac{\Delta I_o}{4\Delta V_o f_s} > 523 \text{ nF} \quad (3.29)$$

Sendo,

$\Delta I_o$ , é a ondulação de corrente no indutor.

$f_s$ , é a frequência de comutação do conversor.

$\Delta V_o$ , é a ondulação da tensão no capacitor.

$V_o$ , é a tensão na nanorrede.

$RSE_{max}$ , é a máxima resistência série equivalente para o capacitor, calculada por (3.30).

$$RSE_{max} = \frac{\Delta V_o / 2}{\Delta I_o} < 6,65 \Omega \quad (3.30)$$

A corrente eficaz e a corrente média para as chaves semicondutoras podem ser obtidas por (3.31), e para os diodos em antiparalelo por (3.32).

$$\left. \begin{aligned} \bar{I}_s &= dI_o = 2 A \\ I_{sef} &= \sqrt{d}I_o = 2,78 A \end{aligned} \right\} \quad (3.31)$$

$$\left. \begin{aligned} \bar{I}_D &= (1 - d)I_o = 2,42 A \\ I_{Def} &= \sqrt{(1 - d)}I_o = 3,05 A \end{aligned} \right\} \quad (3.32)$$

### 3.6 Filtro c.a.

O bloco do Filtro c.a. apresenta o filtro de conexão do conversor com a rede elétrica. Os conversores tipo fonte de tensão (*Voltage Source Converters* - VSC) são quase que exclusivamente utilizados para a conversão de energia entre uma fonte c.c. e a rede elétrica [53]. A natureza não senoidal das tensões PWM na saída destes conversores implica na filtragem adequada a fim de limitar as correntes harmônicas injetadas na rede [44].

As topologias de filtro comumente usadas para a conexão de conversores à rede elétrica em sistema de geração distribuída são o filtro LC e o filtro LCL [53-56]. O filtro LC pode ser suficiente em conversores com elevada frequência de comutação. Entretanto como a frequência de comutação é, geralmente, limitada em aplicações de maior potência, também é usual a topologia LCL.

No filtro LC, quanto maior o valor da capacitância, menor é o volume do indutor. No entanto, valores elevados de capacitância não são recomendados em virtude do aumento da corrente de *inrush*, da diminuição do fator de potência e da presença de ressonâncias com elementos do lado da rede [55].

Segundo [54, 55] o filtro LCL, também conhecido na literatura como filtro de terceira ordem, é o mais atrativo pela maior atenuação em consideração a aproximadamente o mesmo volume de filtro, e pelo melhor desacoplamento entre o filtro e a impedância da rede elétrica, o que reduz a dependência de parâmetros da rede elétrica [55]. A presença de um indutor na saída do filtro, no ponto de conexão com a rede previne corrente de *inrush* elevadas quando comparado ao filtro LC [54]. Também apresenta menor estresse do *ripple* de corrente através do indutor da rede, pois o *ripple* de corrente é reduzido pelo capacitor, logo, a impedância no lado da rede sofre menor estresse quando comparado à topologia LC [55].

Considerando que os componentes magnéticos são normalmente pesados, volumosos e caros, normalmente busca-se reduzir o tamanho destes componentes. Outra vantagem na utilização de um filtro LCL é a redução do volume do filtro quando comparado com um filtro L. O volume de componentes magnéticos de um sistema com um filtro LCL é proporcional à soma de  $L_1$  e  $L_2$  [56].

### **3.6.1 Filtro LC**

O projeto do filtro é realizado conforme os seguintes critérios [57]:

- a. A injeção de correntes harmônicas na rede elétrica deve ser conforme a recomendação da referência IEEE 1547 [58];
- b. Deve-se obter uma boa atenuação para frequência de chaveamento e harmônicas de maior frequência;
- c. A frequência de corte deve ser maior que a largura de banda do controle;
- d. O filtro deve ser compacto e com baixas perdas de potência.

O projeto do indutor deve levar em consideração os limites de injeção de correntes harmônicas na rede elétrica e a ondulação de corrente admissível ao projeto.

Conforme a recomendação IEEE 1547 [58], a injeção de corrente harmônica não deve exceder os limites apresentados na Tabela 4.3 do Capítulo 4. Esta referência também define o valor *TDD* (*Total Demand Distortion*), sendo a raiz quadrada da soma da distorção de corrente harmônica ao quadrado, em porcentagem da máxima corrente demandada pela carga.

O valor eficaz da corrente harmônica deve ser menor que 5% da corrente nominal do conversor. Como a *TDD* depende do índice de modulação, a *TDD* máxima ocorre para o valor

intermediário do índice de modulação, o qual é 0,6, conforme apresentado na Figura 3.22. Este é o pior caso do índice de modulação, o qual foi considerado neste estudo.

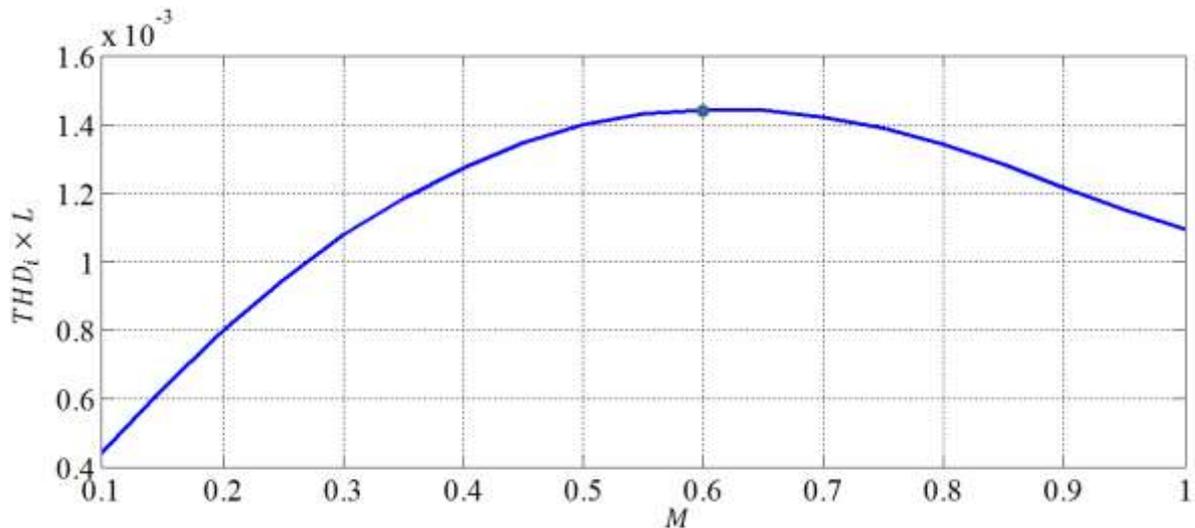


Figura 3.22 -  $THD_i \times L$  em função de  $M$ .

O objetivo do projeto do filtro de conexão com a rede elétrica está expresso em (3.33). Considerando os parâmetros de projetos presentes na Tabela 3.10, o valor de  $L$  pode ser calculado pela equação (3.34).

$$TDD = \frac{THD_i}{I_n} < 5\% \quad (3.33)$$

Onde,

$I_n$ , é corrente nominal do conversor;

$THD_i$ , é a distorção harmônica total de corrente.

Tabela 3.10 – Parâmetros de projeto para o filtro de conexão com a rede.

Parâmetro	Valor	Observações
$f_1$	60 Hz	Frequência fundamental.
$I_n$	11,14 A	Corrente de pico nominal.
$M$	0,6	Índice de modulação.
$f_s$	18 kHz	Frequência de comutação.
$V_{cc}$	600 V	Tensão nominal do barramento intermediário.

$$L > \frac{1}{\omega_1 I_n TDD} \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n}\right)^2} = 2,6 \text{ mH} \quad (3.34)$$

Onde,

$\omega_1$ , é frequência angular da componente harmônica fundamental;

$V_n$ , é o valor de pico da tensão da  $n$ ésima harmônica na saída do conversor, calculado conforme item equação (3.10) do item 3.3.3.

$n$ , é a ordem harmônica.

Uma figura de mérito importante é a ondulação de corrente. A seleção da ondulação de corrente é um ponto de equilíbrio entre o tamanho do indutor  $L$ , as perdas de condução e comutação nas chaves semicondutoras e perdas no enrolamento e núcleo do indutor. Quanto menor o *ripple* de corrente, menores serão as perdas de condução e comutação das chaves semicondutoras, porém maior será o indutor, resultando em elevadas perdas no enrolamento e no núcleo. Tipicamente, a ondulação da corrente pode ser escolhida entre 15% a 25% do corrente nominal [54].

A indutância pode ser obtida a partir de (3.35) e (3.36). Considerando meio período de comutação conforme (3.37), a ondulação resulta em (3.38).

$$L \frac{d}{dt} i_L(t) = L \frac{\Delta I_L}{\Delta T} = \frac{V_{cc}}{2} - V_{ao}(t) \quad (3.35)$$

$$V_{ao}(t) = V_{aop} \cos(\omega_o t) \quad (3.36)$$

$$\Delta T = D(\omega_o t) \frac{T_s}{2}$$

$$\frac{2L\Delta I_L}{T_s} = D(\omega_o t) \left[ \frac{V_{cc}}{2} - V_{ao}(t) \right] \quad (3.37)$$

$$D(\omega_o t) = M \cos(\omega_o t)$$

$$\frac{4L\Delta I_L}{T_s V_{cc}} = M \cos(\omega_o t) - [M \cos(\omega_o t)]^2 \quad (3.38)$$

O termo da direita define a ondulação da corrente (3.39), assim a indutância do filtro pode ser determinada em (3.40) considerando a máxima ondulação de corrente.

$$\overline{\Delta I_L} = M \cos(\omega_o t) - [M \cos(\omega_o t)]^2 \quad (3.39)$$

$$L = \frac{V_{cc} \overline{\Delta I_{Lmax}}}{4\Delta I_L f_s} \quad (3.40)$$

Na Figura 3.23 é ilustrada a ondulação de corrente para alguns valores do índice de modulação. Verifica-se que o maior valor de ondulação de corrente,  $\overline{\Delta I_{Lmax}}$ , é de 0,25. Considerando os parâmetros de projetos da Tabela 3.10, o valor do indutor é apresentado em (3.41).

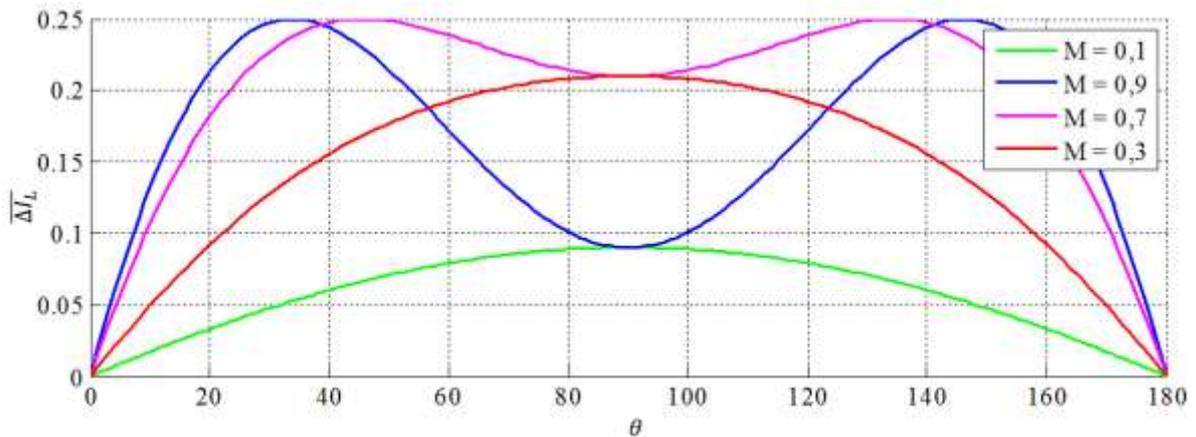


Figura 3.23 – Ondulação de corrente para alguns valores de M em meio período da tensão da rede elétrica.

$$L > \frac{V_{cc} \overline{\Delta I_{Lmax}}}{4\Delta I_L f_s} \cong 630 \mu H \quad (3.41)$$

Assim, desde que o indutor seja maior que 2,6 mH, o limite de corrente harmônica injetada na rede é garantido. Esse valor respeita o limite de ondulação da corrente menor que 30%.

Para o projeto do capacitor devem-se levar em consideração duas premissas: a primeira é garantir o aumento da impedância de saída do filtro a fim de manter a estabilidade para variações de carga, e a segunda premissa é que para proporcionar uma boa atenuação, a frequência de corte deve ser igual ou maior que a banda passante de frequência do controlador, assim como menor que a metade da frequência de chaveamento.

O capacitor calculado para este projeto é de 4  $\mu F$ , e a frequência de corte do filtro é em 1,56 kHz.

### 3.6.2 Filtro LCL

No projeto do filtro LCL deve-se considerar que a presença de capacitores em filtros para conversores de potência chaveados pode levar a ressonâncias indesejáveis e oscilações [53]. Desse modo, a frequência de ressonância deve estar longe da frequência de *crossover* da malha de corrente, evitando-se o uso de um controle ativo para amortecimento da ressonância [57].

Para o projeto do filtro LCL pode-se obter a função de transferência da tensão de saída do conversor  $v$  para a corrente injetada na rede  $i_g$  como em (3.42). A frequência de ressonância do filtro,  $\omega_{res}$ , é apresentada em (3.43).

$$H_{LCL}(s) = \frac{i_g(s)}{v(s)} = \frac{1}{s^3 L_1 L_2 C + s^2 (L_2 + L_1)} \quad (3.42)$$

$$\omega_{res} = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C}} \quad (3.43)$$

A indutância  $L_1$  é projetada para limitar o ripple de corrente em 30% (3.41) e assim o valor de  $L_{ca1}$  é de 630  $\mu H$ . O projeto da capacitância  $C$  deve apresentar um ponto de equilí-

brio entre a potência reativa em  $C$ ,  $L_{ca1}$  e  $L_{ca2}$  [54]. Quanto maior o valor da capacitância, maior a corrente em  $L_{ca1}$  e nos dispositivos semicondutores.

A potência reativa selecionada para esse projeto foi de 2,5% da potência nominal do conversor, sendo  $C$  calculado pela equação (3.44).

$$C < 2,5\% \cdot \frac{P_o}{\omega_o V_{ef}^2} = 4\mu F \quad (3.44)$$

A indutância  $L_2$  é projetada conforme limites estabelecidos na recomendação IEEE 1547 [58] para injeção de corrente harmônica na rede elétrica. Para seu cálculo considera-se a tensão de saída do conversor NPC com modulação PD expressa em (3.45) e a impedância do filtro em (3.46), desenvolvida a partir de (3.42).

$$\begin{aligned} v(t) &= \dots \\ &= V_{dc}M \cos(\omega_o t) + \dots \\ &+ \frac{8V_{dc}}{\pi^2} \sum_{m=1}^{\infty} \frac{1}{2m-1} \sum_{k=1}^{\infty} \frac{J_{2k-1}([2m-1]\pi M)}{[2k-1]} \cos([2m-1]\omega_c t) + \dots \\ &+ \frac{2V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{2m} \sum_{n=-\infty}^{\infty} J_{2n+1}(2m\pi M) \cos(n\pi) \cos(2m\omega_c t + [2n+1]\omega_o t) + \dots \\ &+ \frac{8V_{dc}}{\pi^2} \sum_{m=1}^{\infty} \frac{1}{2m-1} \sum_{n=-\infty}^{\infty} \sum_{k=1}^{\infty} \frac{J_{2k-1}([2m-1]\pi M)[2k-1] \cos(n\pi)}{[2k-1+2n][2k-1-2n]} \times \dots \\ &\times \cos([2m-1]\omega_c t + 2n\omega_o t) \end{aligned} \quad (3.45)$$

Onde,

$$V_{dc} = V_{cc}/2;$$

$J_x$ , é a função de Bessel do tipo 1.

$$Z(n) = \frac{1}{n\omega_o(-n^2\omega_o^2 L_1 L_2 C + L_2 + L_1)} \quad (3.46)$$

Desse modo,  $L_2$  é obtida de modo que a equação (3.47) seja satisfeita.

$$\sqrt{\sum_{n=2}^{\infty} (I_n)^2} = \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{Z_n}\right)^2} < I_n TDD \quad (3.47)$$

Portanto, o valor projetado para  $L_2$  é de  $200 \mu H$ . Este valor garante uma boa margem para a estratégia de controle utilizada para a malha de tensão diferencial do primeiro estágio, apresentado no Capítulo 4. Como se pode verificar, o filtro LCL reduz o volume dos indutores do filtro de conexão com a rede elétrica em aproximadamente três vezes.

Além disso, é utilizado um circuito passivo para amortecimento da ressonância do filtro LCL em  $6,46 \text{ kHz}$ . O projeto do circuito de amortecimento possui uma relação com o rendimento desejado para o conversor e o grau de amortecimento. Dessa maneira, projetou-se uma resistência em série com o capacitor do filtro LCL para atenuar a ressonância em aproximadamente 100 dB. O valor do resistor é de  $0,2 \Omega$ , e a potência dissipada é de 700 mW.

Outra observação importante é que a frequência de ressonância do filtro LCL é maior que a frequência de corte da malha de corrente do primeiro estágio do conversor, conforme será apresentado no Capítulo 4.

### 3.7 Conclusões do capítulo

Neste Capítulo foram apresentados os blocos funcionais do conversor bidirecional c.c.-c.a. monofásico de dois estágios proposto para a conexão de uma nanorede com a rede elétrica, sendo eles o primeiro estágio, o barramento c.c.-c.c. intermediário, o segundo estágio e o filtro c.a. para conexão com a rede elétrica.

A principal vantagem do conversor proposto está na tensão de modo comum produzida nos polos da nanorede, sendo conhecida e balanceada em qualquer condição de operação do conversor. Desse modo é possível o projeto de sistemas de proteção e de aterramento para a nanorede com menor complexidade e maior confiabilidade. Além disso, o conversor possui intrinsecamente proteção contra curto-circuito na nanorede e sobrecorrente.

O primeiro estágio é o responsável por realizar a interface entre o barramento c.c. intermediário e a rede elétrica, sendo que o conversor selecionado foi o NPC. Uma das vantagens do uso de um NPC é a baixa THD de corrente, o que reduz o tamanho do filtro necessá-

rio. Além disso, os semicondutores são submetidos à tensão reversa menor que a tensão do barramento c.c..

A avaliação analítica do espectro harmônico do conversor NPC para o primeiro estágio do conversor e das figuras de mérito THD e WTHD explicitou as vantagens dessa topologia em relação aos conversores *Half Bridge* e *Full Bridge* com modulação bipolar. O volume do filtro necessário para a conexão do conversor com a rede elétrica é aproximadamente a metade do necessário para um conversor *Half Bridge*.

Os esforços de corrente e perdas nos dispositivos semicondutores do conversor NPC foram analisadas, em virtude das perdas serem desbalanceadas e dependentes do fator de potência da corrente e do índice de modulação. Os casos críticos de operação do conversor NPC foram apresentados. Quanto maior o índice de modulação para o modo de operação inversor, maiores são as perdas. Entretanto, para o conversor no modo retificador, quanto maior o índice de modulação, menores são as perdas.

Foi realizada a análise da energia armazenada pelos capacitores no barramento c.c. intermediário, e apresentou-se uma técnica que permite ampla variação da tensão com o objetivo de reduzir o volume dos capacitores. A redução do volume de capacitores apresenta dois benefícios. O primeiro é o aumento da densidade de potência do sistema. O segundo benefício é a diminuição do valor da capacitância, sendo possível o uso de capacitores de filme.

O valor ótimo para os capacitores é obtido, assim como o valor ideal para a tensão média do barramento. Comparado com o projeto pelo método convencional há uma redução maior que quatro vezes no volume dos capacitores do barramento. O custo da redução de volume do capacitor em termos de projeto está no aumento da complexidade no projeto dos controladores para os conversores do segundo estágio do conversor.

O segundo estágio foi apresentado, sendo que este tem a função de regular a tensão da nanorrede com rápida resposta dinâmica. Este estágio também compõe o método ativo para armazenamento do *ripple* de potência no barramento c.c. intermediário. O circuito é apresentado, sendo composto por duas células do conversor retificador síncrono, devido o barramento intermediário e a nanorrede possuírem dois polos em relação ao neutro da rede elétrica.

Finalmente, o bloco filtro c.a. é avaliado, sendo composto pelo filtro de conexão do conversor com a rede elétrica, o qual tem a função de limitar as correntes harmônicas injetadas na rede conforme a recomendação IEEE 1547. Duas topologias são estudadas, e o filtro LCL apresenta-se como o mais vantajoso. Este filtro é projetado com uma boa margem para a

estratégia de controle utilizada para a malha de tensão diferencial do primeiro estágio, apresentado no Capítulo 4.

Em comparação com o filtro LC, o filtro LCL reduz o volume do indutor do filtro de conexão com a rede elétrica em aproximadamente três vezes. Além disso, é utilizado um resistor para amortecimento da ressonância do filtro LCL. A frequência de ressonância do filtro LCL é maior que a frequência de corte da malha de corrente do primeiro estágio do conversor, conforme será apresentado no Capítulo 4.

## **Capítulo 4**

# **Modelagem e controle do conversor bidirecional c.c.-c.a. monofásico de dois estágios**

### **4.1 Introdução**

Para o controle da dinâmica das variáveis envolvidas em um sistema é imprescindível que um modelo matemático descreva de modo suficiente os elementos desse sistema. No presente capítulo são apresentados os procedimentos para a obtenção de modelos de pequenos sinais para o conversor bidirecional c.c.-c.a monofásico. Estes modelos serão utilizados no projeto dos controladores lineares clássicos atuantes no sistema do conversor proposto com o objetivo de operar com estabilidade para as mudanças das variáveis de controle. Também serão abordadas as estratégias de controle utilizadas e o método de comunicação com os demais conversores da nanorede. Além disso, serão apresentados aspectos relevantes para a implementação do controle digital.

### **4.2 Modelagem do conversor bidirecional c.c.-c.a. monofásico**

Com o objetivo de utilizar controladores lineares clássicos para o controle do conversor, o sistema deve ser linearizado. A linearização de sistemas dinâmicos é realizada através da expansão do sistema em séries de Taylor em torno de um determinado ponto de operação, resultando em um modelo linearizado para o conversor. Desse modo, é obtido o modelo de pequenos sinais, o qual é utilizado para o estudo e o projeto de estratégias de controle aplicadas ao conversor.

Neste trabalho são consideradas as seguintes suposições para a modelagem do conversor:

- Os elementos parasitas nos componentes do circuito modelado são desprezíveis, como por exemplo, a resistência série equivalente (RSE) em capacitores, exceto quando explicitado;
- Todos os elementos que comutam são chaves ideais com características uniformes;
- A frequência da onda portadora é elevada o suficiente de modo que a forma de onda da tensão de comando pode ser considerada constante durante um período da portadora.

A modelagem será realizada para o primeiro e o segundo estágio do conversor proposto.

#### 4.2.1 Modelagem do primeiro estágio do conversor

No primeiro estágio do conversor o sistema a ser modelado é composto pela estrutura NPC e o filtro de saída LCL conectado à rede monofásica, conforme mostrado na Figura 4.1. O segundo estágio do conversor é modelado pela sua impedância de entrada  $Z_{cc}$ . Onde  $L_1$ ,  $C_1$  e  $L_2$  compõem o filtro LCL de conexão com a rede elétrica,  $L_4$  é a indutância entre a saída do filtro e a rede,  $L_3$  é a indutância da rede elétrica e  $Z$  é a impedância das cargas conectadas na rede elétrica.

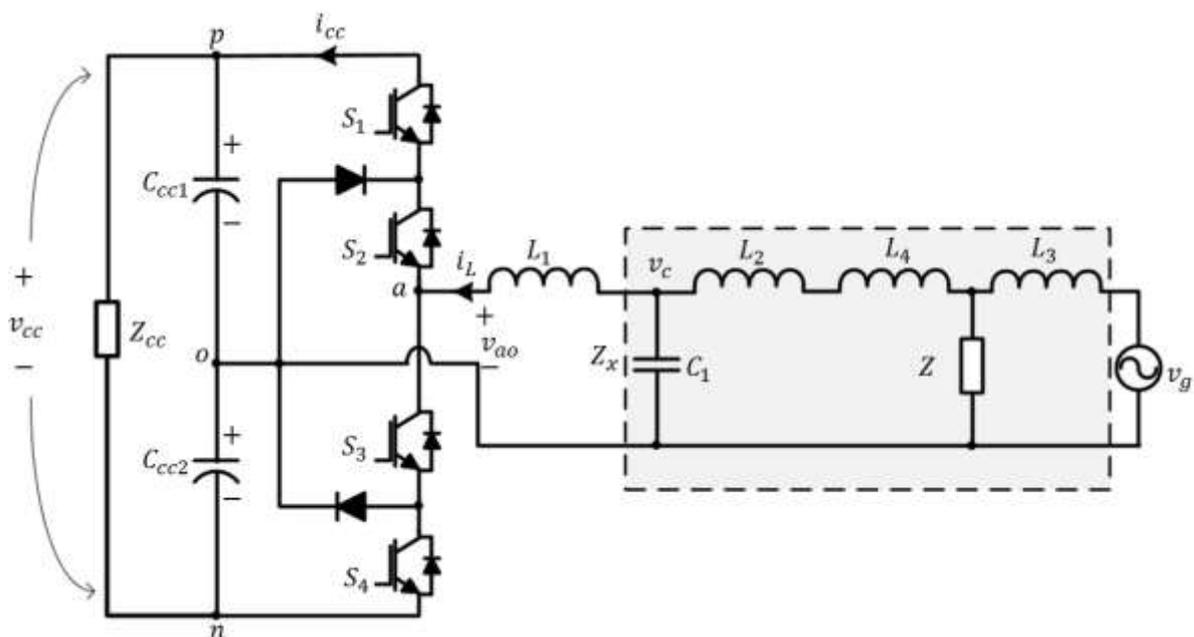


Figura 4.1 – Conversor NPC e filtro LCL modelado como o primeiro estágio.

O circuito da Figura 4.1 pode ser representado através do circuito ilustrado na Figura 4.2, onde  $S_a$  é o interruptor equivalente da estrutura NPC. Os interruptores são considerados ideais, não considerando suas perdas. Essa consideração introduz um pequeno desvio do modelo em relação ao comportamento real do conversor, mas, possibilita a obtenção de um modelo simples. Na Figura 4.1  $S_{ap}$ ,  $S_{ao}$  e  $S_{an}$  representam os estados do interruptor equivalente  $S_a$ .

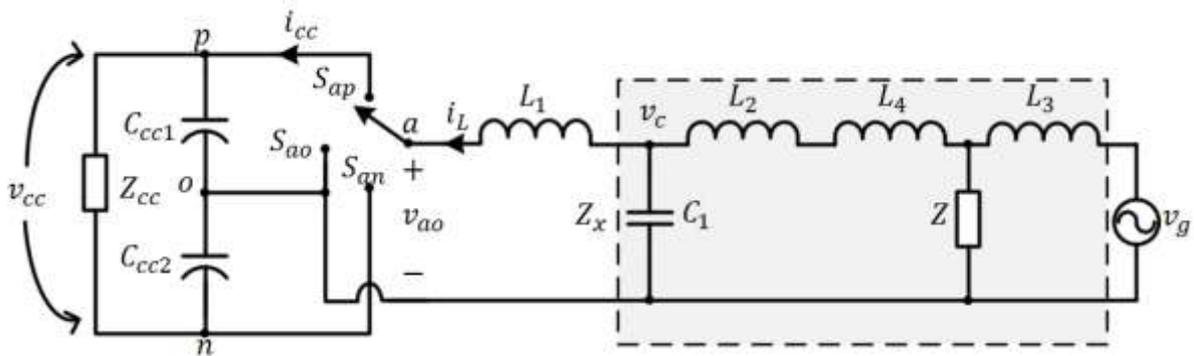


Figura 4.2 – Modelo simplificado para o primeiro estágio do conversor.

O método utilizado para a modelagem na operação do conversor no modo de retificador ou inversor são iguais. As equações (4.1), (4.2), (4.3) e (4.4) apresentam o modelo chaveado para o modo retificador.

$$v_{ao} = s_a \cdot \frac{v_{cc}}{2} \quad (4.1)$$

$$i_{cc} = s_a \cdot i_L \quad (4.2)$$

$$L_1 \frac{di_L}{dt} = v_{ao} - v_c \quad (4.3)$$

$$C_{eq} \frac{dv_{cc}}{dt} = i_{cc} - \frac{v_{cc}}{Z_{cc}} \quad (4.4)$$

Onde,

$v_{cc}$  é a tensão no barramento intermediário do conversor,

$v_{ao}$  é a tensão na saída do conversor,

$i_{cc}$  é a corrente no barramento intermediário c.c.,

$C_{eq}$  é o capacitor equivalente no barramento c.c. intermediário, sendo a associação em série de  $C_{cc1}$  com  $C_{cc2}$ ,

$Z_{cc}$  é a impedância de entrada do segundo estágio do conversor.

Com o objetivo de utilizar variáveis de controle contínuas (razão cíclica), e controle clássico, ao invés de variáveis de controle discretas (funções de comutação), são utilizados os valores médios de todas as variáveis do sistema, em um período de comutação  $T_s$  do conversor, empregando o operador de médias móveis (4.5) [59].

$$x_{avg}(t) = \bar{x}(t) = \frac{1}{T_s} \int_{t-T_s}^t x(\tau) d\tau \quad (4.5)$$

Aplicando o operador de médias móveis no modelo chaveado obtém-se o modelo médio descrito por (4.6) e (4.7). Em (4.8) é apresentado o modelo em espaço de estados para o conversor no modo retificador. Por questão de simplicidade não será utilizada nenhuma notação especial que diferencie as variáveis médias das variáveis originais.

$$L_1 \frac{di_L}{dt} = d \frac{v_{cc}}{2} - v_c \quad (4.6)$$

$$C_{eq} \frac{dv_{cc}}{dt} = di_L - \frac{v_{cc}}{Z_{cc}} \quad (4.7)$$

$$\begin{bmatrix} \dot{v}_{cc} \\ \dot{i}_L \end{bmatrix} = \begin{bmatrix} -\frac{1}{Z_{cc}C_{eq}} & \frac{d}{C_{eq}} \\ \frac{d}{2L_1} & 0 \end{bmatrix} \begin{bmatrix} v_{cc} \\ i_L \end{bmatrix} + \begin{bmatrix} 0 \\ -v_c \end{bmatrix} \quad (4.8)$$

Onde,

$d$  é a razão cíclica do conversor,

$v_c$  é a tensão no capacitor do filtro LCL representado na Figura 4.2.

A tensão do barramento c.c.,  $v_{cc}$ , é uma variável de estado, portanto essa dinâmica deve ser considerada na modelagem. Pelo modelo médio de espaço de estados, a matriz de estados não é constante, pois varia com a razão cíclica. Os autovalores do sistema são alterados com a razão cíclica, ou seja, as características do sistema variam em cada instante de operação do conversor. Assim, não é possível obter um modelo de estados, devido à dificuldade de selecionar um ponto de operação adequado para a perturbação.

Entretanto, em baixas frequências, a dinâmica do sistema do conversor é afetada pelo capacitor equivalente,  $C_{eq}$ , e em frequências elevadas, a dinâmica do sistema é dominada pelo indutor  $L_1$ . Faixas de frequências intermediárias tornam-se difíceis de serem modeladas, pois a dinâmica do sistema pode ser afetada pelo capacitor do barramento c.c. e pelo indutor de saída c.a. [60].

Os projetos da malha de tensão e da malha de corrente podem ser realizados separadamente através do desacoplamento das malhas [60]. Como o controlador consiste de duas malhas, uma malha interna de corrente e uma malha externa de tensão, não se faz necessário conhecer a dinâmica completa do sistema. Somente é necessário o conhecimento da resposta em altas frequências para o projeto da malha de corrente, e a resposta em baixa frequência para o projeto da malha externa de tensão. Sabe-se que a dinâmica do indutor será dominante em altas frequências, assim se desconsidera a influência da dinâmica do barramento c.c.. De outra maneira, a dinâmica do capacitor de barramento somente é considerada em baixas frequências.

#### **4.2.1.1 Malha interna de corrente**

A dinâmica do lado c.c. e do lado c.a. do conversor devem ser consideradas, em virtude não haver um ponto de operação fixo e a tensão no barramento c.c. variar. Assim, não existe um modelo de pequenos sinais completo que abranja desde a componente c.c. até a metade da frequência de comutação. Entretanto, pode-se modelar a malha de corrente somente para a faixa de altas frequências e a malha de tensão para somente a faixa de baixas frequências. Um modelo quase-estático é utilizado para aproximar a malha de corrente [61].

Partindo do modelo chaveado para o conversor NPC e para os estágios de potência do lado c.c. e do lado c.a, representado pelas equações (4.1) a (4.4), obtém-se o modelo médio

expresso em (4.6) e (4.7). Assim, conforme apresentado no modelo de espaço de estados pela equação (4.8), o sistema em estudo não é linear.

Uma técnica de linearização bastante utilizada é a expansão da função não linear em série de Taylor, perturbando e linearizando em torno de um ponto de operação. As variáveis de grande sinal,  $x(t)$ , são substituídas pela soma de seu valor em regime permanente  $X(t)$  e sua perturbação  $\tilde{x}(t)$  [62], conforme descrito na equação (4.9). Através desta operação, os valores em regime permanente se anulam e os termos de segunda ordem são desprezados. Esse modelo descreve o comportamento do sistema em torno de um determinado ponto de operação, por isso sendo denominado modelo de pequenos sinais.

$$x(t) = X + \tilde{x}(t) \quad (4.9)$$

Para análise do comportamento dinâmico do sistema são aplicadas pequenas perturbações em torno de um ponto de operação (4.10).

$$\left. \begin{aligned} d(t) &= d + \tilde{d}(t) \\ v_{cc}(t) &= v_{cc} + \tilde{v}_{cc}(t) \\ i_L(t) &= i_L + \tilde{i}_L(t) \\ v_c(t) &= v_c + \tilde{v}_c(t) \end{aligned} \right\} \quad (4.10)$$

O modelo de pequenos sinais linear para o conversor NPC é dado por (4.11).

$$\left. \begin{aligned} v_c + \tilde{v}_c &= (d + \tilde{d}) \cdot \left( \frac{v_{cc} + \tilde{v}_{cc}}{2} \right) \\ i_{cc} + \tilde{i}_{cc} &= (d + \tilde{d}) \cdot (i_L + \tilde{i}_L) \\ \Rightarrow \tilde{v}_c &= d \frac{\tilde{v}_{cc}}{2} + \tilde{d} \frac{v_{cc}}{2} \\ \Rightarrow \tilde{i}_{cc} &= d \tilde{i}_L + \tilde{d} i_L \end{aligned} \right\} \quad (4.11)$$

O modelo de pequenos sinais linearizado do conversor bidirecional NPC com filtro LCL conectado à rede é representado em (4.12).

$$\left. \begin{aligned} L_1 \frac{d(i_L + \tilde{i}_L)}{dt} + Z_x(i_L + \tilde{i}_L) &= (v_c + \tilde{v}_c) \\ C_{eq} \frac{d(v_{cc} + \tilde{v}_{cc})}{dt} &= (i_{cc} + \tilde{i}_{cc}) - \frac{(v_{cc} + \tilde{v}_{cc})}{Z_{cc}} \\ \Rightarrow L_1 \frac{d\tilde{i}_L}{dt} + Z_x \tilde{i}_L &= \tilde{v}_c \\ \Rightarrow C_{eq} \frac{d\tilde{v}_{cc}}{dt} &= \tilde{i}_{cc} - \frac{\tilde{v}_{cc}}{Z_{cc}} \end{aligned} \right\} \quad (4.12)$$

Aplicando a transformada de Laplace em (4.12) e rearranjando a equação obtém-se (4.13) e (4.14). Substituindo as equações (4.13) e (4.14) em (4.11), obtém-se a função de transferência da malha de controle para a corrente de saída, apresentada em (4.15).

$$\tilde{v}_c = (sL_1 + Z_x)\tilde{i}_L \quad (4.13)$$

$$\tilde{v}_{cc} = -\frac{Z_{cc}}{sZ_{cc}C_{eq} + 1}\tilde{i}_{cc} \quad (4.14)$$

$$\left. \begin{aligned} \tilde{v}_c &= d \cdot \frac{\tilde{v}_{cc}}{2} + \tilde{d} \cdot \frac{v_{cc}}{2} \\ (sL_1 + Z_x)\tilde{i}_L &= d \frac{1}{2} \left( -\frac{Z_{cc}}{sZ_{cc}C_{eq} + 1} \tilde{i}_{cc} \right) + \frac{\tilde{d}}{2} v_{cc} \\ (sL_1 + Z_x)\tilde{i}_L &= \frac{d}{2} \left( -\frac{Z_{cc}}{sZ_{cc}C_{eq} + 1} (d\tilde{i}_L + \tilde{d}I_L) \right) + \frac{\tilde{d}}{2} v_{cc} \\ \left( \frac{d^2 Z_{cc}}{sZ_{cc}C_{eq} + 1} + 2(sL_1 + Z_x) \right) \tilde{i}_L &= \left( -\frac{dZ_{cc}I_L}{sZ_{cc}C_{eq} + 1} + v_{cc} \right) \tilde{d} \end{aligned} \right\} \quad (4.15)$$

A tensão c.c. no barramento intermediário do conversor apresenta um *ripple* de 120 Hz. Supondo que esse *ripple* superposto na tensão c.c. no barramento intermediário é pequeno, em outras palavras, se a dinâmica do capacitor no barramento c.c. for ignorada, pode-se fazer a simplificação em (4.16) obtendo-se (4.17). Logo, a função de transferência da malha de corrente é a apresentada em (4.18).

$$\left. \begin{aligned} v_{cc} &= V_{cc} + v_{ripple} \approx V_{cc} \\ -dZ_{cc}I_L &= V_{cc} + v_{ripple} \approx V_{cc} \end{aligned} \right\} \quad (4.16)$$

$$\left( \frac{d^2 Z_{cc}}{sZ_{cc}C_{eq} + 1} + 2sL_1 \right) \tilde{i}_L = \left( \frac{V_{cc}}{sZ_{cc}C_{eq} + 1} + V_{cc} \right) \tilde{d} \quad (4.17)$$

$$G_{id} = \frac{\tilde{i}_L}{\tilde{d}} = V_{cc} \frac{1 + s \frac{Z_{cc}}{2} C_{eq}}{d^2 \frac{Z_{cc}}{2} + sL_1 + s^2 L_1 Z_{cc} C_{eq} + Z_x (sZ_{cc} C_{eq} + 1)} \quad (4.18)$$

O ponto de operação da razão cíclica do primeiro estágio é um parâmetro da função de transferência  $G_{id}$  em (4.18) e, como a razão cíclica tem uma variação ampla neste tipo de topologia, é interessante obter um gráfico do módulo e da fase de  $G_{id}$  para  $d$  em diferentes pontos de operação.

Na Figura 4.3 pode-se visualizar a influência da razão cíclica no modelo. A ressonância formada entre o filtro LCL e o capacitor equivalente do barramento intermediário, em aproximadamente 400 Hz para  $d = 1$ , desloca-se no sentido das baixas frequências quando a razão cíclica diminui. Para o modelo deve ser considerada  $d = 1$ , pois se o controle for projetado para este caso, garante-se a estabilidade para os demais valores de razão cíclica.

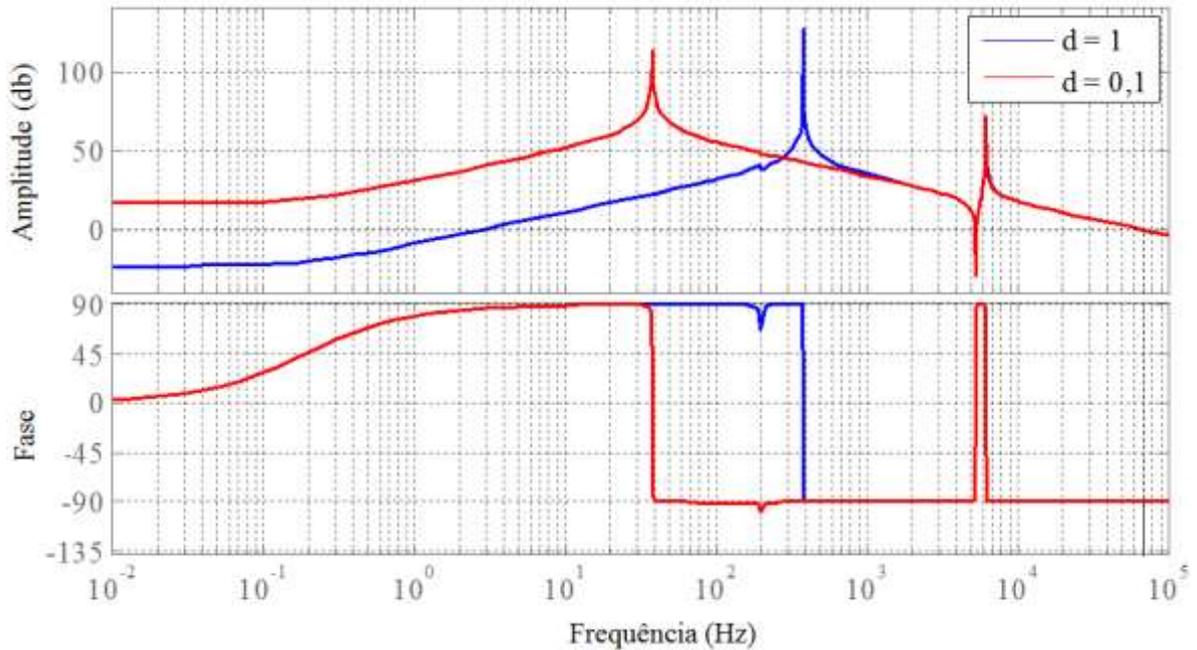


Figura 4.3 -  $G_{id}$  para a variação de valores da razão cíclica ( $d$ ).

O modelo em pequenos sinais apresentado em (4.18) foi obtido considerando todos os elementos do lado c.a., como o filtro LCL, a impedância de conexão e a impedância da rede. Também possui a dinâmica da carga  $Z_{cc}$  do lado c.c.. A dinâmica do barramento c.c. foi suprimida.

Na literatura são apresentados outros modelos, em geral, mais simplificados, como o apresentado em [60]. Na Figura 4.4 pode ser avaliada a influência dessas simplificações. Para os mesmos parâmetros, foram plotados quatro modelos. O modelo ‘a’ apresentado na equação (4.19) é considerado o mais simples, onde o lado c.a. é modelado somente por  $L_1$ . Essa simplificação é relevante, em virtude dessa indutância predominar em altas frequências.

$$G_{id}(s) = \frac{V_{cc}/2}{sL_1} \quad (4.19)$$

A equação (4.20) representa o modelo ‘b’, o qual é o modelo ‘a’ com a dinâmica da impedância do barramento c.c. intermediário ( $Z_{cc}$ ).

$$G_{id}(s) = V_{cc} \frac{2 + sZ_{cc}C_{eq}}{d^2Z_{cc} + 2sL + 2s^2LZ_{cc}C_{eq}} \quad (4.20)$$

O filtro de saída LCL é considerado no modelo ‘c’ em (4.21), e em (4.22) é explicitado o modelo ‘d’, que possui a dinâmica completa do lado c.a. e a dinâmica de  $Z_{cc}$ . A impedância equivalente do lado c.a.,  $Z_x$ , é obtida em (4.23).

$$G_{id}(s) = \frac{V_{cc}/2}{sL_1 + Z_x(s)} \quad (4.21)$$

$$G_{id}(s) = V_{cc} \frac{1 + s \frac{Z_{cc}}{2} C_{eq}}{d^2 \frac{Z_{cc}}{2} + sL_1 + s^2 L_1 Z_{cc} C_{eq} + Z_x(sZ_{cc} C_{eq} + 1)} \quad (4.22)$$

$$\left. \begin{aligned} Z_x(s) &= \frac{a_2 \cdot s^2 + a_1 \cdot s}{b_3 \cdot s^3 + b_2 \cdot s^2 + b_1 \cdot s + b_0} \\ b_3 &= L_3 C_1 (L_2 + L_4) \\ b_2 &= C_1 Z (L_2 + L_3 + L_4) \\ b_1 &= L_3 \\ b_0 &= Z \\ a_2 &= L_3 (L_2 + L_4) \\ a_1 &= Z (L_2 + L_3 + L_4) \end{aligned} \right\} \quad (4.23)$$

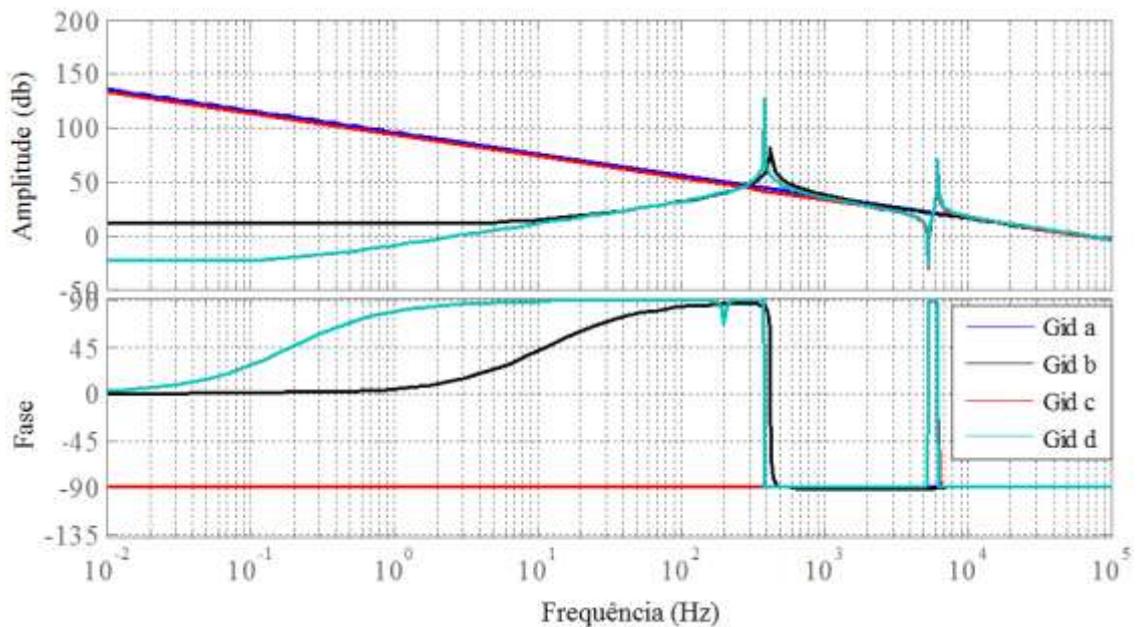


Figura 4.4 - Análise de modelos para  $G_{id}$ .

Como se pode observar na Figura 4.4, em elevadas frequências todos os modelos apresentam a mesma resposta em frequência, conforme dominância de  $L_1$ . O modelo ‘ $d$ ’ contempla a dinâmica do lado c.a., com uma ressonância em 6,46 kHz (ressonância formada pelo filtro LCL), a dinâmica da impedância do barramento intermediário, com outra ressonância em 386 Hz (filtro LCL e  $C_{eq}$ ), e a dinâmica do conversor equivalente presente no 2º estágio, com uma ressonância dependente do ciclo de trabalho desse conversor e da carga na nanorrede.

Conforme apresentado no Capítulo 3 (item 3.6.2), é projetado um amortecimento para a ressonância do filtro LCL. Com essa consideração, não será necessário o uso do modelo completo ‘ $d$ ’. Nota-se que é extremamente importante a consideração da impedância formada pelo indutor  $L_1$  e o capacitor equivalente do barramento intermediário. Verifica-se que a ressonância em 386 Hz pode afetar o projeto do controlador tanto para a malha de corrente, quanto para a malha de tensão. Sendo assim, foi selecionado o modelo ‘ $b$ ’ no projeto dos compensadores.

#### **4.2.1.2 Malha externa de tensão**

Considerando que a malha de tensão é lenta, pode-se usar o valor eficaz como ponto de operação do estado estacionário, e usar o balanço de potências para modelar a malha de tensão, assim como usado em circuitos PFCs [63], conforme (4.24). O lado esquerdo de (4.24) é a potência de entrada, e o lado direito é a potência de saída do conversor. A tensão de controle,  $V_c$ , pode ser modelada como em (4.25), sendo a referência de amplitude para a corrente de referência da malha de corrente. Combinando (4.24) e (4.25) obtém-se (4.26).

$$V_{ca_{rms}} I_{ca_{rms}} = V_{cc} I_{cc} \quad (4.24)$$

$$I_{ca_{rms}} = V_c \frac{V_{ca_{rms}}}{h} \quad (4.25)$$

$$\frac{V_{ca_{rms}}^2}{h} V_c = V_{cc} I_{cc} \quad (4.26)$$

Onde,

$V_{ca_{RMS}}$ , é o valor eficaz da tensão da rede elétrica;

$I_{ca_{RMS}}$ , é o valor eficaz da corrente injetada pela rede elétrica;

$V_{cc}$ , é o valor médio da tensão no barramento intermediário;

$I_{cc}$ , é o valor médio da corrente no barramento intermediário;

$h$ , é o fator de escala do PLL, igual ao valor eficaz da tensão da rede elétrica;

$V_c$ , é a tensão de comando, ou seja, é a referência de amplitude para a corrente de referência da malha de corrente.

Perturbando as variáveis  $V_{ca_{rms}}$ ,  $V_c$ ,  $V_{cc}$  e  $I_{cc}$  na equação (4.26) e eliminando termos que são produtos de pequenos sinais e termos c.c. chega-se a equação (4.27).

$$\tilde{i}_{cc} = \frac{2V_{ca_{rms}} V_c}{hV_{cc}} \tilde{v}_{ac} + \frac{V_{ca_{rms}}^2}{hV_{cc}} \tilde{v}_c - \frac{I_{cc}}{V_{cc}} \tilde{v}_{cc} \quad (4.27)$$

O segundo estágio pode ser modelado por um conversor equivalente, considerado uma carga de potência constante, a impedância de entrada de pequenos sinais em baixas frequências é analisada em [63] e apresentada em (4.28).

$$Z_{in} = -\frac{V_o}{I_o} \quad (4.28)$$

Onde,  $V_o$  e  $I_o$  são a tensão e a corrente do conversor, providos pela saída do circuito do primeiro estágio. A função de transferência do sinal de controle para a tensão do barramento c.c. intermediário, quando conectado a uma carga de potência constante é descrito por (4.29).

$$\left. \begin{aligned} G_{iv} = \frac{\tilde{v}_{cc}}{\tilde{v}_c} &= \frac{V_{caRMS}^2}{hV_{cc}} \frac{r_o // -Z_{in}}{1 + sC_{eq}r_o // -Z_{in}} \\ G_{iv} = \frac{\tilde{v}_{cc}}{\tilde{v}_c} &= \frac{V_{caRMS}^2}{hV_{cc}} \frac{1}{sC_{eq}} \end{aligned} \right\} \quad (4.29)$$

Onde,

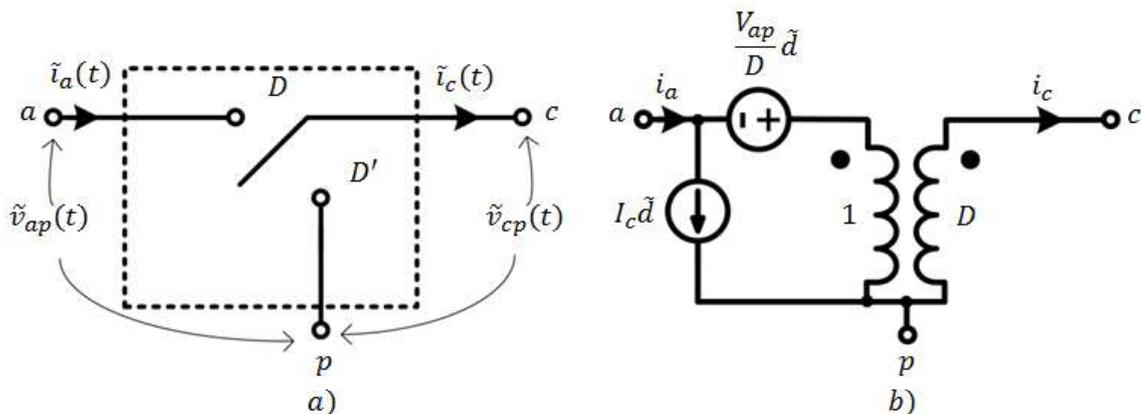
$C_{eq}$ , é a capacitância equivalente do barramento c.c. intermediário;

$r_o$ , é o resistor do modelo de pequenos sinais, sendo igual a  $V_o/I_o$ .

### 4.2.2 Modelagem do segundo estágio do conversor

A função de transferência de pequenos de sinais da variável de controle para a tensão de saída,  $G_{vd}$ , utilizada no projeto do controlador da malha de tensão é analisada para a operação no modo *buck* (modo retificador) e para o modo *boost* (modo inversor). A função de transferência é obtida a partir do modelo de pequenos sinais dos conversores.

De modo a simplificar a análise, a metodologia utilizada para a extração das funções de transferência é a apresentada por [64], chamado “*modelo da chave PWM*”, o qual trata de um bloco funcional onde os comutadores passivos e ativos são agrupados. Esse bloco representa a não linearidade do conversor, sendo um dispositivo de três terminais conforme apresentado na Figura 4.5-a. Os terminais *a*, *p* e *c*, referem-se a *ativo*, *passivo* e *comum*, respectivamente. O modelo simplificado de pequenos sinais da chave PWM está expresso na Figura 4.5-b.



Os conversores do segundo estágio assumem as configurações *buck* e *boost*, conforme apresentado na Figura 4.6. Em ambas as configurações, a função de transferência do sinal de controle para a saída é obtida substituindo a chave PWM pelo seu modelo equivalente, conforme Figura 4.5-b, e analisando os modelos de pequenos sinais para os dois modos de operação. As Figuras 4.7-a e 4.8-a elucidam o modelo de pequenos sinais para o modo *buck* e para o modo *boost*, respectivamente.

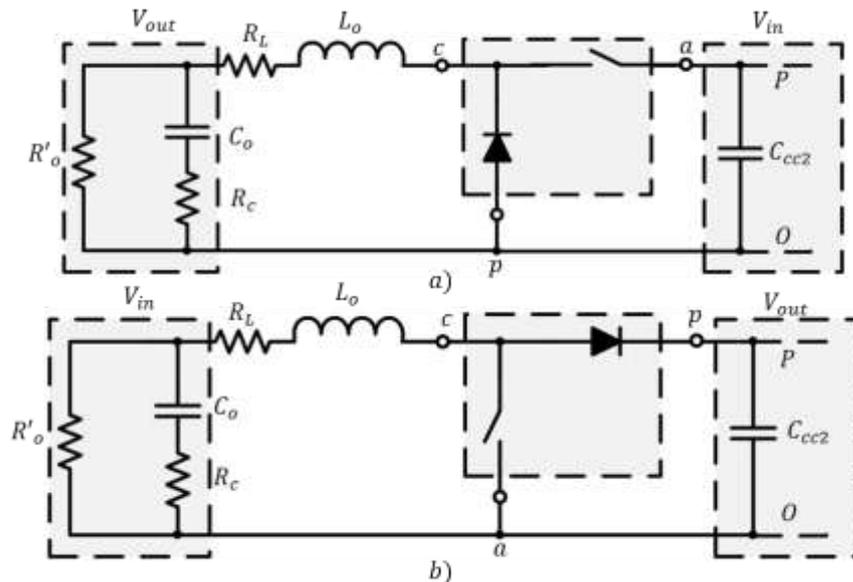


Figura 4.6 – Configurações do segundo estágio do conversor: a) modo *buck*, b) modo *boost*.

No modo *buck*, a função de transferência do sinal de controle para a saída é obtida curto-circuitando a fonte de tensão de entrada  $V_{in}$ , resultando no modelo apresentado na Figura 4.7-b.

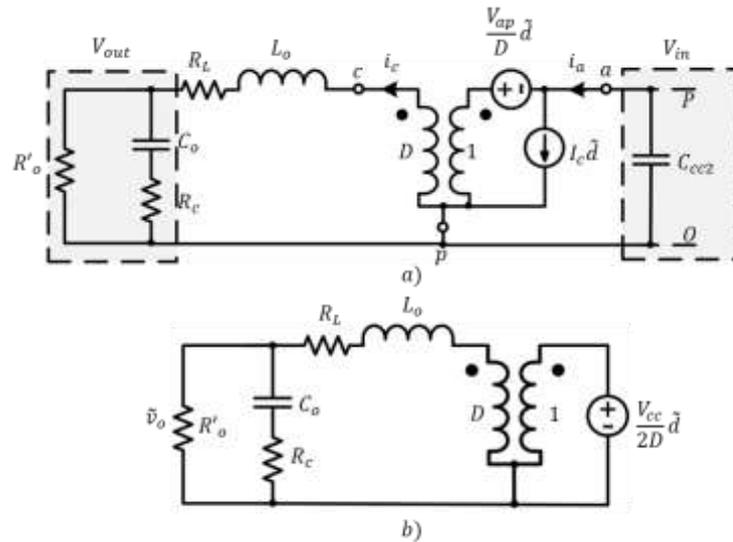


Figura 4.7 – Conversor do 2º estágio no modo *buck*: a) Modelo simplificado de pequenos sinais, b) Modelo de pequenos sinais do sinal de controle para a saída.

No modo *boost*, quando o primeiro estágio opera como inversor, subteme-se que outro conversor da nanorrede possa controlar o barramento c.c.. O segundo estágio não realiza o controle do barramento c.c. intermediário, e sim da tensão do barramento da nanorrede. Consequentemente para o modo *boost*, se a tensão do barramento da nanorrede tende a subir, devido ao aumento da energia gerada pelas fontes presentes no barramento da nanorrede, a ação deste conversor será de transferir mais energia ao barramento c.c. intermediário, de modo a manter a tensão do barramento na nanorrede próxima da referência.

O modelo de pequenos sinais para essa configuração é obtido curto-circuitando-se a fonte de saída  $V_{out}$ , resultando no modelo apresentado na Figura 4.8-b. Nota-se que o módulo da função de transferência para os dois modos de operação são iguais.

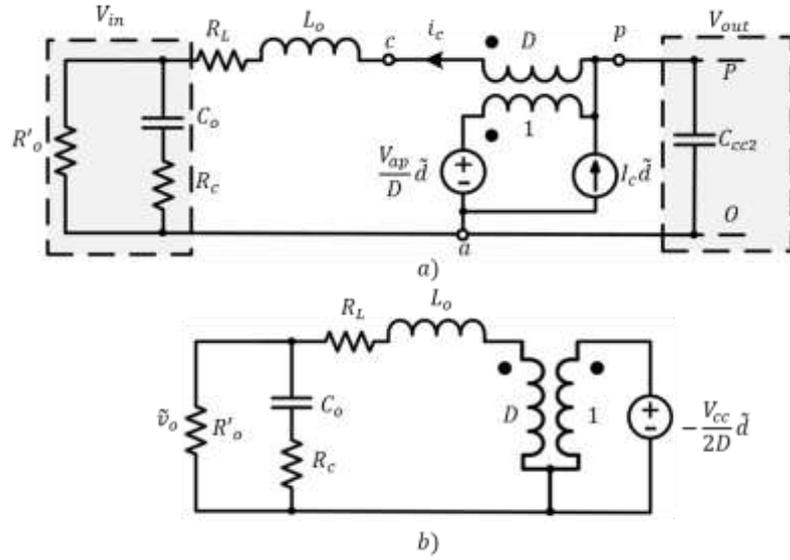


Figura 4.8 - Conversor do 2º estágio no modo *boost*: a) Modelo simplificado de pequenos sinais, b) Modelo de pequenos sinais do sinal de controle para a saída.

As funções de transferência de pequenos de sinais do sinal de controle para a corrente do indutor ( $G_{id}$ ), do indutor para a tensão de saída ( $G_{vi}$ ) e do sinal de controle para a tensão de saída ( $G_{vd}$ ), são apresentadas em (4.30), (4.31) e (4.32), respectivamente.

$$G_{vi} = \frac{\tilde{v}_o}{\tilde{i}_o} = \frac{sR_c R'_o C_o + R'_o}{sC_o(R'_o + R_c) + 1} \quad (4.30)$$

$$G_{id} = \frac{\tilde{i}_o}{\tilde{d}} \quad (4.31)$$

$$G_{id} = \frac{V_{cc}}{2} \frac{sC_o(R'_o + R_c) + 1}{s^2 L_o C_o (R'_o + R_c) + sC_o R_L (R'_o + R_c) + sC_o R_c R'_o + sL_o + R_L + R'_o}$$

$$G_{vd} = \frac{\tilde{v}_o}{\tilde{d}} = G_{vi} \cdot G_{id} \quad (4.32)$$

$$G_{vd} = \frac{V_{cc}}{2} \frac{sR_c R'_o C_o + R'_o}{s^2 L_o C_o (R'_o + R_c) + sC_o R_L (R'_o + R_c) + sC_o R_c R'_o + sL_o + R_L + R'_o}$$

### **4.3 Controle do conversor bidirecional c.c.-c.a. monofásico**

O desafio no aspecto de controle do conversor NPC é a flutuação da tensão no ponto de conexão com o neutro (ou em uma das fases em sistemas bifásicos) [65]. Sobre certas condições, a tensão pode flutuar ou deslocar continuamente para níveis não aceitáveis. Como resultado, os dispositivos comutadores podem falhar devido a estresses de sobretensão. Além disso, pode-se elevar o conteúdo harmônico da tensão de saída [66]. Portanto, a tensão no ponto de neutro deve ser metade da tensão no barramento c.c..

No primeiro estágio do conversor, o qual engloba a estrutura NPC, duas variáveis devem ser controladas, a tensão dos capacitores do barramento c.c. intermediário, a fim de evitar mau funcionamento do conversor e a injeção de corrente c.c. na rede elétrica, e a corrente injetada ou absorvida pela rede elétrica [67]. O balanceamento de tensão pode ser realizado via controle ou estratégia de modulação. Conforme apresentado em [67], o modelo de espaço de estados não é linear, pois as variáveis de controle estão dentro da matriz de estados.

No segundo estágio, formado por conversores que operam como *buck* ou *boost*, a variável que deve ser controlada é a tensão do barramento da nanorrede.

#### **4.3.1 Balanceamento de tensões no barramento intermediário do conversor**

A referência [67] apresenta um método para o projeto de um controlador para o controle de grandes sinais em um NPC. A estratégia de controle está baseada em técnicas do tipo *Linear Quadratic Regulator* (LQR) e *Gain-Scheduling*. Através dessa estratégia de controle atinge-se a regulação do desbalanceamento da tensão no ponto de conexão com o neutro do barramento c.c. e o controle de potência do conversor.

Um modelo matemático de um retificador PWM baseado em NPC e uma lei de controle não linear baseada na teoria de estabilidade de *Lyapunov* são propostos em [68]. O autor mostra que, com esse controle, o conversor pode ser globalmente estável, operando com distúrbios de grande sinal, e exibindo boa resposta transitória. O erro de estado estacionário, oriundo de incertezas de parâmetros, é eliminado de modo eficaz através do projeto de um controlador PI para a tensão do barramento c.c. com a adição de um controle *feedforward* da corrente de carga.

Em [69] é apresentado um modelo que descreve a dinâmica do conversor NPC de três níveis usado em aplicações como retificador síncrono. O estudo é realizado para o caso conversor trifásico. O modelo não linear em coordenadas abc também é expresso em coordenadas  $\alpha\beta\gamma$ . A componente  $\gamma$  representa o grau de liberdade para o balanceamento da tensão nos capacitores.

Em conversores trifásicos, várias referências tratam de métodos baseados na injeção de tensão de sequência zero para balanceamento da tensão no ponto de neutro, como em [70]. Algumas referências encontradas que tratam do controle de conversores monofásicos são orientadas a topologia NPC de duas células, formando um conversor de cinco níveis [66, 71-75].

A referência [71] realiza a modelagem no espaço de estados e o controle da tensão no ponto de neutro para um conversor NPC. Apresenta as etapas para a modelagem e um novo método de controle para a tensão do ponto de neutro através do ajuste do tempo morto que é requerido para prevenir o curto-circuito no barramento c.c.. A análise dinâmica do efeito do tempo morto é realizada através do modelo médio em espaço de estados. O controle é aplicado para conversores NPC monofásicos, independente da polaridade do fluxo de potência.

Um método de comutação similar ao método PWM vetorial (*space vector*) é avaliado em [72]. Um conjunto de tensões possíveis são selecionadas, e uma equação com a integral das tensões em relação ao tempo deve ser satisfeito em um período de amostragem. Outro método para garantir o balanceamento das tensões nos capacitores é apresentado por [73], o qual é baseado em uma malha de controle não linear e na combinação de funções de comutação redundantes.

Outro método é descrito em [74] o qual verifica que os estados de comutações redundantes produzem a mesma tensão de saída, porém afetam de modo oposto a tensão no ponto de neutro, assim rearranjando o tempo de distribuição dos vetores de tensão que são redundantes, pode-se controlar a tensão no ponto de neutro e reduzir o número de comutações. O ajuste do tempo é baseado na detecção da direção da corrente de carga e na tensão dos capacitores.

A referência [66] apresenta um retificador PWM de três níveis com duas células NPC, e propõem um método de controle do tipo *bang-bang* baseado na comparação das tensões dos capacitores para o problema do desbalanceamento da tensão.

Em [75] é proposto um novo esquema de controle para o balanceamento do ponto de neutro em conversores monofásicos de três níveis com ponto de neutro grampeado. Aplica-se

uma linearização na planta quase exata, permitindo a utilização de técnicas de controle clássicas. Essa técnica pode ser empregada em um conversor monofásico NPC de três níveis. Apesar dos resultados satisfatórios apresentados pelo autor, a linearização é realizada através de uma função que considera o valor da capacitância no barramento c.c., o que pode não ser interessante, devido ao fato de que o valor do capacitor é um parâmetro do circuito com faixa de tolerância considerável e variante no tempo.

As técnicas de equalização da tensão nos capacitores do barramento c.c. intermediário podem ser classificadas em lineares e não lineares. A abordagem linear, parte da natureza não linear e variante no tempo do problema de controle, onde se aproxima a planta pela média da corrente no ponto de neutro em um período do ciclo de rede e lineariza-se a expressão da tensão no ponto de neutro ao redor do ponto de operação. Esse modelo é usado para o projeto de controladores PI. A entrada é a diferença entre tensões nos capacitores do barramento c.c., e a saída é um deslocamento para ser adicionado na forma de onda de modulação [76], ou a diferença entre o tempo morto dos transistores [71] em cada período de modulação.

Métodos não lineares são baseados no comportamento dual da combinação de comutações de dois pares de chaves. Em uma combinação, ambos os membros de cada par geram o mesmo nível de tensão no lado c.a. do conversor, porém possuem efeito diferente no estado de carga dos capacitores do barramento c.c. [72]. A duração de cada período de modulação é compartilhada por uma combinação de comutações oriunda de um desses pares e outra que não tem efeito no balanceamento da tensão do barramento c.c..

Uma técnica utilizada para o balanceamento das tensões no barramento c.c. no conversor NPC é baseada na injeção de uma componente c.c. variável na corrente de saída do conversor durante cada semi-ciclo da tensão da rede, atuando como uma função do desbalanceamento entre as tensões dos dois capacitores [76]. O efeito da componente c.c. é a carga de um capacitor e a descarga do outro, sendo que a polaridade da corrente c.c. determina qual dos capacitores deve carregar e qual deve descarregar. Essa solução é originalmente proposta para o caso de uma carga trifásica, onde cada fase é modulada independentemente.

A injeção de uma componente c.c. na tensão de saída pode ser tolerável em sistemas trifásicos, podendo ser considerada uma componente de sequência zero, não alterando a tensão de saída fase-fase. Para o caso da topologia NPC monofásica de três níveis, um pequeno valor c.c. na tensão de saída, ocasiona uma componente c.c. na corrente de saída, o que é limitado por normas e recomendações, como a recomendação IEEE 1547 [58].

A referência [77] propõe uma estratégia para equalização das tensões nos capacitores baseada na injeção de componentes harmônicas pares superpostas à fundamental, ou na modulação do ângulo de fase de referência da corrente fundamental. O desbalanceamento de tensão pode ser ativamente controlado pela variação da amplitude ou fase, ou ambas, da componente harmônica par da corrente injetada. Segundo o autor, a presença de componente de segundo harmônico na corrente da rede é tolerável desde que sejam satisfeitas limitações de normas e padrões de compatibilidade eletromagnética (*Electro Magnetic Interference - EMC*), sendo menos restrito quando comparado com as restrições de injeção de componente c.c..

A análise da sensibilidade é tratada em [77], sendo que componentes harmônicas pares de baixa ordem, defasadas  $90^\circ$  em relação a fundamental, proporcionam o efeito mais significativo. As harmônicas ímpares não proporcionam qualquer desbalanceamento de potência entre os capacitores.

### **4.3.2 Estratégia de controle**

A estrutura de controle do conversor é composta por malhas e controladores independentes entre os dois estágios do conversor, pois os desafios do ponto de vista de controle são distintos. No primeiro estágio têm-se a influência da ondulação do barramento c.c. intermediário na THD da corrente c.a controlada e o controle da tensão no ponto de conexão do neutro com o barramento c.c. intermediário (balanceamento de tensão nos capacitores). No segundo estágio, o desafio do controle está no elevado *ripple* da tensão no barramento c.c. intermediário. Esse *ripple* é projetado e admitido em virtude do emprego de métodos ativos para armazenamento da energia de *ripple* do barramento. Essa técnica aumenta a densidade de energia do sistema, diminuindo significativamente o volume do conversor.

O projeto do controle é baseado nos modelos de pequenos sinais apresentados no item 4.2 que trata sobre a modelagem do conversor. Estratégia similar é apresentada em [36]. A Figura 4.9 ilustra os diagramas de blocos da estratégia de controle. Na Figura 4.9, por simplicidade, não é apresentado o diagrama de controle do conversor que regula  $+V_o/2$ , considerando que é semelhante ao diagrama de  $-V_o/2$ .

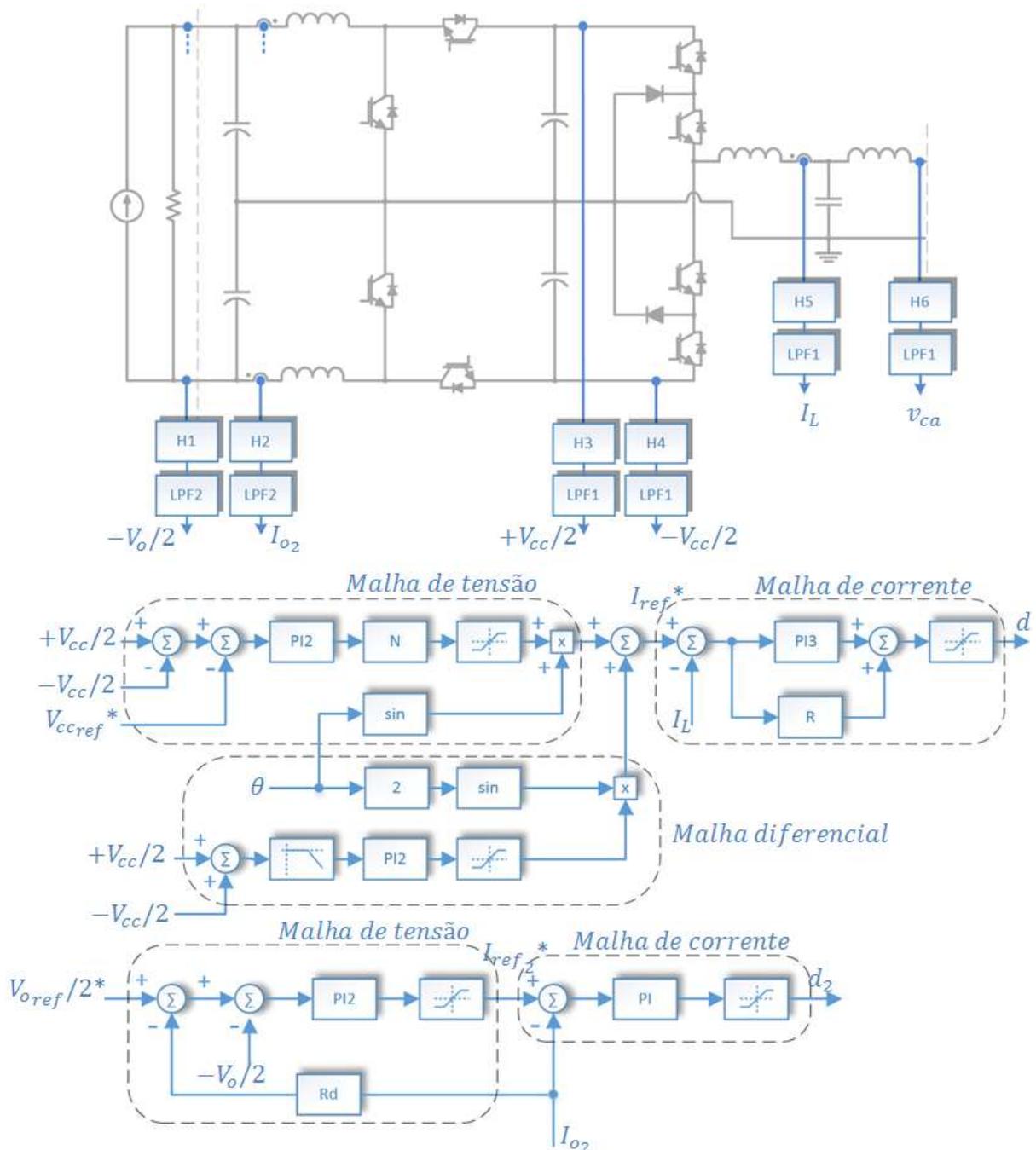


Figura 4.9 – Diagrama de blocos da estratégia de controle para o conversor bidirecional c.c.-c.a. monofásico.

Os ganhos dos circuitos de condicionamento de sinais são expressos através dos blocos H1, H2, H3, H4, H5 e H6. Os filtros do circuito de condicionamento de sinais, representados pelos blocos LPF1 e LPF2 na Figura 4.9, são compostos pelo filtro para eliminação do ruído de comutação do conversor e pelo filtro de *anti-aliasing*, sendo modelados por um filtro passa-baixas de segunda ordem. Portanto são especificados com a frequência de corte da metade da frequência de amostragem conversor, assim 9 kHz para LPF1 e 18 kHz para LPF2.

$$\left. \begin{aligned} LPF &= \frac{1}{\left(\frac{s}{\omega_o}\right)^2 + \left(\frac{s}{Q\omega_o}\right) + 1} \\ \omega_{LPF1} &= 2\pi f_{LPF1} = 2\pi 9 \cdot 10^3 \text{ rad/s} \\ \omega_{LPF2} &= 2\pi f_{LPF2} = 2\pi 18 \cdot 10^3 \frac{\text{rad}}{\text{s}} \\ Q &= 0,7 \end{aligned} \right\} \quad (4.33)$$

O controle que foi implementado é do tipo digital, e o ganho de modulação foi considerado unitário. O atraso no controle também foi modelado, correspondendo a um ciclo de comutação, referente ao processo de conversão A/D e modulação PWM digital. A função de transferência de um atraso no tempo está apresentada em (4.34). Essa função é irracional, sendo substituída por uma aproximação na forma de uma função de transferência racional. A aproximação utilizada é a de Padé de 2ª ordem, conforme equação em (4.35).

$$G_{delay} = e^{-sT_s} \quad (4.34)$$

$$G_{delay} \approx \frac{1 - k_1s + k_2s^2}{1 + k_1s + k_2s^2} = \frac{1 - 0.5T_s s + \frac{(sT_s)^2}{12}}{1 + 0.5T_s s + \frac{(sT_s)^2}{12}} \quad (4.35)$$

Onde,

$k_1$  e  $k_2$  são os coeficientes da aproximação de Padé de 2ª ordem,

$T_s$  é o período de amostragem.

A Figura 4.10 apresenta o diagrama de blocos das funções de transferência de pequenos sinais do conversor e do controle. As funções de transferência em pequenos sinais são utilizadas no projeto dos controladores lineares conforme a largura de banda passante, a margem de fase e a margem de ganho desejados. Após, os controladores são discretizados através do método de discretização *Tustin*.

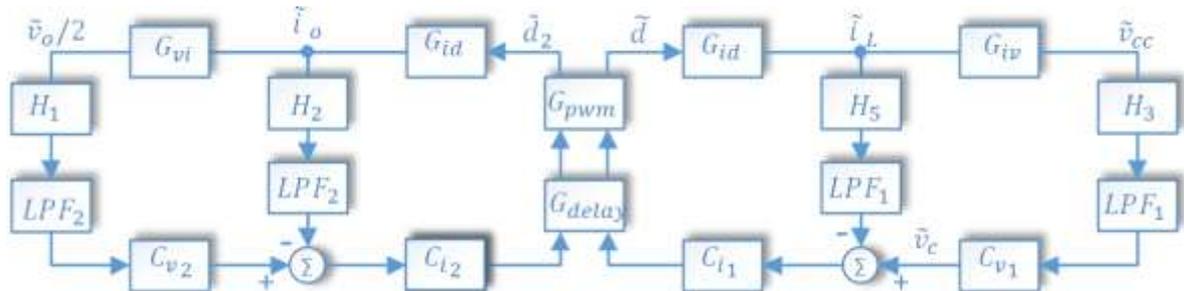


Figura 4.10 - Diagrama de blocos de funções de transferências de pequenos sinais do sistema.

No projeto dos controladores serão utilizadas as informações sobre valores dos parâmetros do conversor dispostos na Tabela 4.1.

Tabela 4.1 – Parâmetros do conversor.

Estágio	Parâmetro/Componente	Valor
Primeiro estágio	$L_1; C_1; L_2$	630 $\mu$ H; 4 $\mu$ F; 200 $\mu$ H
	$v_{ca}$	127 $V_{rms}$ , 60 Hz
	$v_{cc}$	600 V
	$C_{cc1}; C_{cc2}$	220 $\mu$ F
Segundo estágio	$P_o$	1 kW
	$V_o$	280 V (260 a 300 V)
	$L_o; R_L$	2,4 mH; 0,5 $\Omega$
	$C_o; R_c$	50 $\mu$ F; 0,5 $\Omega$
	$R_{omin}$	67,6 $\Omega$

### 4.3.3 Controle do primeiro estágio do conversor

O controle do primeiro estágio engloba a topologia NPC, sendo formado por uma malha de tensão externa e uma malha de corrente interna. A malha externa controla a tensão média do barramento intermediário c.c., enquanto que a malha interna de corrente regula a potência injetada ou absorvida da rede.

#### 4.3.3.1 Malha interna

Neste projeto, a impedância de entrada do segundo estágio é a carga do primeiro estágio. A largura de banda de  $V_o$  é menor que a largura de banda da malha de corrente c.a.. Desse modo, na faixa de altas-frequências próxima à frequência de *crossover* da malha de corrente c.a.,  $Z_{cc}$ , é a impedância de entrada não regulada do conversor do segundo estágio.

Assim, o controlador  $C_{i_1}$  é projetado para compensar  $G_{id}$  de acordo com a equação (4.36), a fim de obter elevada largura de banda com a margem de fase desejada.

$$G_{id}(s) = \frac{\tilde{i}_L}{\tilde{d}} = V_{cc} \frac{2 + sZ_{cc}C_{eq}}{d^2Z_{cc} + 2sL + 2s^2LZ_{cc}C_{eq}} \quad (4.36)$$

Nota-se que para diferentes condições de operação a função de transferência  $G_{id}$  é alterada, considerando que o ciclo de trabalho do primeiro estágio não é constante em regime permanente e a impedância de entrada ( $Z_{cc}$ ) do segundo estágio depende da carga ou da fonte conectada na nanorrede e da razão cíclica do segundo estágio,  $d_2$ .

Plotando-se a resposta em frequência variando-se  $d$  e  $d_2$ , Figura 4.11, observa-se:

- A variação do ponto de operação do primeiro estágio,  $d$ , desloca a frequência de ressonância de menor frequência e altera-se a resposta em baixas frequências;
- A variação da impedância do segundo estágio altera a resposta em baixa frequência;
- Em diferentes condições de operação, a resposta em frequência é a mesma após a frequência de ressonância entre  $L_1$  e  $C_{eq}$ , sendo dominada por  $L_1$ ;
- Pode ser utilizado o modelo 'c' para a função de transferência de pequenos sinais da razão cíclica para a corrente de saída c.a.  $i_L$  apresentado no item 4.2.

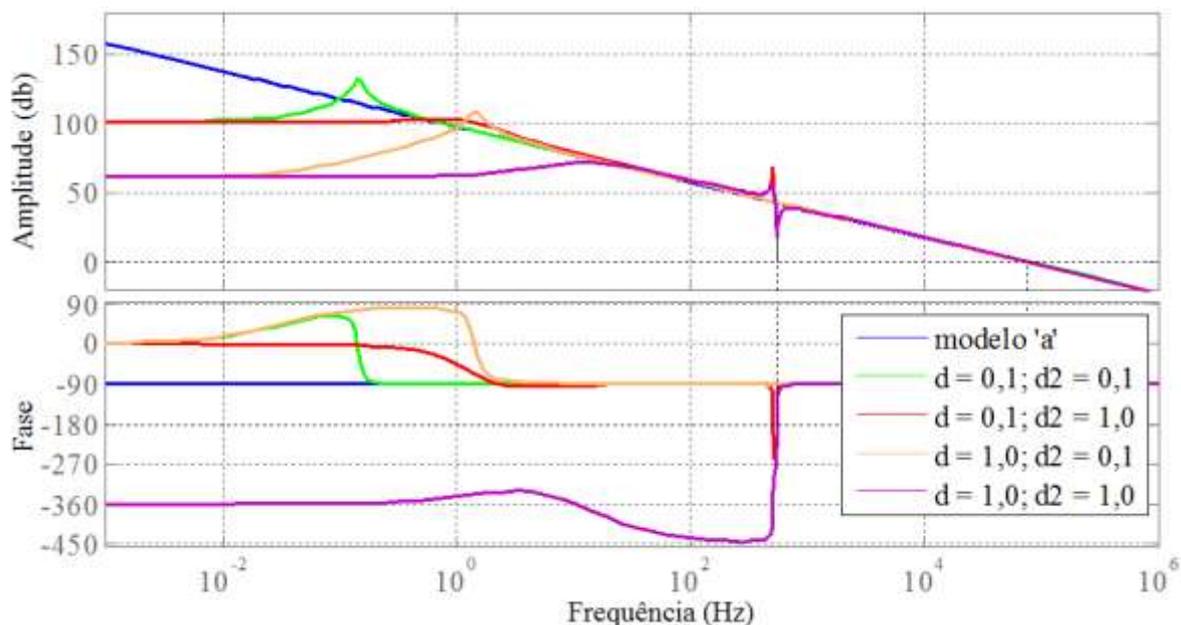


Figura 4.11 – Resposta em frequência de  $G_{id}$  variando  $d$  e  $d_2$ .

O diagrama de blocos da malha de corrente é apresentado na Figura 4.12.

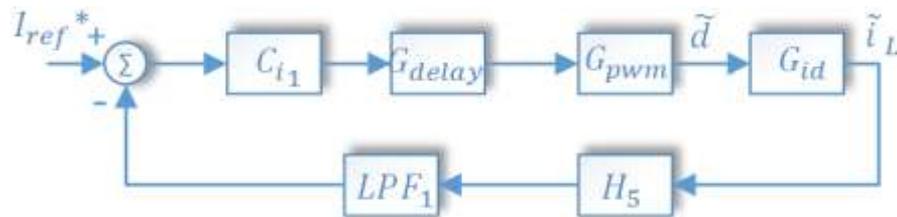


Figura 4.12 - Diagrama de blocos da malha de corrente do primeiro estágio.

A Figura 4.13 apresenta a resposta em frequência da malha aberta de corrente (4.37). A margem de fase é de  $168^\circ$ , a frequência de *crossover* é 25 kHz e contém frequência de ressonância em 538 Hz.

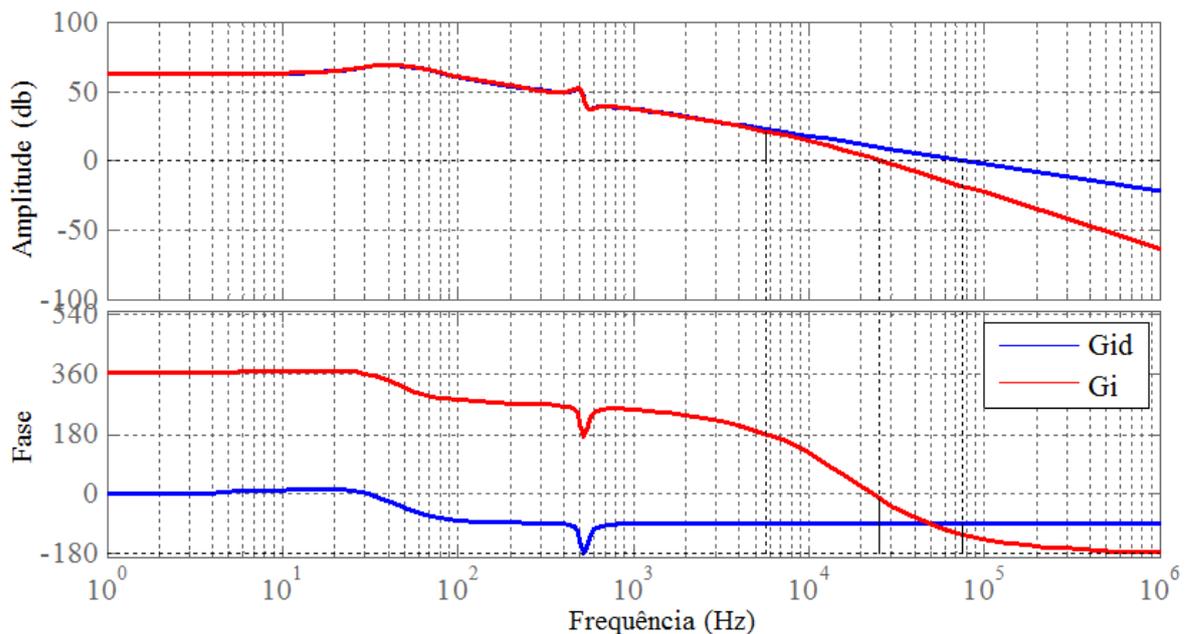


Figura 4.13 - Resposta em frequência da malha de corrente não compensada,  $G_i$ .

$$G_i(s) = G_{delay}G_{pwm}G_{id}H_5LPF_1 \quad (4.37)$$

O compensador utilizado é composto de dois zeros que são alocados ao redor do polo ressonante para compensar o deslocamento de fase, a fim de obter margem de fase suficiente. Os dois polos são alocados antes da metade da frequência de comutação para atenuar o ganho na frequência de chaveamento. Um integrador é utilizado para melhorar o ganho em baixa frequência e o ganho eleva a frequência de crossover. Em paralelo com este controlador é colocado um controlador ressonante sintonizado em 60 Hz, o qual eleva o ganho em 60 Hz,

de modo que a corrente do conversor seja senoidal. O compensador projetado é apresentado em (4.38) e a malha de corrente compensada é ilustrada na Figura 4.14. A frequência de crossover passa a ser de 2,19 kHz, com margem de fase de 32,6 ° e margem de ganho de 7,03 dB em 4,38 kHz.

$$\left. \begin{aligned}
 C_{i_1}(s) &= C_{tip03}(s) + C_{res}(s) \\
 C_{tip03}(s) &= K_i \frac{(s + z_1)(s + z_2)}{s(s + p_1)(s + p_2)} \\
 K_i &= 3,5 \times 10^3; z_1 = 37,7; z_2 = 628; p_1 = 251; p_2 = 1,25 \times 10^5; \\
 C_{res} &= \frac{2k_r \omega_c s}{s^2 + 2\omega_c s + \omega_o^2} \\
 k_r &= 5 \times 10^6; \omega_c = 1 \times 10^{-5}; \omega_o = 2\pi 60
 \end{aligned} \right\} \quad (4.38)$$

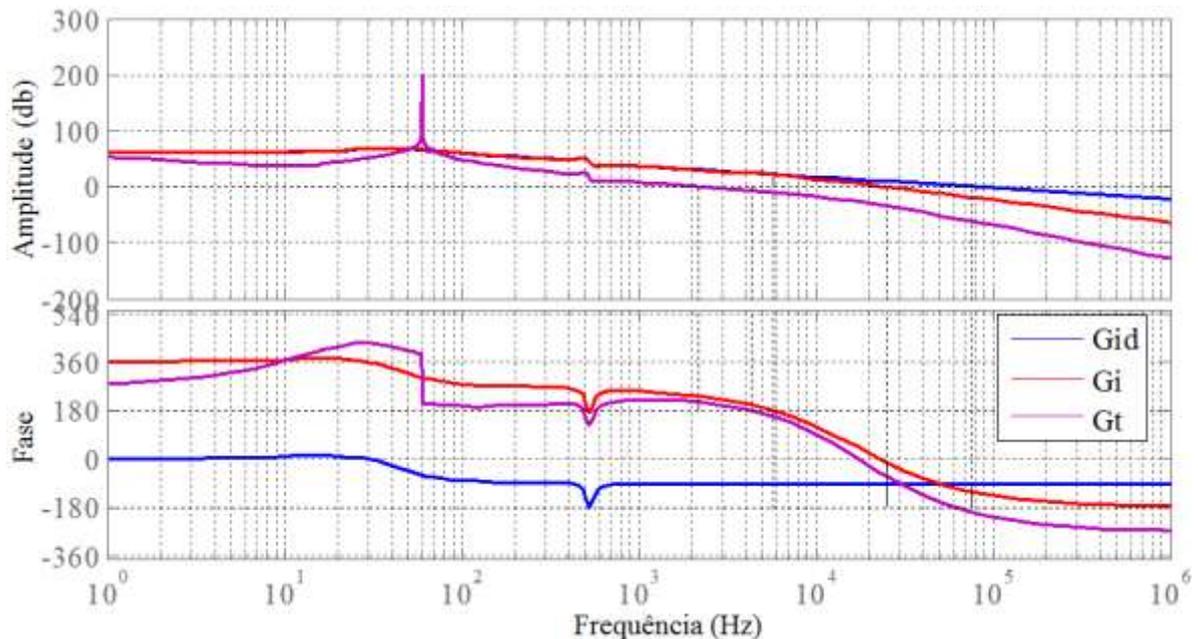


Figura 4.14 – Resposta em frequência da malha de corrente compensada do primeiro estágio,  $G_t$ .

#### 4.3.3.2 Malha externa

A função de transferência de pequenos sinais da corrente para a tensão do barramento intermediário na faixa de baixas frequências é apresentado em (4.39). A malha interna de corrente c.a., projetada com elevada largura de banda, pode ser considerada ideal para o projeto do compensador de tensão  $C_{v_1}$ . Assim,  $C_{v_1}$  é projetado para que a largura de banda da malha



em 120 Hz. O filtro *notch*, sintonizado em 120 Hz, visa bloquear esta componente, impedindo que se propague ou que seja modulada pela frequência da rede na malha de corrente. A Figura 4.16 apresenta a resposta em frequência da malha de tensão não compensada,  $G_v$ , e da malha de tensão compensada,  $G_{vt}$ . A margem de fase para o sistema compensado é de  $53,7^\circ$ , com frequência de *crossover* de 27,1 Hz, e margem de ganho de 19 dB em 107 Hz.

$$\left. \begin{aligned} C_v(s) &= C_{tipo2}(s) \times N(s) \\ C_{tipo2}(s) &= K_v \frac{(s + z_1)}{s(s + p_1)} \\ K_v &= 0,1; z_1 = 3; p_1 = 50 \\ N(s) &= \frac{\left(\frac{s}{\omega_o}\right)^2 + 1}{\left(\frac{s}{\omega_o}\right)^2 + \frac{s}{\omega_o Q_o} + 1} \\ \omega_o &= 2\pi 120; Q_o = 10 \end{aligned} \right\} \quad (4.41)$$

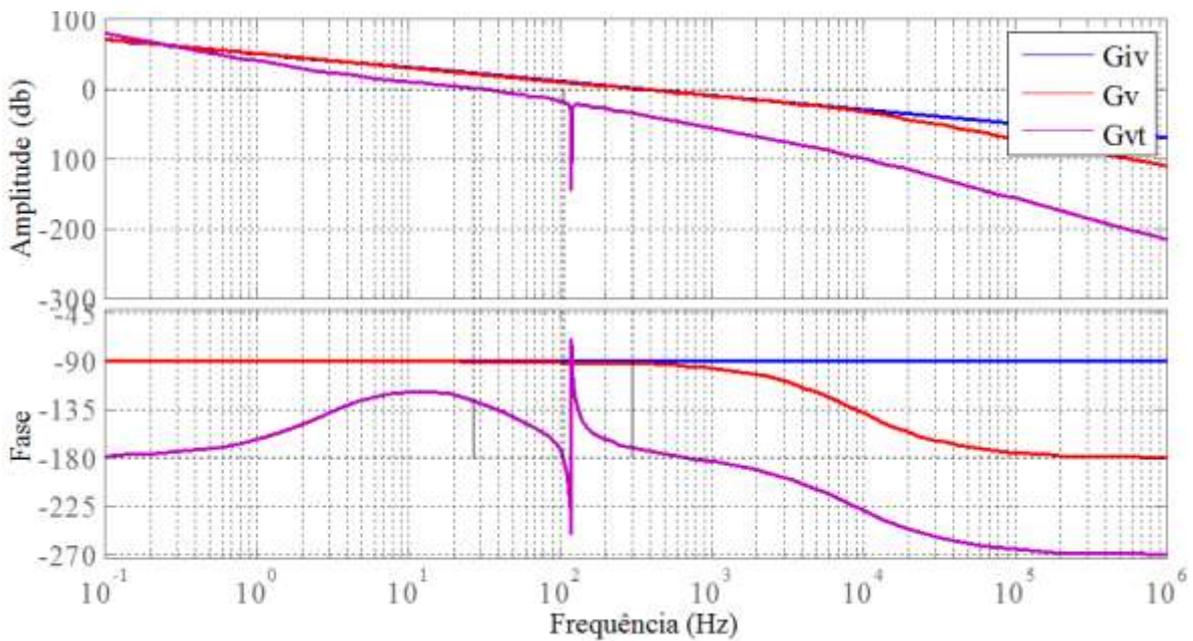


Figura 4.16 – Resposta em frequência da malha de tensão compensada do primeiro estágio,  $G_{vt}$ .

#### 4.3.4 Controle da malha de tensão diferencial do primeiro estágio do conversor

A malha de tensão diferencial do primeiro estágio do conversor tem a função de equalizar as tensões nos capacitores do barramento intermediário. A tolerância de componentes e a

variação da carga na nanorrede são elementos que podem levar a tensão nos capacitores a divergir, desse modo a ausência de um controle sobre a diferença da tensão nos capacitores pode levar o barramento intermediário ao colapso.

O item 4.3.1 apresentou uma revisão de estratégias utilizadas pela literatura para o balanceamento da tensão no barramento do NPC. A estratégia mais adequada para a aplicação, descrita em [77], é baseada na injeção de componentes harmônicas pares superpostas a fundamental, ou na modulação do ângulo de fase de referência da corrente fundamental.

A análise de sensibilidade conduzida em [77] conclui que as componentes harmônicas pares de baixa ordem defasadas  $90^\circ$  em relação a fundamental proporcionam o efeito mais significativo na equalização das tensões nos capacitores. As harmônicas ímpares não proporcionam balanceamento de potência entre os capacitores. Portanto, será utilizada a injeção de segunda harmônica na corrente para o balanceamento das tensões nos capacitores.

O desbalanceamento de tensão pode ser controlado pela variação da amplitude ou fase, ou ambas, da componente harmônica par da corrente injetada. A injeção de harmônicos de corrente na rede deve respeitar limitações de normas e padrões para EMC, entretanto essas normas são menos restritas quando comparado com as restrições de injeção de componente c.c..

A norma de EMC utilizada como referência é a IEC EN 61000-3-2. Esta norma refere-se às limitações de corrente injetadas na rede elétrica. Aplica-se a equipamentos elétricos e eletrônicos com corrente de entrada de até 16 A por fase, conectado a uma rede pública de baixa tensão alternada, de 50 ou 60 Hz, com tensão fase-neutro entre 220 e 240 V [78]. De acordo com a classificação para equipamentos dessa norma, o conversor apresentado é um equipamento pertencente à classe A.

Conforme a Tabela 4.2, que aborda os limites para harmônicas de corrente em equipamentos pertencentes à classe A, a corrente máxima de segunda harmônica será de 1,08 A. Conforme [78], para tensões menores que as referidas pela norma pode-se usar a expressão em (4.42) para encontrar novos limites. Com essa correção o valor máximo para a corrente de segunda harmônica será de 1,96 A.

Tabela 4.2 – Limites para harmônicas de corrente conforme IEC EN 61000-3-2.

Ordem harmônica (n)	Corrente máxima (A)
Harmônicas ímpares	
3	2,3
5	1,4
7	0,77
9	0,40
11	0,33
13	0,21
$15 \leq n \leq 39$	$0,15 \times 8/n$
Harmônicas pares	
2	1,08
4	0,43
6	0,30
$8 \leq n \leq 40$	$0,23 \times 8/n$

$$I_n(x) = I_n \frac{230}{V_x} \quad (4.42)$$

Outra referência é a recomendação para práticas e requisitos para o controle de harmônicas no sistema elétrico de potência, IEEE 519 [78]. Os mesmos valores de [44] são considerados na IEEE 1547 [58] que trata de recomendações para interconexão de fontes distribuídas com sistemas elétricos de potência. A IEEE 1547 limita a injeção de corrente c.c. em 0,5% da corrente nominal do conversor. Os limites de harmônicos de corrente são os apresentados na Tabela 4.3. Conforme essa tabela o valor máximo para a segunda harmônica de corrente é de 1% da corrente nominal do conversor, ou seja, 111 mA. Portanto, como esta referência apresenta maior restrição para a injeção de segundo harmônico de corrente na rede elétrica, este valor será considerado como o limite de injeção de segundo harmônico.

Tabela 4.3 – Máxima distorção harmônica de corrente em porcentagem de corrente.

Ordem harmônica (h)	$h < 11$	$11 \leq h < 17$	$17 \leq h < 35$	...	Distorção de demanda total (TDD)
%	4,0	2,0	1,5	...	5

Harmônicas pares são limitadas em 25% do limite para harmônicas ímpares.

A Figura 4.17 mostra o esquema de controle da malha de tensão diferencial. O ângulo  $\theta$  estimado pelo PLL é multiplicado por dois, e gera-se uma onda senoidal com o dobro da

frequência da rede. A amplitude desse sinal depende da diferença entre a tensão nos capacitores.

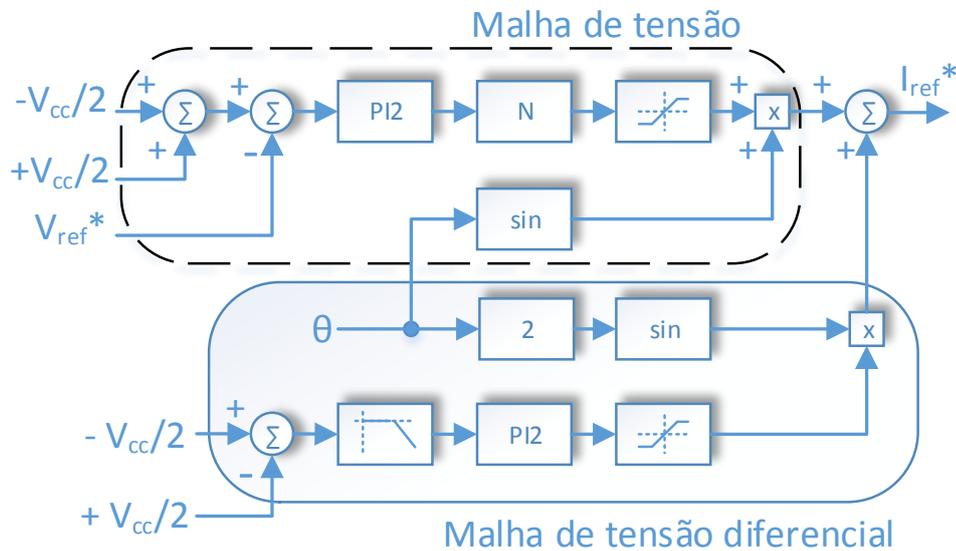
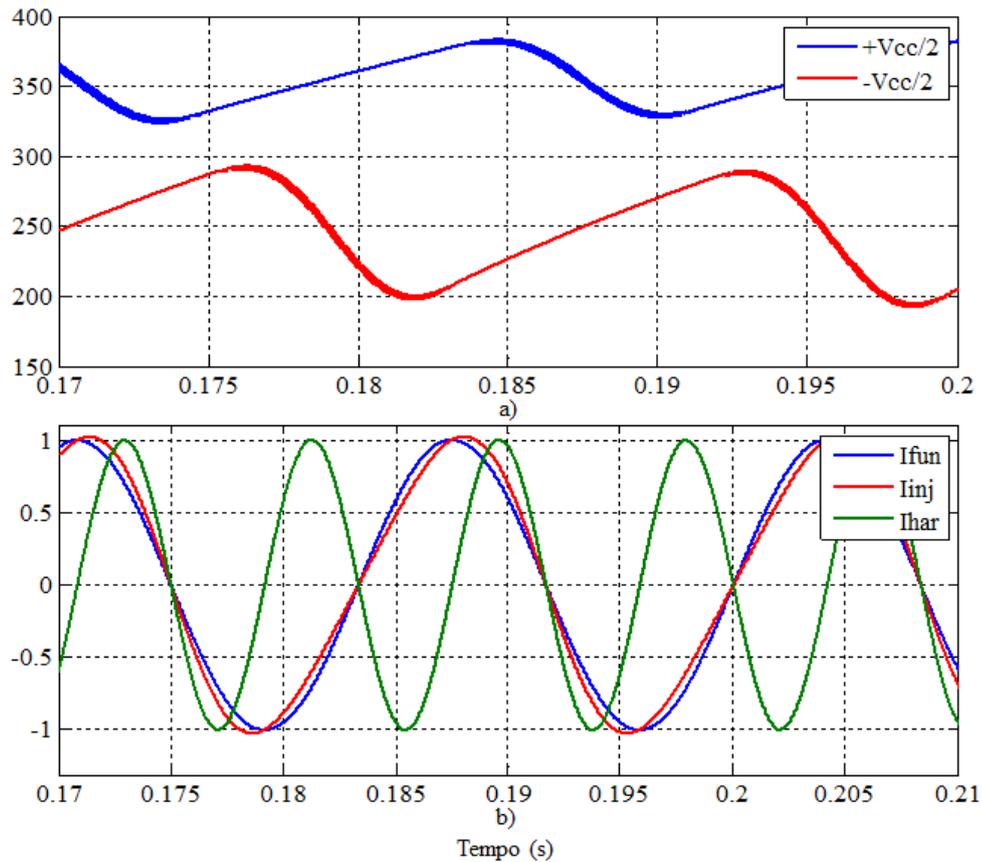


Figura 4.17 - Malha de tensão diferencial.

A diferença da tensão nos capacitores do barramento intermediário passa por um filtro de segunda ordem com frequência de corte em 10 Hz, e após por um controlador PI tipo II projetado da mesma maneira que o controlador PI tipo II da malha de tensão do primeiro estágio do conversor, descrito no item 4.3.3.2. A amplitude desse sinal é limitada em regime permanente pela referência IEEE 1547 para a injeção de segundo harmônico de corrente na rede elétrica.

Após ser obtida a fase e a amplitude do segundo harmônico, esse sinal é adicionado ao sinal produzido pela malha de tensão do primeiro estágio do conversor. O sinal resultante é a referência da malha de corrente do primeiro estágio do conversor.

A ação da malha de tensão diferencial pode ser verificada na Figura 4.18. O conversor está operando no modo inversor, ou seja, injeta na rede elétrica uma corrente em fase com a tensão da rede. A diferença do valor médio tensão nos capacitores é negativa, Figura 4.18-a, ou seja, o valor médio de  $+V_{cc}/2$  é maior que  $-V_{cc}/2$ . Na Figura 4.18-b é apresentada a corrente fundamental de referência para a malha de corrente do primeiro estágio do conversor,  $I_{fun}$ , a componente de segunda harmônica,  $I_{har}$ , e a corrente de referência para a malha de corrente do primeiro estágio do conversor,  $I_{inj}$ , a qual é a soma de  $I_{fun}$  e  $I_{har}$ .



**Figura 4.18 – Ação da malha de tensão diferencial, a) tensão nos capacitores do barramento intermediário, b) referência de corrente,  $I_{inj}$ .**

O controle deve atuar de modo que o capacitor de  $+V_{cc}/2$  descarregue um pouco mais e o capacitor de  $-V_{cc}/2$  carregue na mesma proporção a cada ciclo da rede, equilibrando a tensão em ambos. Nota-se também que durante parte do semi-ciclo positivo da tensão da rede elétrica o capacitor de  $+V_{cc}/2$  descarrega (transfere sua energia para a rede), enquanto que o capacitor  $-V_{cc}/2$  carrega (absorve a energia de alguma fonte presente na nanorrede). Assim, a fase da segunda harmônica gerada determina qual capacitor irá carregar e qual irá descarregar.

No caso apresentado a segunda harmônica deverá estar defasada de  $180^\circ$  em relação a corrente da fundamental, de modo que a referência de corrente aumente ligeiramente após  $90^\circ$ , descarregando um pouco mais o capacitor de  $+V_{cc}/2$ , pois o conversor passa a transferir maior energia nesse semi-ciclo. De modo análogo, no semi-ciclo negativo, o capacitor de  $-V_{cc}/2$  irá carregar um pouco mais. Pode-se visualizar essa ação na Figura 4.18-b.

### 4.3.5 Controle do segundo estágio do conversor

O segundo estágio do conversor controla a tensão do barramento ( $V_o$ ), para a operação dos conversores c.c.-c.c. no modo *buck* ou no modo *boost*, conforme a direção do fluxo de potência. Em [36] é apresentada uma estrutura de controle constituída por uma malha externa de tensão e uma malha interna de corrente.

#### 4.3.5.1 Malha externa

A malha de tensão possui um controlador PI tipo II. O objetivo é obter elevada largura de banda e ganho de malha, especialmente na frequência da rede (60 Hz), com a finalidade de manipular elevada variação da entrada,  $v_{cc}/2$ , assim como regular a tensão de saída,  $v_o/2$ . A função de transferência da corrente do indutor,  $\tilde{i}_o$ , para a tensão de saída,  $\tilde{v}_o$ , em (4.43) é usada para o projeto do compensador  $C_{v_2}$ .

$$G_{vi_2} = \frac{\tilde{v}_o}{\tilde{i}_o} = \frac{sR_c R'_o C_o + R'_o}{sC_o(R'_o + R_c) + 1} \quad (4.43)$$

O diagrama de blocos da malha de tensão é mostrado na Figura 4.19. A malha da tensão inclui a malha de corrente. Em (4.44) é representada a função de transferência em malha fechada da malha de tensão ( $G_{ic_2}$ ).

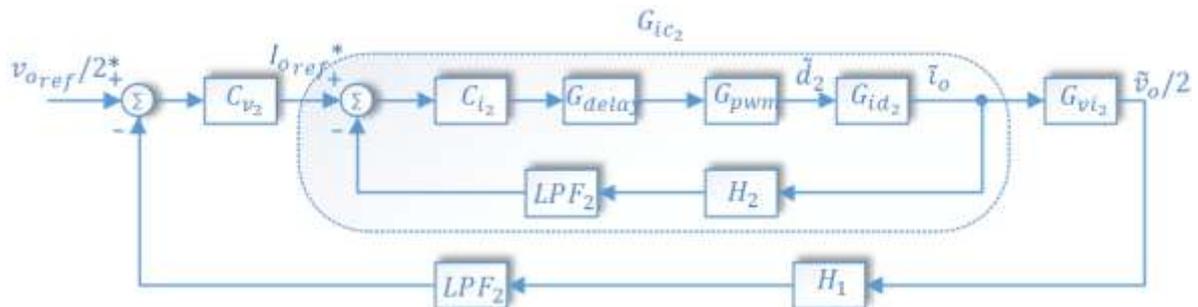


Figura 4.19 – Diagrama de blocos da malha de tensão do segundo estágio.

$$G_{ic_2} = \frac{G_{delay} G_{pwm} G_{id_2} H_2 LPF_2}{1 + G_{delay} G_{pwm} G_{id_2} H_2 LPF_2} \quad (4.44)$$

O compensador da malha de tensão é um PI tipo II (4.45). A Figura 4.20 apresenta a resposta em frequência da malha de tensão não compensada,  $G_{v_2}$ , e a resposta em frequência da malha de tensão compensada,  $G_{vt_2}$ . A margem de fase para o sistema compensado é de  $66^\circ$ , com frequência de corte de 3,64 kHz.

$$\left. \begin{aligned} C_{v_2}(s) &= C_{tipo2}(s) \\ C_{tipo2}(s) &= K_{v_2} \frac{(s + z_1)}{s(s + p_1)} \\ K_{v_2} &= 0,1; z_1 = 3; p_1 = 50 \end{aligned} \right\} \quad (4.45)$$

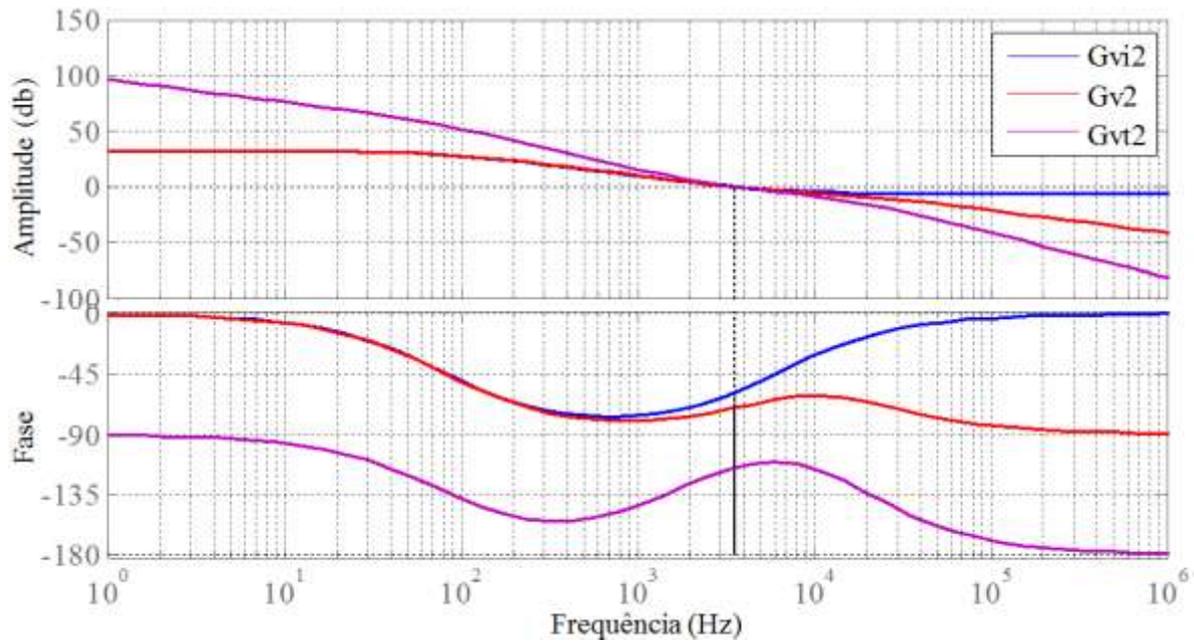


Figura 4.20 - Resposta em frequência da malha de tensão compensada do segundo estágio,  $G_{vt_2}$ .

A resistência de *droop*,  $R_d$ , faz parte da malha de tensão e é apresentada na Figura 4.9 e projetada no item 4.5. A  $R_d$  é incluída na malha de tensão de modo a alterar a referência de tensão para o barramento de acordo com a potência transferida.

#### 4.3.5.2 Malha interna

O controlador da malha interna de corrente tem a função de regular a corrente no indutor e amortecer a ressonância formada pelo filtro LC do conversor do segundo estágio. A fun-

ção de transferência de pequenos sinais do sinal de controle,  $\tilde{d}_2$ , para a corrente no indutor,  $\tilde{i}_o$ , em (4.46) é usada no projeto do compensador ( $C_{i_2}$ ).

$$G_{id_2} = \frac{V_{cc}}{2} \frac{G_{id_2} = \frac{\tilde{i}_o}{\tilde{d}}}{s^2 L_o C_o (R'_o + R_c) + s C_o R_L (R'_o + R_c) + s C_o R_c R'_o + s L_o + R_L + R'_o} \quad (4.46)$$

O diagrama de blocos da malha de corrente do segundo estágio é descrito na Figura 4.21. A função de transferência de malha aberta da malha corrente,  $G_{i_2}$ , é apresentada em (4.47).

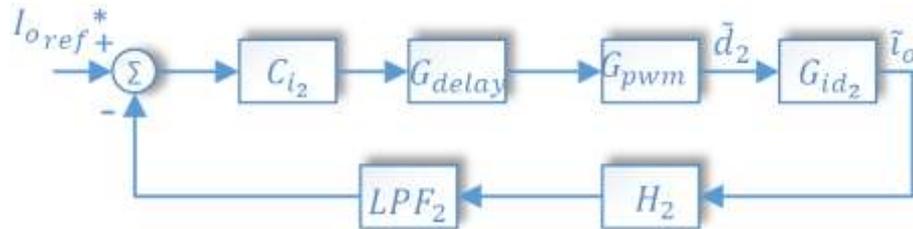


Figura 4.21 - Diagrama de blocos da malha de corrente do segundo estágio.

$$G_{i_2}(s) = G_{delay} G_{pwm} G_{id_2} H_2 LPF_2 \quad (4.47)$$

O compensador da malha de corrente é um controlador PI (4.48). A Figura 4.22 elucida a resposta em frequência da malha de corrente não compensada,  $G_{i_2}$ , e a resposta em frequência da malha de corrente compensada,  $G_{it_2}$ . A margem de fase para o sistema compensado é de  $34,5^\circ$  com frequência de corte de 3,95 kHz.

$$C_{i_2}(s) = K_{i_2} \frac{(s + z_1)}{s} \quad (4.48)$$

$$K_{v_2} = 0,2; z_1 = 2000$$

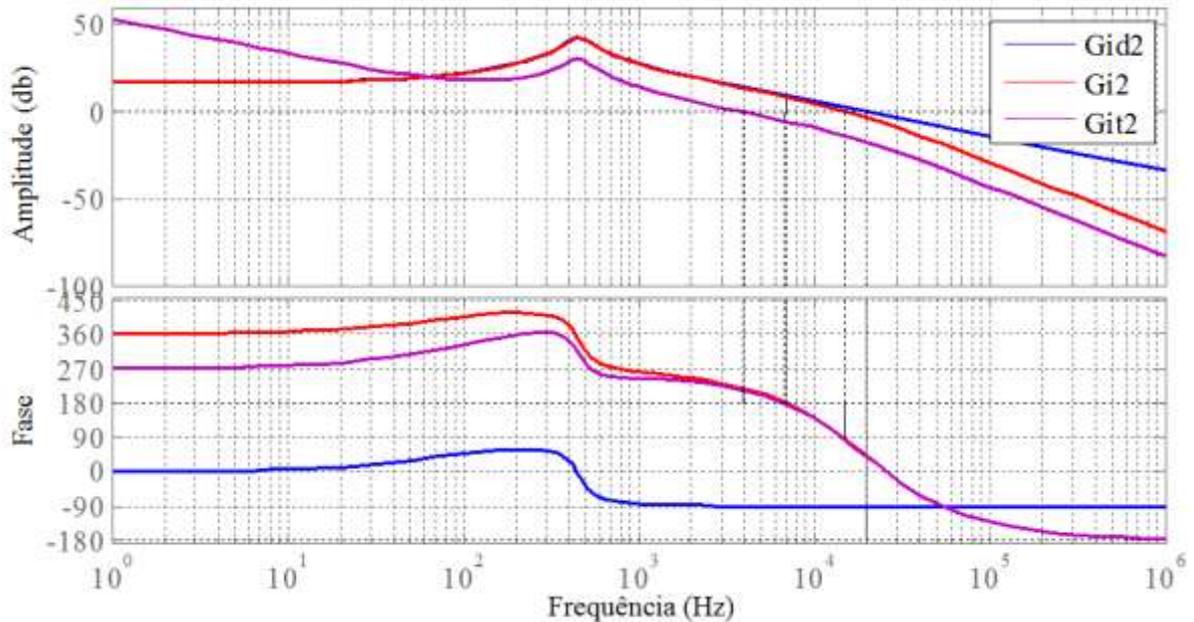


Figura 4.22 - Resposta em frequência da malha de corrente compensada,  $G_{it_2}$ .

#### 4.4 Compartilhamento de corrente na nanorrede

O compartilhamento de corrente entre os conversores presentes na nanorrede é realizado através da técnica de sinalização de barramento, a qual possibilita o compartilhamento de corrente independente da comunicação entre os conversores na nanorrede [79, 80]. Esta técnica tem como grande vantagem a modularidade do sistema. O conversor com controle por *droop* pode ser expresso como uma fonte de tensão com um resistor de *droop* na saída.

Conforme apresentado no Capítulo 1, uma tensão adequada para a nanorrede seria 380 V, entretanto este trabalho utiliza 280 V. Essa decisão técnica foi realizada a fim de viabilizar a instrumentação e a aquisição de resultados experimentais.

Desse modo, a tensão nominal do barramento c.c. é 280 V, mas a tensão de operação é projetada para uma faixa de 260 V a 300 V, permitindo compartilhamento de potência e regulação de tensão através do controle por *droop*. A curva V-I estática da saída do conversor é mostrada na Figura 4.23, onde  $R_d$  representa o valor da resistência de *droop*.

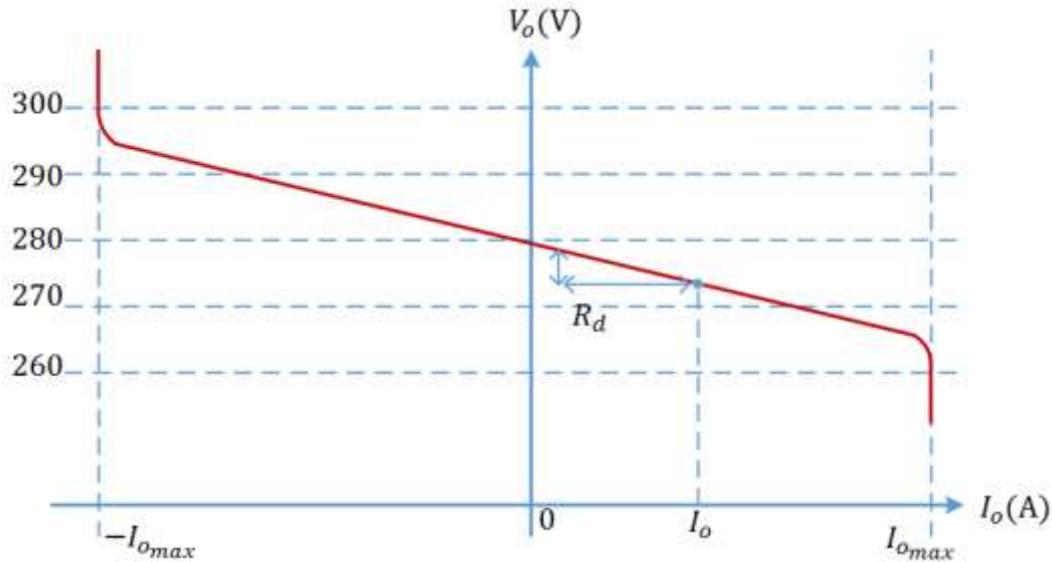


Figura 4.23 - Curva de operação V-I do conversor no lado da nanorrede.

No primeiro quadrante do plano V-I da Figura 4.23, o conversor opera no modo retificador (absorve energia da rede), enquanto no segundo quadrante opera no modo inversor (fornece energia à rede). Se a saída do conversor é sobrecarregada ou curto-circuitada no primeiro quadrante, o conversor limita a corrente de saída para  $I_{o\max}$ . A nanorrede é projetada para um *ripple* de tensão menor que 2%. A resistência  $R_d$  calculada para o circuito é de  $3\ \Omega$ .

## 4.5 Controle digital do conversor bidirecional c.c.-c.a. monofásico

O controle digital possui vantagens que justificam o seu uso em relação ao controle analógico, como a versatilidade, a simplicidade de implementação computacional e a menor sensibilidade a ruídos e variações ambientais [81], sendo dessa forma adotado neste trabalho. Neste tipo de controle quanto maior for a frequência de amostragem, menores são os efeitos indesejáveis.

A frequência de amostragem utilizada é de 36 kHz, sendo limitada principalmente pelo tempo de processamento das leis de controle dos compensadores e demais rotinas apresentadas no Capítulo 7. Os conversores do segundo estágio do conversor também comutam nessa frequência, logo se torna necessário o uso de filtros *anti-aliasing*.

O *aliasing* é um fenômeno que ocorre quando frequências acima da frequência de amostragem são adquiridas pelo conversor A/D, o que faz com que os sinais de alta frequência sejam tratados pelo processador como se fosse um sinal de menor frequência. Evita-se esse

fenômeno através do uso de um filtro passa-baixas sintonizado abaixo da frequência de amostragem em todos os sinais amostrados pelo processador digital. A frequência de corte  $f_c$  do filtro deve ser da ordem da metade da frequência de amostragem, ou seja, 18 kHz.

#### **4.5.1. Projeto dos controladores digitais**

O projeto de um controlador digital consiste em encontrar os coeficientes da equação a diferenças que representa o compensador digital. Existem inúmeras formas de se projetar um controlador digital, a forma utilizada foi o projeto aproximado no domínio  $s$ . Neste método após a conclusão do projeto do compensador no domínio  $S$  deve ser utilizado algum método de discretização para obter a função de transferência e os seus coeficientes no domínio  $z$ . Nesta técnica são inseridas não idealidades do controle discreto na função de transferência de malha aberta do sistema, como:

- A função de transferência do retentor de ordem zero;
- Os ganhos internos no processo de amostragem do *DSP*;
- A função de transferência do filtro de *anti-aliasing*;
- O atraso de cálculo;
- Uma função de transferência para ajuste da frequência, para corrigir uma distorção que surge entre os planos  $Z$  e  $S$ .

Como apresentado nos itens anteriores, no projeto dos controladores no domínio  $S$  foram inseridas as funções de transferências de filtros de *anti-aliasing* e o atraso de transporte referente a um ciclo de amostragem.

#### **4.5.2 Discretização**

O compensador no domínio  $z$  foi obtido com a função “*c2d*” do *software Matlab*. O efeito do retentor de ordem zero foi incorporado através do uso dessa função. O método de discretização utilizado foi o método *Tustin*, também conhecido de *Bilinear* ou *Trapezoidal*. Uma característica muito atrativa desse método é a preservação das propriedades de ganho e de fase do controlador para frequências menores que um décimo da frequência de amostragem [81]. No Apêndice B estão apresentados os compensadores discretizados.

## 4.6 Conclusões do capítulo

Neste Capítulo foi abordada a dedução e implementação dos modelos matemáticos utilizados no projeto dos controladores. A modelagem do primeiro estágio do conversor constatou que a dinâmica do barramento c.c. deve ser considerada no modelo devido a não linearidade do modo retificador.

Além disso, o projeto da malha de tensão e da malha de corrente podem ser realizadas separadamente, através do desacoplamento das malhas. Dessa forma não é necessário o conhecimento da dinâmica completa do sistema. Somente é necessário o conhecimento da resposta em alta frequência para o projeto da malha de corrente, e a resposta em baixa frequência para o projeto da malha externa de tensão.

Foram considerados quatro modelos para a malha de corrente do primeiro estágio do conversor, sendo o modelo ‘*b*’ utilizado no projeto de compensadores. Essa consideração somente é possível através do uso de técnicas passivas para o amortecimento da ressonância formada pelo filtro LCL de conexão com a rede.

A malha de tensão do primeiro estágio foi modelada através do balanço de potências entre os lados c.c. e c.a. do conversor. Essa análise é razoável devido ao fato de que essa malha é lenta. O segundo estágio é modelado como um conversor equivalente, sendo considerado uma carga de potência constante.

A modelagem do segundo estágio do conversor é realizada para a operação no modo *buck* (modo retificador) e para o modo *boost* (modo inversor). A função de transferência é extraída do modelo de pequenos sinais dos conversores, sendo a mesma para ambos os modos de operação.

Após a modelagem foi apresentada a estratégia de controle. O desafio no aspecto de controle do conversor NPC é a flutuação da tensão no ponto de conexão com o neutro, que em certas condições, pode flutuar ou deslocar continuamente para níveis não aceitáveis. A estratégia de equalização das tensões nos capacitores do barramento utilizada baseia-se na injeção de segunda harmônica de corrente superposta a fundamental. A amplitude da segunda harmônica injetada foi limitada pela recomendação IEEE 1547. Além disso, no primeiro estágio do conversor, também foi controlada a corrente injetada ou absorvida pela rede elétrica. A variável de controle do segundo estágio foi a tensão da nanorrede.

A estrutura de controle do conversor é composta por malhas e controladores independentes entre os dois estágios do conversor, pois os desafios do ponto de vista de controle são distintos. No 2º estágio, o desafio do controle está no elevado *ripple* do barramento c.c. intermediário.

A comunicação do conversor com demais possíveis conversores da nanorede é feita via uma técnica de sinalização de barramento, para isso foi inserido um controle por *droop* na malha de tensão do segundo estágio do conversor. O *droop* foi projetado para uma tensão nominal de 280 V da nanorede, com faixa de operação entre 260 V e 300 V.

Enfim, foram apresentados alguns aspectos do controle digital, onde o projeto de controladores digitais é realizado através do projeto aproximado no domínio  $s$ . Os controladores utilizados foram discretizados pelo método *Tustin*.

# Capítulo 5

## Sincronização com a rede elétrica e ilha- mento

### 5.1 Introdução

O ângulo de fase da rede elétrica é uma informação crítica para a operação de dispositivos que absorvem e injetam energia na rede. A estimativa da frequência e do ângulo de fase normalmente é utilizada para o controle e para a geração de sinais de um sistema conectado a rede. Entretanto, também pode ser empregado em sistemas de proteção, como por exemplo, na detecção de quando o conversor deve entrar em modo ilhado. Este Capítulo introduz a estrutura de uma malha de captura de fase ou *Phase Locked Loop* (PLL) e o ilhamento em sistemas conectados à rede elétrica, e apresenta uma estrutura de PLL que também é utilizada para a detecção de eventos de ilhamento.

### 5.2 Sincronização com a rede elétrica

Sistemas conectados na rede elétrica requerem uma estimação precisa do ângulo de fase da rede para a transferência de energia. Como exemplo de aplicações podem-se citar retificadores controlados, filtros ativos, restauradores dinâmicos de tensão, fontes de energia ininterruptas (*Uninterruptible Power Supplies* - UPSs) [82], sistema de geração distribuída de energia como eólica e fotovoltaica, e nanorredes. A sincronização em malha fechada é denominada Malha de Captura de Fase ou *Phase Locked Loop* (PLL), que é um sistema em que o sinal de realimentação é usado para sincronizar a frequência instantânea do sinal de saída com a frequência instantânea do sinal de entrada.

Quando ocorre uma falta na linha de transmissão ou distribuição, os equipamentos conectados à rede são expostos a saltos de fase e a afundamentos de tensão. Outros tipos de perturbações comuns são harmônicos, entalhes (*notches*), surtos rápidos (*spikes*). A PLL deve rejeitar essas fontes de erro e manter a sua fase de saída atracada com a tensão da rede elétrica. Em [82] são apresentadas algumas figuras de mérito para uma PLL como o erro de fase de regime permanente, a velocidade de resposta a distúrbios de amplitude, frequência e fase, e a rejeição a harmônicos.

### 5.2.1 Phase Locked Loops

Uma PLL é um sistema em malha fechada no qual um oscilador interno é controlado para manter a frequência e a fase de um sinal periódico externo utilizando uma malha de realimentação. A fase do sinal de saída é controlada de modo que o erro seja o menor possível entre a fase de referência e a fase da sua saída.

A estrutura clássica de um PLL, apresentado na Figura 5.1, possui três blocos principais: o detector de fases (PD), o filtro (LP) e o oscilador controlado por tensão (VCO). A diferença de uma estrutura de PLL para outra está no bloco detector de fases [82].



Figura 5.1 – Estrutura clássica de um PLL.

A análise de uma estrutura simples de PLL pode ser realizada a partir da Figura 5.2. A tensão da rede medida,  $v_g$ , pode por ser escrita em termos da frequência angular da rede  $\omega$ :

$$v_g = V_{pk} \text{sen}(\theta) = V_{pk} \text{sen}(\omega t + \theta) \quad (5.1)$$

Assumindo que o bloco VCO gere uma onda senoidal aproximadamente igual à forma da onda da rede elétrica, então a saída do VCO pode ser escrita como:

$$v' = \cos(\theta_o) = \cos(\omega_e t + \theta_e) \quad (5.2)$$

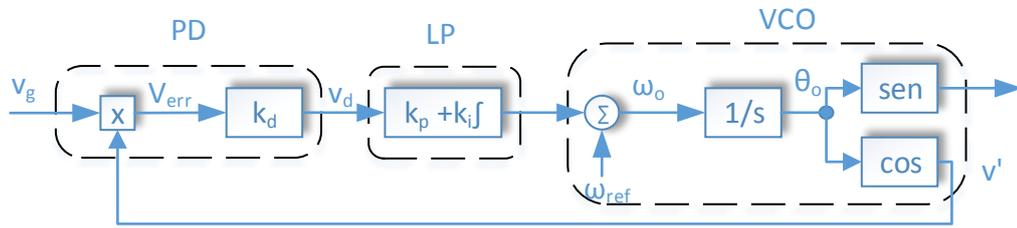


Figura 5.2 - Estrutura básica de um PLL.

A função do bloco de detecção de fases é comparar a forma de onda de entrada senoidal com a senóide atrasada do VCO, e gerar um sinal de erro proporcional ao erro de fase. Por isso, o bloco PD multiplica a saída do VCO e o sinal de entrada, obtendo:

$$v_d = \frac{k_d \cdot V_{pk}}{2} [\text{sen}((\omega - \omega_e)t + (\theta - \theta_e)) + \text{sen}((\omega + \omega_e)t + (\theta + \theta_e))] \quad (5.3)$$

Analisando (5.3), percebe-se que a saída do bloco PD tem a informação do erro de atracamento. Entretanto, o erro de atracamento na saída do PD não é linear, e possui uma componente que varia com o dobro da frequência da rede. Para utilizar a informação do erro de atracamento, a componente de duas vezes a frequência da rede deve ser removida.

Ignorando a componente de frequência do dobro da frequência da rede, o erro de atracamento é dado por:

$$\bar{v}_d = \frac{k_d \cdot V_{pk}}{2} \text{sen}((\omega - \omega_e)t + (\theta - \theta_e)) \quad (5.4)$$

Em estado estacionário, o termo  $\omega - \omega_e$  pode ser ignorado, e para pequenos valores de  $\theta$ ,  $\text{sen}(\theta) \sim \theta$ . Portanto, o erro linearizado é dado por:

$$V_{err} = \frac{k_d \cdot V_{pk}(\theta - \theta_e)}{2} \quad (5.5)$$

Esse erro é a entrada para o filtro passa baixa (LPF), o qual geralmente é um controlador PI, o qual é usado para atracar o erro em estado estacionário à zero. Esse filtro possui duas funções:

- Filtrar a componente do dobro da frequência da rede e outras frequências na ordem da frequência portadora;
- Configurar a resposta do controle do PLL para mudanças nas condições da rede, por exemplo, saltos de fase e afundamentos de tensão.

## **5.2.2 Estruturas de PLLs**

Os algoritmos PLLs derivam da estrutura apresentada na Figura 5.1. A literatura apresenta inúmeras técnicas, e com base em [82-85] pode-se classifica-las em três grupos: PLL baseada na potência fictícia (pPLL), *Synchronous frame* PLL (SF PLL), e PLL aprimoradas (ePLL).

### **5.2.2.1 PLL baseada na potência fictícia – pPLL**

Essa estrutura está descrita na Figura 5.2. O bloco PD é constituído por apenas um multiplicador. A dinâmica do detector de fases depende exclusivamente da estrutura do filtro. Conforme apresentado em (5.3), a desvantagem dessa estrutura é a presença de uma componente de segundo harmônico que precisa ser filtrada. Assim, o filtro deve ter uma baixa frequência de corte, o que degrada a resposta da PLL [82].

Conforme [83] os métodos utilizados para minimizar esse efeito focam na adição de filtros LPFs para atenuar a segunda harmônica. Essas soluções geralmente diminuem a largura de banda e/ou a margem de fase, resultando em tempos de resposta mais lentos a distúrbios de entrada transitórios, e velocidade de sincronização mais lenta.

Entretanto, essa desvantagem pode ser minimizada se a ordem do filtro for elevada simultaneamente à frequência de corte, enquanto a atenuação da componente de segundo harmônico e o atraso de fase na frequência de cruzamento de malha aberta são mantidos em níveis adequados. Assim, devem ser desenvolvidos os projetos do LPF e do compensador PI cuidadosamente, de modo a prover boa resposta dinâmica e rejeição a perturbações [82].

5.2.2.2 Synchronous frame PLL - SF PLL

As PLLs do grupo *Synchronous frame* são extremamente úteis em sistemas de controle. Essas PLLs além de estimar o ângulo de fase e a frequência, transformam a tensão da rede em sinais c.c.. Possuem grande vantagem quando utilizadas com o controle do tipo DQ, visto que este é capaz de produzir erro nulo em estado estacionário com a utilização de compensadores simples como o PI. Um ponto muito importante em sistemas monofásicos é que somente há um sinal para uso, assim um sinal ortogonal em relação à entrada deve ser criado para transformar o sistema estacionário em sistema síncrono [85]. A geração do sinal em quadratura é o problema desse grupo de PLLs.

Um exemplo de método de geração do sinal ortogonal é a PLL baseada na transformada inversa de Park (parkPLL) [82]. A Figura 5.3 apresenta o diagrama em blocos dessa PLL. A componente do eixo estacionário,  $v_\beta$ , é obtida aplicando-se a transformada inversa de Park nas componentes síncronas filtradas  $v'_d$  e  $v'_q$ . Dessa forma, emula-se um sistema trifásico.

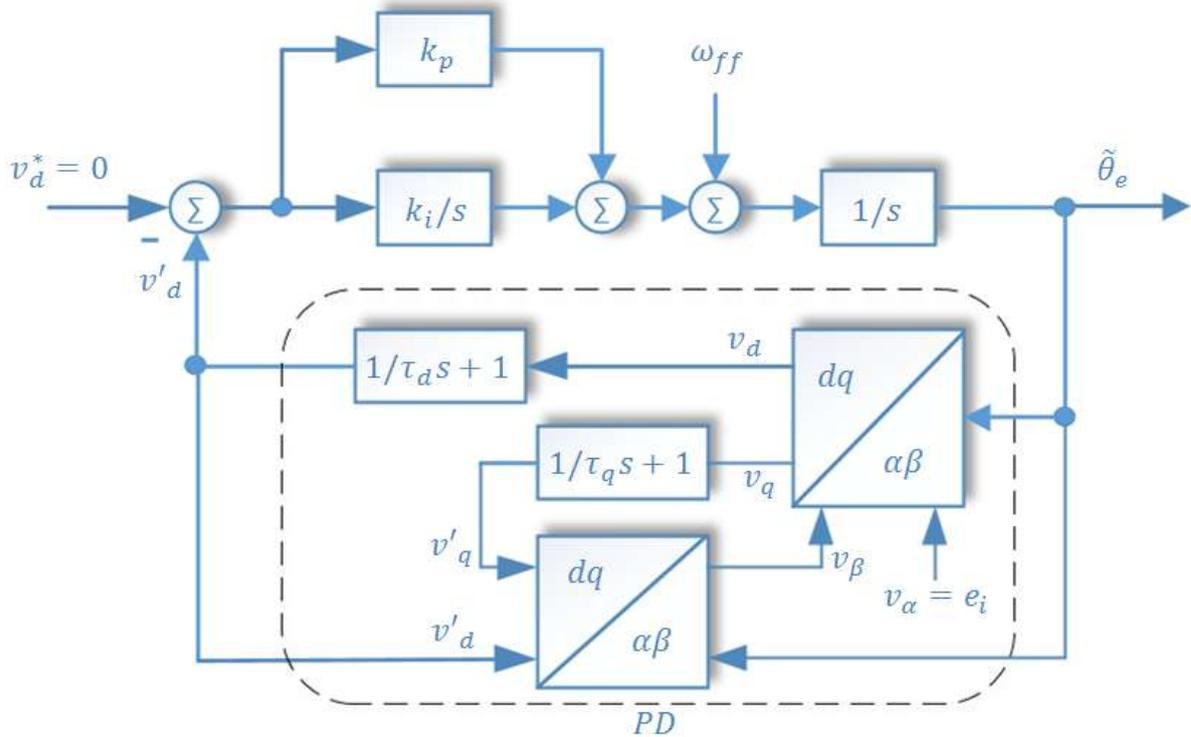


Figura 5.3 – ParkPLL monofásica.

Além da transformada inversa de Park, há outras formas de gerar o sinal em quadratura. Em [85] o sinal é gerado utilizando a transformada de Hilbert (hPLL). Outro método é a utilização de um atraso de transporte (dPLL), o qual é responsável por produzir um desloca-

mento de fase de  $90^\circ$  em relação à frequência fundamental do sinal de entrada. Este método pode causar imprecisões devido à característica de variação lenta da rede elétrica [83]. Também é aplicado o método chamado *second-order generalized integrator* (SOGI) [84]. Este é capaz de gerar sinais ortogonais precisos e atenuar termos de elevada ordem.

Em [85] é apresentada uma comparação entre as PLLs hPLL, a dPLL e a parkPLL. Em termos de processamento, a hPLL apresenta pior desempenho e a dPLL apresenta 25% de melhora no desempenho. Na presença de distorções no sinal de entrada, considerando o mesmo projeto de controladores, os desvios de ângulo de fase e da amplitude foram iguais para a parkPLL e para a dPLL. A hPLL apresentou o pior desempenho.

### 5.2.2.3 PLLs aprimoradas – ePLL

São inúmeras as estruturas nesta classificação. A referência [82] apresenta uma PLL baseada na teoria de filtros. Essa técnica reconstrói em tempo real a componente fundamental do sinal de entrada através da estimação de sua amplitude, frequência e fase utilizando um algoritmo chamado *steepest descent* (gradiente mais descendente). A Figura 5.4 ilustra a estrutura de uma PLL aprimorada.

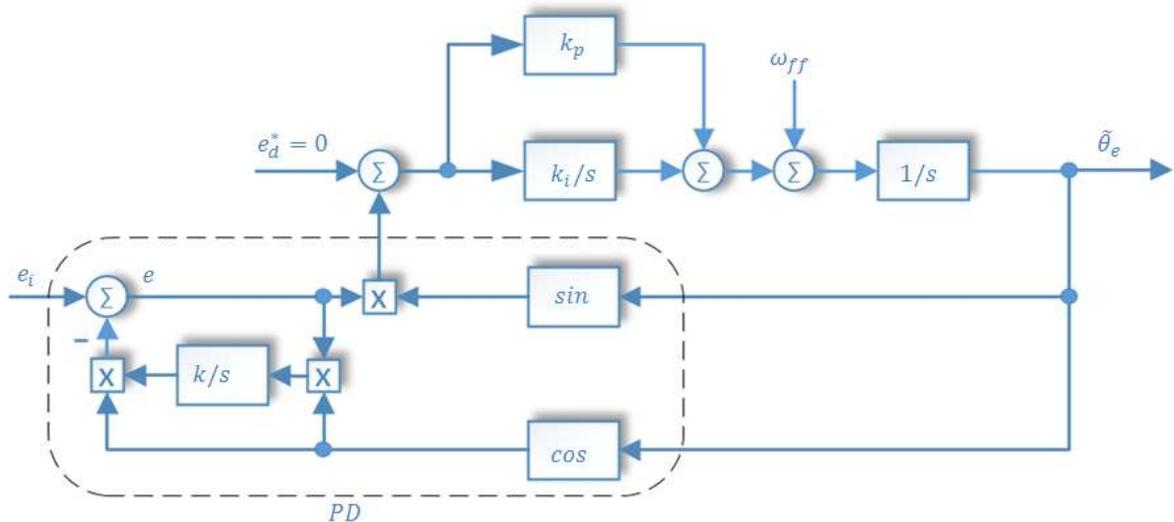


Figura 5.4 – PLL aprimorada.

Em [82] é realizada a comparação entre esta ePLL e a parkPLL. A análise dinâmica mostrou que a ePLL possui o PD mais rápido, mas a sua saída oscila com grande amplitude na frequência de segundo harmônico durante transitórios, e dessa forma pode ser necessário filtrar essa frequência. A parkPLL possui filtragem inerente, porém a sua saída também oscila

na frequência do segundo harmônico durante condições transitórias. A velocidade de resposta dessas duas PLLs pode ser elevada à custa de uma menor rejeição a harmônicos. Por outro lado, a largura de faixa da pPLL pode ser elevada com o prejuízo da elevação da ordem do filtro passa baixas. A presença da componente de segundo harmônico ocorre apenas durante o regime transitório na parkPLL e na ePLL, enquanto que na pPLL essa componente está presente também em regime permanente.

Outra PLL aprimorada similar àquela apresentada em [82] é descrita em [83]. O método apresentado elimina o *ripple* de segunda harmônica sem o uso de LPFs e dinamicamente altera o comprimento de banda, produzindo tempos de sincronização mais rápidos. Essa estrutura de ePLL será estudada e projetada na próxima seção.

### 5.2.3 Análise da ePLL

Em uma estrutura de PLL simples, como a apresentada na Figura 5.2, usualmente a atenuação da componente de segunda harmônica gerada pelo produto trigonométrico é feita através do uso de LPFs antes do bloco LF [82, 83]. Como pode ser observado na Figura 5.5, a desvantagem da adição de LPFs de primeira ou segunda ordem é o a redução da velocidade de sincronização.

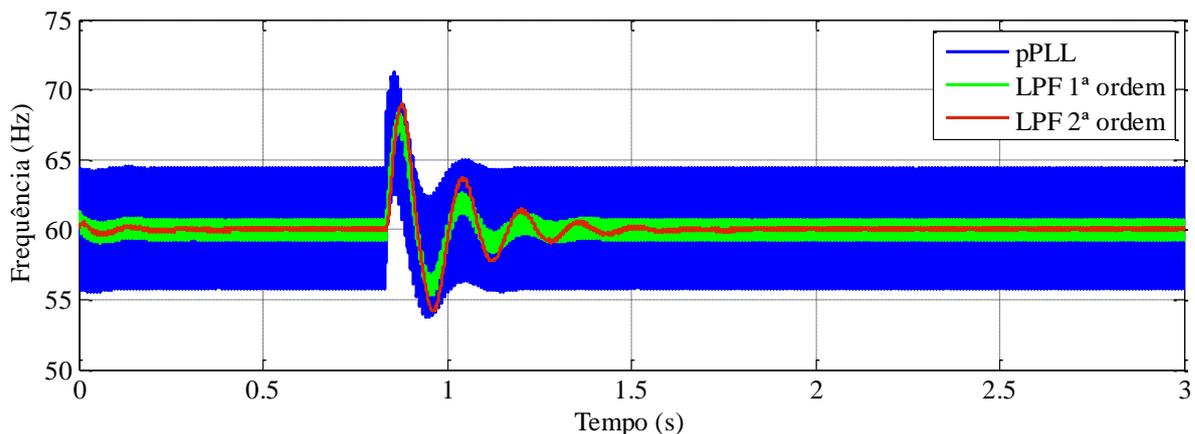


Figura 5.5 - Perturbação do tipo degrau de 90° de fase para pPLL com e sem LPFs.

A ePLL a ser utilizada trata esse problema utilizando uma função trigonométrica com a fase estimada,  $\theta_e$ , conforme a Figura 5.6 e a equação (5.6). Ao invés de um filtro para atenuar o *ripple* de segunda harmônico em estado estacionário, esse método força  $V_{err}$  para zero durante o atracamento.

$$V_{err} = A \cdot \text{sen}(\omega t) \cos(\omega_e t) - \text{sen}(\omega_e t) \cos(\omega_e t) \quad (5.6)$$

Onde A é o valor em p.u. (por unidade) do sinal de entrada.

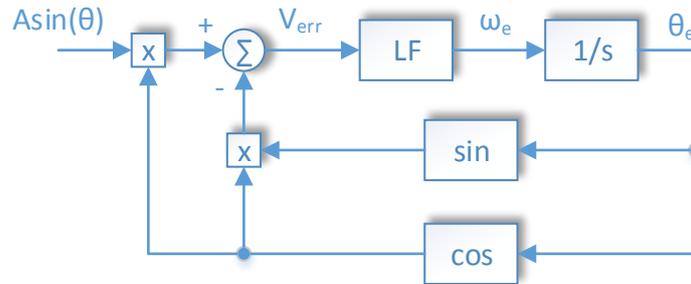


Figura 5.1 - PLL aprimorada (ePLL).

Considerando  $\theta = \theta_e + \psi$ , onde  $\psi$  é o erro de estimação, a expressão em (5.6) pode ser reescrita como:

$$V_{err} = A \text{sen}(\theta_e + \psi) \cos(\theta_e) - \text{sen}(\theta_e) \cos(\theta_e) \quad (5.7)$$

$$V_{err} = A [\text{sen}(\theta_e) \cos(\psi) + \cos(\theta_e) \text{sen}(\psi)] \cos(\theta_e) - \text{sen}(\theta_e) \cos(\theta_e) \quad (5.8)$$

$$V_{err} = (A \cos(\psi) - 1) \text{sen}(\theta_e) \cos(\theta_e) + A \cos(\theta_e)^2 \text{sen}(\psi) \quad (5.9)$$

$$V_{err} = \frac{(A \cos(\psi) - 1)}{2} \text{sen}(2\theta_e) + \frac{A \text{sen}(\psi)}{2} \cos(2\theta_e) + \frac{A \text{sen}(\psi)}{2} \quad (5.10)$$

$$V_{err} = \frac{A}{2} \text{sen}(\psi) + \text{sen}(2\theta + \gamma) \cdot \sqrt{\left(\frac{A^2 + 1}{4}\right) - \left(\frac{A}{2} \cos(\psi)\right)} \quad (5.11)$$

Onde:

$$\gamma = \tan^{-1} \left( \frac{A \sin(\psi)}{A \cos(\psi) - 1} \right) \quad (5.12)$$

Se  $A \approx 1$  então:

$$V_{err} = \frac{\sin(\psi)}{2} + \sin(2\theta + \gamma) \sin\left(\frac{\psi}{2}\right) \quad (5.13)$$

De acordo com (5.13), a ePLL não apresenta erro de estado estacionário e a componente de segunda ordem somente estará presente em transitórios de sincronização ( $\psi \neq 0$ ). Como pode ser visto na Figura 5.7, este método possibilita a eliminação completa da componente de segunda harmônica, ao invés de somente atenuá-la. A Figura 5.7 também apresenta a pPLL em regime permanente. Percebe-se a presença do segundo harmônico.

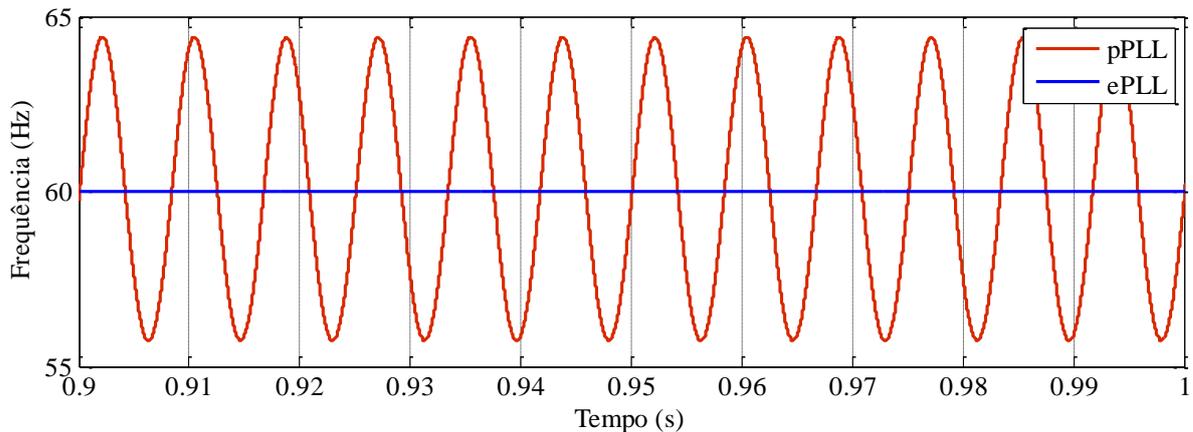


Figura 5.7 - Comparação da pPLL e da ePLL em estado estacionário.

Nas Figuras 5.8, 5.9 e 5.10 são mostradas as respostas para o degrau de  $90^\circ$  no ângulo de fase, o degrau de 2 Hz na tensão de entrada do PLL e para a variação de  $A = 1,1$ , respectivamente. Como pode ser observado, em condições normais a pPLL possui um *ripple* em estado estacionário de 4,5 Hz de pico, enquanto a ePLL não possui *ripple*. Para  $A = 1,1$ , o *ripple* da pPLL é um pouco maior, enquanto a ePLL produz um pequeno *ripple* de segundo harmônico conforme (5.11). Portanto, a ePLL atua na redução ou eliminação da componente de segunda harmônica durante a condição de atracamento, e mantém o mesmo tempo de resposta da pPLL.

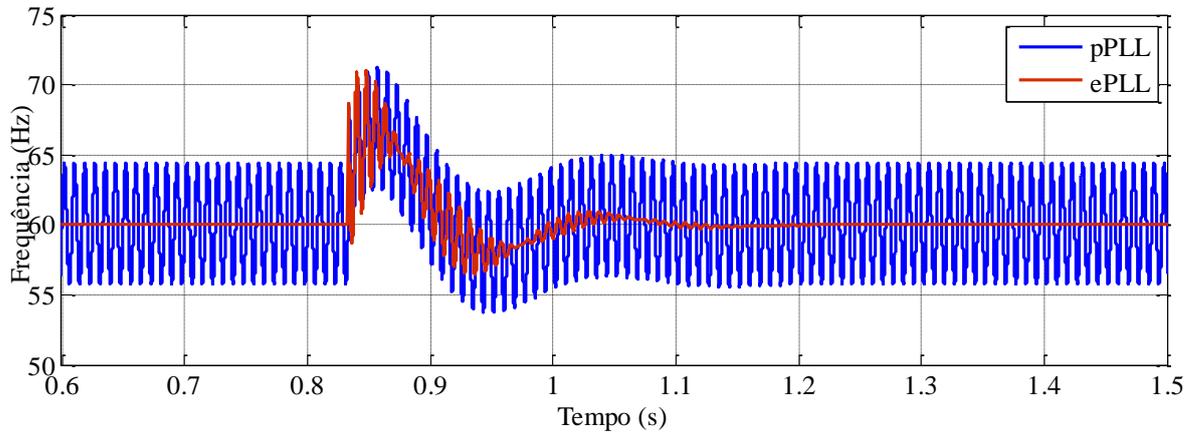


Figura 5.8 - Resposta ao distúrbio de degrau de 90° para pPLL e ePLL.

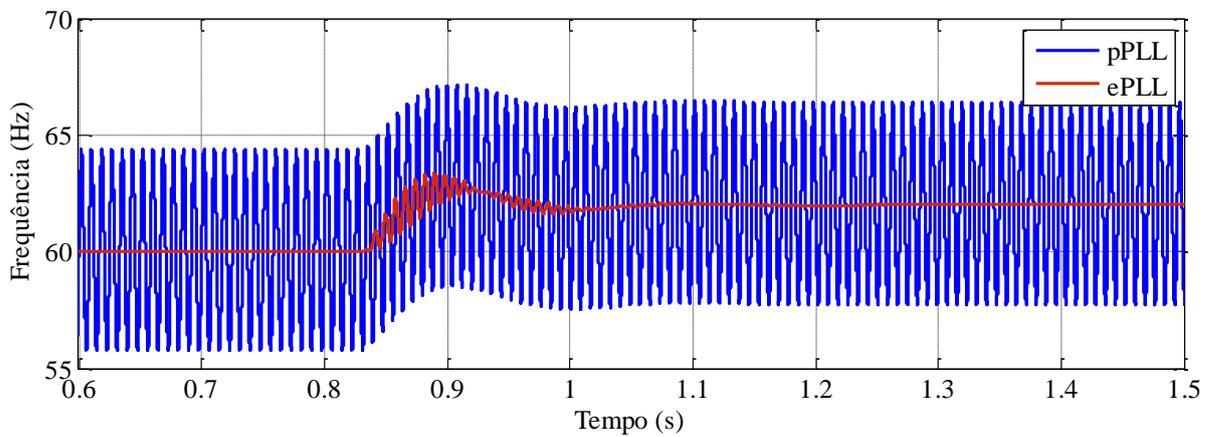


Figura 5.9 – Resposta ao distúrbio de degrau de frequência de 2 Hz para a pPLL e a ePLL.

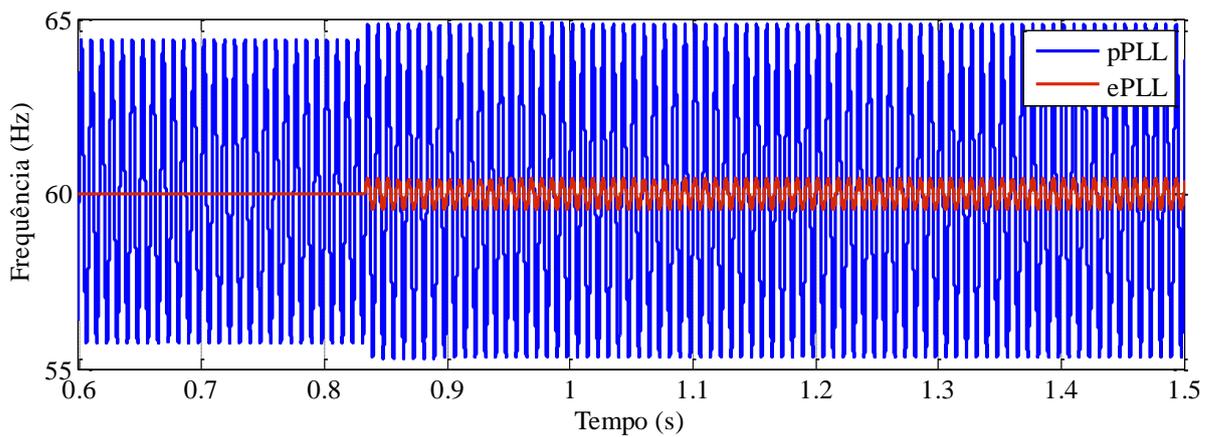


Figura 5.10 – Resposta a variação de  $A = 1,1$ .

### 5.2.4 Projeto do bloco LF

Conforme será analisado no item 5.4 deste trabalho, o modelo de pequenos sinais de um PLL pode ser descrito por um integrador com um ganho em função do erro entre a fase da tensão de entrada e a fase estimada ( $\psi$ ) (5.14). Na Figura 5.11 é apresentado um modelo matemático básico com o qual será avaliado como o bloco LF afeta o estado estacionário e o estado transitório.

$$\frac{\tilde{V}_{err}}{\tilde{\omega}_e} = \frac{K(\psi)}{s} \quad (5.14)$$

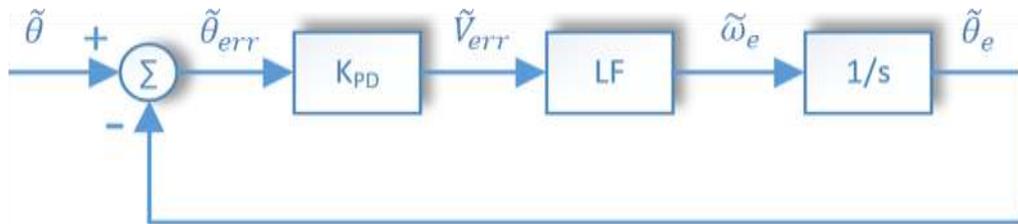


Figura 5.11 - Modelo matemático de pequenos sinais para uma PLL.

Neste trabalho é considerado um compensador do tipo PI para o bloco LF, conforme (5.15). O item 5.4 apresenta a justificativa da seleção deste controlador. O ganho de malha aberta é dado por  $G(s)$  (5.16). O ganho  $K_{PD}$  é o ganho da estrutura do bloco PD da PLL utilizada, dado por (5.17). O item 5.4 apresenta a análise completa do sistema e a dedução deste ganho. A função de transferência de malha fechada,  $H_o(s)$ , do sistema é descrita em (5.18).

$$\left. \begin{aligned} LF(s) &= K_p + \frac{K_i}{s} = K_i \left( \frac{1 + \frac{s}{\omega_z}}{s} \right) \\ \omega_z &= \frac{K_i}{K_p} \end{aligned} \right\} \quad (5.15)$$

$$G(s) = K_{PD} \cdot LF(s) \frac{1}{s} \quad (5.16)$$

$$K_{PD} = \frac{1 - \cos(\psi)}{2\pi} \quad (5.17)$$

$$H_o(s) = \frac{G(s)}{1 + G(s)} = \frac{K_{PD}K_i(1 + s/\omega_z)}{s^2 + (K_{PD}K_i/\omega_z)s + K_{PD}K_i} \quad (5.18)$$

A função de transferência  $H_o$  é de 2ª ordem, e pode ser convertida em uma função de 2ª ordem padrão que apresenta a frequência natural  $\omega_n$  e o fator de amortecimento  $\xi$  (5.19).

$$\left. \begin{aligned} H_o(s) &= \omega_n^2 \frac{1 + \frac{s}{\omega_z}}{s^2 + 2\xi\omega_n s + \omega_n^2} \\ \omega_n &= \sqrt{K_{PD}K_i} = \sqrt{\frac{1 - \cos(\psi)}{2\pi} K_i} \\ \xi &= \frac{K_p}{2} \sqrt{\frac{K_{PD}}{K_i}} = \frac{K_p}{2} \sqrt{\frac{1 - \cos(\psi)}{2\pi K_i}} \end{aligned} \right\} \quad (5.19)$$

A equação (5.19) apresenta a correlação entre tempo de amortecimento e o sobressinal ou *overshoot*, estes parâmetros são determinados no projeto do LF. Em [83] é apresentada uma estratégia de projeto em que o zero do LF,  $\omega_z$  em (5.15), é alocado em um décimo da frequência da rede, permitindo boa margem de fase em 60 Hz e atenuação adequada para harmônicos e ruídos indesejáveis. Devido o fator de amortecimento,  $\xi$ , e a frequência natural,  $\omega_n$ , serem dependentes de  $\psi$ , pois  $K_{PD} = f(\psi)$ , esses valores variam com  $\psi$ . O fator de amortecimento  $\xi$  é escolhido para ter seu máximo valor de 0,707. O valor de  $\omega_n$ , e o tempo de acomodação são consequências da otimização realizada para evitar resposta sobreamortecida para o sistema.

A Figura 5.12 apresenta a resposta em frequência da função de transferência de malha aberta para o PLL projetado. Os valores projetados do compensador PI de LF são apresentados em (5.20).

$$\left. \begin{aligned} K_p &= 54.5 \\ K_i &= 2054 \\ \omega_n &= 2\pi 6 \text{ rad/s} \\ \xi_{\psi=90^\circ} &= 0,2398 \end{aligned} \right\} \quad (5.20)$$

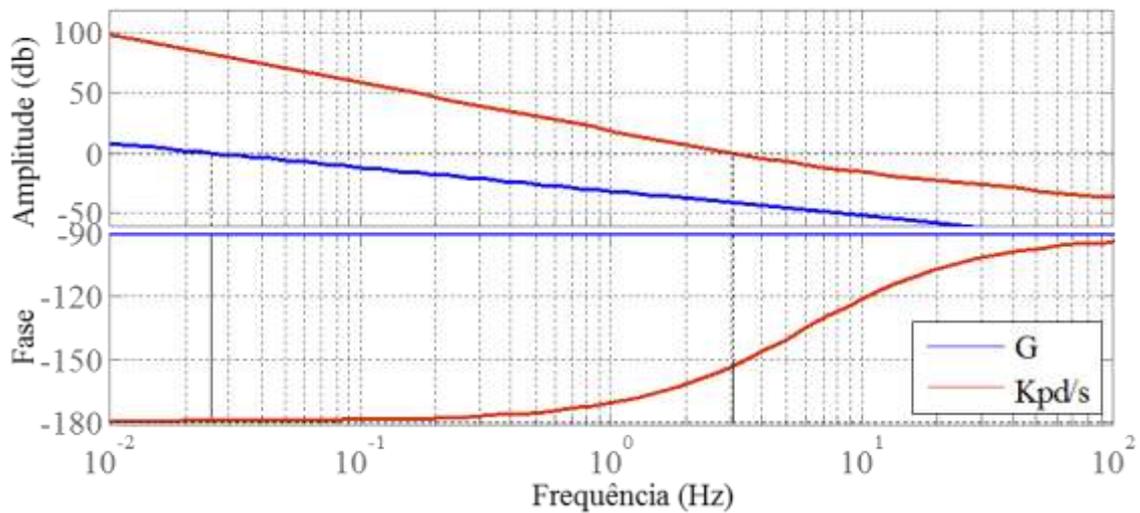


Figura 5.12 - Resposta em frequência para a função de transferência da ePLL não compensada (Kpd/s) e para a ePLL com FL do tipo PI.

Desse modo, o LF projetado apresenta largura de banda passante estreita para filtrar harmônicos, assim como seguir somente a componente fundamental do sinal de entrada do PLL. A modelagem e o projeto são válidos para pequenos sinais e para o PLL seguir o sinal de entrada, e não considera erros e ondulações de estado estacionário produzidos por grandes sinais do sistema.

### 5.3 Ilhamento

A operação em ilha de um sistema de microgeração trata-se de um tema importante, pois está relacionada com a segurança de pessoas e equipamentos. O ilhamento ocorre quando o conversor que realiza a conexão com a rede elétrica continua a operar e injetar energia elétrica em uma rede que deveria estar desenergizada, oferecendo riscos a funcionários da distribuidora de energia quando houver serviços de manutenção.

A referência [58] define a “ilha” como sendo a condição na qual uma porção do sistema elétrico de potência (SEP), a qual é energizada por um ou mais SEPs locais através da

associação de pontos de conexão comuns (PCCs), está eletricamente separada do resto da SEP. A proteção anti-ilhamento destina prevenir a existência contínua de um ilhamento não intencional.

O funcionamento normal de uma microgeração, mostrado na Figura 5.13, pode apresentar cinco estados diferentes em relação ao fornecimento de potência ativa e reativa à carga, os quais estão representados na Tabela 5.1 [86]. Os conversores que possuem proteções contra sobre e subtensão e sobre e subfrequência desconectam da rede quando os valores de tensão e/ou de frequência ficam fora de uma faixa pré-estabelecida por um determinado período de tempo. A carga RLC representa as cargas locais e a porção da rede elétrica que permanece conectada ao conversor mesmo depois da abertura da chave S.

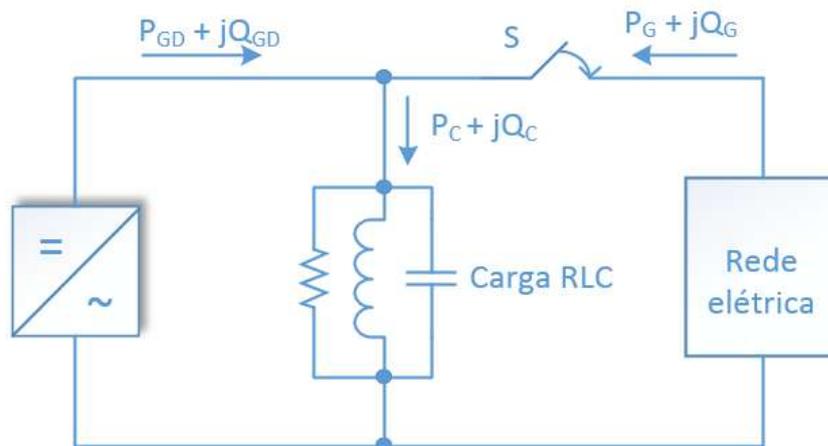


Figura 5.13 – Diagrama do conjunto conversor, carga (RLC) e rede elétrica.

Tabela 5.1 – Possibilidades de fornecimento de potência ativa e reativa à carga [86].

Caso	Condição de operação e efeito
1	$P_G > 0$ – O conversor não está fornecendo potência ativa suficiente para alimentar a carga. Dessa forma, ao abrir a chave S, a tensão $V_a$ diminuirá, acionando a proteção contra subtensão.
2	$P_G < 0$ – O conversor está transferindo maior potência que a consumida pela carga, logo está injetando energia na rede elétrica. Ao abrir a chave S, a tensão $V_a$ irá aumentar, acionando a proteção contra sobretensão.
3	$Q_G > 0$ – A rede está fornecendo reativo à carga com comportamento indutivo. Ao abrir a chave S, o conversor não irá suprir completamente as necessidades de potência reativa da carga, forçando a elevação da frequência para que a demanda de reativo (por L) diminua e o fornecimento (por C) aumente até que seja atingido o equilíbrio. O aumento na frequência aciona a proteção contra sobrefrequência.
4	$Q_G < 0$ – A rede elétrica recebe reativos de uma carga com característica capacitiva. Ao abrir a chave S, a frequência tenderá a diminuir para aumentar a demanda de reativo (por L) e reduzir o fornecimento (por C) até atingir o equilíbrio. Essa diminuição na frequência aciona a proteção contra subfrequência.
5	$P_G = P_G \approx 0$ – O conversor está alimentado integralmente a carga e não há fluxo de potência de/para a rede. Esse caso pode ocorrer quando a carga está em ressonância com a frequência da rede elétrica e possui fator de potência unitário.

O Caso 5 é crítico, pois representa uma zona na qual pode ocorrer ilhamento, caso  $P_G$  e  $Q_G$  fiquem dentro dela. Essa zona, conhecida como janela de não detecção (NDZ) ou zona de não detecção, Figura 5.14, precisa ser eliminada.

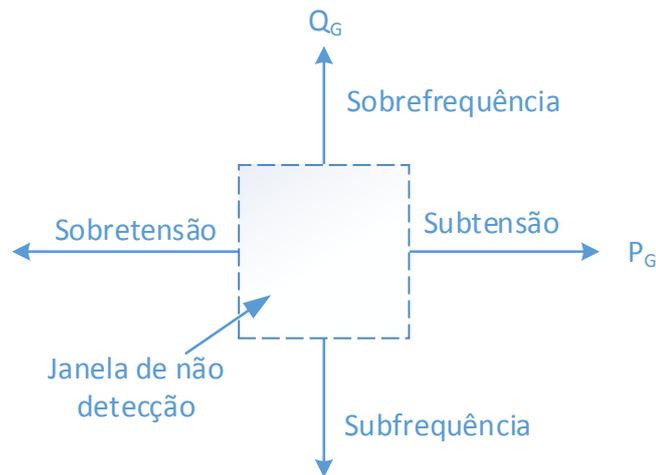


Figura 5.14 - Janela de não detecção de ilhamento.

### 5.3.1 Normatização

A normatização nacional para caracterização da interface de conexão com a rede elétrica ainda é recente. No ano de 2012 foi publicada a norma ABNT NBR IEC 62116 (2012) – *Procedimento de ensaio de anti-ilhamento para inversores de sistemas fotovoltaicos conectados à rede elétrica*. Outras normas relacionadas são:

- ABNT NBR 16150:2013 - *Sistemas fotovoltaicos (FV) — Características da interface de conexão com a rede elétrica de distribuição — Procedimento de ensaio de conformidade*, a qual entrou em validade em 04/04/2013;
- ABNT NBR 16149:2013 - *Sistemas fotovoltaicos (FV) – Características da interface de conexão com a rede elétrica de distribuição*, válida a partir de 01/03/2014.

Outra referência muito utilizada é o IEEE-1547.2003 [58], que trata da conexão de fontes de energia distribuída (DR) em SEP, sendo consequência do padrão IEEE-929.2000, o qual aborda práticas recomendadas para a interface de sistemas fotovoltaicos com a rede.

Este trabalho utilizou a referência IEEE-1547.2003 [58] como orientação. Este padrão abrange a resposta de uma SEP para condições anormais na rede elétrica. A resposta é em vista de contribuir para a segurança do prestador de serviço de manutenção da rede, assim como, prevenir danos a equipamentos conectados, incluindo a DR.

Segundo [58], na presença das condições de tensão da Tabela 5.2, ou condições de frequência expressos na Tabela 5.3, a DR deve cessar a energização da rede com os tempos de cessão indicados (*clearing time*). O tempo de cessão é o tempo entre o início da condição de anormalidade e o momento em que o DR para de energizar a rede.

**Tabela 5.2 – Resposta do sistema de interconexão para tensões anormais [58].**

Faixa de tensão (% da tensão base)	Tempo de cessão (s)
$V < 50$	0,16
$50 \leq V < 88$	2,00
$110 \leq V < 120$	1,00
$V > 120$	0,16

Tabela 5.3 – Resposta do sistema de interconexão para frequências anormais [58].

Potência do DR	Faixa de tensão (% da tensão base)	Tempo de cessão (s)
$\leq 30 \text{ kW}$	$> 60,5$	0,16
	$< 59,3$	0,16
$> 30 \text{ kW}$	$> 60,5$	0,16
	$< \{59,8 - 57,0\}$ (ponto de operação ajustável)	Ajustável 0,16 a 300
	$< 57,0$	0,16

### 5.3.2 Métodos de detecção de ilhamento

Os métodos de detecção de ilhamento podem ser divididos em passivos ou ativos [88]. No primeiro caso realizam-se medições contínuas de grandezas elétricas, e o conversor deixa de injetar energia na rede caso alguma das grandezas esteja fora de intervalos específicos. Nos métodos ativos o conversor introduz perturbações na rede e avalia a respostas de frequência, fase, tensão, corrente ou impedância.

#### 5.3.2.1 Métodos passivos

Os métodos passivos consistem em medir as variáveis como tensão, corrente e ângulo de fase, e a partir de variações apresentadas, o sistema conectado a rede pode ser operando em ilha. Alguns métodos passivos enumerados em [88]:

- Sobretensão e subtensão;
- Sobrefrequência e subfrequência;
- Salto de fase da tensão;
- Detecção de harmônicos da tensão;
- Detecção de harmônicos da corrente.

Os métodos passivos produzem larga NDZ, e o tempo de reação para proteção pode ser variável e imprevisível. Devido a isso, esses métodos, quando isolados, são considerados insuficientes para proteção anti-ilhamento [88, 90, 94], entretanto podem colaborar com métodos ativos para melhor eficácia do algoritmo de detecção.

### 5.3.2.2 Métodos ativos

Os métodos ativos consistem em introduzir intencionalmente perturbações na rede, para determinar se há ilhamento através da análise de alterações na frequência, fase, corrente, tensão ou impedância. Essas técnicas têm a vantagem de reduzir consideravelmente, ou mesmo eliminar, a zona de não detecção, mas podem deteriorar a qualidade da tensão de rede ou até mesmo causar instabilidade [90]. Os métodos mais utilizados são a medição de impedância, a medição de impedância harmônica, *slip mode frequency shift*, *active frequency drift*, variação na potência de saída e salto de frequência.

Os métodos ativos têm sido desenvolvidos para superar as limitações dos métodos passivos. Estes introduzem perturbações na saída do conversor em parâmetros como [89]:

- Variação de potência ativa ou reativa;
- Deslocamento da frequência: *active frequency drift* (AFD), *frequency shift up/down*, *sliding mode* ou *slip-mode frequency shift* (SMS), *Sandia frequency shift* (SFS) ou *accelerated frequency drift* ou *active frequency drift with positive feedback*;
- Medição de impedância;
- Detecção de impedância em uma frequência específica ou monitoramento da distorção harmônica;
- Deslocamento de tensão: *Sandia voltage shift* (SVS);
- Salto de frequência.

A referência [94] apresenta a comparação entre os métodos ativos para detecção de ilhamento. A comparação realizada é baseada em três aspectos, a formação de NDZ, implementação e velocidade de resposta, e parâmetro monitorado. A Tabela 5.4 sintetiza a comparação realizada.

Tabela 5.4 – Comparação de métodos ativos de detecção de ilhamento [94].

<i>Método</i>	<i>Parâmetro monitorado</i>	<i>Implementação e velocidade</i>	<i>NDZ</i>
Medição de impedância	$dV/dI$ ou impedância.	Fácil.	Larga para elevado $Q_f$ .
Detecção de impedância em uma frequência específica	Tensão harmônica.	Fácil e relativamente lento.	Elevada para elevado $Q_f$ .
SMS	Fase da tensão no PCC.	Média e lenta.	Larga para elevado $Q_f$ .
AFD	Deslocamento entre corrente e tensão.	Média e lenta.	Larga para elevado $Q_f$ .
SFS	Deslocamento de frequência com realimentação positiva.	Difícil e relativamente rápida.	Existe para cargas com elevado $Q_f$ , mas menor quando comparado com as outras.
SVS	Amplitude da tensão.	Média e rápida.	Bem menor.
<i>Automatic Phase Shift</i>	Frequência da tensão.	Média e rápida.	Existe para cargas como motor de indução (elevada inércia).
Método de ilhamento robusto	Frequência pela variação da potência reativa.	Média e rápida.	Existe para cargas com elevado $Q_f$ , mas menor que AFD e SMS.
Injeção de corrente	Sinal de perturbação através dos eixos $d$ ou $q$ do controlador.	Difícil e rápida.	Existe para $Q_f > 3,0$ .
Injeção de corrente de sequência negativa	Tensão de sequência negativa.	Difícil e rápida.	Muito pequena quando comparada as outras.

Em [89] é proposto um método de anti-ilhamento ativo para sistemas PV monofásicos conectados a rede elétrica. O método baseia-se no monitoramento do ângulo da corrente. Antes de gerar a referência de fase para a referência de corrente do conversor, o ângulo da corrente é levemente distorcido por um sinal senoidal de baixa amplitude e mesma frequência do ângulo da PLL sincronizada com a tensão da rede elétrica. A cada ciclo da rede, a distorção produzida é corrigida de acordo com a presença da rede. Quando a rede é desconectada, a distorção produzida continua a distorcer a referência de ângulo, levando o sinal de realimentação do conversor a passar por faixas de operação que determinam que o inversor desconecte.

Os métodos ativos apresentados requerem perturbações constantes na saída do conversor para detectar um evento de ilhamento. Estas perturbações contínuas, descontínuas, ou pe-

riódicas, trazem preocupações em relação à estabilidade [90]. Desse modo, em [90] é proposto a utilização de uma ePLL para a incorporação de um esquema de ilhamento, no qual a frequência estimada torna-se instável durante o transitório inicial de um evento de ilhamento. Esse sistema condicionalmente estável é vantajoso para a detecção de ilhamento, pois a condição para instabilidade é projetada em função da ausência da rede, desse modo o sistema torna-se sempre instável, não sendo necessário perturbar o sistema enquanto a rede está conectada, evitando-se distorções na rede.

## 5.4 Estratégia para detecção de ilhamento

A estratégia para detecção de ilhamento utilizada neste trabalho não se enquadra nas classificações passiva ou ativa, sendo que está baseada na estabilidade condicional da estrutura do PLL utilizada. Pode-se mostrar que a estabilidade da ePLL é dependente da conexão do conversor com a rede elétrica. Quando a rede está presente a ePLL é estável, tornando-se instável na desconexão da rede.

### 5.4.1 Análise de estabilidade do ePLL

A análise de estabilidade foi realizada a partir da obtenção de  $V_{err}(\theta_e)$  (5.21) em função de todos os parâmetros do sistema desde o barramento c.c. intermediário do conversor, incluindo o primeiro estágio do conversor, o filtro LCL de saída, a indutância e a carga da rede elétrica, o controle e a estrutura da PLL utilizada, Figura 5.15. A tensão na saída do conversor,  $V_o$ , foi levantada em função de  $i_{L1}$  e  $v_g$ . Após, o ângulo estimado pela PLL,  $\theta_e$ , é escrito em função de  $\omega_e$  e da variável complexa de Laplace,  $s$ . Desse modo, obtém-se a função de transferência completa que inclui a dinâmica do sistema.

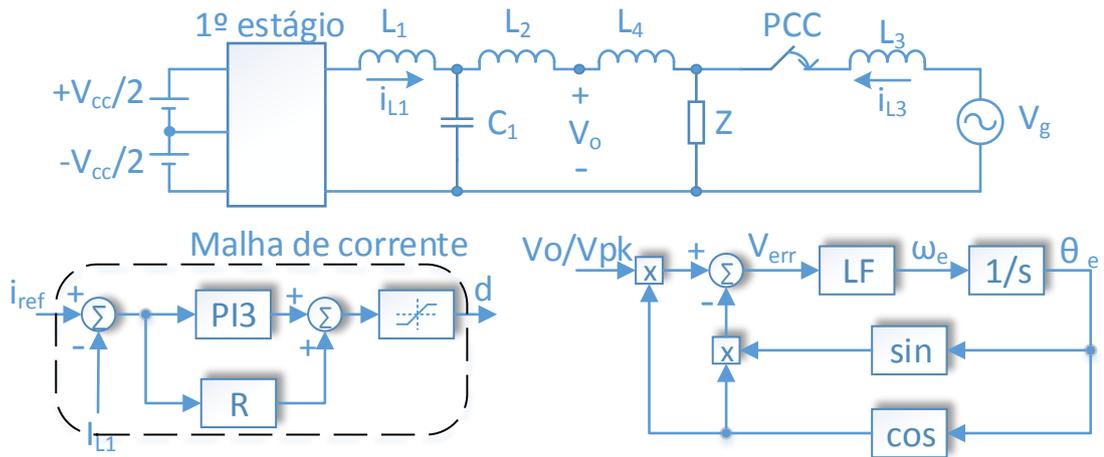


Figura 5.15 - Sistema modelado: primeiro estágio do conversor, controle, filtro de saída LCL, impedância da rede elétrica e ePLL.

$$V_{err} = \frac{V_o}{V_{pk}} \cos(\theta_e) - \text{sen}(\theta_e) \cos(\theta_e) \quad (5.21)$$

Através do Teorema da Superposição,  $V_o$  pode ser escrito como em (5.22) para o modo conectado a rede elétrica (GCM).

$$V_o = H_1(s)i_{L1} + H_2(s)V_g \quad (5.22)$$

Assim, com base na Figura 5.15, as equações de (5.22) a (5.30) podem ser obtidas e combinando-as, obtém-se a equação simplificada de  $V_o$  (5.31).

$$H_1(s) = \frac{a_2 \cdot s^2 + a_1 \cdot s}{b_3 \cdot s^3 + b_2 \cdot s^2 + b_1 \cdot s + b_0}$$

Onde:

$$b_3 = L_3 C_1 (L_2 + L_4), \quad (5.23)$$

$$b_2 = C_1 Z (L_2 + L_3 + L_4),$$

$$b_1 = L_3,$$

$$b_0 = Z,$$

$$a_2 = L_3 L_4,$$

$$a_1 = Z(L_3 + L_4).$$

$$H_2(s) = \frac{a_2 \cdot s^2 + a_0}{b_3 \cdot s^3 + b_2 \cdot s^2 + b_1 \cdot s + b_0} \quad (5.24)$$

Onde:

$$b_3 = L_3 C_1 (L_2 + L_4),$$

$$b_2 = C_1 Z (L_2 + L_3 + L_4),$$

$$b_1 = L_3,$$

$$b_0 = Z,$$

$$a_2 = C_1 Z L_2,$$

$$a_0 = Z.$$

$$V_g = V_{pk} \sin(\theta + \psi) \quad (5.25)$$

$$i_{L1} = \frac{V_{cc}/2}{sL_1 + H_1} \quad (5.26)$$

$$G_{id}(s) = \frac{\tilde{i}_{L1}(s)}{\tilde{d}(s)} = \frac{V_{cc}/2}{sL_1 + H_1} \quad (5.27)$$

$$i_{L1}(s) = H_{i_{CL}}(s) i_{ref}(s) \quad (5.28)$$

Onde  $C_i$  é o controlador da malha de corrente do primeiro estágio do conversor, e  $H_{i_{CL}}(s)$  é a função de transferência de malha fechada da malha de corrente, conforme Capítulo 4.

$$H_{i_{CL}}(s) = \frac{G_{id}C_i}{1 + G_{id}C_i} \quad (5.29)$$

$$i_{ref} = I \sin(\theta_e) \quad (5.30)$$

$$V_o = H_1(s)H_{i_{CL}}(s)I \sin(\tilde{\theta}_e) + H_2(s)V_g \quad (5.31)$$

Utilizando a equação (5.31) em (5.21) obtém-se  $\tilde{V}_{err}$  para a condição em que o conversor está conectado à rede elétrica. A equação (5.32) que representa a função de transferência para o modelo de pequenos sinais de  $\tilde{\theta}_e$  para  $\tilde{V}_{err}$  pode ser linearizada através de (5.33), e escrevendo como função de  $\tilde{\omega}_e$  (5.35), encontra-se a equação (5.36). Desse modo, é obtida a função de transferência para a para a análise de estabilidade do PLL.

$$\tilde{V}_{err} = \frac{(H_1(s)H_{i_{CL}}(s)I \sin(\tilde{\theta}_e) + H_2(s)V_g)}{V_{pk}} \cdot \cos(\tilde{\theta}_e) - \sin(\tilde{\theta}_e) \cos(\tilde{\theta}_e) \quad (5.32)$$

$$\tilde{\theta}_e \approx 0, \therefore \sin(\tilde{\theta}_e) \approx \tilde{\theta}_e, \cos(\tilde{\theta}_e) \approx 1 \quad (5.33)$$

$$\tilde{V}_{err} = \left( \frac{1}{V_{pk}} H_1(s)H_{i_{CL}}(s)I + H_2(s) \cos \psi \right) \tilde{\theta}_e - \tilde{\theta}_e \quad (5.34)$$

$$\tilde{\theta}_e = \frac{\tilde{\omega}_e}{s} \quad (5.35)$$

$$\frac{\tilde{V}_{err}}{\tilde{\omega}_e} = \frac{1}{s} \cdot \left[ \frac{1}{V_{pk}} H_1(s)H_{i_{CL}}(s)I + H_2(s) \cos \psi - 1 \right] \quad (5.36)$$

A função de transferência em (5.36) é dependente de  $\psi$ . A Figura 5.16 apresenta a resposta em frequência para diferentes valores de  $\psi$ . Como pode ser observado, para frequên-

cias muito menores que a frequência da rede, o modelo utilizado no item 5.2.3 deste trabalho está correto. A diferença do modelo está na faixa de frequências maiores que a tensão da rede elétrica, o que não afeta na resposta e no projeto do PLL, mas influencia no controle do malha de corrente do primeiro estágio do conversor.

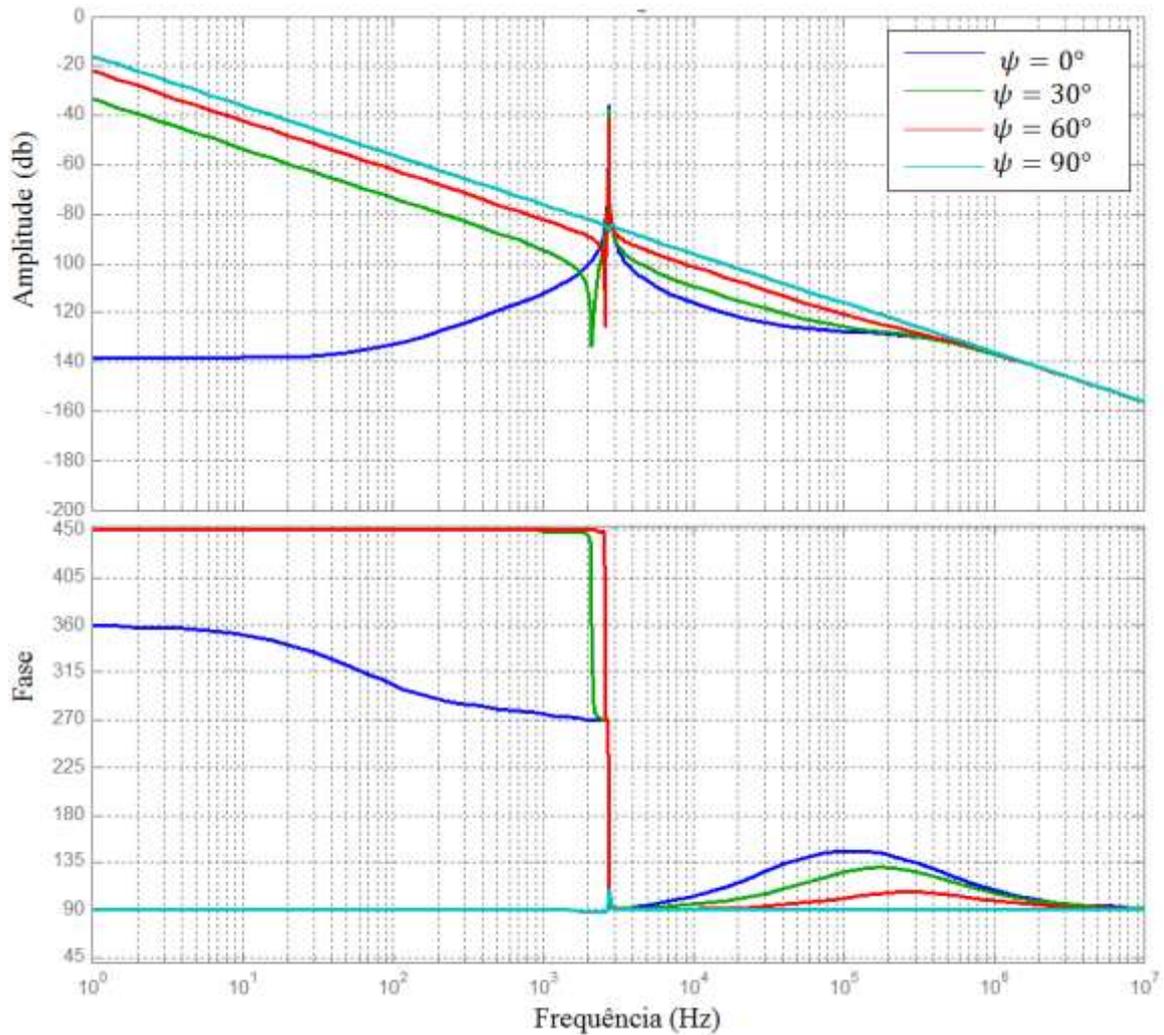


Figura 5.16 – Diagrama de Bode de  $\tilde{V}_{err}/\tilde{\omega}_e$  com a presença da rede para diferentes valores de  $\psi$ .

Para o modo desconectado da rede elétrica (GDM) as funções de transferência  $H_1(s)$  e  $H_2(s)$  são apresentadas em (5.37) e (5.38), respectivamente. Na Figura 5.17 é apresentada a resposta em frequência de (5.36) para o modo CGM e para o modo GDM em condições de carga puramente resistiva.

$$H_1(s) = \frac{L_4 s + Z}{(L_2 C_1 + L_4 C_1) s^2 + C_1 Z s + 1} \quad (5.37)$$

$$H_2(s) = 0 \quad (5.38)$$

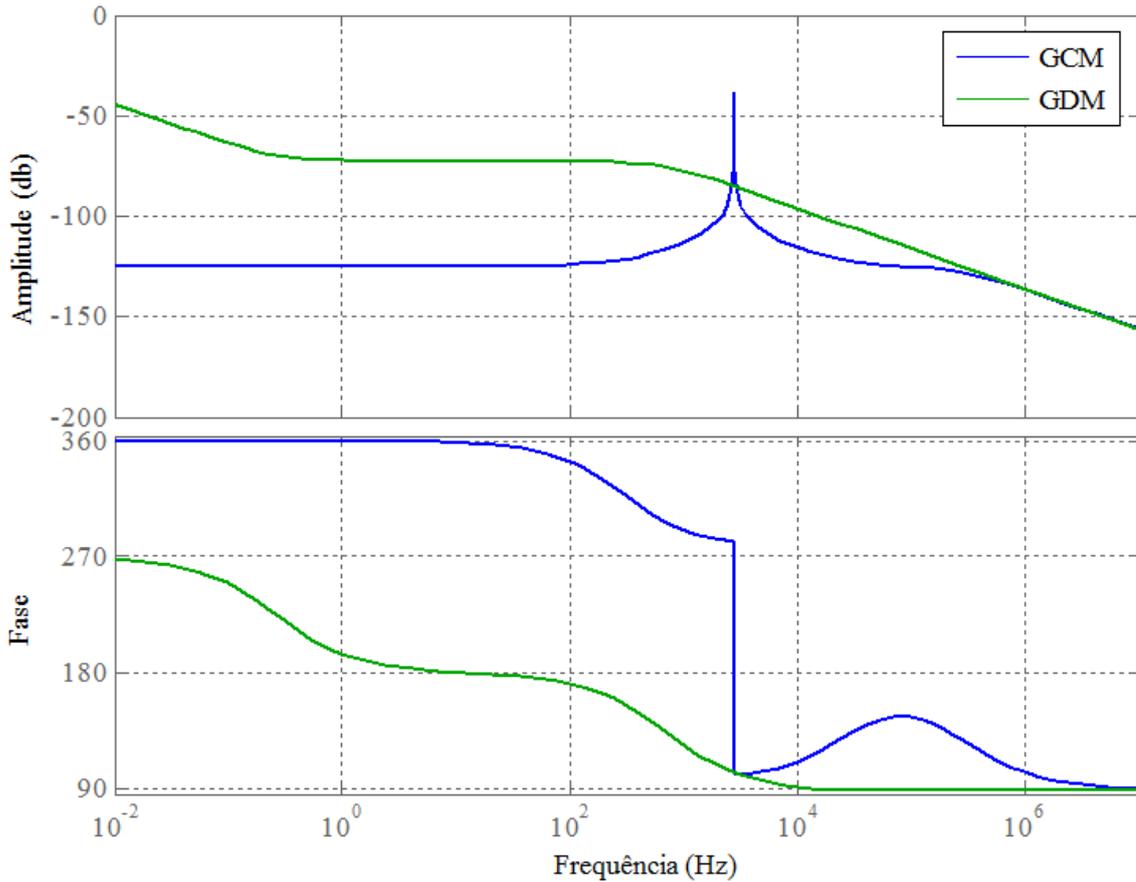


Figura 5.17 - Diagrama de Bode de  $\tilde{V}_{err}/\tilde{\omega}_e$  para  $Z = R$  nos modos de operação GCM e GDM.

Podem-se visualizar frequências de ressonâncias nas Figuras 5.16 e 5.17, que aparecem em altas frequências, próximo de 6 kHz, e são originadas pelo filtro LCL de saída do conversor, das impedâncias de linha  $L_3$  e  $L_4$ , e interações com a carga  $Z$ . Em baixas frequências, como apresentado na Figura 5.16, a função de transferência  $\tilde{V}_{err}/\tilde{\omega}_e$  é essencialmente um integrador negativo. Além disso, observa-se que o modo GCM torna-se estável através de um compensador PI no bloco LF da ePLL, e que esta estrutura de PLL apresenta inerente instabilidade em malha aberta quando em modo GDM. Portanto, a máxima margem de fase em malha fechada com a presença de um controlador PI no bloco LF da ePLL será de  $-90^\circ$ .

Com o sistema sempre é instável em GDM, a frequência oscila e desloca do valor nominal da frequência de referência. Através de um esquema de proteção contra sobre e subfrequência (OFP/UFP) pode-se detectar eventos de ilhamento. O diagrama de *Nyquist* é apresentado nas Figuras 5.18 e 5.19 para os modos GCM e GDM utilizando como exemplo uma carga puramente resistiva,  $Z = R$ .

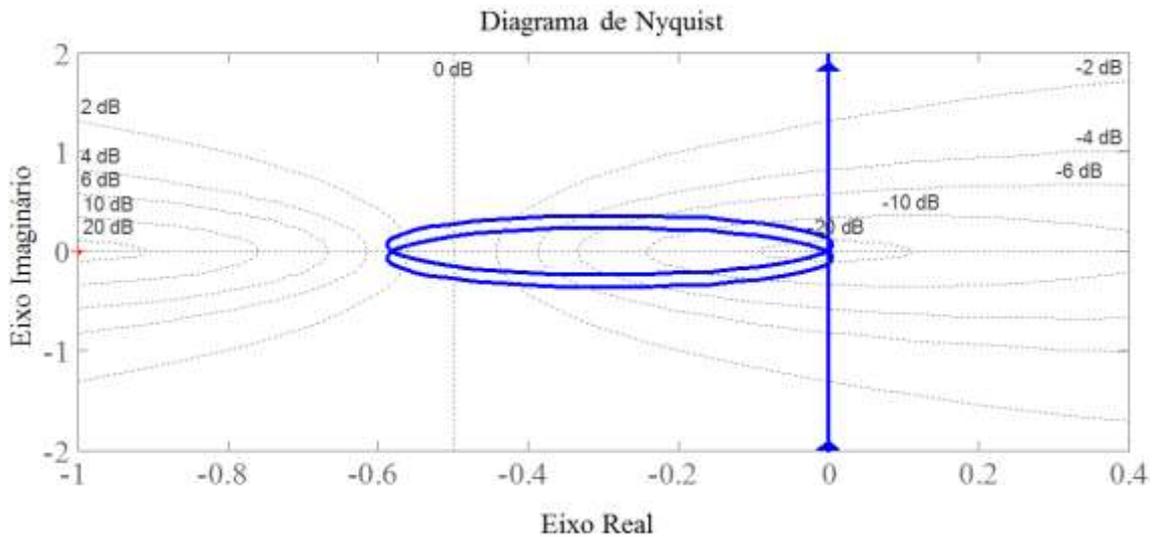


Figura 5.18 – Diagrama de Nyquist da função de transferência de malha aberta compensada de  $\tilde{V}_{err}/\tilde{\omega}_e$  para GCM.

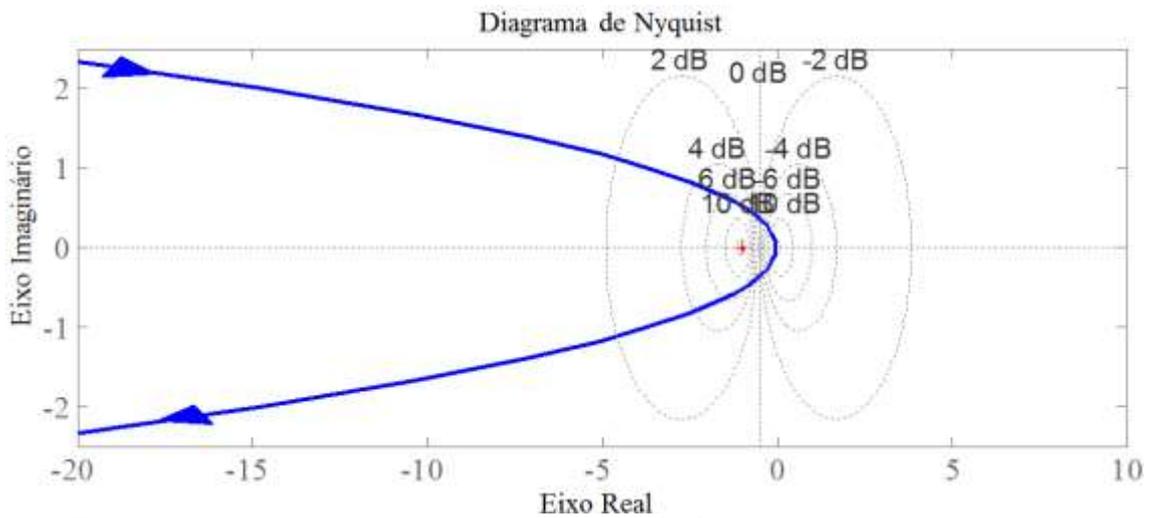


Figura 5.19 - Diagrama de Nyquist da função de transferência de malha aberta compensada de  $\tilde{V}_{err}/\tilde{\omega}_e$  para GDM.

Na análise do diagrama de *Nyquist* para o GCM, Figura 5.18, não há encirculamentos no ponto  $(-1,0)$ , a função de transferência compensada em malha aberta e a função de transferência de malha fechada não possuem polos no semi-plano direito do plano  $s$ , ou seja, o sistema é estável. Na análise do diagrama de *Nyquist* para o GDM, a função de transferência

de malha fechada possui dois polos no semi-plano direito do plano  $s$ , e circunda o ponto  $(-1,0)$  duas vezes no sentido horário, logo o sistema é instável. Os diagramas de *Nyquist* foram traçados com o software *Matlab*. Para alguns tipos de funções de transferência o *Matlab* não apresenta diagramas de *Nyquist* intuitivos, então com a ajuda da ferramenta disponibilizada em [93] que opera em conjunto com o *Matlab*, pode-se realizar a análise do diagrama de *Nyquist* de uma forma mais explícita. A Figura 5.20 apresenta os diagramas gerados por [93] que facilitam a análise do diagrama de *Nyquist* para o GCM e o GDM.

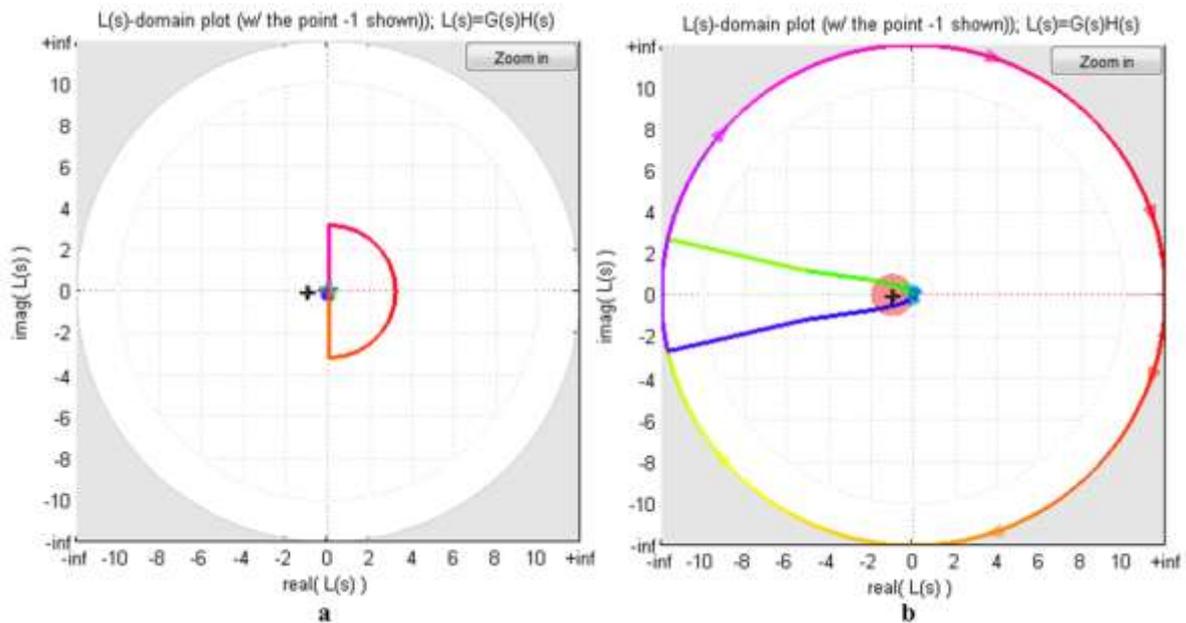


Figura 5.20 – Diagrama de Nyquist para a) GCM, b) GDM.

### 5.4.2 Detecção de ilhamento baseado na instabilidade da ePLL

A análise de estabilidade da ePLL utilizado mostra que o PLL é sempre instável para a condição em que a rede está ausente. Independente do projeto do compensador PI do bloco LF, o sistema é condicionalmente estável, baseado na conexão com a rede, e pode-se usar essa característica para a detecção de desconexões da rede em qualquer condição de carga.

A instabilidade do GDM força o sistema sair da faixa de frequência operacional, como apresentado na Figura 5.21. Utilizando-se um esquema de proteção simples contra sobre e subfrequência pode-se detectar eventos de ilhamento. O sistema somente perturba a saída do conversor quando a rede desconecta.

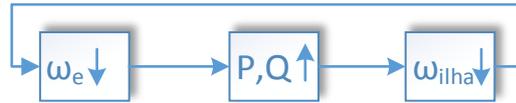


Figura 5.21 - Efeito da realimentação positiva causada pela instabilidade da PLL.

### 5.4.3 Procedimento para teste de ilhamento não intencional

Conforme [58], para a formação de uma ilha não intencional na qual um conversor energiza uma porção de um sistema elétrico de potência através do PCC, o conversor deve detectar o ilhamento e parar de energizar o sistema elétrico de potência no tempo máximo de dois segundos depois de formada a ilha.

A referência [92] apresenta um procedimento de teste que tem o propósito de verificar se o sistema conectado na rede para de injetar energia na rede elétrica quando uma condição de ilhamento está presente, como especificado na recomendação IEEE 1547. O sistema ou dispositivo passa pelo teste quando para de energizar a carga de teste dentro dos intervalos de tempo apresentado na IEEE 1547 após a chave S3 ser aberta, ilustrado pela Figura 5.22.

O dispositivo em teste deve fornecer 100% da sua potência nominal, e a carga de teste deve ser ajustada para um fator de qualidade  $Q_f$  de 1,0 [92]. O valor de  $Q_f$  pode ser calculado por (5.39) ou (5.40). Os valores da indutância e da capacitância podem ser calculados pelas equações (5.41) e (5.42), respectivamente.

$$Q_f = R \sqrt{\frac{C}{L}} \quad (5.39)$$

$$Q_f = \frac{\sqrt{P_{qL} \times P_{qC}}}{P} \quad (5.40)$$

$$L = \frac{V^2}{2 \times \pi \times f \times P \times Q_f} \quad (5.41)$$

$$C = \frac{P \times Q_f}{2 \times \pi \times f \times V^2} \quad (5.42)$$

Onde:

$Q_f$  é o fator de qualidade da carga ressonante paralela (RLC),

$R$  é a resistência efetiva da carga ( $\Omega$ ),

$C$  é a capacitância efetiva da carga (F),

$L$  é a indutância efetiva da carga (H),

$P_{qL}$  é a potência reativa consumida pela componente indutiva da carga (VARs),

$P_{qC}$  é a potência reativa consumida pela componente capacitiva da carga (VARs),

$P$  é a potência ativa (W),

$f$  é a frequência,

$V$  é a tensão de fase nominal.

A Figura 5.22 apresenta um esquema para teste de ilhamento. A carga deve ser ajustada para que a corrente (fundamental) através da chave S3 seja menor que 2% da corrente nominal do conversor. Fecha-se a chave S3, ajusta-se a condição especificada em IEEE 1547, após abre-se a chave S3 e contabiliza-se o tempo entre a abertura de S3 e o momento que o conversor para de energizar a carga RLC. Em [92] também são feitos testes para o conversor operando em 66% e em 33% da sua potência nominal.

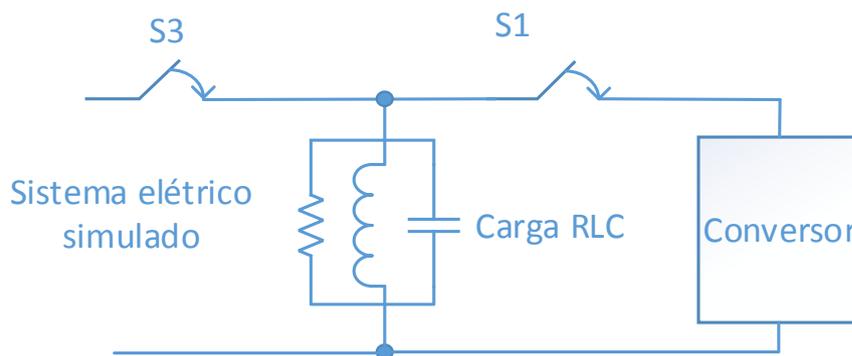


Figura 5.22 - Configuração para teste de ilhamento não intencional conforme [92].

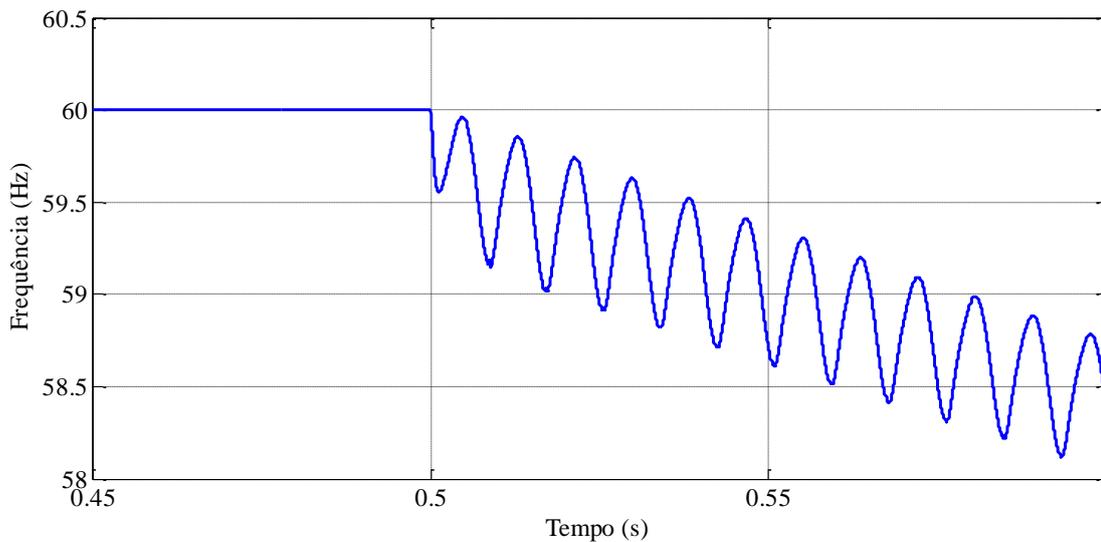
#### 5.4.4 Resultados de simulação do ilhamento

Conforme a configuração para teste apresentada na Figura 5.22 e os parâmetros da Tabela 5.5, obteve-se os resultados de simulação de teste de ilhamento não intencional para

diferentes tipos de carga. A Figura 5.23 apresenta o resultado de simulação para a carga de teste igual a  $R$ , e a Figura 5.24 mostra o resultado de simulação para a carga de teste  $RLC$  com  $Q_f = 1$ . Em ambas as simulações o conversor fornece potência nominal.

**Tabela 5.5 – Parâmetros utilizados na simulação.**

Parâmetro/Componente	Valor
$+V_{CC}/2, -V_{CC}/2$	300 V
Potência nominal do conversor	1k W
$V_g$	127 $V_{rms}$ , 60 Hz
$L_{rede}$	10 $\mu H$
Carga de teste	$R = 16,129 \Omega$ $L = 42,78 mH$ $C = 164,46 \mu F$ $Q_f = 1$
LF ePLL	PI: $K_p = 54,5; K_i = 2050$
Filtro LCL	630 $\mu H/15 \mu F/200 \mu H$



**Figura 5.23 – Carga de teste  $R$ .**

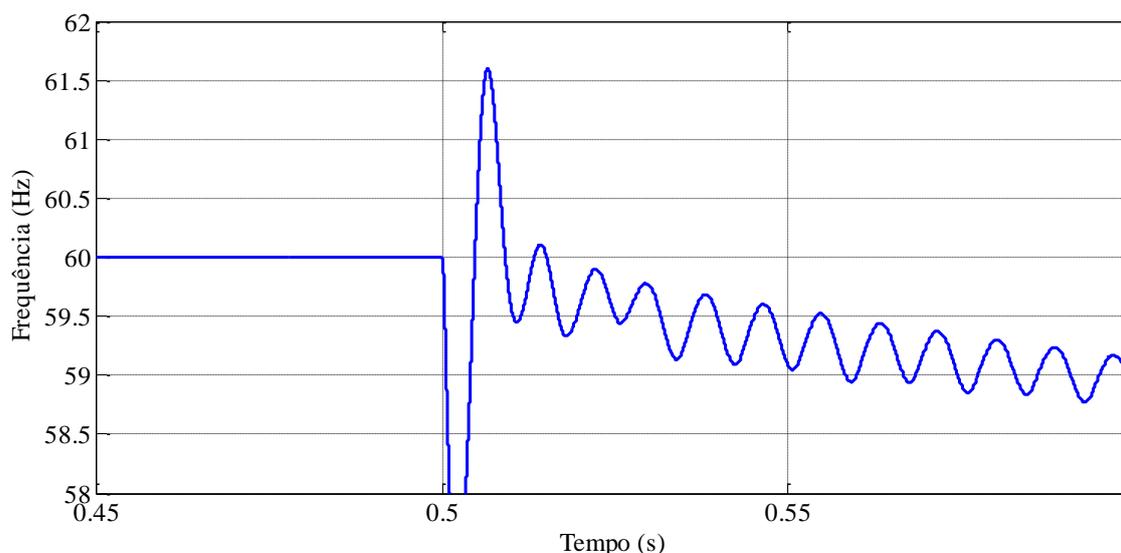


Figura 5.24 – Carga de teste RLC.

A Tabela 5.6 sintetiza os resultados dos testes para o algoritmo de ilhamento projetado baseado na instabilidade do PLL. Verifica-se que os resultados encontram-se dentro da faixa estipulada na Tabela 5.3, conforme definido pela IEEE 1547. Além disso, percebe-se que o tempo de detecção de ilhamento será dependente da carga equivalente no sistema elétrico de potência. Entretanto, a estratégia para detecção de ilhamento baseada na instabilidade da PLL pode ser aplicada.

Tabela 5.6 – Tempos de detecção para condições de ilhamento.

Condição	Tempo
$Z = R$	~ 3 ciclos da rede (50 ms)
$Z = RLC, Q_f = 1$	~ 6 ciclos da rede (100 ms)

## 5.5 Conclusões do capítulo

Este Capítulo apresentou um estudo de estruturas de PLL monofásicas e de métodos de detecção de ilhamento para sistemas conectados à rede elétrica, o estudo foi centrado nos algoritmos mais apresentados pela literatura.

Foi realizada a análise de uma PLL básica e a revisão de estruturas comumente utilizadas, com a finalidade de selecionar uma técnica que fosse mais adequada ao sistema proposto. Desse modo, selecionou-se uma PLL aprimorada com a qual não é necessário o uso de LPFs para a atenuação do *ripple* de segunda harmônica gerada pelo PD da estrutura clássica.

Essa PLL é capaz de eliminar complemente a segunda harmônica, não apresentando erro em estado estacionário, evitando-se a redução da velocidade de sincronização.

Uma metodologia de projeto para o bloco LF é apresentada, baseada em um modelo de pequenos sinais, representado por um integrador com um ganho em função do erro entre a fase da tensão de entrada e a fase estimada. Posteriormente esse modelo é confirmado para a análise em frequências abaixo da frequência da rede elétrica, considerando todos os parâmetros do sistema.

A operação em ilha de um sistema de microgeração é tratada, em virtude da sua importância para a segurança de pessoas e equipamentos. O ilhamento ocorre quando o conversor que realiza a conexão com a rede elétrica continua a operar e injetar energia elétrica em uma rede que deveria estar desenergizada. Uma característica importante é a zona de não detecção (NDZ), sendo essa considerada uma das principais figuras de mérito para algoritmos de ilhamento.

São apresentados os métodos de detecção de ilhamento passivos e ativos, sendo que os passivos possuem a desvantagem de ter elevada NDZ, enquanto os métodos ativos requerem perturbações constantes na saída do conversor. Desse modo, foi selecionado para estudo um método que utiliza a ePLL para a incorporação de um esquema de ilhamento.

A estratégia para detecção de ilhamento analisada não se enquadra na classificação passiva ou ativa, sendo baseada na estabilidade condicional da ePLL. A estabilidade da ePLL é dependente da conexão do conversor com a rede elétrica. Quando a rede está presente a ePLL é estável, tornando-se instável na desconexão da rede. Consequentemente, não é necessário perturbar o sistema enquanto a rede está conectada, evitando-se distorções da corrente injetada ou absorvida da rede.

É realizada a análise de estabilidade em função de todos os parâmetros do sistema, incluindo o barramento intermediário do conversor, o primeiro estágio do conversor, o filtro LCL de saída, e indutância e a carga da rede elétrica, o controle e a estrutura do PLL. Desse modo, obtém-se a função de transferência completa que inclui a dinâmica do sistema. Observa-se que o modo GCM torna-se estável através de um compensador PI no bloco LF da ePLL, e que esta estrutura de PLL apresenta inerente instabilidade em malha aberta quando em modo GDM.

A análise de estabilidade mostrou que a ePLL utilizada é sempre instável para a condição em que a rede está ausente. Independentemente do projeto do compensador PI do bloco

LF, o sistema é condicionalmente estável, baseando na conexão com a rede, e pode-se usar essa característica para a detecção de desconexões da rede em qualquer condição de carga.

Finalmente é apresentado um procedimento para teste de ilhamento e são mostrados resultados de simulação para eventos de ilhamento. Os resultados foram satisfatórios, os tempos de detecção de eventos de ilhamento ficaram dentro da faixa definida pela IEEE 1547. Verificou-se também que o método avaliado possui dependência da carga equivalente da rede elétrica.

## Capítulo 6

# Estudos de casos com o conversor bidirecional c.c.-c.a. monofásico

### 6.1 Introdução

A avaliação do projeto e da estratégia de controle para o conversor c.c.-c.a. bidirecional monofásico proposto é realizada através de simulações de cinco estudos de casos. O primeiro analisa o efeito da ação do controle da malha de tensão diferencial do primeiro estágio do conversor, a segunda e a terceira simulação apresentam a operação no modo retificador e no modo inversor, respectivamente. O quarto estudo avalia a transição abrupta entre modos de operação, e o quinto estudo de caso analisa a conexão de um conversor como carga na nanorede.

As simulações foram realizadas para um conversor com potência nominal de 1 kW, conectado a rede elétrica monofásica de 127 V através de um filtro LCL. A rede elétrica é solidamente aterrada, sendo considerada uma indutância de 770  $\mu\text{H}$  para  $L_{grid}$ , conforme a topologia de conversor apresentado no Capítulo 3 e reproduzido novamente na Figura 6.1.

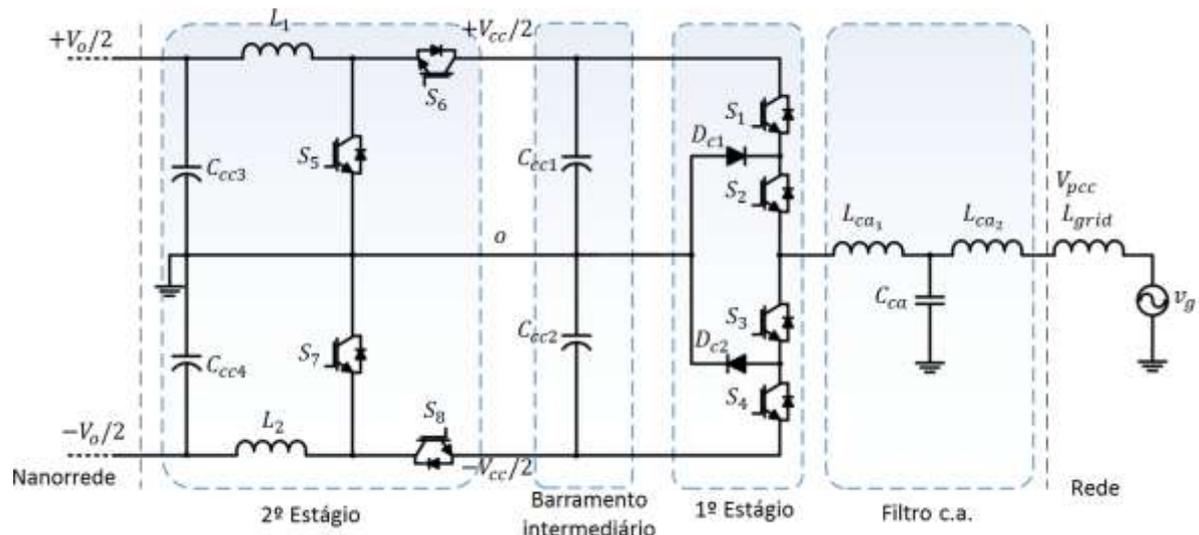


Figura 6.1 – Conversor bidirecional c.c.-c.a. monofásico de dois estágios.

A carga conectada na nanorede é modelada por uma resistência, com exceção da quinta simulação. A tensão nominal da nanorede é de 280 V, com faixa para comunicação entre conversores através de sinalização de barramento ente 260 V a 300 V. Os valores dos componentes utilizados em simulação estão expressos na Tabela 6.1.

Tabela 6.1 – Componentes utilizados na simulação.

Componente	Valor
$L_{grid}$	770 $\mu$ H
$L_{ca1}, C_{ca}, L_{ca2}$	630 $\mu$ H, 4 $\mu$ F, 200 $\mu$ F
$C_{cc1}, C_{cc2}$	220 $\mu$ F, 220 $\mu$ F
$C_{cc3}, C_{cc4}$	220 $\mu$ F, 220 $\mu$ F
$L_1, L_2$	2,4 mH, 2,4 mH

## 6.2 Ação da malha de tensão diferencial

Conforme apresentado no Capítulo 4, a malha de tensão diferencial do primeiro estágio do conversor tem a função de equalizar as tensões nos capacitores do barramento c.c. intermediário. A ausência de um controle sobre a diferença da tensão nos capacitores pode levar o barramento ao colapso. A tolerância de componentes é um parâmetro que leva a tensão nos capacitores a divergir, outro fator é a variação abrupta da carga na nanorede.

A Figura 6.2 apresenta as tensões nos capacitores do barramento c.c. intermediário para tolerância de  $\pm 20\%$  na capacitância dos capacitores do barramento. Pode-se verificar que devido à tolerância dos capacitores, as tensões começam a divergir, visto que o controle da

malha de tensão regula somente o valor médio da tensão no barramento em 600 V. A corrente injetada na rede elétrica apresenta elevada distorção harmônica, e devido o barramento intermediário sair de sua faixa de operação, a tensão na nanorrede é deteriorada.

A transição abrupta (transição em degrau) entre modos de operação do conversor com a nanorrede consumindo ou com a demanda de 700 W pode ser verificada na Figura 6.3. Inicialmente o conversor opera no modo retificador, e no instante de 2 segundos há uma transição para o modo inversor. Após a transição as tensões não convergem.

A ação da malha de tensão diferencial pode ser avaliada na Figura 6.4. Neste caso a malha de tensão diferencial gera uma referência de corrente compensando o desequilíbrio de tensões nos capacitores. Além disso, na transição abrupta entre modos de operação, o controle diferencial atua, e os valores médios das tensões nos capacitores convergem rapidamente, em aproximadamente 12 ciclos da rede elétrica, Figura 6.5. Logo, o barramento c.c. intermediário mantém-se dentro da sua faixa de operação, e o *ripple* da tensão da nanorrede é menor que 2%.

A corrente injetada na rede apresenta elevado conteúdo de harmônico par em regime permanente como consequência da faixa de tolerância dos capacitores do barramento intermediário. Em regime transitório, na ocorrência de variações de cargas, a injeção de harmônico ocorre por um instante de tempo proporcional a dinâmica da malha de tensão.

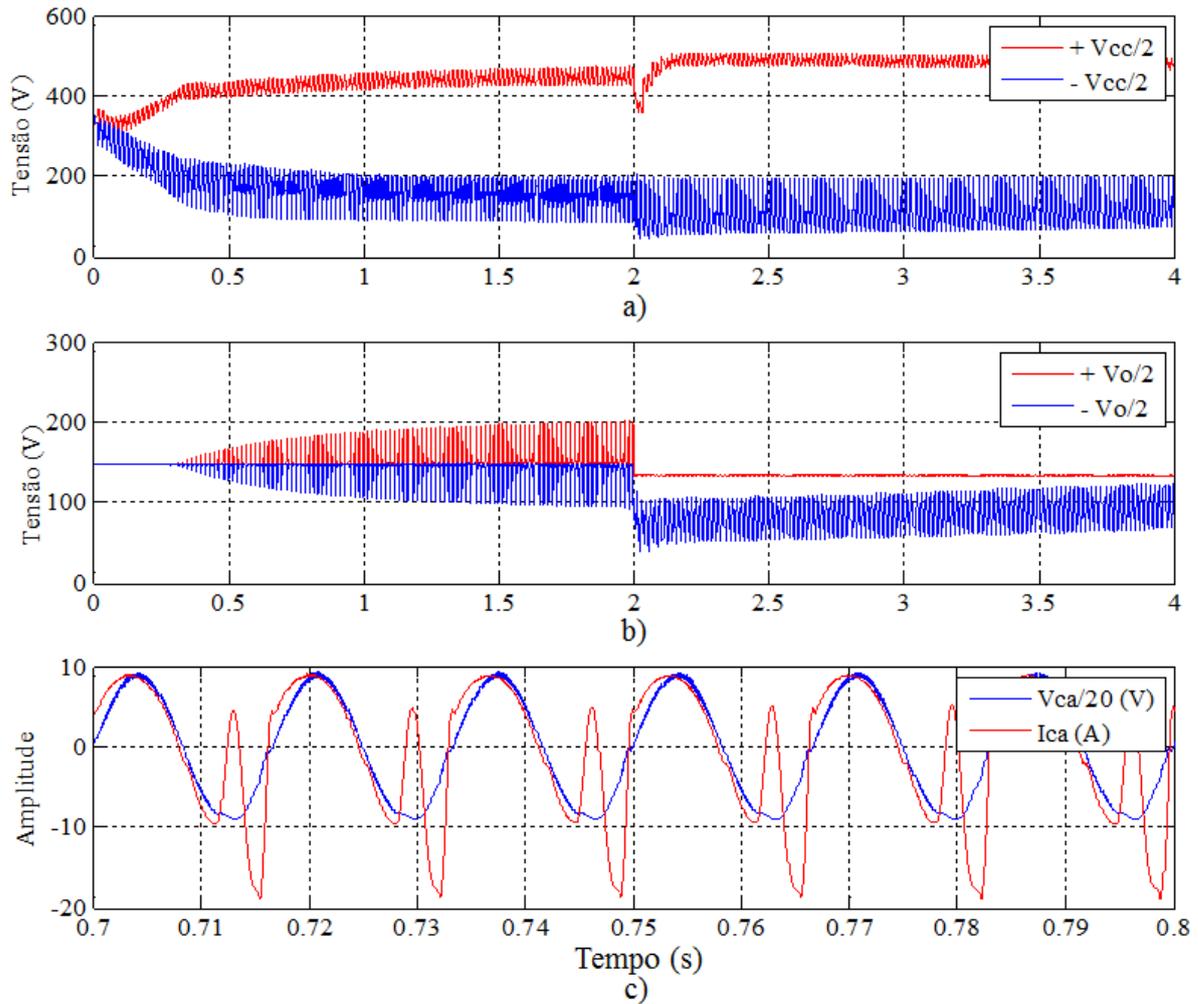


Figura 6.2 – Simulação sem a malha de controle diferencial: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica.

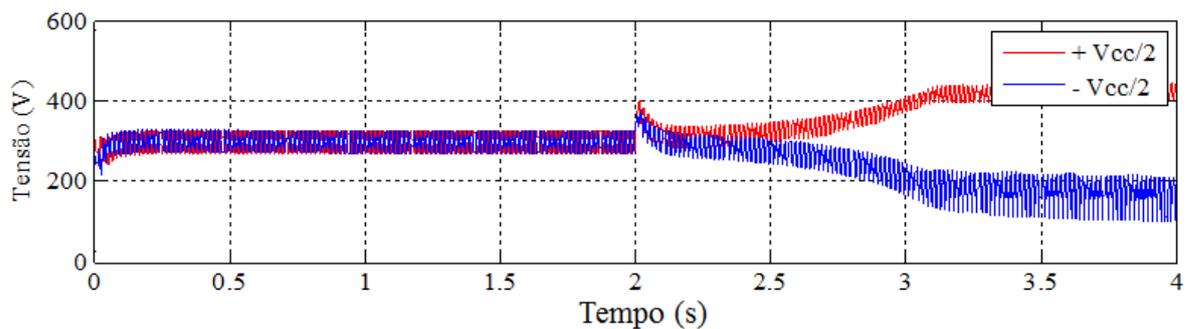


Figura 6.3 – Simulação sem a malha de controle diferencial: tensão nos capacitores do barramento intermediário para transição entre modo de operação.

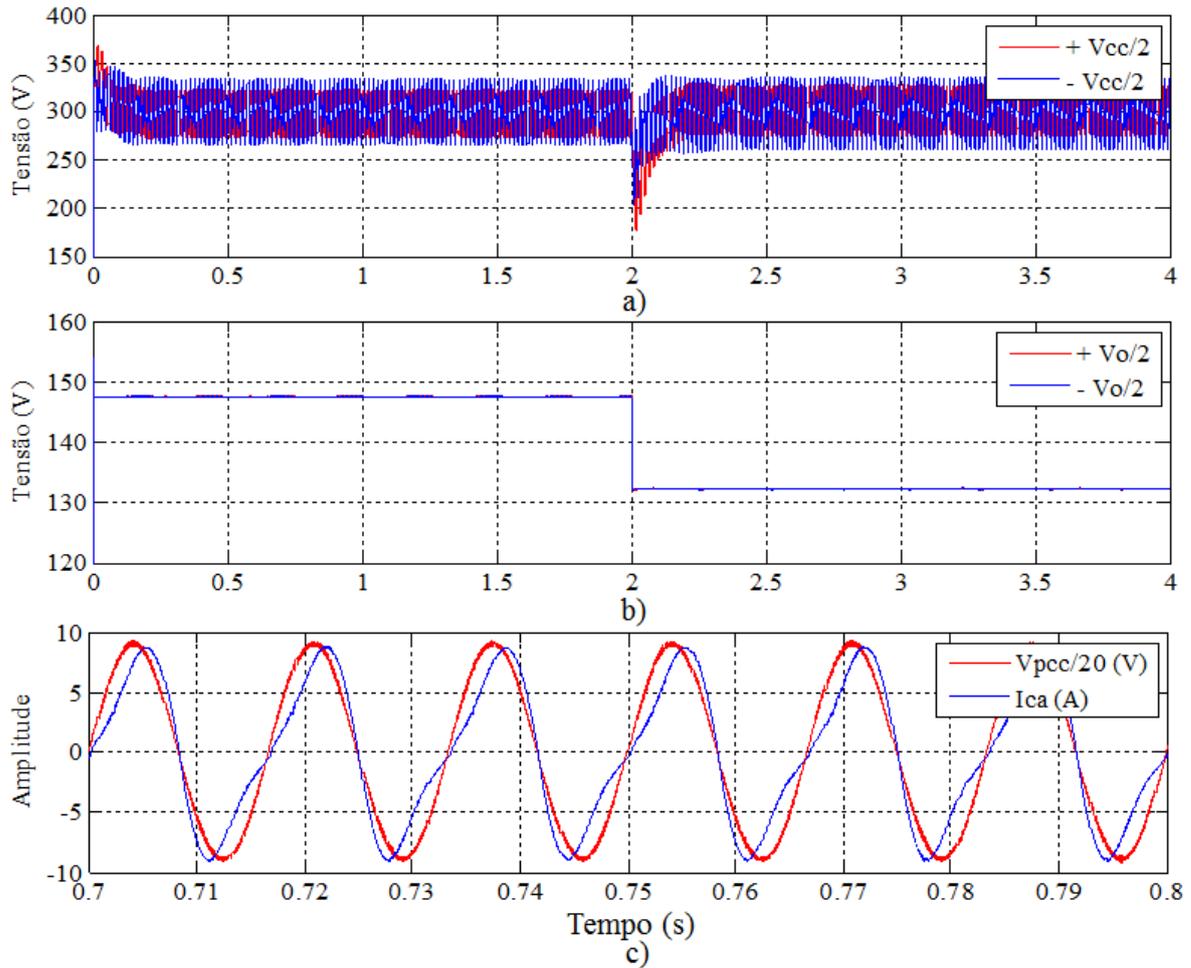


Figura 6.4 – Simulação com a malha de controle diferencial: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente injetada/absorvida pela rede elétrica.

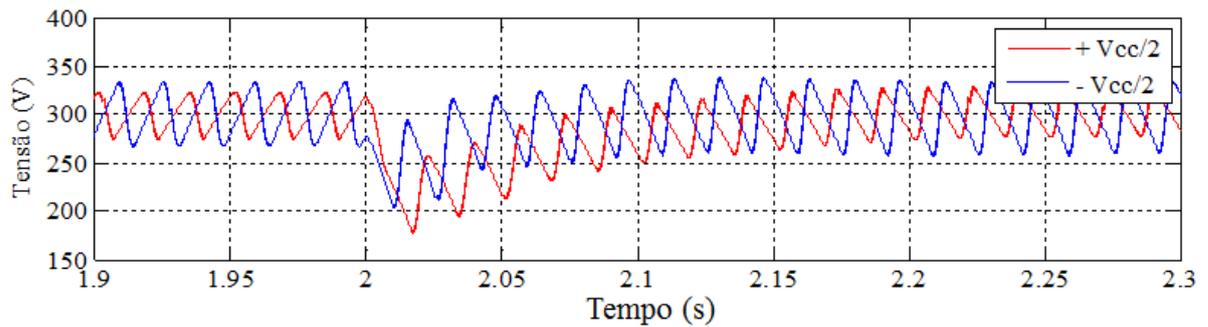


Figura 6.5 – Simulação com a malha de controle diferencial: tensão nos capacitores do barramento intermediário no intervalo de 1,9 s a 2,3 s.

### 6.3 Modo de operação retificador

O segundo estudo de caso apresenta o modo de operação retificador. Neste modo, o conversor transfere a energia da rede elétrica para a nanorrede através do defasamento de  $180^\circ$  da tensão em relação a corrente na entrada do PCC. Foram utilizadas resistências na nanorrede para a emulação de cargas. Na simulação apresentada na Figura 6.6, a potência inicial transferida pelo conversor é de 100 W. No instante de tempo de 1 s, a nanorrede passa a consumir 500 W através de um degrau de carga, e a partir de 2 s passa a demandar 1 kW (potência nominal) através de outro degrau de carga.

Observa-se que as ondulações das tensões no barramento intermediário aumentam conforme o aumento da potência transferida pelo conversor. Inicialmente, como os capacitores estão descarregados, há um transitório de corrente e um transitório da tensão nos capacitores do barramento intermediário de aproximadamente 16 ciclos da rede elétrica. Nesse período, a malha de controle diferencial equaliza as tensões nos capacitores.

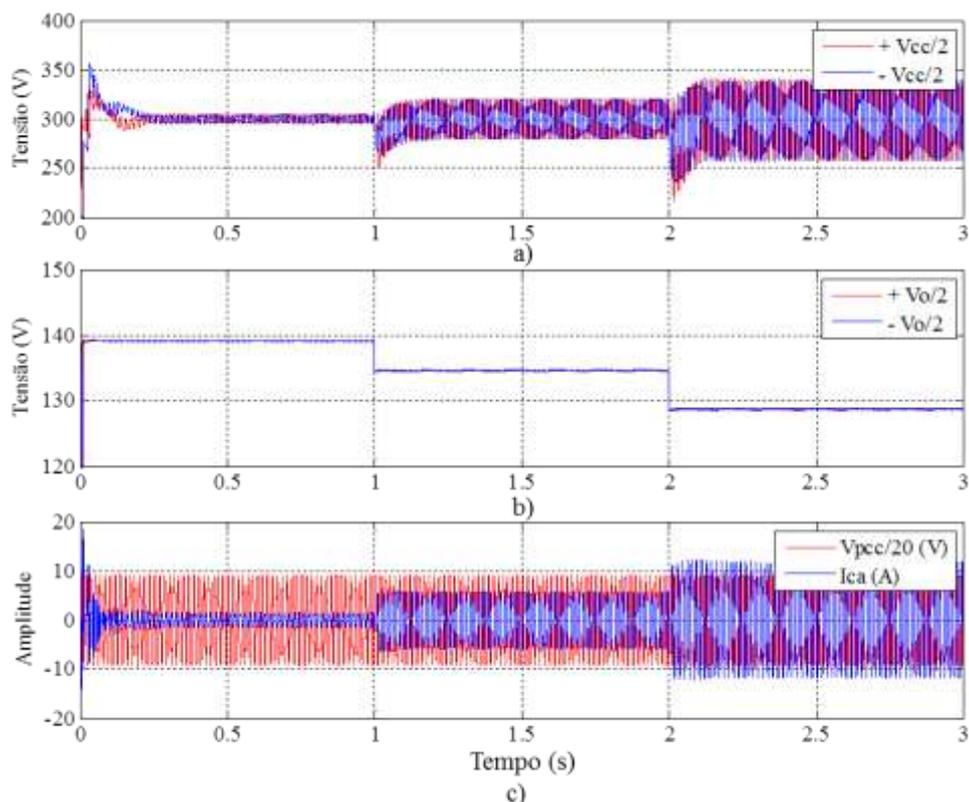
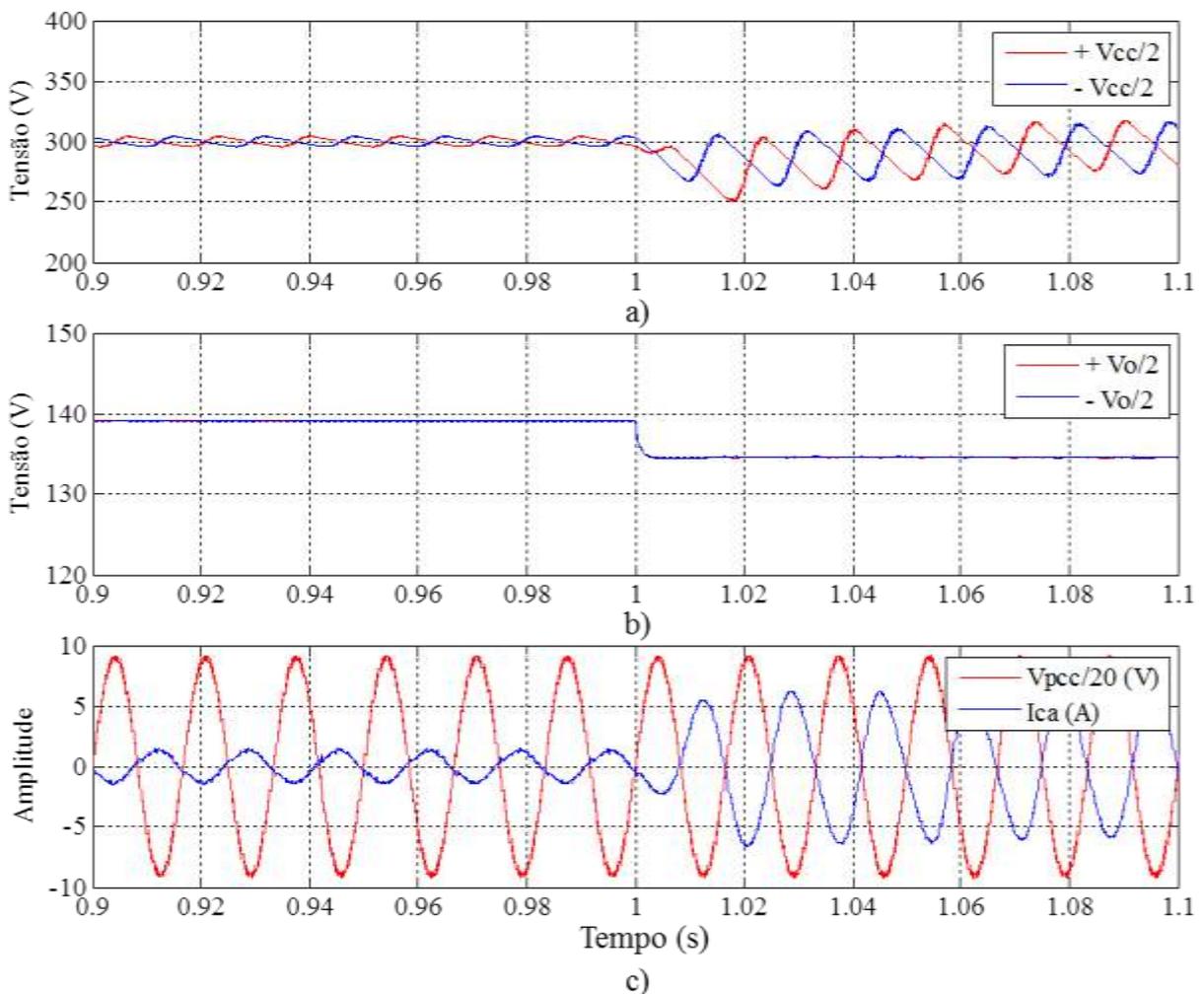


Figura 6.6 – Simulação do modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica.

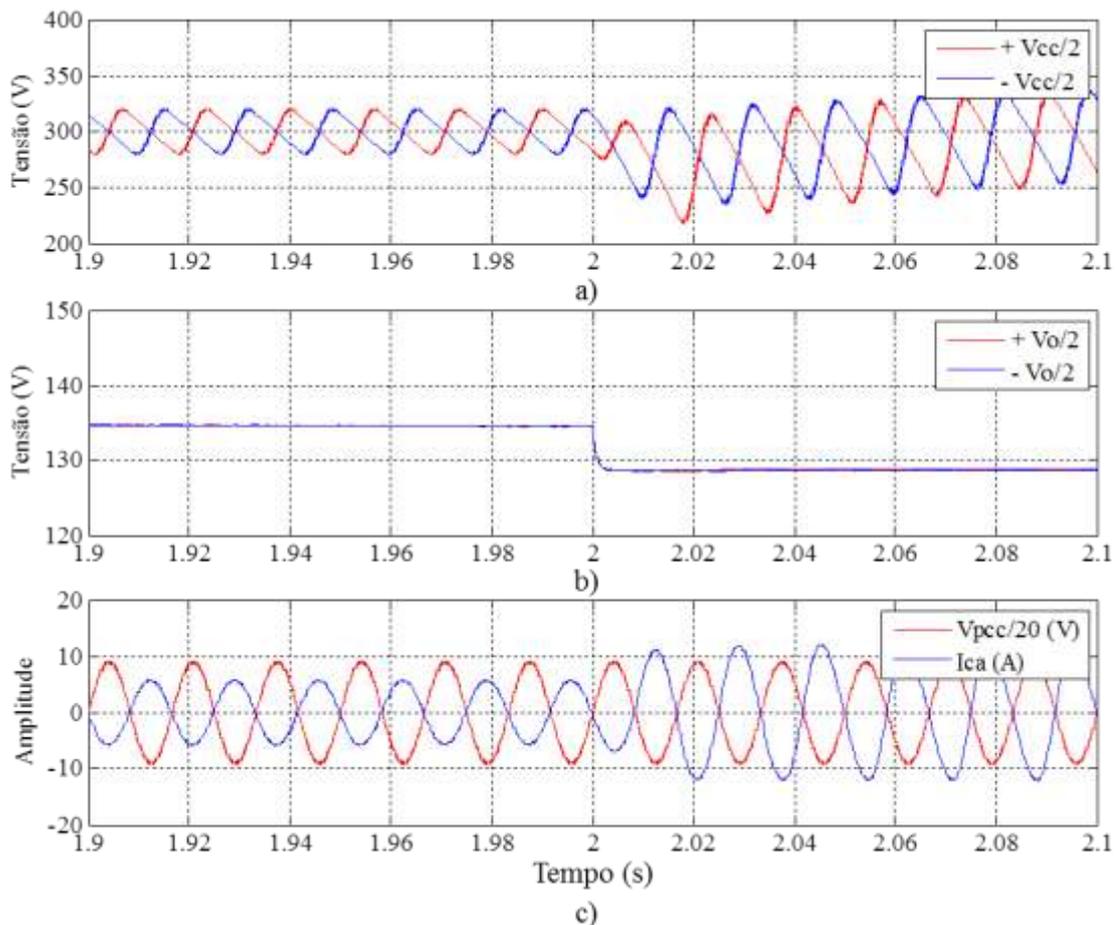
As Figuras 6.7 e 6.8 descrevem os transitórios de carga em 1 s e 2 s. O transitório da tensão dos capacitores é de aproximadamente seis ciclos da rede elétrica. Este também é o tempo de duração do transitório da malha de corrente. Nota-se também que a corrente está defasada de  $180^\circ$  em relação à tensão no PCC, o que representa a operação no modo retificador. Pode ser observado ainda que em regime permanente não é injetada segunda harmônica na rede elétrica, somente em regime transitório em consequência da variação de carga na nanorrede.



**Figura 6.7 – Transitório no modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica.**

O transitório na nanorrede, Figura 6.7-b e Figura 6.8-b, não apresenta sobretensões, sendo de aproximadamente 2 ms. A tensão da nanorrede ( $|+V_o/2| + |-V_o/2|$ ) em regime permanente é de aproximadamente 280 V a 260 V, faixa necessária para comunicação com

demais conversores da nanorrede via sinalização de barramento. A resistência virtual  $R_{droop}$ , projetada para o segundo quadrante da curva  $I_o \times V_o$  também é aplicada ao primeiro quadrante, conforme apresentado na Figura 4.23 no Capítulo 4, o que causa uma pequena diferença na faixa de comunicação, entretanto verifica-se a relação linear entre a tensão nanorrede e a potência transferida pelo conversor.



**Figura 6.8 – Transitório no modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica.**

Outra avaliação realizada é a transição em degrau de carga entre os limites máximos e mínimos de potência do conversor conforme ilustrado na Figura 6.9. O conversor inicia transferindo 100 W, em 0,5 s passa a transferir 1 kW, e a partir de 1,5s transfere 100 W. Nas transições, a nanorrede não apresenta sobretensões, e o tempo de resposta é de aproximadamente 2 ms. O tempo do transitório nas tensões do barramento c.c. intermediário e na corrente absorvida pela rede elétrica é de aproximadamente 18 ciclos da rede elétrica.

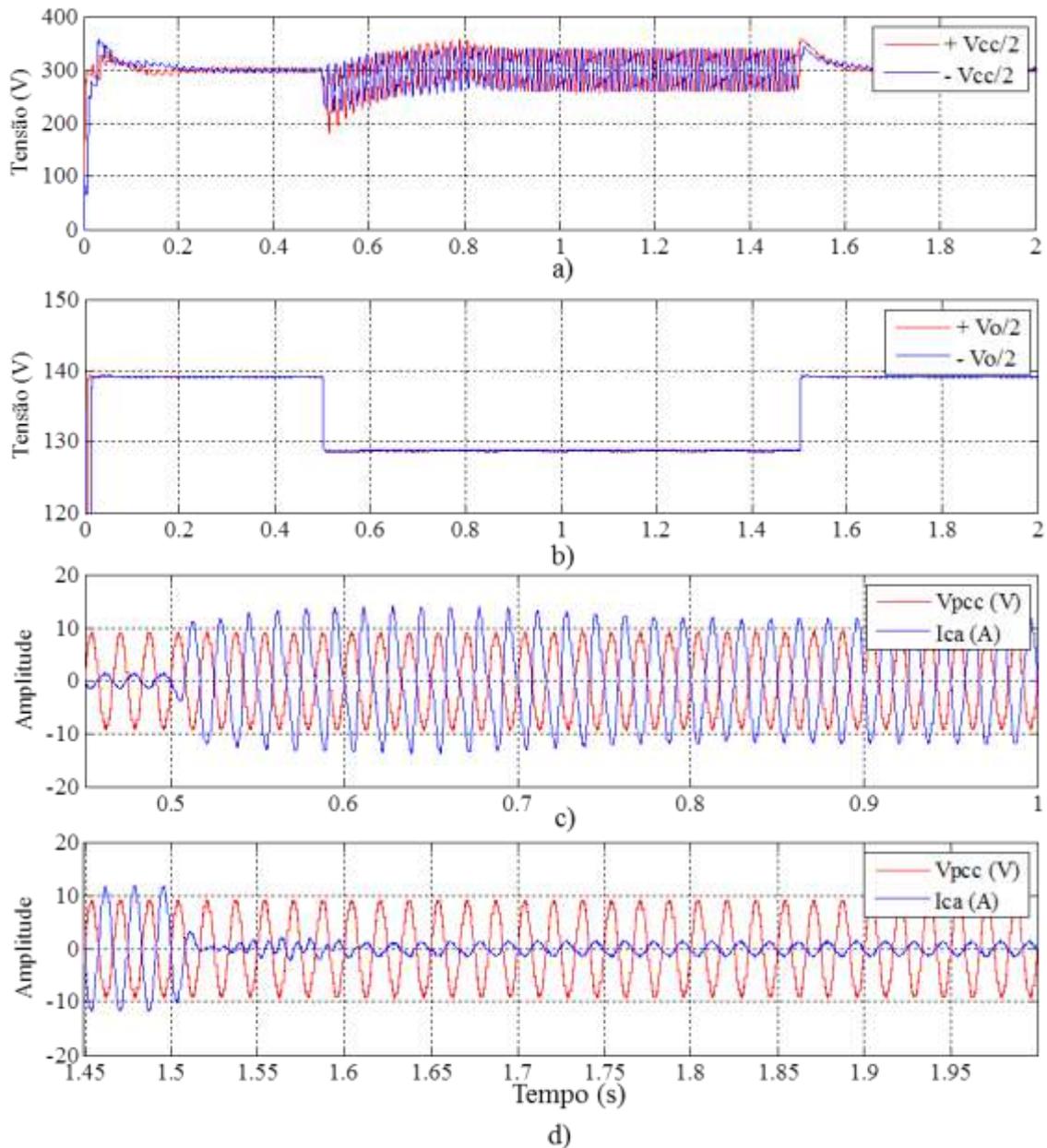


Figura 6.9 – Simulação do modo de operação retificador: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.

## 6.4. Modo de operação inversor

O modo de operação inversor é analisado no terceiro estudo de caso. No modo inversor (ou regenerativo) o conversor transfere a energia excedente da nanorrede para a rede elétrica através da injeção de uma corrente em fase com a tensão no PCC. A presença de fontes

no barramento da nanorrede que elevam de forma regulada a tensão do mesmo pode ser modelada por uma fonte de tensão programável, onde os níveis de tensão da comunicação por barramento são aplicados. Na simulação mostrada na Figura 6.10, a potência inicial transferida pelo conversor é de 100 W, no instante de tempo de 0,5 s a nanorrede passa a gerar 1 kW, e a partir de 1,5 s passa a transferir novamente 100 W.

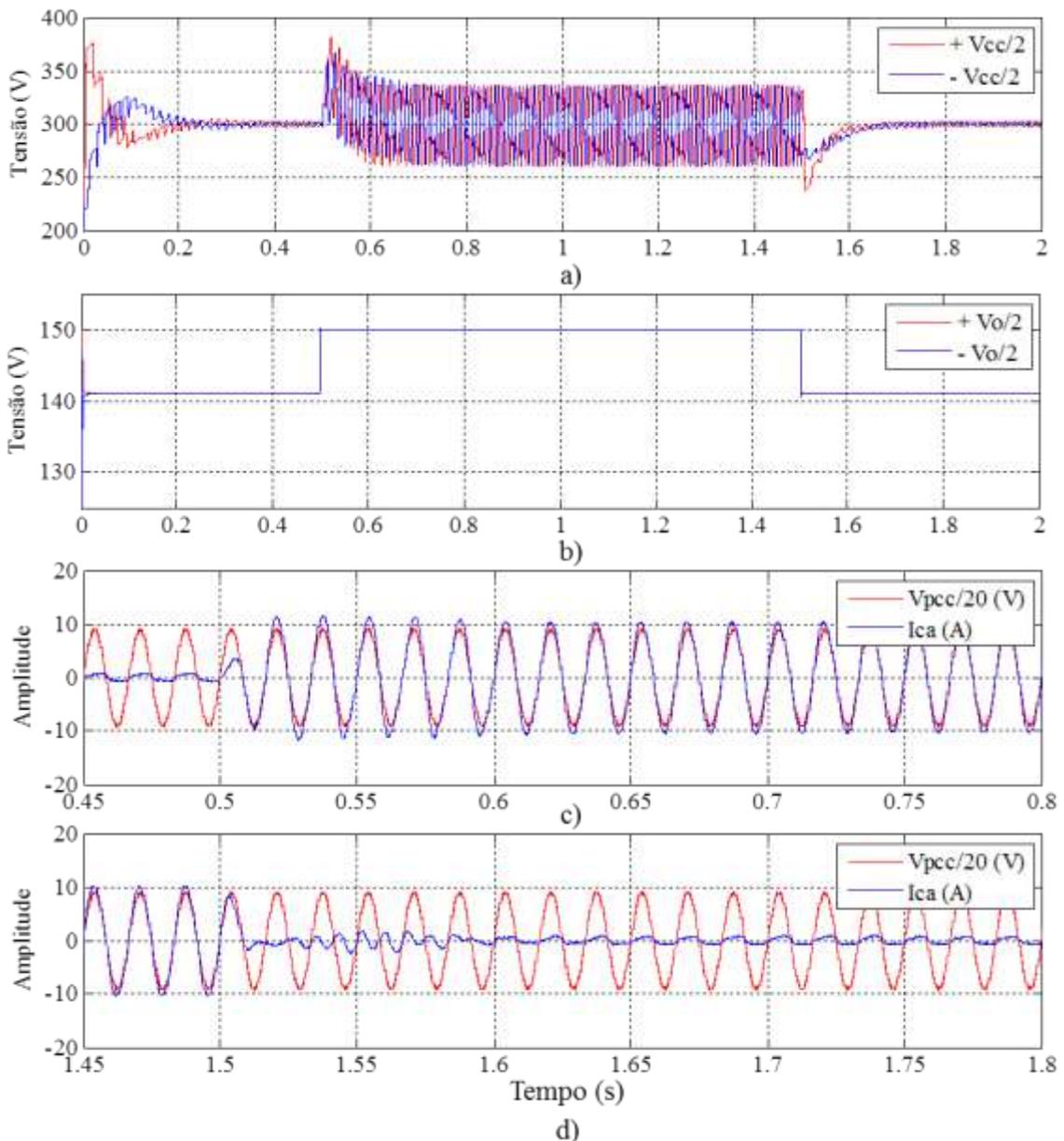


Figura 6.10 – Simulação do modo de operação inversor: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.

Como se pode observar na Figura 6.10-a, as tensões nos capacitores do barramento intermediário estão equalizadas em regime permanente. A tensão da nanorrede permanece entre 280 V e 300 V ( $|+V_o/2| + |-V_o/2|$ ), Figura 6.10-b, de acordo com a curva de *droop* projetada. Nota-se também que a corrente está em fase com a tensão no PCC, o que remete a operação no modo inversor.

A simulação apresenta três períodos transitórios. Inicialmente há um transitório, em virtude da carga do barramento intermediário, de aproximadamente 18 ciclos da rede elétrica. Este transitório, assim como o explicitado na Figura 6.6, podem produzir elevadas correntes, visto que os capacitores estão inicialmente descarregados. Neste caso, para a implementação considera-se uma boa prática partir o conversor com uma referência para os barramentos inicialmente de 0 V e variando linearmente no tempo (rampa de referência) até se atingir o valor nominal do barramento.

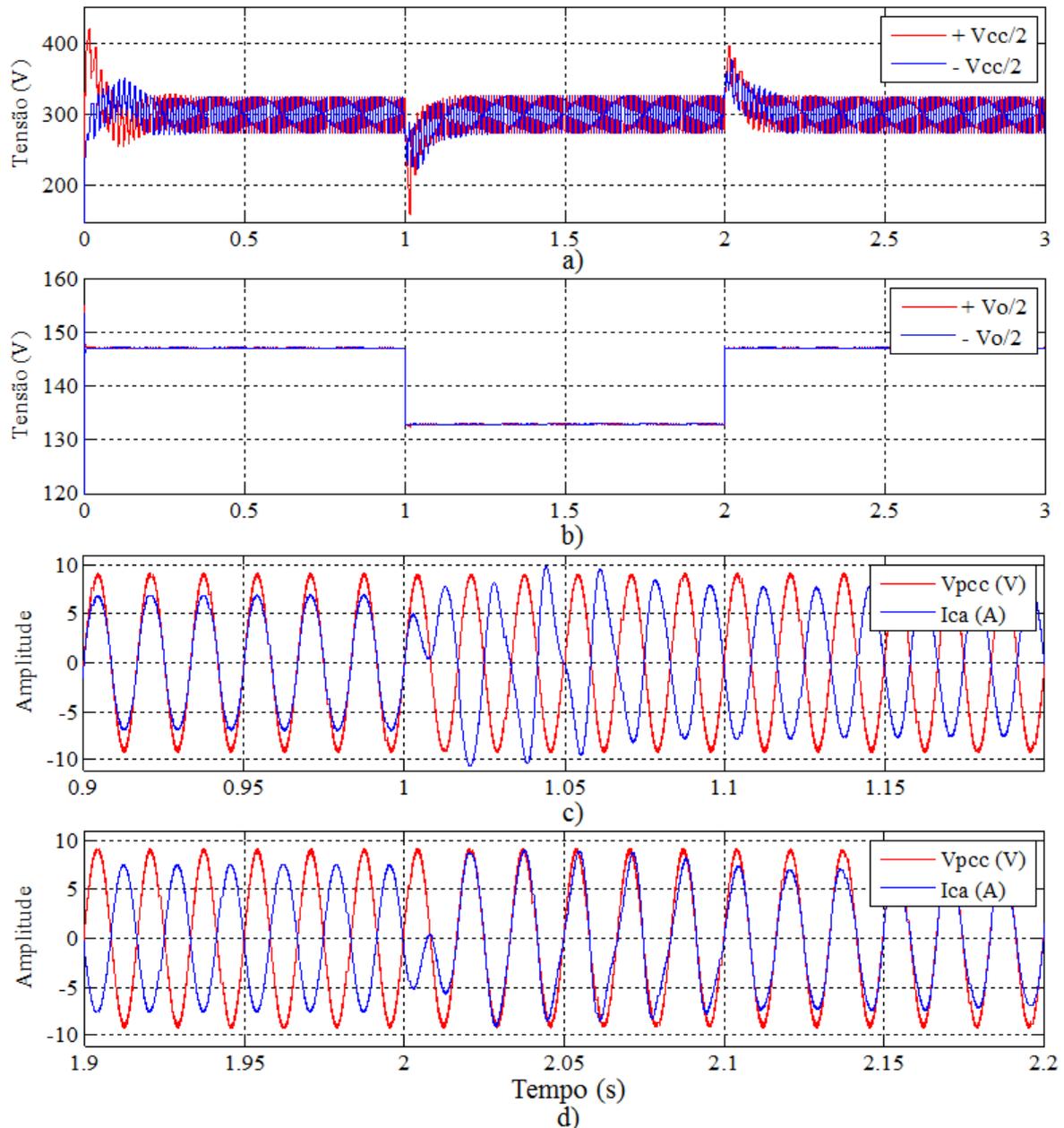
Os transitórios decorrentes da variação da potência transferida pelo conversor são mostrados na Figura 6.10-c e na Figura 6.10-d, e possuem duração de aproximadamente 2 ms. Verifica-se a ausência de sobretensões na nanorrede durante transitórios.

## **6.5. Transição entre modos de operação**

Após o estudo do modo de operação retificador e do modo inversor, outra análise necessária é a transição entre modos de operação. Esta situação ocorreria no caso em que a nanorrede deixa de fornecer energia para a rede elétrica e passa a consumir energia, ou então a nanorrede consumia e passa a fornecer energia instantaneamente. Sabe-se que dificilmente essas transições seriam instantâneas em virtude da dinâmica dos elementos presentes em uma nanorrede. Entretanto, com o objetivo de prever a pior condição possível considerou uma transição em degrau.

A Figura 6.11 apresenta duas transições entre modos de operação. Inicialmente o conversor está no modo inversor, no instante de tempo de 1 s o conversor passa do modo inversor para o modo retificador, e no instante de tempo de 2 s o conversor passa do modo retificador para o modo inversor. Nos dois modos o conversor transfere 700 W entre a rede elétrica e a nanorrede. Em regime permanente, os dois modos de operação atingem a equalização da tensão nos capacitores do barramento intermediário, a tensão na nanorrede se comporta conforme

a curva de *droop*, a corrente injetada na rede está em fase com a tensão no PCC para o modo inversor, e a corrente absorvida da rede está defasada de 180° para o modo retificador.



**Figura 6.11 – Simulação de transição entre modos de operação: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 0,5 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1,5 s.**

Em regimes transitórios, o balanceamento das tensões nos capacitores do barramento c.c. intermediário é obtido em nove ciclos da rede elétrica, não ocorrem sobretensões ou afundamentos na nanorrede, e os transitórios na nanorrede duram aproximadamente 2 ms. Nas

Figuras 6.11-c e 6.11-d visualiza-se que nas transições de modos de operação a forma da corrente é suave, somente há a inversão da fase, e há injeção de segunda harmônica para impedir que o barramento intermediário colapse.

O conversor foi projetado para transições abruptas entre modos de operação para condições de transferência de potência de até 70% do valor nominal do conversor (700 W). Para suportar transições em degrau entre modos de operação com valores de potência superiores é necessário um novo projeto para o barramento c.c. intermediário, considerando essa especificação. Como este tipo de condição dificilmente ocorrerá em um sistema do tipo nanorrede, a faixa de operação considerada no projeto é satisfatória para a aplicação.

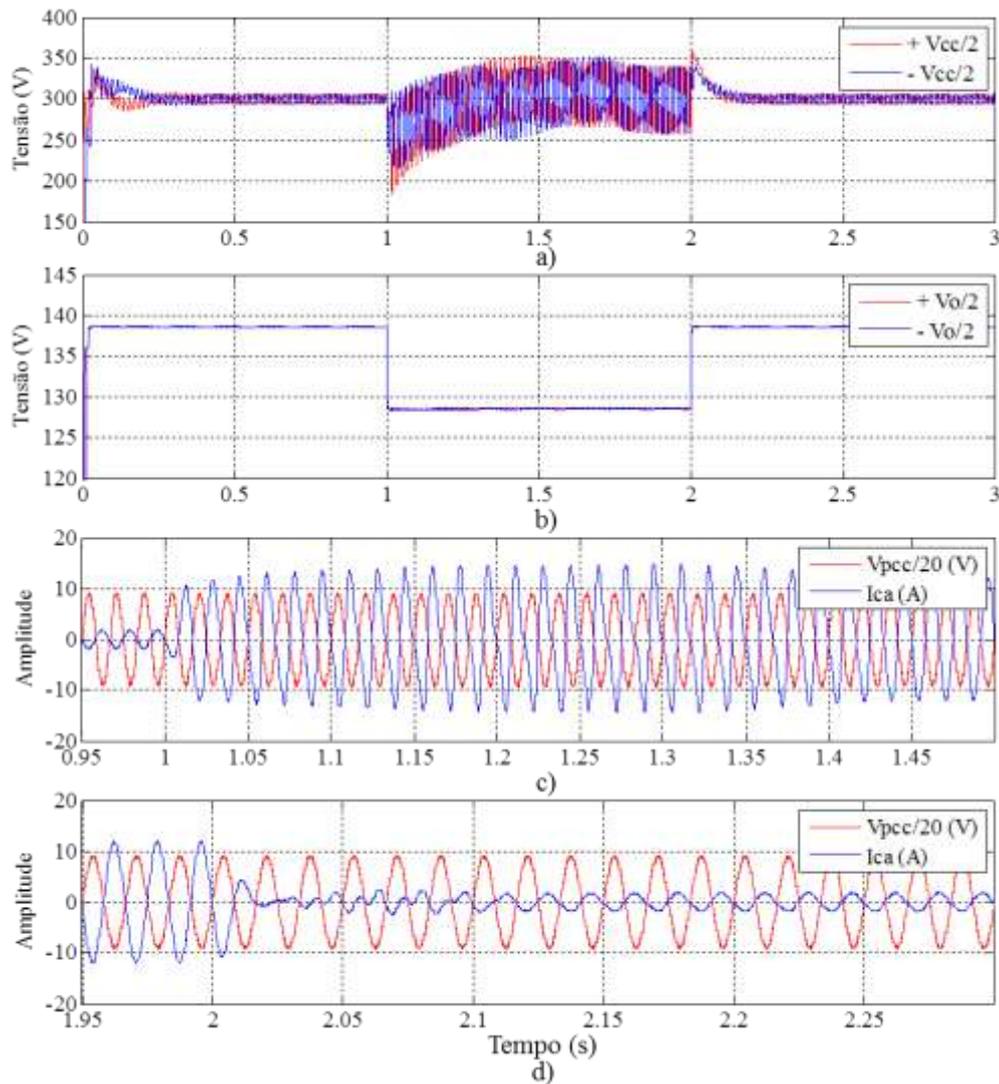
## 6.6 Conversor como carga na nanorrede

Na nanorrede é usual a conexão de conversores, como por exemplo, o conversor para conexão com um banco de baterias, o conversor para conexão de painéis fotovoltaicos, e diversas topologias de conversores para conexão de barramentos de baixa tensão (48 V ou 24 V), conforme apresentado no Capítulo 1. Desse modo, é importante a avaliação do comportamento do conversor bidirecional c.c.-c.a. monofásico na presença de um conversor como carga na nanorrede.

Para este estudo de caso, utilizou-se um conversor *buck* na nanorrede alimentando um barramento de 48 V, de potência nominal igual a potência da nanorrede. A Tabela 6.2 apresenta a especificação e os valores de componentes projetados utilizados na simulação. Na simulação, apresentada na Figura 6.12, variou-se a potência da saída do conversor *buck* entre 100 W a 1 kW. Inicialmente a potência do conversor *buck* é de 100 W, no instante de tempo de 1 s há um degrau de potência de 900 W, e o conversor passa a absorver 1 kW, e em 2 s o há outro degrau de potência e o conversor passa a demandar 100 W da nanorrede.

**Tabela 6.2 – Componentes utilizados na simulação.**

Componente/Especificação	Valor
$C_{buck}$	220 $\mu F$
$L_{buck}$	2,4 mH
$C_{in}$	220 $\mu F$
Tensão de saída	48 V
Potência de saída	1 kW



**Figura 6.12 – Simulação de carga com característica de potência constante: a) Tensão nos capacitores do barramento intermediário, b) Tensão nos capacitores de saída para a nanorrede, c) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 1 s, d) Transitório de tensão no PCC (escala de 1/20) e corrente absorvida pela rede elétrica no tempo de 2 s.**

Como pode ser observado na Figura 6.12, em regime permanente o conversor apresenta o mesmo comportamento do segundo estudo de caso, onde as tensões no barramento c.c. intermediário são balanceadas, a tensão na nanorrede segue a curva de *droop*. O regime transitório é evidenciado na Figura 6.12-c e na Figura 6.12-d. No transitório de 100 W para 1 kW, no instante de tempo de 1 s, o tempo de duração é maior que os apresentados nos estudos de casos anteriores, com duração em torno de 50 ciclos da rede elétrica. O outro transitório de potência, instante de tempo de 2 s, tem duração de 12 ciclos da rede elétrica, conforme estudos anteriores. Durante transições não há sobretensões na nanorrede e a corrente absorvida da rede apresenta transição suave.

## 6.7 Conclusões do capítulo

Este Capítulo discutiu os resultados obtidos em simulação de forma a validar o projeto e a estratégia de controle proposta para o conversor direcional c.c.-c.a. monofásico através de cinco estudos de casos. O primeiro estudo de caso avaliou a ação da malha de controle diferencial do primeiro estágio do conversor. Como observado, a malha de controle diferencial é essencial para a operação do conversor tanto em regime permanente, quando em regime transitório. A tolerância de componentes do conversor, como capacitores, medidores de corrente e tensão, é um parâmetro muito importante em regime permanente. Estes elementos devem possuir elevada tolerância, de modo que a injeção de harmônico par na rede elétrica esteja dentro das normas de conexão.

A segunda simulação verificou o modo de operação retificador em regime permanente e regime transitório. Em regime permanente não é injetado segunda harmônica na rede elétrica, somente no regime transitório devido à variação de carga na nanorrede. A duração de transitórios é de aproximadamente 18 ciclos da rede elétrica. As tensões nos capacitores do barramento intermediário são equalizadas após períodos transitórios e a tensão na nanorrede é regulada rapidamente, em intervalo de tempo de 2 ms, sem sobretensões.

O modo de operação inversor é analisado no terceiro estudo de caso. A nanorrede opera conforme a curva de *droop* projetada, e não houve sobretensões na nanorrede. O tempo de transitórios é similar aos tempos do modo retificador. Uma boa prática para a implementação é a partida do conversor com uma rampa de referência para os barramentos, onde inicialmente a referência seria de 0 V e cresceria linearmente no tempo até o valor nominal do barramento.

O quarto estudo de caso analisou a transição entre modos de operação. O comportamento foi conforme o esperado, de acordo com os resultados de simulação do segundo e do terceiro estudo de caso. Em regime transitório o balanceamento das tensões nos capacitores do barramento intermediário durou nove ciclos da rede elétrica, e a transição da corrente foi suave. O projeto do conversor, considerando transições abruptas entre modos de operação para condições de transferência de potência de até 70% do valor nominal do conversor apresentou resposta rápida, sem ocorrência de sobretensões ou afundamentos de tensão na nanorrede. Assim, o projeto é satisfatório para a aplicação em nanorredes.

O quinto estudo de caso avaliou o comportamento do conversor bidirecional c.c.-c.a. monofásico na presença de um conversor como carga na nanorrede. Este é considerado um

caso típico em virtude das diversas topologias de conversores que podem ser conectados na nanorrede. Para o estudo de caso foi utilizado um conversor *buck* alimentando um barramento de 48 V. A diferença apresentada foi em regime transitório para o degrau de potência de 900 W, onde o regime transitório durou 50 ciclos da rede elétrica. As demais características foram mantidas, como a equalização de tensões do barramento c.c. intermediário e a ausência de sobretensões na nanorrede.

# Capítulo 7

## Implementação e resultados experimentais

### 7.1 Introdução

Neste capítulo é apresentado o protótipo desenvolvido para o conversor bidirecional c.c.-c.a. monofásico de dois estágios, e o leiaute da montagem realizada para os ensaios. Também são apresentados ensaios com o objetivo de validar o primeiro estágio desse conversor.

### 7.2 Protótipo do conversor

O protótipo foi desenvolvido para a potência nominal de 1 kW, conforme projeto apresentado no Capítulo 3. Os circuitos podem ser agrupados em: primeiro estágio, barramento c.c. intermediário, segundo estágio, filtro c.a., drivers, *controlCARD*, e medição e condicionamento de sinais. O conversor é apresentado na Figura 7.1. O esquemático da placa desenvolvida pode ser verificado no Apêndice C.



Figura 7.1 - Protótipo do conversor.

### 7.2.1 Primeiro estágio

O circuito do primeiro estágio realiza a interface entre o barramento c.c. intermediário e a rede elétrica. Este estágio é composto por um conversor NPC.

### 7.2.2 Barramento c.c. intermediário

O circuito do barramento c.c. intermediário é o responsável pelo *link* entre o sistema c.a. e o sistema c.c. É composto por capacitores eletrolíticos e capacitores de polipropileno.

### 7.2.3 Segundo estágio

O circuito do segundo estágio apresenta dois conversores retificadores síncronos, os quais tem a função de regular a tensão da nanorrede.

### 7.2.4 Filtro c.a.

Este circuito é composto por um filtro LCL, o qual realiza a conexão do conversor à rede elétrica, e pelo relé de conexão com a rede.

### 7.2.5 Drivers

Para o comando dos transistores IGBTs foi utilizado o driver DRO100D25A [95] da fabricante *Supplier*. Este driver é baseado no optoacoplador HCPL-316J da *Avago Technologies*, apresenta dois canais independentes e isolados, possui proteção contra baixa tensão de alimentação nos secundários dos optoacopladores, proteção de curto-circuito dos transistores de potência, através do monitoramento da tensão entre coletor e emissor, permite o intertravamento entre os dois canais, com tempo morto (*dead-time*) ajustável, possibilita frequências de comutação de até 100 kHz, sendo capaz de comandar transistores IGBTs de até 1200 V. A Figura 7.2 ilustra o driver DRO100D25A.

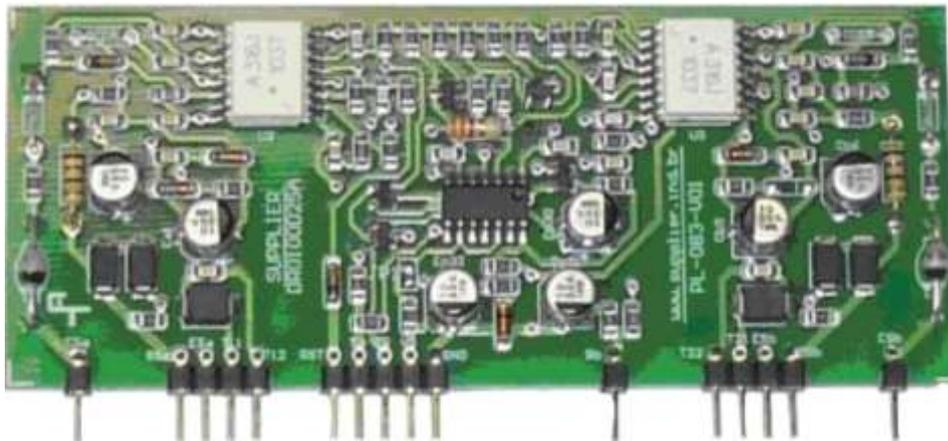


Figura 7.2 - Driver DRO100D25A, *Supplier*.

O driver é alimentado através da fonte DS320-08A [95] da fabricante *Supplier*. Trata-se de uma fonte chaveada isolada de dois canais, expansível até 8 canais através da adição externa de transformadores de pulso. A fonte consiste em um conversor estático operando em 480 kHz, com entrada 15 V de alimentação. Possui fusível de 750 mA para proteção de curto-circuito e diodo zener de 18 V para proteção de sobretensão. A Figura 7.3 ilustra a fonte DS320-08A.



Figura 7.3 - Fonte DS320-08A, Supplier.

## 7.2.6 ControlCARD

O controle digital é implementado pelo DSC (*Digital Signal Controller*) TMS320F28335 da família *Delfino* da *Texas Instruments*. As principais características desse DSC é a precisão de 32 bits em ponto flutuante, com processamento de até 150 MHz, compatibilidade de código entre a plataforma C2000 e ambiente de desenvolvimento modular (*controlCARD*).

A *Texas Instruments* provê um ambiente de avaliação e desenvolvimento de baixo custo denominado *controlCARD*. Essa placa possui interfaces padrões para entradas analógicas, entradas e saídas digitais, sinais JTAG, alimentação em 5 V, e diodos de grampeamento com função de proteção nas entradas analógicas. A *controlCARD* utilizada é a TMDSCNCD28335 [96], desenvolvida para o DSC TMS320F28335, mostrada na Figura 7.4.



Figura 7.4 - TMDSCNCD28335, Delfino C28335 *controlCARD*.

De uma forma geral o DSC é responsável pela execução das seguintes tarefas:

- Conversão analógica para digital de sinais de corrente e tensão;
- Supervisão de sinais de tensão;
- Implementação da PLL;

- Cálculo de erro entre sinais medidos e sinais de referência;
- Cálculo dos controladores das malhas de tensão e de corrente;
- Geração de sinais de comando para as chaves semicondutoras;
- Sinalização de erros.

O fluxograma do *firmware* desenvolvido para o conversor é apresentado nas Figuras 7.5 e 7.6. Após a inicialização das variáveis e do sistema, e da configuração de periféricos, a interrupção para sincronização com a rede elétrica é habilitada. Nessa interrupção é verificado se a tensão e a frequência da rede elétrica estão dentro de valores aceitáveis para a conexão do conversor. Após espera-se um tempo suficiente para a sincronização do PLL e então a interrupção do ADC é habilitada. Essa interrupção ocorre a partir do módulo ePWM1 do DSC. Outra interrupção habilitada é a de erro de driver, que ocorre na presença de um curto-circuito em uma das chaves semicondutoras em um braço do conversor.

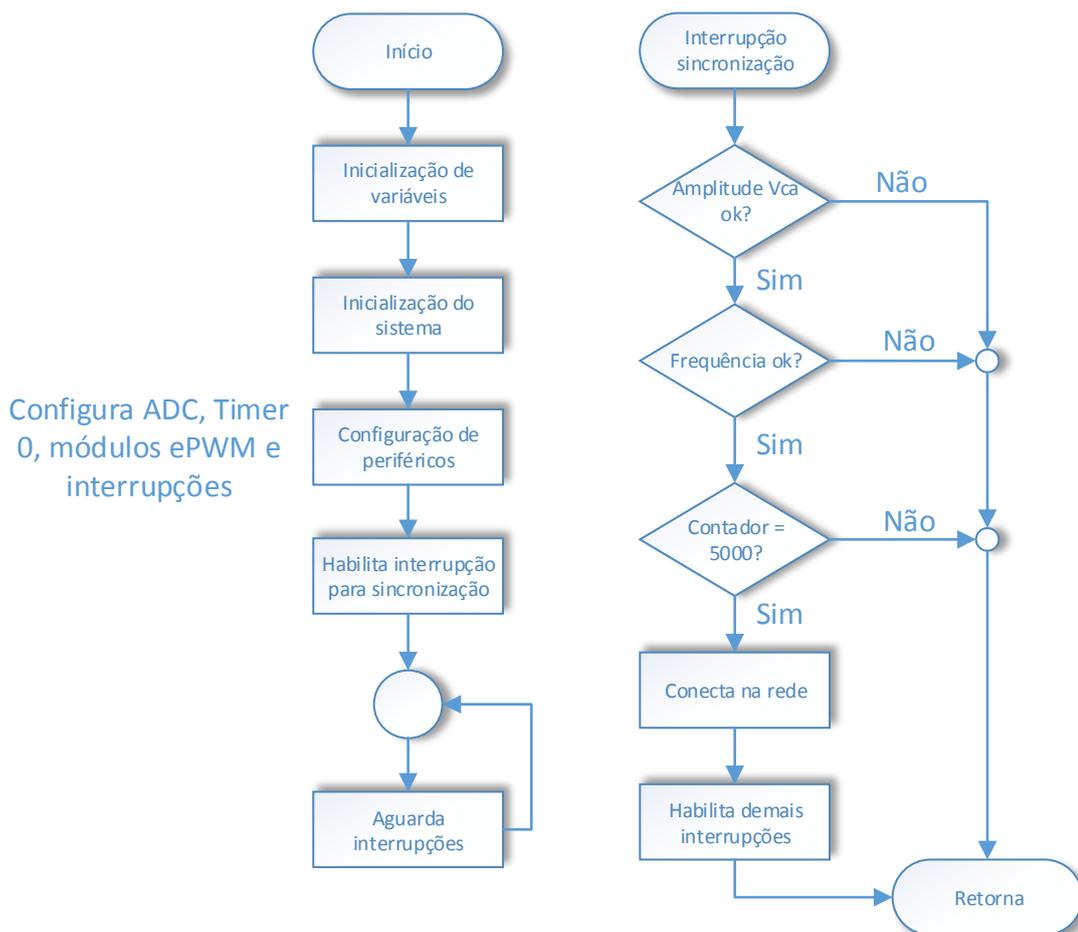


Figura 7.5 – Diagrama de blocos para o firmware desenvolvido durante a inicialização do conversor.

A Figura 7.6 ilustra a interrupção do ADC/ePWM. Essa interrupção ocorre com a frequência de 36 kHz. Verifica se há sobretensão nos capacitores do barramento c.c. intermediário ou nos capacitores do segundo estágio do conversor. Caso haja sobretensões, os módulos ePWMs são desativados, o conversor é desconectado da rede elétrica via relé de conexão e indica-se o tipo de problema ocorrido. Se a tensão estiver em níveis aceitáveis, calcula-se a tensão de pico da rede elétrica, calcula-se a PLL, atualizam-se as referências para as malhas de controle, calculam-se as leis de controle, e finalmente os módulos ePWM são atualizados.

Outra interrupção habilitada é a de estado, que tem a função de criar uma variação em rampa para as tensões de referências utilizadas no controle dos conversores e também indicar se o conversor está operante.

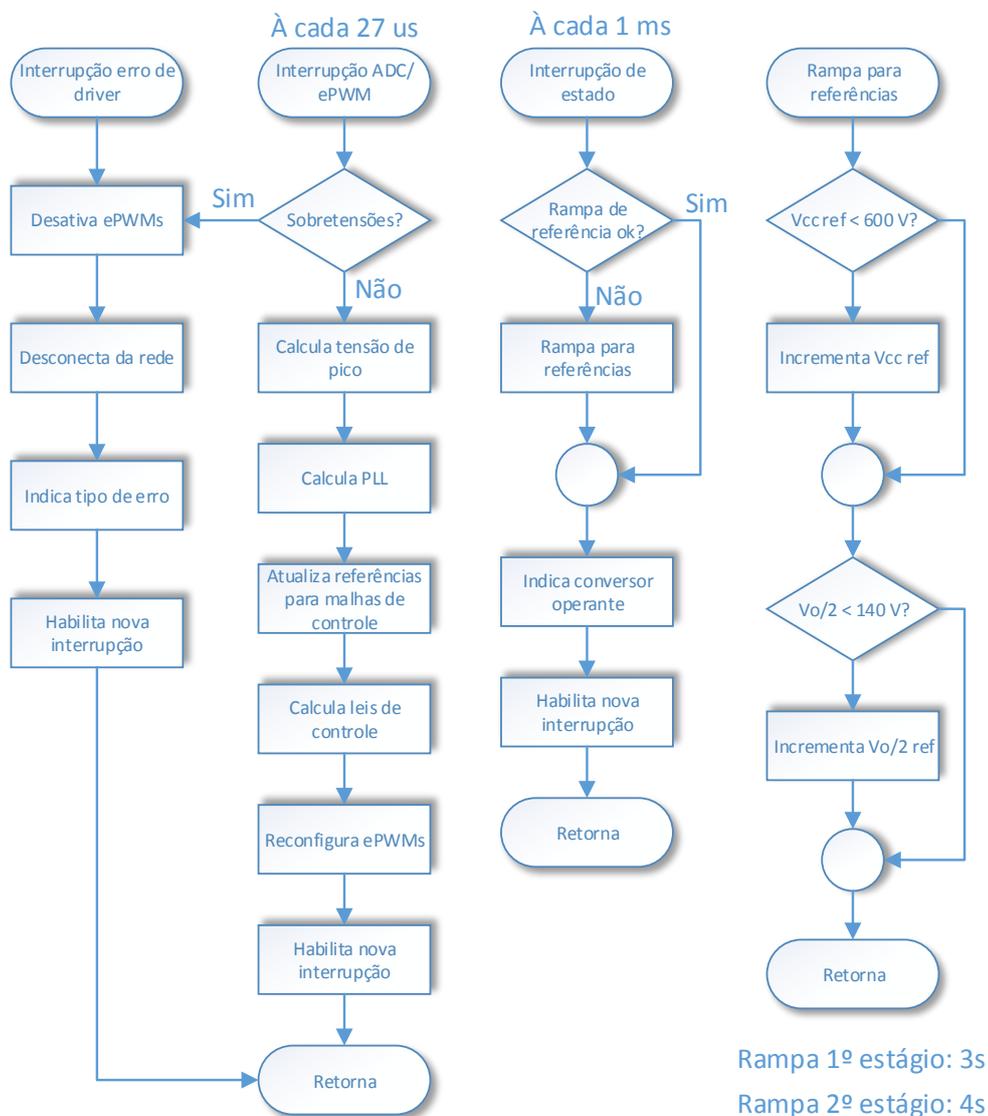


Figura 7.6 – Diagrama de blocos para o firmware desenvolvido após a inicialização do conversor.

### 7.2.7 Medição e condicionamento de sinais

A medição de sinais de corrente é isolada e realizada com o sensor ACS710 [97] da fabricante *Allegro*. Este circuito integrado (CI) consiste de um sensor de efeito Hall linear, o qual é usualmente aplicado no controle de motores elétricos, no gerenciamento de carga e detecção de sobrecorrente em sistemas de conversão de potência, no monitoramento de baterias e em UPS.

O ACS710 apresenta circuitos para condicionamento de sinais integrado, e a faixa de alimentação pode ser entre 3 V a 5 V. Dessa forma, a saída de sinal analógica pode ser conectada diretamente a microcontroladores ou DSCs. A largura de banda passante do sinal medido pode ser de até 120 kHz, o erro esperado na medição varia de  $\pm 1,6\%$  a  $\pm 5,6\%$ , e o tempo de propagação estimado para o sinal medido é de 1  $\mu$ s.

A medição de sinais de tensão não é isolada e é realizada por circuitos divisores de tensão. Os sinais são condicionais a níveis adequados ao DSC através de estágios com filtros *anti-aliasing* e filtros para ruídos de chaveamentos. Em medições de sinais alternados também são implementados circuitos para deslocamentos de nível e circuitos *buffer*. Nos circuitos projetados foram utilizados os amplificadores operacionais OPA2350 [98] e o LM6132 [99], ambos da *Texas Instruments*.

O condicionamento dos sinais de saída do DSC é realizado pelo CI LN74LS07. Este componente é um *buffer* com saída a coletor aberto, sendo utilizado para conversão de níveis de tensão TTL (*Transistor-Transistor Logic*) para níveis CMOS (*Complementary Metal-Oxide-Semiconductor*).

### 7.3 Leiaute da montagem

Para a aquisição de resultados experimentais foi montado o leiaute apresentado na Figura 7.7. A Tabela 7.1 apresenta os dispositivos utilizados. Para a emulação do modo de operação retificador a chave  $S_2$  deve ser aberta e a chave  $S_1$  deve ser fechada. Para o modo de operação inversor, a chave  $S_1$  deve ser aberta e a chave  $S_2$  deve ser fechada. Uma fonte na nanorrede é emulada através do projeto de uma fonte implementada através da rede elétrica, descrita como *fonte nanorrede* na Figura 7.7. A carga presente na nanorrede é emulada através do banco de resistências  $R$  na Figura 7.7.

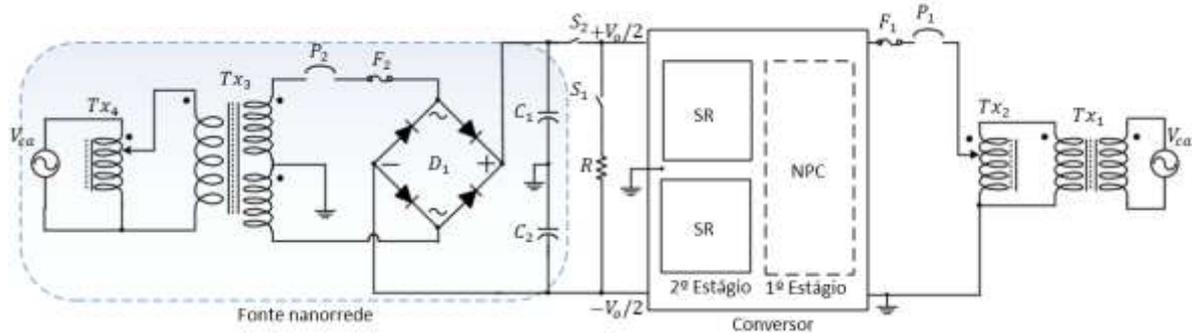


Figura 7.7 - Leiaute da montagem.

Tabela 7.1 – Dispositivos utilizados na montagem.

Dispositivo	Especificação	Função
$F_1, F_2$	250 V / 15 A	Fusível rápido.
$P_1, P_2$	250 V / 20 A	Disjuntor monofásico.
$Tx_1$	1,5 kVA / 1: 1	Transformador para isolamento.
$Tx_2, Tx_4$	1,5 kVA / 127 $V_{rms}$	Variador de tensão monofásico.
$Tx_3$	1,5 kVA / 1: 2	Transformador para isolamento e elevação da tensão.
$D_1$	KBPC3508, 35 A, 1000 V	Ponte de diodos monofásica.
$C_1, C_2$	9 mF / 300 V	Capacitores eletrolíticos.
$R$	50 $\Omega$ a 700 $\Omega$	Banco de resistências.
$V_{ca}$	127 $V_{rms}$ , 60 Hz	Tensão da rede elétrica monofásica

## 7.4 Resultados experimentais

Foram realizados ensaios para o primeiro estágio do conversor em três faixas de potência para o modo de operação inversor e para o modo de operação retificador.

Durante os ensaios verificou-se a presença de ruídos induzidos na trilha entre a saída analógica do CI ACS710 e a controlCARD. Desse modo, foi necessária a inserção de um filtro passa-baixa com frequência de corte em 180 kHz alocado próximo a controlCARD.

Outra observação realizada foi na distorção harmônica da tensão da rede elétrica. Conforme poderá ser visto nos resultados experimentais, a rede elétrica apresenta THD de aproximadamente 5,59%, devido ao formato mais trapezoidal.

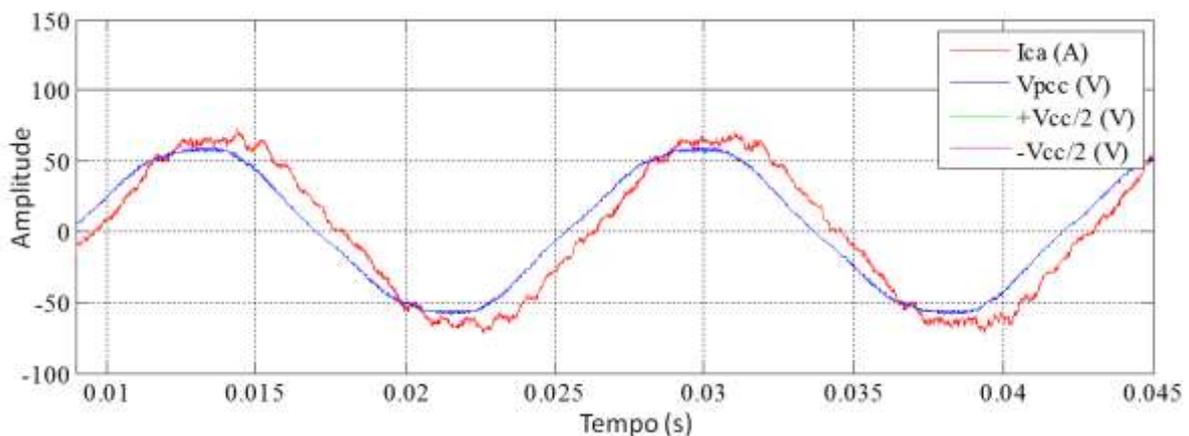
Os resultados experimentais são apresentados conforme a estratégia de controle apresentado no Capítulo 4 para o primeiro estágio do conversor. É considerado o controle em malha fechada da malha interna de corrente e o controle em malha aberta da malha externa de tensão. O PLL implementado é o descrito no Capítulo 5.

### 7.4.1 Modo inversor

Conforme o leiaute da Figura 7.7, a emulação do modo de operação inversor é realizada através de uma fonte simétrica de tensão elevada. De acordo com os equipamentos e a instrumentação disponível selecionou-se a tensão de  $\pm 100\text{ V}$  para o barramento c.c. intermediário. Em virtude de se trabalhar com uma tensão de barramento menor que a apresentada nos estudos e simulações dos demais capítulos desse trabalho, optou-se por manter a escala da relação entre estes dois valores também para outros parâmetros, como a tensão de pico de rede elétrica e a potência do conversor. Dessa forma, a tensão de pico da rede elétrica passa a ser de  $60\text{ V}$ , e a potência nominal do conversor passa a ser de  $330\text{ W}$ .

Com a malha de tensão aberta variou-se o valor da amplitude da corrente de referência para a malha de corrente do conversor. Nas Figuras 7.8, 7.9 e 7.10 são apresentadas aquisições para aproximadamente 10% da potência nominal do conversor, aproximadamente 50% da potência nominal do conversor e para a potência nominal do conversor, respectivamente.

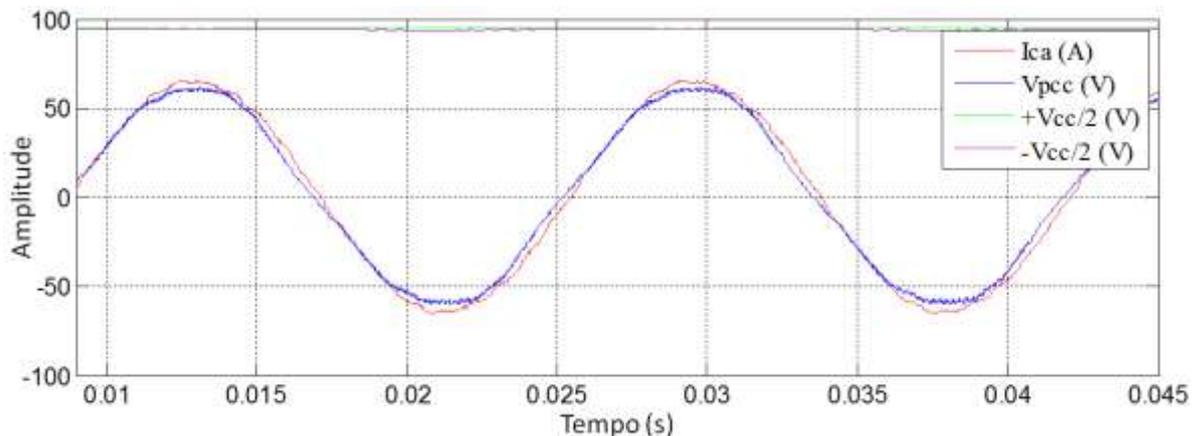
A Figura 7.8 ilustra os resultados experimentais para o ensaio com aproximadamente 10% da potência nominal do conversor, ou seja, corrente de referência  $1\text{ A}$  para a malha de corrente. A forma da onda em azul é a tensão no PCC,  $V_{pcc}$ , em vermelho é a forma de onda da corrente elétrica injetada na rede elétrica,  $I_{ca}$ , com a escala de 60 vezes maior, em verde claro é a tensão  $+V_{cc}/2$  e em roxo (sobrepuesto a  $+V_{cc}/2$ ) é a tensão  $-V_{cc}/2$  invertida. A THD da tensão no PCC é de 3,97% e a THD da corrente é de 6,28%.



**Figura 7.8 – Resultado experimental para 10% da potência nominal do conversor no modo de operação inversor,  $I_{ca}$  (escala de 60 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

Verifica-se que a corrente injetada na rede elétrica está um pouco defasada em relação a tensão no PCC, entretanto o fator de potência é superior a 0,96. Essa defasagem possui duas origens. A primeira é uma pequena defasagem causada pelo filtro LCL, visto que a corrente controlada é somente a no primeiro indutor. A outra origem é uma limitação do controle utilizado. Neste caso foi utilizado um controlador do tipo PI com ganhos  $k_p$  de 0,07 e  $k_i$  de 1000. Para melhorar o desempenho seria necessário elevar ainda mais os ganhos do PI, entretanto o sistema poderia se tornar instável em malha fechada. As tensões no barramento intermediário c.c. são simétricas e com módulo de 100 V.

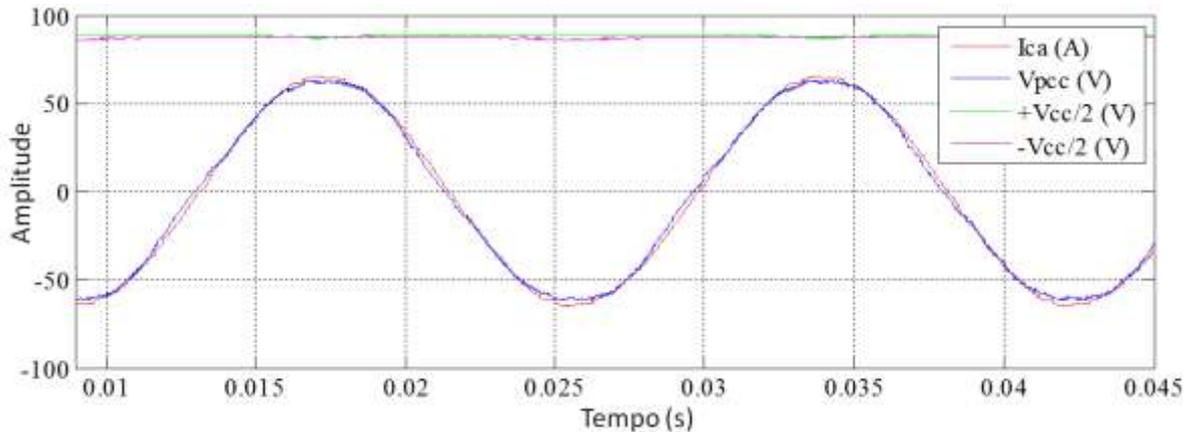
O resultado experimental com aproximadamente 50% da potência nominal do conversor é mostrado na Figura 7.9. Neste caso a corrente de referência para a malha de corrente foi de 5 A. A forma da onda em azul é a tensão no PCC,  $V_{pcc}$ , em vermelho é a forma de onda da corrente elétrica injetada na rede elétrica,  $I_{ca}$ , com a escala de 12 vezes maior, em verde claro é a tensão  $+V_{cc}/2$  e em roxo (sobreposto a  $+V_{cc}/2$ ) é a tensão  $-V_{cc}/2$  invertida. Observa-se que a corrente apresenta pequena defasagem em relação à tensão no PCC (em azul), ou seja, o fator de potência é praticamente unitário, a THD da tensão no PCC é de 4,07% e a THD da corrente é de 1,78%.



**Figura 7.9 - Resultado experimental para 50% da potência nominal do conversor no modo de operação inversor,  $I_{ca}$  (escala de 12 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

Resultado similar ao da Figura 7.9 pode ser observado na Figura 7.10, a qual apresenta o resultado experimental para a potência nominal do conversor no modo de operação inversor. A corrente injetada na rede está em escala de 5,4 vezes maior do que a real. Da mesma forma que no caso anterior, a corrente está praticamente em fase com a tensão no PCC (em azul), o

que caracteriza o modo de operação inversor, a THD da tensão no PCC é de 3,7% e a THD da corrente é de 1,3%.



**Figura 7.10 - Resultado experimental para a potência nominal do conversor no modo de operação inversor,  $I_{ca}$  (escala de 5,4 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

#### 7.4.2 Modo retificador

O modo de operação retificador é implementado via um conjunto de resistências no barramento c.c. intermediário, como pode ser observado na Figura 7.7. As resistências são associadas para um determinado valor médio do barramento em função da potência desejada. A correta operação do conversor necessita que a tensão no barramento seja maior que a tensão de pico da rede elétrica.

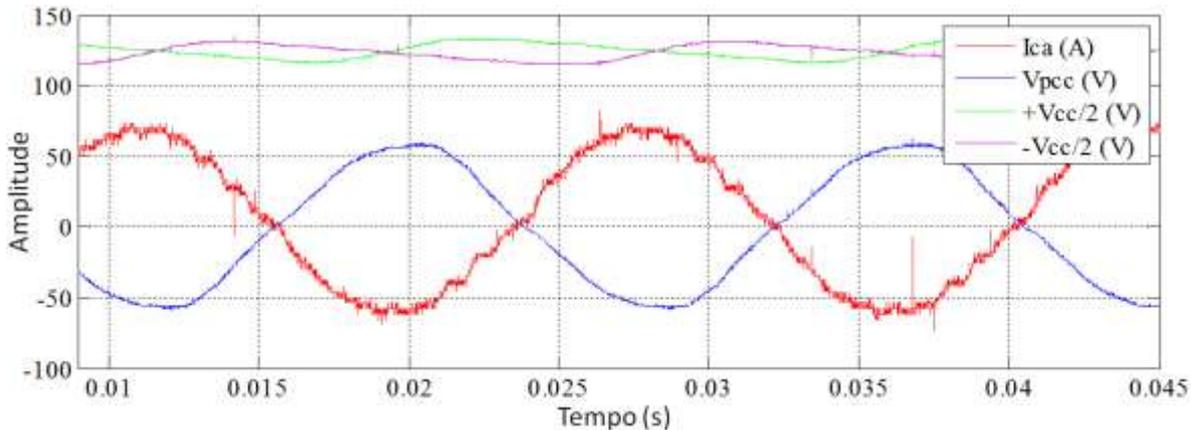
Para os ensaios foi selecionada a tensão média de  $\pm 125 V$  para o barramento c.c. intermediário. Da mesma forma que os ensaios no modo de operação inversor, foram selecionados a tensão de pico da rede elétrica em 60 V e a potência nominal do conversor em 330 W.

Os capacitores no barramento c.c. intermediário estão inicialmente descarregados. A fim de evitar correntes de *inrush* varia-se gradualmente a tensão no PCC de 0 V até 60 V de pico, através do uso de um variador de tensão monofásico. Nessa etapa, o relé de conexão com a rede é ativado, entretanto os sinais PWM são desativados, e a carga dos capacitores do barramento ocorre pelos diodos em antiparalelo com as chaves semicondutoras da estrutura do NPC.

Com a finalidade de validar o primeiro estágio do conversor, realizaram-se ensaios para aproximadamente 30% da potência nominal, aproximadamente 50% da potência nominal e para a potência nominal do conversor. Para cada ensaio, com a malha de tensão aberta, vari-

ou-se o valor da amplitude da corrente de referência para a malha de corrente do conversor. A corrente de referência era defasada de  $180^\circ$  em relação à tensão no PCC.

A Figura 7.11 apresenta os resultados experimentais para o ensaio com aproximadamente 30% da potência nominal do conversor. A corrente de referência para a malha de corrente foi de 3 A. No barramento c.c. foi emulado uma carga através de uma resistência de  $715 \Omega$ . A forma da onda em azul é a tensão no PCC,  $V_{pcc}$ , em vermelho é a forma de onda da corrente elétrica injetada na rede elétrica,  $I_{ca}$ , com a escala de 20 vezes maior, em verde claro é a tensão  $+V_{cc}/2$  e em roxo é a tensão  $-V_{cc}/2$  invertida. Nota-se também que a corrente está defasada praticamente de  $180^\circ$  em relação à tensão no PCC, o que demonstra que o conversor opera no modo retificador, a THD da tensão no PCC é de 5,61% e a THD da corrente é de 6,58%.

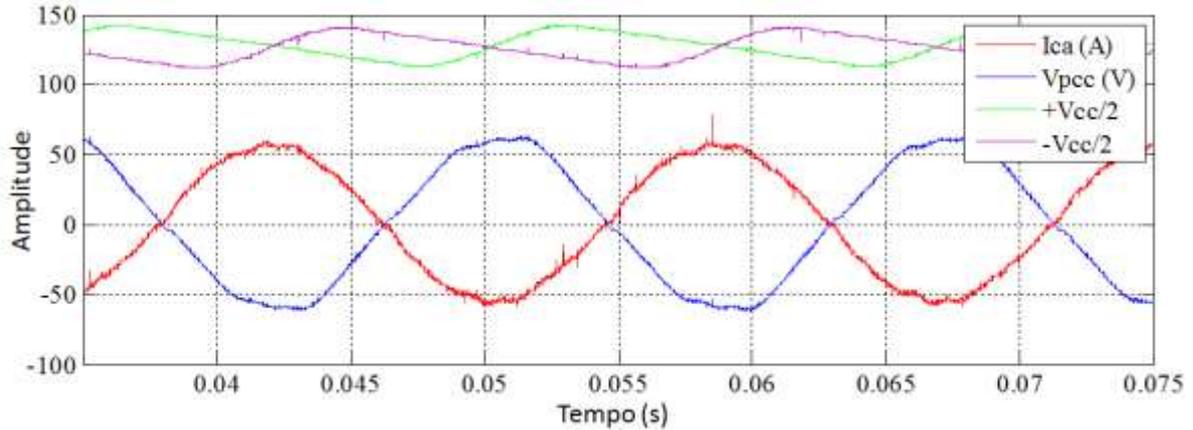


**Figura 7.11 - Resultado experimental para 30% da potência nominal do conversor no modo de operação retificador,  $I_{ca}$  (escala de 20 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

O controle utilizado para a malha de corrente foi composto por um controlador do tipo PI com ganhos  $k_p$  de 0,05 e  $k_i$  de 1000. O barramento c.c. intermediário foi projetado com o viés de aumentar a densidade de energia do conversor, de acordo com o descrito no Capítulo 3. Isso é obtido, admitindo um maior *ripple* no barramento conforme pode ser visualizado na Figura 7.11 em  $+V_{cc}/2$  e  $-V_{cc}/2$ .

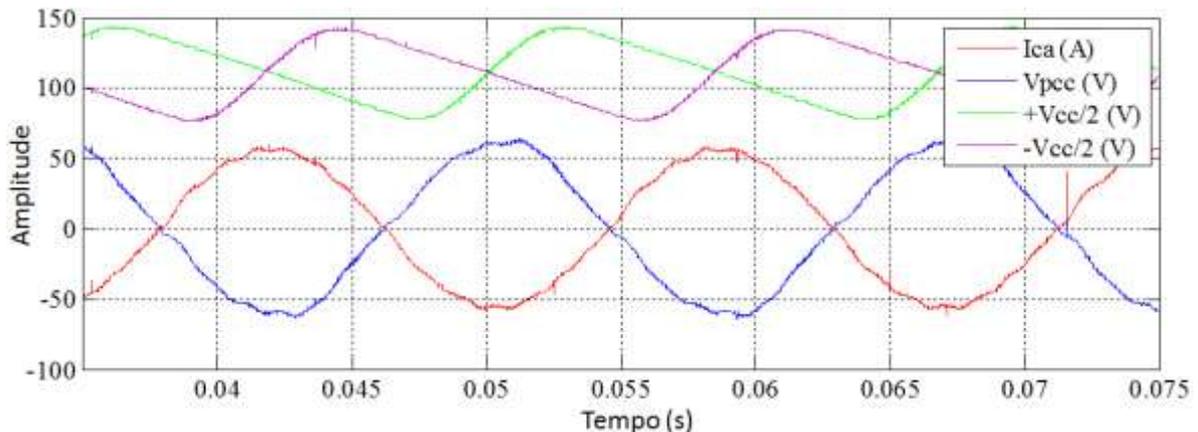
Na Figura 7.12 é ilustrado o resultado experimental para aproximadamente 50% da potência nominal do conversor. A corrente de referência utilizada para a malha de corrente foi de 5 A, sendo utilizada uma resistência de  $416 \Omega$  no barramento c.c.. A forma da onda da corrente absorvida da rede (em vermelho),  $I_{ca}$ , está com escala de 12 vezes maior. Observa-se

que a corrente está defasada praticamente de  $180^\circ$  em relação à tensão no PCC (em azul), a THD da tensão no PCC é de 5,28% e a THD da corrente é de 4,21%.



**Figura 7.12 - Resultado experimental para 50% da potência nominal do conversor no modo de operação retificador,  $I_{ca}$  (escala de 12 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

Por fim, realizou-se o ensaio para a potência nominal do conversor. A Figura 7.13 apresenta os resultados experimentais. A corrente de referência utilizada foi de 10,5 A, e a resistência no barramento foi de  $160 \Omega$ . A forma da onda da corrente absorvida da rede (em vermelho),  $I_{ca}$ , está com escala de 5,7 vezes maior. Da mesma forma que no caso anterior, a corrente está defasada praticamente de  $180^\circ$  em relação à tensão no PCC (em azul), a THD da tensão no PCC é de 5,59% e a THD da corrente é de 3,05%.



**Figura 7.13 - Resultado experimental para potência nominal do conversor no modo de operação retificador,  $I_{ca}$  (escala de 5,7 vezes),  $V_{pcc}$  (escala de 1/1),  $+V_{cc}/2$  (escala de 1/1),  $-V_{cc}/2$  (escala de 1/1).**

## 7.5 Conclusões do capítulo

Este capítulo apresentou os resultados experimentais com a finalidade de validar o primeiro estágio do conversor bidirecional c.c.-c.a. proposto. Foi apresentado o protótipo do conversor desenvolvido, assim como o leiaute da montagem utilizada nos ensaios.

A medição de corrente isolada emprega o circuito integrado ACS710. Este componente eletrônico apresenta um circuito de condicionamento de sinais integrado que dispensa circuitos externos, podendo o sinal de sua saída ser conectado diretamente a *controlCARD*. Entretanto, como a trilha de sinal entre o ACS710 e a *controlCARD* apresentava comprimento considerável no protótipo desenvolvido, foi necessário a adição de um filtro na faixa de radio-frequência próximo a entrada analógica da *controlCARD*.

Verificou-se que a tensão da rede elétrica no local dos ensaios apresentava elevada distorção harmônica, o que poderia afetar a malha de controle da malha de corrente do conversor. Observou-se esse efeito somente para o conversor operando em baixas potências no modo de operação inversor.

Os ensaios foram realizados para a escala de 1/3 em relação aos estudos nos demais capítulos desse trabalho em virtude da disponibilidade de equipamentos e instrumentação. Com a malha de tensão aberta variou-se o valor da amplitude da corrente de referência para a malha de corrente do conversor. Para a operação correta do conversor era necessário que a tensão no barramento c.c. intermediário fosse sempre superior que a tensão de pico da rede elétrica.

Para baixas potências a corrente injetada ou absorvida da rede elétrica apresentou uma pequena defasagem em relação à tensão no PCC. Essa defasagem é ocasionada pelo filtro LCL utilizado e pelo controle. Ao aumentar os ganhos do controle diminuiu-se essa defasagem, entretanto o sistema fica mais próximo da instabilidade em malha fechada.

Os resultados experimentais para 50% da potência de teste, ou seja 150 W, e para a potência nominal do conversor no modo de operação inversor demonstraram que a corrente é injetada na rede elétrica em fase com a tensão no PCC e a distorção harmônica da corrente é muito baixa.

Nos ensaios realizados para o modo retificador foi necessário a pré-carga dos capacitores do barramento c.c. intermediário, com a finalidade de evitar correntes de *inrush*. Os resultados experimentais apresentaram a corrente elétrica absorvida da rede defasada de 180° em relação à tensão no PCC conforme o esperado.

# Capítulo 8

## Conclusões gerais

Neste trabalho foi apresentado o cenário do setor energético no Brasil, onde se discutiu a necessidade da diversificação de fontes de energias. Foi introduzido o conceito das redes inteligentes de energia, as *Smart Grids*, e os benefícios da sua adoção. Apresentaram-se os temas microrredes e nanorredes.

A nanorrede, tema central dessa dissertação, foi definida com o enfoque na nanorrede do tipo c.c., e apresentou-se a arquitetura mais difundida na literatura. A proteção contra choques elétricos em um sistema c.c. é avaliada, sendo considerada como mais interessante a adoção de topologias de conversores que possibilitem o aterramento direto de um dos polos da nanorrede, podendo ser o polo negativo, o polo positivo ou o ponto intermediário da fonte de tensão.

Foram apresentadas as características ou condições para a conexão de uma nanorrede à rede elétrica e as especificações do conversor com base em normas e recomendações técnicas, aterramento no lado c.c., uso de transformadores de acoplamento, tensão de modo comum e corrente de fuga. Dessa maneira, especificou-se o conversor para interface de uma nanorrede à rede elétrica, como o fluxo de potência bidirecional, conexão à rede monofásica, nível de potência, conexão galvânica, modo comum, qualidade de energia, densidade de potência, proteções, comunicação, e número de estágios de conversão.

A revisão bibliográfica de topologias de conversores bidirecionais c.c.-c.a. monofásicos sem transformador foi realizada. A comparação entre as topologias seguiu critérios como níveis de tensão no lado c.a., número de dispositivos semicondutores controlados e não controlados, requerimento de filtro, volume de capacitores no *link* c.c., complexidade de controle, segurança no lado c.c., e injeção de corrente c.c. na rede. Conclui-se que a topologia de con-

versor NPC é a mais adequada para a aplicação em nanorredes quando considerado o uso de um segundo estágio para o conversor.

Em seguida é proposto um conversor bidirecional c.c.-c.a monofásico de dois estágios e realizam-se estudos nos blocos funcionais deste conversor, divididos em primeiro estágio, barramento c.c.-c.c. intermediário, segundo estágio e filtro c.a.. A principal vantagem do conversor proposto está na tensão de modo comum produzida nos polos da nanorrede, e na proteção intrínseca contra curto-circuito em ambos os lados do conversor.

A avaliação analítica do espectro harmônico do conversor NPC mostrou as vantagens dessa topologia em relação a outros conversores. Os esforços de corrente e perdas nos dispositivos semicondutores deste conversor foram analisadas, sendo elas desbalanceadas e dependentes do fator de potência da corrente e do índice de modulação do conversor.

É realizada a análise da energia armazenada pelos capacitores no barramento c.c. intermediário, e apresentou-se uma técnica que permite ampla variação da tensão com o objetivo de reduzir o volume dos capacitores. A redução do volume de capacitores apresenta dois benefícios, o primeiro é o aumento da densidade de potência do sistema e o segundo é a diminuição do valor da capacitância, sendo possível o uso de capacitores de filme. Os valores ótimos para os capacitores e para a tensão média do barramento são obtidos. Comparado com o projeto pelo método convencional há uma redução maior que quatro vezes no volume dos capacitores do barramento.

O segundo estágio do conversor foi apresentado, sendo que este tem a função de regular a tensão da nanorrede com rápida resposta dinâmica. Este estágio também compõe o método ativo para armazenamento do *ripple* de potência no barramento c.c. intermediário. O circuito é apresentado, sendo composto por duas células de retificador síncrono, devido o barramento intermediário e a nanorrede possuírem dois polos em relação ao neutro da rede elétrica.

O bloco filtro c.a. é avaliado, duas topologias de filtro são estudadas, sendo que o filtro LCL apresenta-se como o mais vantajoso. Em comparação com o filtro LC, este filtro reduz o volume do filtro de conexão com a rede elétrica em aproximadamente três vezes. Além disso, é utilizado um circuito passivo para amortecimento da ressonância do filtro LCL. A frequência de ressonância do filtro LCL é maior que a frequência de corte da malha de corrente do primeiro estágio do conversor. O viés de densidade de potência no estudo e no projeto

dos blocos barramento c.c intermediário e filtro c.a. representou uma redução significativo no volume do conversor.

A modelagem do primeiro estágio do conversor constatou que a dinâmica do barramento c.c. deve ser considerada devido a não linearidade do modo retificador. Além disso, o projeto da malha de tensão e da malha de corrente pode ser realizado separadamente, através do desacoplamento das malhas. Dessa forma não é necessário o conhecimento da dinâmica completa do sistema. Somente é necessário o conhecimento da resposta em alta frequência para o projeto da malha de corrente, e a resposta em baixa frequência para o projeto da malha externa de tensão.

A sincronização com a rede e a proteção e detecção de eventos de ilhamento foram avaliados. Selecionou-se uma PLL aprimorada para a qual não é necessário o uso de LPFs para a atenuação do *ripple* de segunda harmônica gerada pelo PD da estrutura clássica do PLL. Essa PLL é capaz de eliminar completamente a segunda harmônica, não apresentando erro em estado estacionário, evitando-se a redução da velocidade de sincronização.

É realizada a análise de estabilidade em função de todos os parâmetros do sistema, incluindo o barramento intermediário do conversor, o primeiro estágio do conversor, o filtro LCL de saída, a indutância e a carga na rede elétrica, o controle, e a estrutura do PLL. A análise de estabilidade mostrou que o ePLL utilizado é sempre instável para a condição em que a rede está ausente. Independentemente do projeto do compensador PI do bloco LF, o sistema é condicionalmente estável, baseando na conexão com a rede, e pode-se usar essa característica para a detecção de desconexões da rede em qualquer condição de carga.

Após é verificado um procedimento para teste de ilhamento e são apresentados os resultados de simulação para eventos de ilhamento. Os resultados foram satisfatórios, os tempos de detecção de eventos de ilhamento ficaram dentro da faixa definida pela IEEE 1547.

Os resultados de simulação são discutidos de forma a validar projeto e estratégia de controle proposta para o conversor bidirecional c.c.-c.a. monofásico. Verificou-se que a malha de controle diferencial do primeiro estágio do conversor é essencial para a operação do conversor tanto em regime permanente, quando em regime transitório. A tolerância de componentes do conversor, como capacitores, medidores de corrente e tensão, é um parâmetro muito importante em regime permanente. Estes elementos devem possuir elevada tolerância, de modo que a injeção de harmônico par na rede elétrica esteja dentro das normas de conexão.

O modo de operação inversor é analisado através de estudos de casos. Os resultados de simulação apresentaram que a nanorrede opera conforme a curva de *droop* projetada, e não houve sobretensões na nanorrede. O tempo de transitórios é similar aos tempos do modo retificador.

Outro estudo de caso analisou a transição entre modos de operação. Em regime transitório o balanceamento das tensões nos capacitores do barramento intermediário durou nove ciclos da rede elétrica, e a transição da corrente foi suave. O projeto do conversor, considerando transições abruptas entre modos de operação para condições de transferência de potência de até 70% do valor nominal, apresentou resposta rápida, sem ocorrência de sobretensões ou afundamentos de tensão na nanorrede. Assim, o projeto se mostrou adequado para a aplicação em nanorredes. A avaliação para a condição em que a carga possui característica de potência constante apresentou as mesmas características que para os demais estudos de casos.

Os resultados experimentais são discutidos com a finalidade de validar o primeiro estágio do conversor bidirecional c.c.-c.a. proposto. Verificou-se que a tensão da rede elétrica no local dos ensaios apresentava elevada distorção harmônica, o que poderia afetar a malha de controle da malha de corrente do conversor. Observou-se esse efeito somente para o conversor operando em baixas potências no modo de operação inversor.

Para baixas potências a corrente injetada ou absorvida da rede elétrica apresentou uma pequena defasagem em relação à tensão no PCC. Essa defasagem é ocasionada pelo filtro LCL e pelo controle. Ao aumentar os ganhos do controle diminui-se essa defasagem, entretanto o sistema fica mais próximo da instabilidade em malha fechada. Os resultados experimentais para 50% da potência nominal e para a potência nominal do conversor no modo de operação inversor demonstraram que a corrente é injetada na rede elétrica em fase com a tensão no PCC e a distorção harmônica da corrente é muito baixa.

## 8.1 Proposta de continuidade

Os estudos realizados para o conversor proposto permitiram a observação de novas abordagens para o problema e oportunidades de continuidade de trabalho. Algumas propostas de continuidade para trabalhos futuros são:

- Avaliação experimental do segundo estágio do conversor proposto;

- Avaliação experimental do controle da malha de tensão diferencial no barramento c.c. intermediário;
- Implementação do controle ressonante na malha de corrente do primeiro estágio do conversor;
- Implementação de outras estratégias de controle apresentada pela literatura, como o controle DQ e o controle PR (proporcional + ressonante);
- Avaliação experimental da ePLL estudada;
- Implementação e teste da proteção anti-ilhamento;
- Avaliação experimental da conversor a distúrbios como variação de carga;
- Implementação do conversor para uma nanorrede real de maior potência.

## Referências bibliográficas

- [1] Empresa de Pesquisa Energética (Brasil), “Balanço Energético Nacional de 2013: Ano base 2012”, Rio de Janeiro: EPE, 2013. Disponível em: <[https://ben.epe.gov.br/downloads/Relatorio\\_Final\\_BEN\\_2013.pdf](https://ben.epe.gov.br/downloads/Relatorio_Final_BEN_2013.pdf)>. Acesso em: 20 de maio 2014.
- [2] Li Zhongcheng; Yao Tong, "Renewable Energy Basing on Smart Grid," *Wireless Communications Networking and Mobile Computing (WiCOM), 2010 6th International Conference on*, vol., no., pp.1,4, 23-25 Sept. 2010.
- [3] Tavares, I., “Meio Ambiente: Brasil deve investir em energia renovável para não faltar luz, diz especialista”, *UOL Notícias*, São Paulo, 06/05/2013. Disponível em: <<http://noticias.uol.com.br/meio-ambiente/ultimas-noticias/redacao/2013/05/06/brasil-tem-de-diversificar-matriz-para-nao-acionar-luz-diz-especialista.htm>>. Acesso em: 20 de maio 2014.
- [4] Costa, M., “Com reajustes de 2014, preço da luz fica 24% acima do de 2012”, *Folha de São Paulo*, São Paulo, 27/04/2014. Disponível em: <<http://www1.folha.uol.com.br/mercado/2014/04/1446006-com-reajustes-de-2014-preco-da-luz-fica-24-acima-do-de-2012.shtml>>. Acesso em: 20 de maio 2014.
- [5] Craide, S., “Aneel define novas tarifas de energia elétrica para quatro distribuidoras”, *Agência Brasil*, Brasília, 07/04/2014. Disponível em: <<http://agenciabrasil.ebc.com.br/economia/noticia/2014-04/aneel-define-novas-tarifas-de-energia-eletrica-para-quatro-distribuidoras>>. Acesso em: 20 de maio 2014.
- [6] D.M Falcão, “Integração de Tecnologias para Viabilização da Smart Grid”, *Anais do III Simpósio Brasileiro de Sistemas Elétricos (SBSE)*, 18-21 Maio, Belém PA, 2010.
- [7] Guerrero, J.M.; Vasquez, J.C.; Matas, J.; de Vicuña, L.G.; Castilla, M., "Hierarchical Control of Droop-Controlled AC and DC Microgrids—A General Approach Toward Standardization," *Industrial Electronics, IEEE Transactions on* , vol.58, no.1, pp.158,172, Jan. 2011.
- [8] Chowdhury, S.; Crossley, S. P., “Microgrids and Active Distribution Networks”, *IET*, 1st Edition, London, United Kingdom, 2009.

- [9] Lasseter, R.H., "Smart Distribution: Coupled Microgrids," *Proceedings of the IEEE*, vol.99, no.6, pp.1074,1082, June 2011.
- [10] Cvetkovic, I., "Modeling, Analysis and Design of Renewable Energy Nanogrid", Dissertation of Master of Sciences, Virginia Tech, EUA, 2010.
- [11] Lasseter, R.H.; Paigi, P., "Microgrid: a conceptual solution," *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, vol.6, no., pp.4285,4290 Vol.6, 20-25 June 2004.
- [12] Lasseter, R., "Microgrid and Distributed Generation", *Journal of Energy Engineering*, American Society of Civil Engineers, Vol. 133, No. 3, pp. 144-149, Sep 2007.
- [13] Agência Nacional de Energia Elétrica, "Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional - PRODIST, Módulo 3: Acesso ao Sistema de Distribuição". Disponível em: <[http://www.aneel.gov.br/arquivos/PDF/IVlodule3\\_Revisao\\_5.pdf](http://www.aneel.gov.br/arquivos/PDF/IVlodule3_Revisao_5.pdf)>. Acesso em: 20 de maio 2014.
- [14] Bryan, J.; Duke, R.; Round, S., "Decentralized generator scheduling in a nanogrid using DC bus signaling," *Power Engineering Society General Meeting, 2004. IEEE*, vol., no., pp.977, 982 Vol.1, 6-10 June 2004.
- [15] Silva, W.W.A.G.; Donoso-Garcia, P.F.; Seleme, S.I.; Oliveira, T.R.; Santos, C.H.G.; Bolzon, A.S., "Study of the application of bidirectional dual active bridge converters in dc nanogrid energy storage systems," *Power Electronics Conference (COBEP), 2013 Brazilian*, vol., no., pp.609,614, 27-31 Oct. 2013.
- [16] Fred, C. L.; Boroyevich, D.; Mattavelli, P.; Ngo, K. "Proposal for a Mini - Consortium on Sustainable Buildings and Nanogrids", *Center for Power Electronics Systems*, Virginia Tech, Blacksburg, VA, August 2010.
- [17] Anand, S.; Fernandes, B. G., "Optimal voltage level for DC microgrids," *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, vol., no., pp.3034,3039, 7-10 Nov. 2010.
- [18] Kakigano, H.; Nomura, M.; Ise, T., "Loss evaluation of DC distribution for residential houses compared with AC system," *Power Electronics Conference (IPEC), 2010 International*, vol., no., pp.480,486, 21-24 June 2010.
- [19] Boroyevich, D.; Cvetkovic, I.; Dong Dong; Burgos, R.; Fei Wang; Lee, F., "Future electronic power distribution systems a contemplative view," *Optimization of Electrical and Electronic Equipment (OPTIM), 2010 12th International Conference on*, vol., no., pp.1369,1380, 20-22 May 2010.

- [20] Sannino, A.; Postiglione, G.; Bollen, M.H.J., "Feasibility of a DC network for commercial facilities", *Industry Applications, IEEE Transactions on*, vol.39, no.5, pp.1499,1507, Sept.-Oct. 2003.
- [21] Noritake, M.; Iino, T.; Fukui, A.; Hirose, K.; Yamasaki, M., "A study of the safety of the DC 400 V distribution system," *Telecommunications Energy Conference, 2009. INTELEC 2009. 31st International*, vol., no., pp.1,6, 18-22 Oct. 2009.
- [22] Calais, M.; Agelidis, V.G., "Multilevel converters for single-phase grid connected photovoltaic systems-an overview," *Industrial Electronics, 1998. Proceedings. ISIE '98. IEEE International Symposium on*, vol.1, no., pp.224,229 vol.1, 7-10 Jul 1998.
- [23] Calais, M.; Myrzik, J.; Spooner, T.; Agelidis, V.G., "Inverters for single-phase grid connected photovoltaic systems-an overview," *Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual*, vol.4, no., pp.1995,2000, 2002.
- [24] Meinhardt, M.; Mutschler, P., "Inverters without transformer in grid connected photovoltaic applications," in *Proc. EPE '95*, vol. 3, 1995, pp. 86–91.
- [25] Kjaer, S.B.; Pedersen, J.K.; Blaabjerg, F., "A review of single-phase grid-connected inverters for photovoltaic modules," *Industry Applications, IEEE Transactions on*, vol.41, no.5, pp.1292,1306, Sept.-Oct. 2005.
- [26] Gonzalez, Roberto; Lopez, J.; Sanchis, P.; Marroyo, L., "Transformerless Inverter for Single-Phase Photovoltaic Systems," *Power Electronics, IEEE Transactions on*, vol.22, no.2, pp.693,697, March 2007.
- [27] S. Araujo, P. Zacharias, and R. Mallwitz, "Highly efficient singlephase transformerless inverters for grid-connected photovoltaic systems," *Industrial Electronics, IEEE Transactions on*, vol. 57, no. 9, pp. 3118-3128, sept. 2010.
- [28] Kerekes, T.; Teodorescu, R.; Borup, U., "Transformerless Photovoltaic Inverters Connected to the Grid," *Applied Power Electronics Conference, APEC 2007 - Twenty Second Annual IEEE*, vol., no., pp.1733,1737, Feb. 25 2007-March 1 2007.
- [29] Lopez, O.; Teodorescu, R.; Doval-Gandoy, J., "Multilevel transformerless topologies for single-phase grid-connected converters," *IEEE Industrial Electronics, IECON 2006 - 32nd Annual Conference on*, vol., no., pp.5191,5196, 6-10 Nov. 2006.
- [30] Dong Dong; Fang Luo; Boroyevich, D.; Mattavelli, P., "Leakage Current Reduction in a Single-Phase Bidirectional AC–DC Full-Bridge Inverter," *Power Electronics, IEEE Transactions on*, vol.27, no.10, pp.4281,4291, Oct. 2012.

- [31] Gubia E.; Sanchis P.; Ursua, A.; Lopez, J.; Marroyo, L.; "Ground current in single-phase transformerless photovoltaic systems," in *Progress in Photovoltaics: Research and Applications*. New York: Wiley, pp. 629–650, 2007.
- [32] Lopez, O.; Freijedo, F.D.; Yepes, A.G.; Fernandez-Comesaa, P.; Malvar, J.; Teodorescu, R.; Doval-Gandoy, J., "Eliminating Ground Current in a Transformerless Photovoltaic Application," *Energy Conversion, IEEE Transactions on* , vol.25, no.1, pp.140,147, March 2010.
- [33] Holmes, D. G.; Lipo, T. A., "Pulse Width Modulation for Powers Converters: Principles and Practice". United States of America, Wiley InterScience, 2003.
- [34] Ruxi Wang; Wang, F.; Boroyevich, D.; Puqi Ning, "A high power density single phase PWM rectifier with active ripple energy storage," *Applied Power Electronics Conference and Exposition (APEC), 2010 Twenty-Fifth Annual IEEE* , vol., no., pp.1378,1383, 21-25 Feb. 2010.
- [35] Mohan, W. N.; Undeland, T.; Robbins, W. P.; "Power Electronics: Converters, Applications, and Design". New York: Wiley, 2003.
- [36] Dong Dong; Boroyevich, D.; Ruxi Wang; Cvetkovic, I., "A two-stage high power density single-phase ac-dc bi-directional PWM converter for renewable energy systems," *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE* , vol., no., pp.3862,3869, 12-16 Sept. 2010.
- [37] Ming Xu; Li Zhang; Yan Xing; Lanlan Feng, "A novel H6-type transformerless inverter for grid-connected photovoltaic application," *Industrial Electronics and Applications (ICIEA), 2012 7th IEEE Conference on*, vol., no., pp.58,63, 18-20 July 2012.
- [38] Barater, D.; Buticchi, G.; Crinto, A.S.; Franceschini, G.; Lorenzani, E., "A new proposal for ground leakage current reduction in transformerless grid-connected converters for photovoltaic plants," *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, vol., no., pp.4531,4536, 3-5 Nov. 2009.
- [39] Gonzalez, R.; Gubia, Eugenio; Lopez, J.; Marroyo, L., "Transformerless Single-Phase Multilevel-Based Photovoltaic Inverter," *Industrial Electronics, IEEE Transactions on*, vol.55, no.7, pp.2694,2702, July 2008.
- [40] Tanaka, T.; Sekiya, T.; Baba, Yusuke; Okamoto, M.; Hiraki, E., "A new half-bridge based inverter with the reduced-capacity DC capacitors for DC micro-grid," *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE* , vol., no., pp.2564,2569, 12-16 Sept. 2010.

[41] Li Zhang; Kai Sun; Lanlan Feng; Hongfei Wu; Yan Xing, "A Family of Neutral Point Clamped Full-Bridge Topologies for Transformerless Photovoltaic Grid-Tied Inverters," *Power Electronics, IEEE Transactions on* , vol.28, no.2, pp.730,739, Feb. 2013.

[42] Nabae, A.; Takahashi, I.; Akagi, H., "A New Neutral-Point-Clamped PWM Inverter," *Industry Applications, IEEE Transactions on* , vol.IA-17, no.5, pp.518,523, Sept. 1981.

[43] Semikron, "Nota de aplicação: NA-11001: 3L NPC & TNPC Topology", Semikron, 2012. Disponível em: <<http://www.semikron.com>>. Acesso em: 20 de maio 2014.

[44] IEEE Standard, "IEEE 519-1992 - IEEE Recommended Practices and Requirements for Harmonic Control in Electric Power System". Project IEEE-519. Oct., 1991.

[45] Santos, C. A.; Antunes, F. L. M., "Losses Comparison Among Carrier-Based PWM Modulation Strategies in Three- Level Neutral-Point-Clamped Inverter" *International Conference on Renewable Energies and Power Quality (ICREPQ'11)*, Las Palmas de Gran Canaria (Spain), 13th to 15th April, 2011.

[46] F. Casanellas, "Losses in PWM inverters using IGBTs" *IEE Proc. Electr. Power App.*, Vol. 141, pp.235-239, Sep. 1994.

[47] International Rectifier. Disponível em: <<http://www.irf.com>>. Acesso em: 20 de maio 2014.

[48] On semiconductor. Disponível em: <<http://www.onsemi.com>>. Acesso em: 20 de maio 2014.

[49] Bueno, E.J.; Cobreces, S.; Rodriguez, F.J.; Espinosa, Felipe; Alonso, Marta; Alcaraz, Raul, "Calculation of the DC-bus Capacitors of the Back-to-back NPC Converters," *Power Electronics and Motion Control Conference, 2006. EPE-PEMC 2006. 12th International*, vol., no., pp.137,142, Aug. 30 2006-Sept. 1 2006.

[50] Zhang, J., "Bidirectional DC-DC Power Converter Design Optimization, Modeling and Control". Doctor of Philosophy In Electrical Engineering, Virginia Polytechnic Institute and State University, Blacksburg, 2008.

[51] Chao, K., "Design and Implementation of a Bidirectional DC-DC Converter for Stand-Alone Photovoltaic Systems," *International Journal of Computer, Consumer and Control (IJ3C)*, vol. 2, no.3, 2013.

[52] Barbi, I., "Eletrônica de potência: projetos de fontes chaveadas", I. Barbi, Florianópolis, Brasil, 2009.

- [53] Karshenas, H.R.; Saghafi, H., "Basic Criteria in Designing LCL Filters for Grid Connected Converters," *Industrial Electronics, 2006 IEEE International Symposium on*, vol.3, no., pp.1996,2000, 9-13 July 2006.
- [54] Wang, T.C.Y.; Zhihong Ye; Gautam Sinha; Xiaoming Yuan, "Output filter design for a grid-interconnected three-phase inverter," *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*, vol.2, no., pp.779,784 vol.2, 15-19 June 2003.
- [55] Araujo, S.V.; Engler, A.; Sahan, B.; Antunes, F., "LCL filter design for grid-connected NPC inverters in offshore wind turbines," *Power Electronics, 2007. ICPE '07. 7th International Conference on*, vol., no., pp.1133,1138, 22-26 Oct. 2007.
- [56] Hyosung Kim; Kyoung-Hwan Kim, "Filter design for grid connected PV inverters," *Sustainable Energy Technologies, 2008. ICSET 2008. IEEE International Conference on*, vol., no., pp.1070,1075, 24-27 Nov. 2008.
- [57] Dong Dong; Fang Luo; Wei Zhang; Boroyevich, D.; Mattavelli, P.; Cvetkovic, I.; Li Jiang; Pengju Kong, "Passive filter topology study of single-phase ac-dc converters for DC nanogrid applications," *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE* , vol., no., pp.287,294, 6-11 March 2011.
- [58] IEEE Standard, "IEEE Std. 1547-2003 - IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems", July 2003.
- [59] Middlebrook, R. D.; Cuk, S. A, "A general unified approach to modeling switching-converter power stages," *IEEE Power Electronics Specialists Conference (PESC'76)*, vol. 1, pp. 18-34, 1976.
- [60] Dong Dong; Thacker, T.; Cvetkovic, I.; Burgos, R.; Boroyevich, D.; Wang, F.; Skutt, G., "Modes of Operation and System-Level Control of Single-Phase Bidirectional PWM Converter for Microgrid Systems," *Smart Grid, IEEE Transactions on* , vol.3, no.1, pp.93,104, March 2012.
- [61] C. Zhou and M. M. Jovanovic, "Design trade-offs in continuous current-mode controlled boost power-factor correction circuits," *Proc.1992 Virginia Power Electron. Seminar*, pp. 57–68.
- [62] Erickson, R. W., "Fundamentals of Power Electronics". Chapman & Hall, 1997.
- [63] Ridley, R. B., "Average small-signal analysis of the boost power factor correction circuit," *Proc. 1989 Virginia Power Electron. Seminar*, pp. 108–120.

- [64] Vorperian, V., "Simplified analysis of PWM converters using model of PWM switch. Continuous conduction mode," *Aerospace and Electronic Systems, IEEE Transactions on*, vol.26, no.3, pp.490,496, May 1990.
- [65] Ogasawara, S.; Akagi, H., "Analysis of variation of neutral point potential in neutral-point-clamped voltage source PWM inverters," *Industry Applications Society Annual Meeting, 1993., Conference Record of the 1993 IEEE* , vol., no., pp.965,970 vol.2, 2-8 Oct 1993.
- [66] Yun Xu; Yunping Zou; Chengzhi Wang; Wei Chen; Bangyin Liu, "A Single-Phase High-Power-Factor Neutral-point Clamped Multilevel Rectifier," *Power Electronics and Drive Systems, 2007. PEDS '07. 7th International Conference on*, vol., no., pp.1487,1491, 27-30 Nov. 2007.
- [67] Alepuz, S.; Salaet, J.; Gilabert, A.; Bordonau, J.; Peracaula, J., "Control of three-level VSIs with a LQR-based gain-scheduling technique applied to DC-link neutral voltage and power regulation," *IECON 02 [Industrial Electronics Society, IEEE 2002 28th Annual Conference of the]* , vol.2, no., pp.914,919 vol.2, 5-8 Nov. 2002 .
- [68] Meng Yongqing; Liu Zheng; Shen ChuanWen; Liang Yi; Su Yanmin; Yu Ting, "Study on Mathematical Model and Lyapunov-Based Control for Three-Level NPC Voltage-Source Rectifier," *Industrial Electronics, 2006 IEEE International Symposium on* , vol.2, no., pp.1949,1954, 9-13 July 2006.
- [69] Escobar, G.; Leyva-Ramos, J.; Carrasco, J.M.; Galvan, E.; Portillo, R. C.; Prats, M. M.; Franquelo, L. G., "Modeling of a three level converter used in a synchronous rectifier application," *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, vol.6, no., pp.4306,4311 Vol.6, 20-25 June 2004.
- [70] Song, Qiang Song; Wenhua Liu; Qingguang Yu; Xiaorong Xie; Zhonghong Wang, "A neutral-point potential balancing algorithm for three-level NPC inverters using analytically injected zero-sequence voltage," *Applied Power Electronics Conference and Exposition, 2003. APEC '03. Eighteenth Annual IEEE*, vol.1, no., pp.228,233 vol.1, 9-13 Feb. 2003.
- [71] Osawa, C.; Matsumoto, Y.; Mizukami, T.; Ozaki, S., "A state-space modeling and a neutral point voltage control for an NPC power converter," *Power Conversion Conference - Nagasaki 1997., Proceedings of the* , vol.1, no., pp.225,230 vol.1, 3-6 Aug 1997.
- [72] Joong-Ho Song; Sung-Joon Cho; Choy, I.; Ju-Yeop Choi, "New PWM method for single-phase three-level PWM rectifiers," *Industrial Electronics, 1997. ISIE '97., Proceedings of the IEEE International Symposium on* , vol.2, no., pp.283,287 vol.2, 7-11 Jul 1997.
- [73] Salaet, J.; Gilabert A; Bordonau, J.; Alepuz, S.; Cano, A.; Gimeno, L. M., "Nonlinear control of neutral point in three-level single-phase converter by means of switching redundant states," *Electronics Letters* , vol.42, no.5, pp.304,306, 2 March 2006.

- [74] Zhang Zhi; Xie Yun-xiang; Huang Wei-ping; Le Jiang-yuan; Chen Lin, "A new SVPWM method for single-phase three-level NPC inverter and the control method of neutral point voltage balance," *Electrical Machines and Systems, 2009. ICEMS 2009. International Conference on*, vol., no., pp.1,4, 15-18 Nov. 2009.
- [75] Cobreces, S.; Bordonau, J.; Salaet, J.; Bueno, E.J.; Rodriguez, F.J., "Exact Linearization Nonlinear Neutral-Point Voltage Control for Single-Phase Three-Level NPC Converters," *Power Electronics, IEEE Transactions on* , vol.24, no.10, pp.2357,2362, Oct. 2009.
- [76] Newton, C.; Sumner, M., "Neutral point control for multi-level inverters: theory, design and operational limitations," *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE* , vol.2, no., pp.1336,1343 vol.2, 5-9 Oct 1997.
- [77] Petrella, R.; Buonocunto, N.; Revelant, A.; Stocco, P., "Equalization of dc bus voltage in three-level NPC half-bridge inverters for PV applications by even harmonics injection or fundamental phase modulation," *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE* , vol., no., pp.3427,3434, 17-22 Sept. 2011.
- [78] Pomilio, J. A., "Normas relativas à corrente de linha: fator de potência e harmônicas de baixa frequência". Disponível em:  
<<http://www.dsce.fee.unicamp.br/~antenor/htmlfile/harmo/fpcap2.html>>. Acesso em: 15 de março 2014.
- [79] Bryan, J.; Duke, R.; Round, S., "Decentralized generator scheduling in a nanogrid using DC bus signaling," *Power Engineering Society General Meeting, 2004. IEEE*, vol., no., pp.977,982 Vol.1, 6-10 June 2004.
- [80] Kai Sun; Li Zhang; Yan Xing; Guerrero, J.M., "A Distributed Control Strategy Based on DC Bus Signaling for Modular Photovoltaic Generation Systems With Battery Energy Storage," *Power Electronics, IEEE Transactions on* , vol.26, no.10, pp.3032,3045, Oct. 2011.
- [81] Duan, Y.; Jin, K., "Digital controller design for switchmode power converters," *Applied Power Electronics Conference and Exposition, 1999. APEC '99. Fourteenth Annual*, vol.2, no., pp.967,973 vol.2, 14-18 Mar 1999.
- [82] Santos Filho, R.M.; Seixas, P.F.; Cortizo, P.C.; Torres, L.A.B.; Souza, A.F., "Comparison of Three Single-Phase PLL Algorithms for UPS Applications," *Industrial Electronics, IEEE Transactions on* , vol.55, no.8, pp.2923,2932, Aug. 2008.
- [83] Thacker, T.; Ruxi Wang; Dong Dong; Burgos, R.; Wang, F.; Boroyevich, D., "Phase-Locked Loops using State Variable Feedback for Single-Phase Converter Systems," *Applied*

*Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE* , vol., no., pp.864,870, 15-19 Feb. 2009.

[84] Ciobotaru, M.; Teodorescu, R.; Blaabjerg, F., "A New Single-Phase PLL Structure Based on Second Order Generalized Integrator," *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE* , vol., no., pp.1,6, 18-22 June 2006.

[85] Silva, S.M.; Lopes, B.M.; Filho, B. J C; Campana, R.P.; Bosventura, W.C., "Performance evaluation of PLL algorithms for single-phase grid-connected systems," *Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE* , vol.4, no., pp.2259,2263 vol.4, 3-7 Oct. 2004.

[86] Almeida, M. P., "Qualification of Grid-Connected Photovoltaic Systems". 2012. 161 p. M.Sc. Diss. Postgraduate Program in Energy. University of São Paulo.

[87] IEEE Standard, "IEEE Application Guide for IEEE Std 1547, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems", April, 2008.

[88] Bower W.; Ropp, M., "Evaluation of islanding detection methods for photovoltaic utility-interactive power systems", IEA Task V Report IEA-PVPS T5-09, March 2002.

[89] Ciobotaru, M.; Agelidis, V.; Teodorescu, R., "Accurate and less-disturbing active anti-islanding method based on PLL for grid-connected PV Inverters," *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, vol., no., pp.4569,4576, 15-19 June 2008.

[90] Thacker, T.; Burgos, R.; Wang, F.; Boroyevich, D., "Single-phase islanding detection based on phase-locked loop stability," *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, vol., no., pp.3371,3377, 20-24 Sept. 2009.

[91] Thacker, T.; Wang, F.; Burgos, R.; Boroyevich, D., "Islanding Detection Using a Coordinate Transformation Based Phase-Locked Loop," *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*, vol., no., pp.1151,1156, 17-21 June 2007.

[92] IEEE Standard, "IEEE Std 1547 - IEEE Standard Conformance Test Procedures for Equipment Interconnecting Distributed Resources with Electric Power Systems", July 2005.

[93] Cheever, E., "GUI for Understanding Nyquist Plots". Disponível em: <<http://www.mathworks.com/matlabcentral/fileexchange/33248-gui-for-understanding-nyquist-plots>>. Acesso em: 15 de março 2014.

[94] Kunte, R.S.; Wenzhong Gao, "Comparison and review of islanding detection techniques for distributed energy resources," *Power Symposium, 2008. NAPS '08. 40th North American*, vol., no., pp.1,8, 28-30 Sept. 2008.

[95] Supplier Indústria e Comércio de Eletro Eletrônicos Ltda., “Manual técnico do driver duplo DRO100D25A”, 2012, Joinville, Brasil. Disponível em: <<http://supplier.ind.br/index.php>>. Acesso em: 20 de maio 2014.

[96] Texas Instruments, “TMS320F28335 controlCARD”. Disponível em: <<http://www.ti.com/>>. Acesso em: 20 de maio 2014.

[97] Allegro MicroSystems, “ACS710: 120 kHz Bandwidth, High Voltage Isolation Current Sensor IC with Integrated Overcurrent Detection”. Disponível em: <<http://www.allegromicro.com/>>. Acesso em: 20 de maio 2014.

[98] Texas Instruments, “OPA2350: High-Speed, Single-Supply, Rail-to-Rail Operational Amplifiers MicroAmplifier(TM) Series”. Disponível em: <<http://www.ti.com/>>. Acesso em: 20 de maio 2014.

[99] Texas Instruments, “LM6132: Dual Low Power 10 MHz Rail-to-Rail I/O Operational Amplifier”. Disponível em: <<http://www.ti.com/>>. Acesso em: 20 de maio 2014.

# Apêndice A

## Perdas nos semicondutores do primeiro estágio do conversor

Para o projeto do conversor, inicialmente será realizado o projeto do transformador do conversor DAB, o qual consiste em duas pontes H-H como mostrado na Figura A.1.

As perdas nos semicondutores do primeiro estágio do conversor bidirecional c.c.-c.a. monofásico, o qual é composto pela topologia NPC, são desbalanceadas e dependem do fator de potência e do índice de modulação do conversor.

Os esforços de corrente e perdas no NPC são calculados a partir de expressões analíticas para cada chave semicondutora e diodo do conversor. O procedimento de dedução destas expressões parte de uma função de modulação específica para cada dispositivo semicondutor. Essa função é decorrente do comportamento da corrente no dispositivo.

As perdas de comutação nas chaves semicondutoras  $S_1$  e  $S_4$  são compostas pela perda na entrada em condução expressa por (A.1), pela perda na recuperação reversa do diodo  $D_{c1}$  em  $S_1$  (igual a  $D_{c2}$  em  $S_4$ ) descrita por (A.2) e pela perda no bloqueio apresentada em (A.3). A identificação dos diodos e das chaves semicondutoras está na Figura 3.1.

$$P_{on}^{S_1} = P_{on}^{S_4} = \frac{1}{8\pi} \frac{V_{cc}}{2} t_{rN} \frac{I_{CM}^2}{I_{CN}} f_s \left( \pi - \theta + \frac{\sin 2\theta}{2} \right) \quad (A.1)$$

Onde:

$V_{cc}$ , é a tensão no barramento c.c. intermediário.

$t_{rN}$ , tempo de subida nominal da corrente no coletor do IGBT (extraído do *datasheet*).

$I_{CM}$ , é a corrente de pico de operação do IGBT.

$I_{CN}$ , é a corrente nominal do IGBT (extraído do *datasheet*).

$f_s$ , frequência de comutação.

$\theta$ , defasagem angular entre a tensão e a corrente de entrada no conversor.

$$P_{rr}^{S_1} = P_{rr}^{S_4} = \frac{2 V_{cc}}{3} \left\{ \left[ \begin{array}{l} \frac{0,28(\pi - \theta)}{\pi} + \\ \frac{0,19}{\pi} \cdot \frac{I_{CM}}{I_{CN}} (1 + \cos \theta) + \\ \frac{0,015}{\pi} \cdot \left( \frac{I_{CM}}{I_{CN}} \right)^2 \left( (\pi - \theta) + \frac{\sin 2\theta}{2} \right) \end{array} \right] Q_{rrN} + \left[ \begin{array}{l} \frac{0,4}{\pi} \cdot (1 + \cos \theta) \\ \frac{0,05}{\pi} \cdot \frac{I_{CM}}{I_{CN}} \left( (\pi - \theta) + \frac{\sin 2\theta}{2} \right) \end{array} \right] t_{rrN} I_{CM} \right\} \cdot f_s \quad (A.2)$$

Onde:

$t_{rrN}$ , tempo de recuperação reversa do diodo (extraído do *datasheet*).

$Q_{rrN}$ , Carga da recuperação reversa do diodo (extraído do *datasheet*).

$$P_{off}^{S_1} = P_{off}^{S_4} = \frac{V_{cc}}{2} I_{CM} t_{fN} f_s \left( \frac{1}{6\pi} (1 + \cos \theta) + \frac{1}{24\pi} \frac{I_{CM}}{I_{CN}} \left( (\pi - \theta) + \frac{\sin 2\theta}{2} \right) \right) \quad (A.3)$$

Onde:

$t_{fN}$ , tempo de descida nominal da corrente no coletor do IGBT (extraído do *datasheet*).

As perdas de comutação nas chaves semicondutoras  $S_2$  e  $S_3$  são compostas pela perda na entrada em condução descrita por (A.4), pela perda na recuperação reversa de  $D_{f4}$  em  $S_2$  (igual a  $D_{f1}$  em  $S_3$ ) expressa por (A.5) e pela perda no bloqueio reproduzida em (A.6).

$$P_{on}^{S_2} = P_{on}^{S_3} = \frac{1}{8\pi} \frac{V_{cc}}{2} t_{rN} \frac{I_{CM}^2}{I_{CN}} f_s \left( \theta - \frac{\sin 2\theta}{2} \right) \quad (A.4)$$

$$P_{rr}^{S_2} = P_{rr}^{S_3} = \frac{2 V_{cc}}{3} \frac{1}{2} \left\{ \left[ \begin{array}{l} \frac{0,28 \cdot \theta}{\pi} + \\ \frac{0,19}{\pi} \cdot \frac{I_{CM}}{I_{CN}} (1 - \cos \theta) + \\ 0,015 \cdot \left( \frac{I_{CM}}{I_{CN}} \right)^2 \left( \theta - \frac{\sin 2\theta}{2} \right) \end{array} \right] Q_{rrN} + \left[ \begin{array}{l} \frac{0,4}{\pi} \cdot (1 - \cos \theta) \\ \frac{0,05}{\pi} \cdot \frac{I_{CM}}{I_{CN}} \left( \theta - \frac{\sin 2\theta}{2} \right) \end{array} \right] t_{rrN} I_{CM} \right\} \cdot f_s \quad (A.5)$$

$$P_{off}^{S_2} = P_{off}^{S_3} = \frac{V_{cc}}{2} I_{CM} t_{fN} f_s \left( \frac{1}{6\pi} (1 - \cos \theta) + \frac{1}{24\pi} \frac{I_{CM}}{I_{CN}} \left( \theta - \frac{\sin 2\theta}{2} \right) \right) \quad (A.6)$$

As perdas de comutação no diodo  $D_{f1}$  e no diodo  $D_{f4}$  são expressas em (A.7).

$$P_{com}^{D_{f1}} = P_{com}^{D_{f4}} = \frac{1 V_{cc}}{3} \frac{1}{2} \left\{ \left[ \begin{array}{l} \frac{0,28 \cdot \theta}{\pi} + \\ \frac{0,19}{\pi} \cdot \frac{I_{CM}}{I_{CN}} (1 - \cos \theta) + \\ 0,015 \cdot \left( \frac{I_{CM}}{I_{CN}} \right)^2 \left( \theta - \frac{\sin 2\theta}{2} \right) \end{array} \right] Q_{rrN} + \left[ \begin{array}{l} \frac{0,4}{\pi} \cdot (1 - \cos \theta) \\ \frac{0,05}{\pi} \cdot \frac{I_{CM}}{I_{CN}} \left( \theta - \frac{\sin 2\theta}{2} \right) \end{array} \right] t_{rrN} I_{CM} \right\} \cdot f_s \quad (A.7)$$

As perdas de comutação no diodo  $D_{c1}$  e no diodo  $D_{c2}$  são descritas em (A.8). As perdas por comutação em  $D_{f2}$  e  $D_{f3}$  podem ser desprezadas.

$$P_{com}^{Dc1} = P_{com}^{Dc2} = \frac{1}{3} \frac{V_{cc}}{2} \left\{ \left[ \begin{array}{l} \frac{0,28(\pi - \theta)}{\pi} + \\ \frac{0,19}{\pi} \cdot \frac{I_{CM}}{I_{CN}} (1 + \cos \theta) + \\ \frac{0,015}{\pi} \cdot \left( \frac{I_{CM}}{I_{CN}} \right)^2 \left( (\pi - \theta) + \frac{\sin 2\theta}{2} \right) \end{array} \right] Q_{rrn} + \left[ \begin{array}{l} \frac{0,4}{\pi} \cdot (1 + \cos \theta) \\ \frac{0,05}{\pi} \cdot \frac{I_{CM}}{I_{CN}} \left( (\pi - \theta) + \frac{\sin 2\theta}{2} \right) \end{array} \right] t_{rrn} I_{CM} \right\} \cdot f_s \quad (A.8)$$

O cálculo das perdas de condução pode ser obtido a partir da corrente média e da corrente eficaz nos dispositivos semicondutores. As equações (A.9) a (A.20) apresentam os esforços de corrente nos dispositivos semicondutores do primeiro estágio do conversor.

$$I_{média}^{S_1} = \frac{I_{op} M}{4\pi} [\sin \theta + (\pi - \theta) \cos \theta] \quad (A.9)$$

Onde:

$I_{op}$ , é a corrente de pico de operação do IGBT.

$M$ , é o índice de modulação do conversor.

$$I_{eficaz}^{S_1} = \sqrt{\frac{I_{op}^2 M [1 + \cos \theta]^2}{6\pi}} \quad (A.10)$$

$$I_{média}^{S_2} = \frac{I_{op} M}{4\pi} [\theta \cos \theta - \sin \theta] + \frac{I_{op}}{\pi} \quad (A.11)$$

$$I_{eficaz}^{S_2} = \sqrt{\frac{I_{op}^2}{4} - \frac{I_{op}^2 M}{6\pi} [1 - 2 \cos \theta + \cos^2 \theta]} \quad (A.12)$$

$$I_{média}^{S_3} = \frac{I_{op} M}{4\pi} [\theta \cos \theta - \sin \theta] + \frac{I_{op}}{\pi} \quad (A.13)$$

$$I_{eficaz}^{S_3} = \sqrt{\frac{I_{op}^2}{4} - \frac{I_{op}^2 M}{6\pi} [1 - 2 \cos \theta + \cos^2 \theta]} \quad (A.14)$$

$$I_{média}^{S_4} = \frac{I_{op} M}{4\pi} [\sin \theta + (\pi - \theta) \cos \theta] \quad (A.15)$$

$$I_{eficaz}^{S_4} = \sqrt{\frac{I_{op}^2 M [1 + \cos \theta]^2}{6\pi}} \quad (A.16)$$

$$I_{média}^{Df_1} = \frac{I_{op} M}{4\pi} [\sin \theta - \theta \cos \theta] \quad (A.17)$$

$$I_{eficaz}^{Df_1} = \sqrt{\frac{I_{op}^2 M [\cos \theta - 1]^2}{6\pi}} \quad (A.18)$$

$$I_{média}^{Dc_1} = \frac{I_{op} M}{4\pi} [(2\theta - \pi) \cos \theta - 2 \sin \theta] + \frac{I_{op}}{\pi} \quad (A.19)$$

$$I_{eficaz}^{Dc_1} = \sqrt{\frac{I_{op}^2}{4} - \frac{I_{op}^2 M}{3\pi} [1 + \cos^2 \theta]} \quad (A.20)$$

# Apêndice B

## Discretização dos compensadores

O Capítulo 4 apresentou o projeto dos compensadores no domínio S. Visando a implementação do controle em um DSC, ou seja, aplicando compensadores digitais, deve ser feita a discretização desses controladores para a obtenção da função de transferência e os seus coeficientes no domínio Z.

O compensador no domínio Z pode ser obtido com a função “*c2d*” do *software Matlab*. O efeito do retentor de ordem zero é incorporado através do uso dessa função. O método de discretização utilizado foi o método *Tustin*, também conhecido de *Bilinear* ou *Trapezoidal*. A frequência de amostragem utilizada foi de 36 kHz.

Os compensadores no domínio S apresentados no Capítulo 4 ( $C_{i_2}$ ,  $C_{v_2}$ ,  $C_{v_1}$ ,  $C_{v_{dif}}$ ,  $C_{i_1}$ ) e no Capítulo 7 ( $C_{i_{inv}}$ ,  $C_{i_{ret}}$ ) e o bloco LF do PLL apresentado no Capítulo 5 ( $C_{LF}$ ) são apresentados na Tabela B.1. Estes compensadores são discretizados e apresentados na Tabela B.2.

Tabela B.1 – Compensadores no domínio S.

Compensador	Domínio S
$C_{i_2}$	$\frac{0.0001 s + 0.2}{0.0005 s}$
$C_{v_2}$	$\frac{0.0001 s + 1}{1.592e - 009 s^2 + 0.0001 s}$
$C_{v_1}$	$\frac{(0.00531 s^3 + 0.1 s^2 + 3019 s + 56850)}{(0.000169 s^4 + 0.06584 s^3 + 100.1 s^2 + 3.019e004 s)}$
$C_{v_{dif}}$	$\frac{(020.96 s + 394.8)}{(0.000169 s^4 + 0.06797 s^3 + 5.338 s^2 + 209.6 s)}$
$C_{i_1}$	$\frac{(3654 s^4 + 1.496e007 s^3 + 3.747e009 s^2 + 3.364e011 s + 1.196e013)}{(s^5 + 1.259e005 s^4 + 3.172e007 s^3 + 1.789e010 s^2 + 4.488e012 s)}$
$C_{LF}$	$\frac{54.3 s + 2500}{s}$
$C_{i_{inv}}$	$\frac{4.9e - 006 s + 0.07}{7e - 005 s}$
$C_{i_{ret}}$	$\frac{2.5e - 006 s + 0.05}{5e - 005 s}$

Tabela B.2 – Compensadores no domínio Z.

Compensador	Domínio Z
$C_{i_2}$	$\frac{0.2056 z - 0.1944}{z - 1}$
$C_{v_2}$	$\frac{0.5306 z^2 + 0.1294 z - 0.4012}{z^2 - 1.068 z + 0.06814}$
$C_{v_1}$	$\frac{(0.0004341 z^4 - 0.0008678 z^3 - 2.269e - 007 z^2 + 0.0008678 z - 0.0004339)}{(z^4 - 3.989 z^3 + 5.967 z^2 - 3.967 z + 0.9892)}$
$C_{v_{dif}}$	$\frac{(3.305e - 010 z^4 + 6.612e - 010 z^3 + 5.186e - 013 z^2 - 6.605e - 010 z - 3.304e - 010)}{(z^4 - 3.989 z^3 + 5.967 z^2 - 3.967 z + 0.9889)}$
$C_{i_1}$	$\frac{(0.01947 z^5 - 0.05631 z^4 + 0.03474 z^3 + 0.03893 z^2 - 0.05422 z + 0.01738)}{(z^5 - 3.721 z^4 + 4.895 z^3 - 2.356 z^2 - 0.087 z + 0.2695)}$
$C_{LF}$	$\frac{54.33 z - 54.27}{z - 1}$
$C_{i_{inv}}$	$\frac{0.08389 z - 0.05611}{z - 1}$
$C_{i_{ret}}$	$\frac{0.06389 z - 0.03611}{z - 1}$

## **Apêndice C**

### **Esquemático do protótipo do conversor bidirecional c.c.-c.a. monofásico**

Os circuitos projetados para o protótipo do conversor bidirecional c.c.-c.a. monofásico de dois estágios são apresentados nas Figuras C.1, Figura C.2, Figura C.3 e Figura C.4.

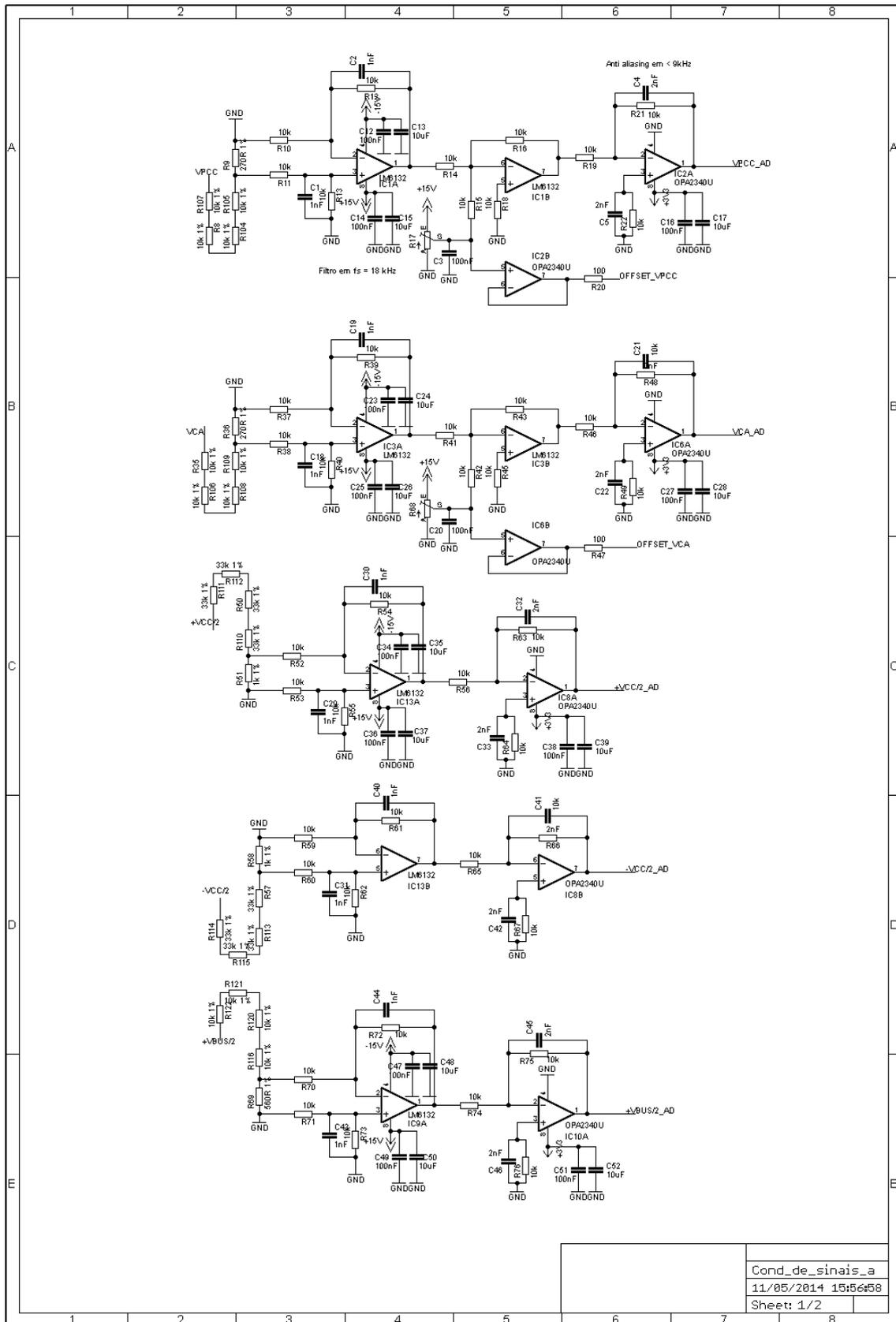


Figura C.1 – Circuito para o condicionamento de sinais – parte a.

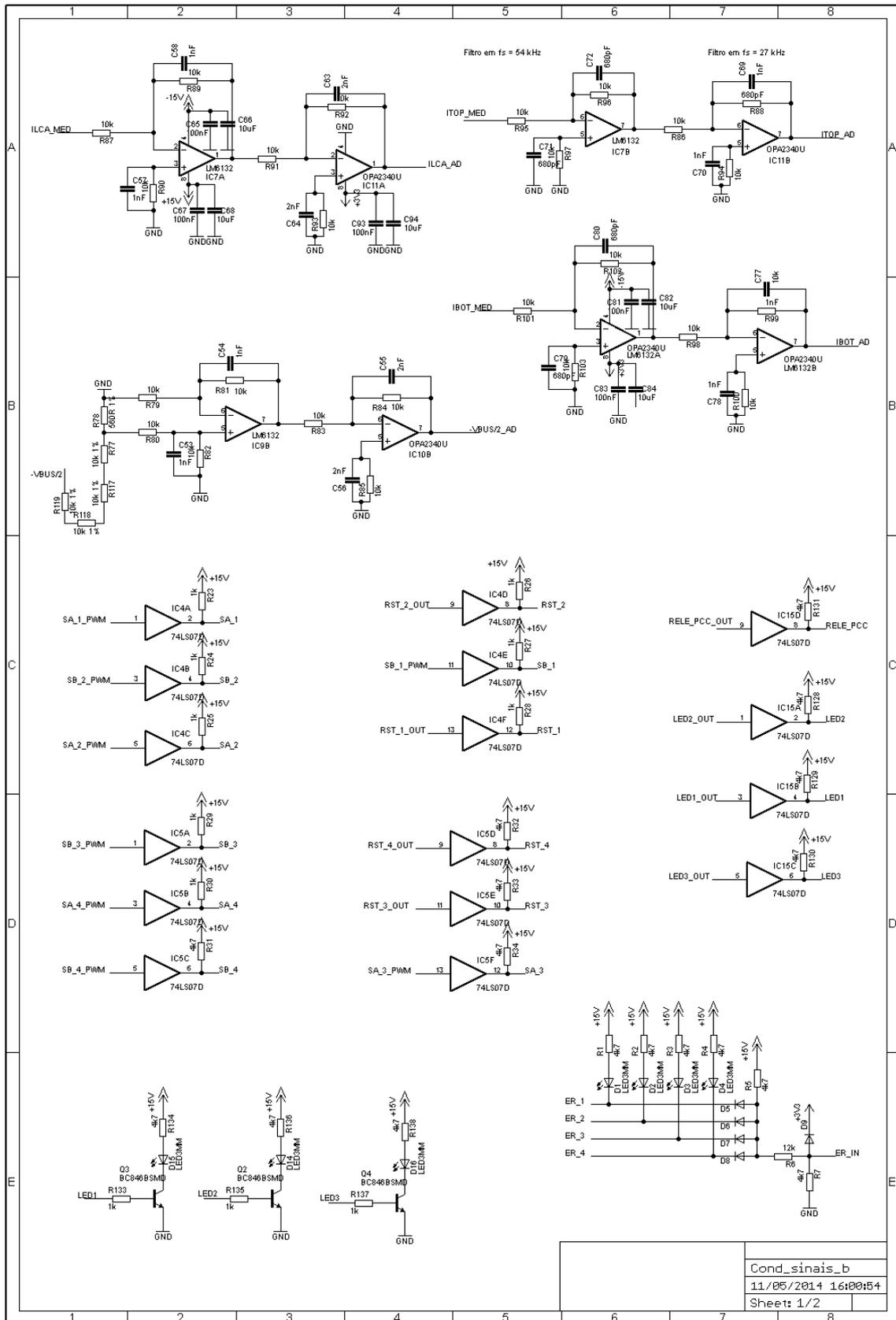


Figura C.2 – Circuito para o condicionamento de sinais – parte b.



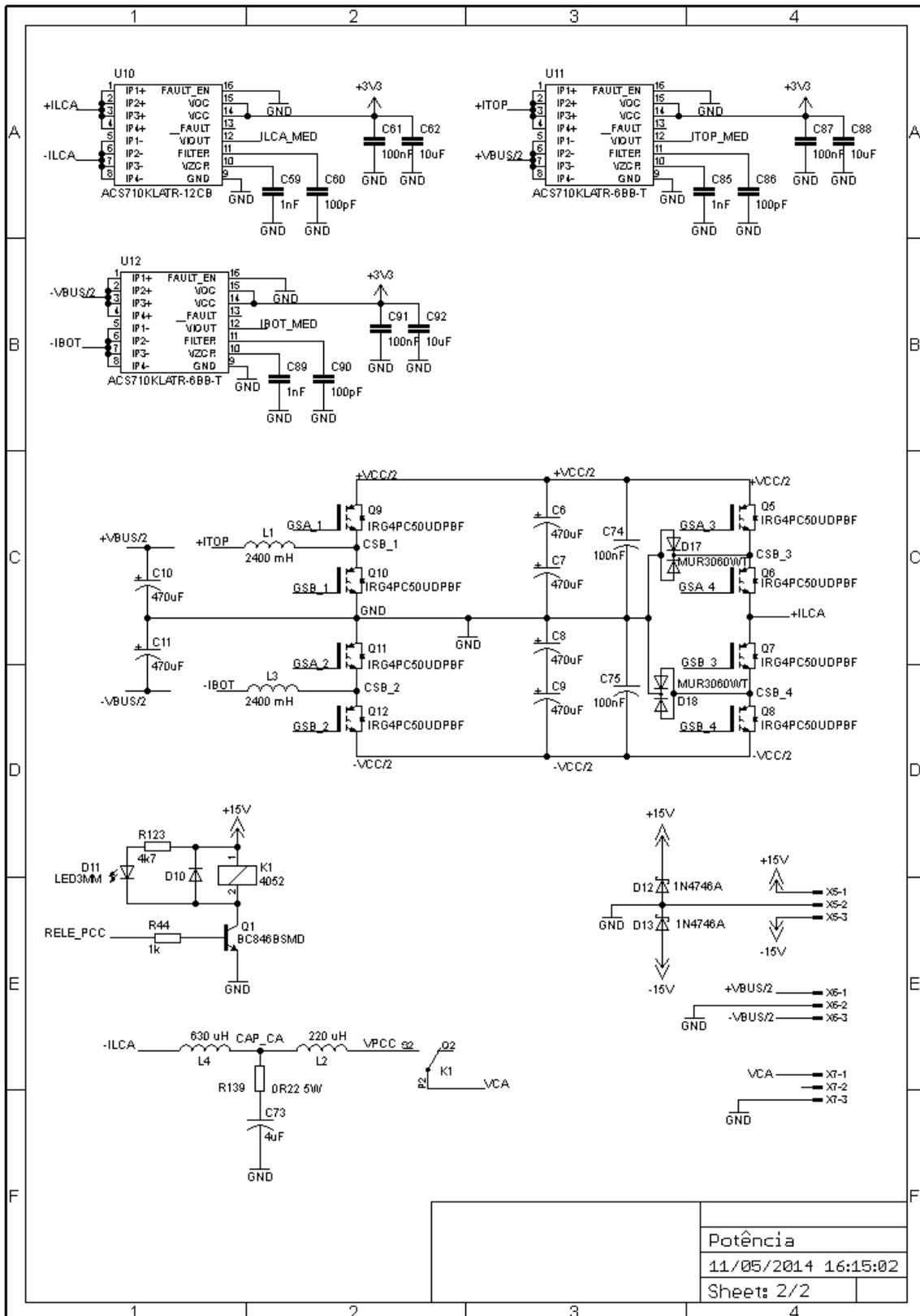


Figura C.4 – Circuito de potência do conversor.